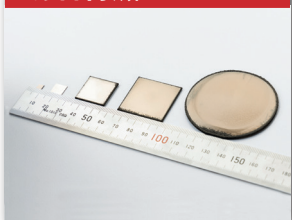


化合物半导体

CS COMPOUND SEMICONDUCTOR CHINA

2023年 6/7月

制造可商业化的金
刚石衬底



用X射线形貌技术
检查SiC



控制SiC MOSFET
阈值电压的不稳定性



反向极化为绿光LED
注入活力



TS≡MID 特思迪

半导体 超精密平面技术专家

Expert of Ultra-precision Plane Technology
in Semiconductor

专注于减薄 抛光 CMP技术



SEMICON
CHINA

6.29-7.1 上海新国际博览中心
E2-301 欢迎光临

ACT 25
INTERNATIONAL



传感
满足半导体技术大趋势

InP
GaAs-GaSb

RIBER's 生产型分子束外延系统

多片 3" 多片 4" 多片 6"

易于获得高性能 P/Sb/As 红外激光器和探测器：

防护

安保

环境监控

医疗传感



RIBER

INNOVATIVE SOLUTIONS FOR SEMICONDUCTOR INDUSTRY

info@riber.com
www.riber.com



2023

化合物半导体先进技术及应用大会

Compound Semiconductor Conference for Advanced Technology and Applications

— 线上 —

01月 **SiC车规应用，爆发在即**

- 衬底及外延制备技术
- 配套设备
- 新能源应用
- 封装技术

04月 **GaN功率应用，厚积薄发**

- 衬底及外延制备技术
- 配套设备
- 通讯网络
- 高功率电子
- 失效分析

06月 **6-8英寸高品质SiC磨抛技术解决方案**

- 碳化硅磨抛工艺
- 磨抛设备的应用
- SiC单晶材料技术浅析

09月 **基于VCSEL芯片的检测及加工创新技术**

- 工艺特点
- 技术突破
- 激光雷达
- 汽车
- 刻蚀
- 封装

12月 **基于深紫外消杀/封测/制造创新技术**

- 芯片制备
- 检测技术
- 消杀技术
- 工艺难点
- 封装展望

— 线下 —

05月 — 苏州

2023

半导体先进技术创新发展和机遇大会

11月 — 太仓

化合物半导体先进技术及应用大会

*以上计划暂定，具体请以主办方通知为准

化合物半导体

CS COMPOUND SEMICONDUCTOR CHINA

化合 · 链接 · 赋能



扫码关注公众号



扫码添加客服号

封面故事 Cover Story

12 制造可商业化的金刚石衬底

Creating commercially viable diamond substrates

得益于用于制造2英寸衬底的异质外延生长工艺的开发，金刚石将服务于更多的高端应用。金刚石单晶是终极半导体材料。它结合了出色的结晶度、极高的击穿电压、出色的电学性能和极高的导热系数。一旦这种碳的同素异形体投入实际使用，它将使器件远远优于那些采用现有材料制造的器件，为电压、输出功率和效率设定更高的基准。此外，由于金刚石特有的氮空位中心，这种材料在制造传感器方面有着巨大的前景。

- SEONG-WOO KIM, KOJI KOYAMA, ORBRAY COMPANY (FORMERLY ADAMANT NAMIKI PRECISION JEWEL)

编者话 Editor's Note

04 在半导体行业周期的迷雾中笃定行走

Walk firmly in the fog of the semiconductor industry cycle

- 陆敏

业界动态 Industry

05 IQE 宣布推出用于微型LED 的200mm RGB 外延器件

IQE announces 200mm RGB epitaxy for MicroLEDs

05 芯粤能车规级碳化硅芯片产线进入量产阶段

Ascen Power cargo-grade silicon carbide chip production line entered the mass production

05 Transphorm 推出首款 1200V 蓝宝石基氮化镓

Transphorm reveals first 1200V GaN-on-sapphire model

06 三安光电拟与意法半导体在重庆合资设厂生产碳化硅晶圆

SAN'an Optoelectronics plans to set up a joint venture with ST in Chongqing to produce silicon carbide power devices

06 SEMI 报告：2023 年第一季度全球半导体设备出货金额比去年同期增长9%

SEMI reports that global semiconductor equipment shipments in the first quarter of 2023 increased by 9% over the same period last year

07 三菱与Coherent 签署SiC 协议

Mitsubishi and Coherent sign SiC agreement

关于雅时国际商讯 (ACT International)

雅时国际商讯 (ACT International) 成立于1998年，为高速增长的中国市场中广大高技术行业服务。ACT通过它的一系列产品—包括杂志和网上出版物、培训、会议和活动—为跨国公司及中国企业架起了拓展中国市场的桥梁。ACT的产品包括多种技术杂志和相关的网站，以及各种技术会议，服务于机器视觉设计、电子制造、激光/光电子、射频/微波、化合物半导体、半导体制造、洁净及污染控制、电磁兼容等领域的约二十多万专业读者及与会者。ACT亦是若干世界领先技术出版社及展会的销售代表。ACT总部在香港，在北京、上海、深圳和武汉设有联络处。www.actintl.com.hk

关于《化合物半导体》

《化合物半导体》中文版(CSC)是全球最重要和最权威的杂志Compound Semiconductor的“姐妹”杂志，亦是国内唯一专注于化合物半导体产业的权威杂志，重点介绍国外先进技术和产业化经验，促进国内产业发展，为国内读者提供化合物半导体行业的专业知识。内容涵盖晶体的特性研究，器件结构的设计，生产中用到的材料、设备、软件、测量、厂房设施，以及有关市场分析和动态。



扫一扫
免费下载电子书

九峰山实验室专栏 JFS Laboratory Column

- 08 硅基化合物异质集成技术
Si-based compound hetero-integration technology
- 刘思旸, 丁琪超, 吴蓓蓓, 王涛, 李振, 胡昌宇, 九峰山实验室

技术 Technology

- 18 用X射线形貌技术检查SiC
Scrutinising SiC with X-ray topography
- 来自FRANHOFFER IISB的CHRISTIAN KRANERT和CHRISTIAN REIMANN, 以及来自RIGAKU的SHINTARO KOBAYASHI、YOSHINORO UEJI、KENTA SHIMOTO和KAZUHIKO OOMETE
- 24 低功耗碳化硅MOSFET的发展
Development of low power Silicon Carbide MOSFET
- 刘建华, 周霖, 刘奇斌, 迟延庆, 上海积塔半导体有限公司
- 28 控制SiC MOSFET阈值电压的不稳定性
Controlling threshold voltage instabilities in SiC MOSFETs
- Thomas Aichinger, 英飞凌
- 32 反向极化为绿光LED注入活力
Reverse polarization invigorates the green LED
- 俄亥俄州立大学的SHEIKH IFATUR RAHMAN、ZANE JAMAL EDDINE、AGNES XILLE和SIDDHARTH RAJAN以及LUMILED的ROB ARMITAGE

科技前沿 Research Review

- 37 紫外线照射暴露了SiC和SiO₂界面的缺陷退火AlN模板有助于远紫外线LED的发展
UV irradiation exposes flaws at the interfaces of SiC and SiO₂
- 38 3C-SiC 增强了GaN HEMT的性能
3C-SiC enhances the GaN HEMT
- 39 用转印技术推进量子光子学的发展
Advancing quantum photonics with transfer printing
- 40 广告索引 Advertisement Index

《化合物半导体》编委会 (排名不分先后)

张国义教授 北京大学东莞光电研究院常务副院长, 中国有色金属学会宽禁带半导体专业委员会常务副主任
郑小鹿博士 营口天维半导体制造有限公司创办人, 功率半导体材料和器件的行业独立顾问
郑中屏博士 台湾工业研究院光电所资深研究员, 台湾鹏正光电创建人, 佛山照明LED事业部创建人
武良文博士 台湾国立成功大学微电子工程研究所 博士、SEMI中国HB-LED标准技术委员会 核心委员
钮应喜博士 中国科学院半导体研究所, 教授级高级工程师
孙 钱博士 中国科学院苏州纳米技术与纳米仿生研究所 研究院、博导、副主任
李顺峰博士 苏州半导体激光创新研究院 执行院长
佟存柱教授 中科院长春光学精密机械与物理研究所 常务副主任/研究
陈明祥教授 华中科技大学/武汉利之达科技 教授/首席专家
周贞宏博士 BelGaN CEO
王新强教授 北京大学博雅特聘教授
程 凯博士 苏州晶湛半导体有限公司 董事长
张昭宇教授 香港中文大学(深圳)理工学院副教授 深圳半导体激光器重点实验室主任
孙海定博士 中国科学技术大学微电子学院 研究员、博导



高端湿法制程
设备制造商

专注于化合物半导体、
硅材料、集成电路 (IC)、
微机电系统 (MEMS)
等领域。



北京华林嘉业科技有限公司
Beijing CGB Technology Co., Ltd

网 址: <http://www.cgbtek.com>

电 话: 400-650-7658

北方制造基地: 河北省廊坊市. 香河机器人产业园-期C3栋

耿 彪 13910297918

gengbiao@cgbtek.com

牛沈军 13911271076

niushenjun@cgbtek.com

郭生钢 13911279276

sgguo@cgbtek.com



在半导体行业周期的迷雾中笃定行走

今年5月，OPPO宣布关闭旗下的芯片公司Zeku（哲库），3300余名员工就地解散。哲库CEO坦言公司在消费电子下行周期下营收远不达预期，无法继续支撑自研芯片的巨大投资，这给时下“全民造芯”潮引爆了一颗惊雷。但在车规赛道，在电动汽车高速发展的趋势下“全民造车”热度高企，更有终端车企大步入局“车规芯片”的新一轮“全民造车芯”态势，典型代表就是BYD。如此“搞运动”式下的粗放发展，“车规芯片”总有一天也会爆出一声惊雷。今年6月，中国领先的碳化硅垂直整合公司三安光电与碳化硅器件营收全球排名第一的碳化硅垂直整合公司意法半导体联合宣布：双方已签署协议，拟在中国重庆合资共同建立一个由三安控股的碳化硅器件制造工厂。项目预计投资总额达32亿美元，计划于2025年第四季度点火生产，预计将于2028年全面达产。该工厂将采用意法半导体的碳化硅专利制造技术，达产后可生产8英寸碳化硅晶圆50万片/年。这一强强联合的操作，如同当年特斯拉进入中国上海建厂一样，会在中国的碳化硅产业链，特别是器件环节，引入一条巨大的鲶鱼，带来极其深远而强烈的搅动，竞合关系及格局必将大变，但结果必然是促进我国碳化硅产业的快速发展。

如上热点事件都与半导体行业周期有关，有宏观周期，即整个行业的市场情况，也有微观周期，就是细化到某个赛道的营收趋势。哲库事件就是在半导体整体行业下行周期中的典型案例，IC领域是半导体整体行业的最大主体，消费电子又是IC领域的主体，因此哲库事件是对半导体行业宏观周期预判失误下的不良决策，这当然也有3年疫情这个黑天鹅事件带来的不可抗及不可测因素的干扰。另外哲库作为手机终端厂商向上游渗透的时机不佳，这一时刻已是手机及手机芯片行业的成熟期，自研芯片的收益和边际效应已大幅缩水。而华为此前造芯却是抓住了时机，当时手机技术远未成熟，麒麟一面世就打出特色，助推华为手机与苹果争锋，华为造芯既吃到了手机技术进步的红利，也享受到了自研芯片带来的好处。而当下终端车企自研“车规芯片”在时机上确实是恰逢其时，但涌入的玩家太多，造成内卷，有很多做消费电子和光电的转战车规，甚至做金融、房地产、互联网的都要进来分一杯羹，其实没那么容易转赛道的，瓷器活是确定的，但你若没有那个金刚钻，也就一定不是你的菜，到头来肯定还是要牺牲在车规赛道的微观周期内。三安和意法的联手是市场与政策换技术的合作模式，实现1加1大于2的“超级金刚钻”，一方面可以给“全民造车芯”刹下车，同时给当下无序的不良内卷敲下警钟，你的竞争对手陡然跃升为世界龙头，与高手过招，自然要三思、冷静，更重要的是要有差异化的独门绝技，否则连上台PK的机会都没有，这其实就是要创新。创新是唯一的出路，如果要加一个定语的话，那就是偷偷的快速的高质量创新，摒弃同一维度上的同质化竞争性创新。未来的成功只有一种，那就是帮助别人成功的创新。帮助客户、员工成功。帮助客户成功即产品维度的创新，产品的诞生是给客户提供了价值，产品的诞生帮助用户解决了问题。不仅仅是做客户在用的已有的产品，而是帮助他开发新的产品。帮助员工成功，即企业层面的创新，还应包括运营管理，人才培养和企业文化的创新。

半导体行业有周期，有周期就有风险，企业家定要有行业周期风险意识，都要审问自己，是不是足够尊重产业规律，是不是真正认清自己的实力，是不是看清了行业周期。前事不忘后事之师，保持清醒的中国半导体企业家要坚持长期主义和利他主义，必将在半导体行业周期的迷雾中笃定行走，前景定会一片光明。



社长 Publisher

麦协林 Adonis Mak

adonism@actintl.com.hk

主编 Editor in Chief

陆敏 Min Lu

MinL@actintl.com.hk

出版社 Publishing House

雅时国际通讯 ACT International

香港九龙 B, 13/F, Por Yen Bldg,

长沙湾青山道478号 478 Castle Peak Road,

百欣大厦 Cheung Sha Wan,

13楼B室 Kowloon, Hong Kong

Tel: (852) 2838 6298

Fax: (852) 2838 2766

北京 Beijing

Tel/Fax: 86 10 64187252

上海 Shanghai

Tel: 86 21 62511200

Fax: 86 21 52410030

深圳 Shenzhen

Tel: 86 755 25988573

Fax: 86 755 25988567

武汉 Wuhan

Tel: 86 27 59233884

UK Office

Angel Business

Communications Ltd.

6 Bow Court,

Fletchworth Gate,

Burnsall Road, Coventry,

CV56SP, UK

Tel: +44 (0)1923 690200

Chief Operating Officer

Stephen Whitehurst

stephen.whitehurst@angelbc.com

Tel: +44 (0)2476 718970

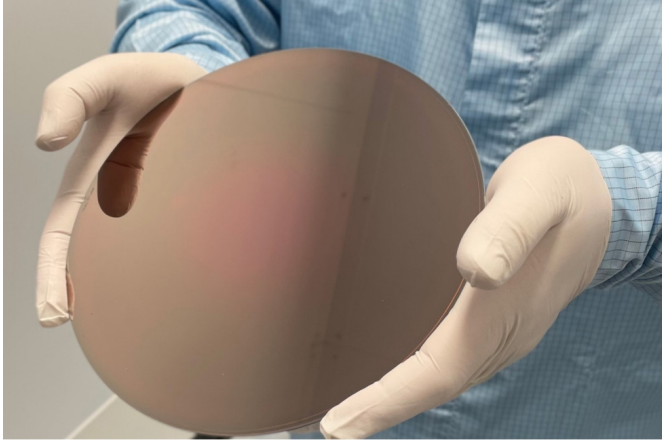



ISSN 2789-2735

© 2023 版权所有 翻印必究

IQE 宣布推出用于微型 LED 的 200mm RGB 外延器件

化合物半导体晶圆公司 IQE 宣布推出新的 200mm (8 英寸) 红、绿、蓝色外延片产品组合, 用于 microLED 显示



器认证。IQE 表示, 其 GaN 和 GaAs 外延对于实现更快采用 microLED 至关重要。此外, 差异化的 microLED 晶圆产品的推出将为其客户提供更快的上市时间选择, 以实现显示级认证。凭借多波长解决方案在晶圆直径上的应用, 包括 200mm 的新选择, IQE 现在正在从多大洲运营中提供合格的晶圆代工产能, 从而为客户提供外延供应链的多样化。该公司还计划将技术路线图从 200 毫米扩展到 300 毫米 (12 英寸)。IQE 业务发展执行副总裁 Mark J. Furlong 评论说: “我们很高兴为我们的客户提供业界最广泛的材料技术平台, 以获得 microLED 显示屏认证。我们认识到, IQE 可以在加速 microLED 在许多终端应用中的部署方面发挥关键作用, 而这一新产品组合的推出符合我们在高增长显示器市场中向 GaN 技术多元化发展的战略。”

芯粤能车规级碳化硅芯片产线进入量产阶段

近日, 2023 中国·南沙国际集成电路产业论坛在广州南沙开幕。会上, 落户南沙的芯粤能半导体企业负责人宣布, 芯粤能碳化硅晶圆芯片生产线已顺利进入量产阶段。据介绍, 该生产线的产品包括 1200V、16 毫欧、35 毫欧等一系列车规级和工控级碳化硅芯片产品, 各方面测试数据良好, 陆续交付多家客户和主机厂送样验证, 目前已签约 COT 客户十余家, 并完成了四家客户规模产品的量产。据了解, 芯粤能项目于 2021 年落户南沙, 项目总投资 75 亿元, 分别建设年产 24 万片 6 英寸、24 万片 8 英寸碳化硅晶圆生产线, 是目前国内最大的专注于车规级、具规模化产业聚集及全产业链配套的碳化硅芯片制造项目。芯粤能半导体总裁徐伟表示,



芯粤能的量产是一个逐步推进的过程, 但是芯粤能也非常有信心, 在今年年底前完成月产 1 万片的产能建设。

Transphorm 推出首款 1200V 蓝宝石基氮化镓

Transphorm 宣布推出其 1200V 蓝宝石基 GaN 功率 FET 仿真模型和初步数据表。TP120H070WS FET 被认为是迄今为止推出的唯一 1200V 蓝宝石基 GaN 功率半导体, 使其模型成为同类产品中的首款。

Transphorm 表示, 此次发布的产品显示了支持未来汽车电源系统以及通常用于广泛工业、数据通信和可再生能源市场的三相电源系统的能力。Transphorm 最近验证了该 GaN 器件在 100 kHz 开关频

1200 V GaN
Simulation
Model



率下的 5 kW 900 V 降压转换器中的更高性能。1200V GaN 器件的效率达到了 98.7%, 超过了类似额定生产的 SiC MOSFET 的效率。TP120H070WS 器件的主要规格包括: 70 mΩ RDS(on)、常关、高效的双向电流、± 20 Vmax 栅极稳健性、低 4V 栅极驱动噪声抗扰度、零 QRR 和 3 引脚 TO-247 封装。建议将 Verilog-A 器件模型与 SIMetrix Pro v8.5 电路模拟器一起使用。LTSpice 模型正在开发中, 将于 2023 年第四季度发布。

三安光电拟与意法半导体在重庆合资设厂生产碳化硅晶圆

近日，中国领先的化合物半导体公司三安光电与全球排名前列的半导体公司意法半导体联合宣布：双方已签署协议，拟在中国重庆合资共同建立一个新的碳化硅器件制造工厂。同时，三安光电将在当地独资建立一个8英寸碳化硅衬底工厂作为配套。据了解，该合资项目



公司将由三安光电控股，暂定名为“三安意法半导体（重庆）有限公司”，其中由三安光电全资子公司湖南三安持股51%，意法半导体（中国）投资有限公司持股49%。项目预计投资总额达32亿美元，待监管部门批准后即开工建设，计划于2025年第四季度点火生产，预计将于2028年全面达产。该工厂将采用意法半导体的碳化硅专利制造技术，达产后可生产8英寸碳化硅晶圆10,000片/周。三安光电独资在重庆设立的8英寸碳化硅衬底工厂计划投资约70亿元，将利用自有的碳化硅衬底工艺单独建立和运营，以满足合资工厂的衬底需求，并与其签订长期供应协议。三安光电总经理林科闻表示：“本次合资工厂的建立，将为中国碳化硅市场注入新的力量，我们将充分发挥各自优势，扩大产能供给，有力推动碳化硅器件在市场上的广泛应用，助推新能源汽车行业快速发展。这也体现出三安光电的碳化硅业务已经得到国际客户的充分认可，是我们朝着专业的国际化碳化硅晶圆代工厂

这一目标迈出的重要一步。随着新的合资工厂和衬底工厂建立，我们有信心继续在碳化硅晶圆代工市场占据优势地位。”意法半导体总裁兼首席执行官 Jean-Marc Chery 表示：“中国汽车和工业领域正朝着电气化方向全速前进，对意法半导体而言，与中国本土的重要合作伙伴一起建立一个专门的晶圆厂，这将帮助我们以最高效的方式满足中国客户不断增长的需求。我们将三安光电未来的8英寸衬底制造工厂、双方新成立的前端合资制造工厂以及在意大利和深圳现有的后端制造工厂相结合，将有能力为中国客户提供一个完全垂直整合的碳化硅价值链。此举也是我们继意大利和新加坡的持续重大投资外，进一步扩大全球碳化硅制造业务的重要一步。”据悉，碳化硅赛道非常火热，新能源汽车是碳化硅的主要应用市场之一，也是产业近年来的核心增长引擎。碳化硅材料具有耐高压、耐高温等优势，碳化硅功率器件应用领域广泛，能提升新能源汽车充电效率，实现同等电量更长续航里程，提升整车驾驶性能，解决“充电慢”和“里程短”的双焦虑。据 Yole 数据显示，全球碳化硅功率器件市场规模预计将从2021年10.9亿美元增长至2027年62.97亿美元，年均复合增长率达34%。这次两家碳化硅行业巨头的合作，备受行业和市场关注。SC

这一目标迈出的重要一步。随着新的合资工厂和衬底工厂建立，我们有信心继续在碳化硅晶圆代工市场占据优势地位。”意法半导体总裁兼首席执行官 Jean-Marc Chery 表示：“中国汽车和工业领域正朝着电气化方向全速前进，对意法半导体而言，与中国本土的重要合作伙伴一起建立一个专门的晶圆厂，这将帮助我们以最高效的方式满足中国客户不断增长的需求。我们将三安光电未来的8英寸衬底制造工厂、双方新成立的前端合资制造工厂以及在意大利和深圳现有的后端制造工厂相结合，将有能力为中国客户提供一个完全垂直整合的碳化硅价值链。此举也是我们继意大利和新加坡的持续重大投资外，进一步扩大全球碳化硅制造业务的重要一步。”据悉，碳化硅赛道非常火热，新能源汽车是碳化硅的主要应用市场之一，也是产业近年来的核心增长引擎。碳化硅材料具有耐高压、耐高温等优势，碳化硅功率器件应用领域广泛，能提升新能源汽车充电效率，实现同等电量更长续航里程，提升整车驾驶性能，解决“充电慢”和“里程短”的双焦虑。据 Yole 数据显示，全球碳化硅功率器件市场规模预计将从2021年10.9亿美元增长至2027年62.97亿美元，年均复合增长率达34%。这次两家碳化硅行业巨头的合作，备受行业和市场关注。SC

SEMI 报告：2023 年第一季度全球半导体设备出货金额比去年同期增长 9%

美国加州时间 2023 年 6 月 6 日，SEMI 在其发布的《全球半导体设备市场报告》Worldwide Semiconductor Equipment Market Statistics (WWSEMS) Report 中宣布，2023 年第一季度全球半导体设备出货金额达到 268 亿美元，比去年同期增长 9%，比上一季度下滑了 3%。SEMI 总裁兼首席执行官 Ajit Manocha 表示：“尽管宏观经济不景气，产业环境充满挑战，但第一季度半导体设备出货依然强劲。支持人工智能、汽车和其他增长应用的重大技术进步所需的长期战略投资的基本面仍然健康。”《全球半导体设备市场报告》汇总 SEMI 和日本半导体设备协会 (SEAJ) 旗下会员资料，提供每月全

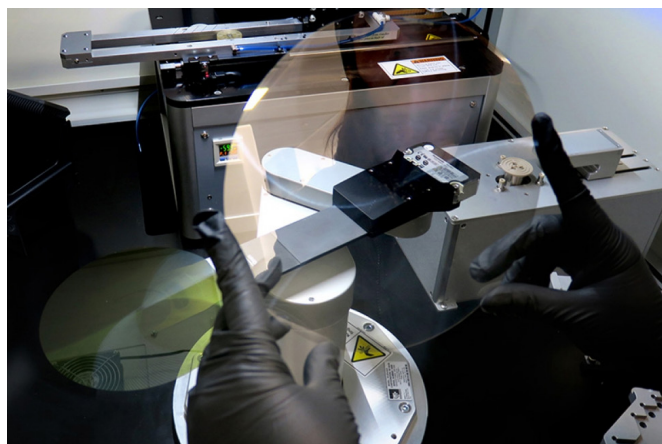
球半导体设备产业订单及出货相关统计数据。

按地区划分的季度出货金额（单位：10 亿美元），以及各地区季度及年度同比变化数据如下：

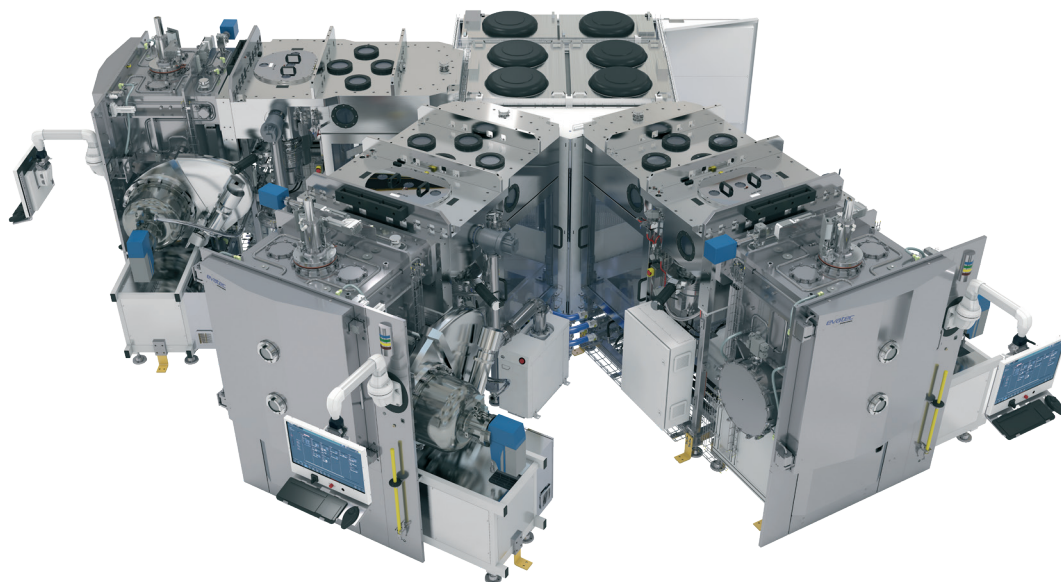
Region	1Q2023	4Q2022	1Q2022	1Q (QoQ)	1Q (YoY)
China Taiwan	6.93	7.98	4.88	-13%	42%
China	5.86	6.36	7.57	-8%	-23%
Korea	5.62	5.80	5.15	-3%	9%
North America	3.93	2.60	2.62	51%	50%
Japan	1.90	2.25	1.90	-16%	0%
Europe	1.52	1.46	1.28	4%	19%
Rest of the World	1.06	1.32	1.29	-20%	-18%
Total	26.81	27.78	24.69	-3%	9%

三菱与 Coherent 签署 SiC 协议

材料和激光公司 Coherent 和三菱电机签署了一份谅解备忘录 (MOU)，合作开展一项计划，在 200 毫米技术平台上扩大 SiC 电力电子产品的制造规模。为了满足对 SiC 芯片快速增长的需求，特别是电动汽车的需求，三菱电机宣布在截至 2026 年 3 月的五年内投资约 18 亿美元 (2600 亿日元)。投资的主要部分约 7.11 亿美元 (1000 亿日元)，将用于建设一个基于 200mm 技术平台的 SiC 功率器件新工厂，并加强相关生产设施。根据谅解备忘录，Coherent 将为三菱电机未来在新工厂生产的 SiC 功率器件开发供应 200 毫米 n 型 4H SiC 衬底。“我们很高兴与三菱电机建立合作关系，三菱电机是 SiC 功率器件的先驱，也是高速列车（包括日本著名的新干线）SiC 功率模块的全球市场领导者，” Coherent 新企业和宽带隙电子技术部执行副总裁 Sohail Khan 说，“我们在向三菱电机供应碳化硅衬底方面有着悠久的记录，并期待扩大与他们的关系，以扩展其新的 200 毫米碳化硅平台的规模。”“Coherent 多年来一直是三菱电机高质量 150 毫米 SiC 晶圆衬底的可靠供应商，”三菱电机半导体与器件部执行官、集团总裁 Masayoshi Takemi 说，“我们很高兴与 Coherent 建



立这种密切的合作伙伴关系，将我们各自的碳化硅制造平台扩展到 200 毫米。” Coherent 于 2015 年展示了全球首款 200mm 的导电衬底。2019 年，Coherent 开始在 REACTION（一项由欧盟委员会资助的为期四年的 Horizon 2020 计划）下供应 200 mm SiC 衬底。三菱电机在 2010 年推出了世界上第一个用于空调的 SiC 功率模块，并于 2015 年成为第一家为新干线高速列车提供全 SiC 功率模块的供应商。OS。



MULTI BAK – 颠覆传统的半导体蒸镀科技

想象一个全自动机台，它可以使您的每个工艺腔的产量翻倍¹，跟踪每一个晶圆的工艺，并将您在 6 或 8 寸衬底上的量产应用使用成本 CoO 降低多达 40%。MULTI BAK 将 Evatec 在蒸发台方面成熟的专业知识，用于消除昂贵手动上片问题的自动化，以及高性能真空预抽腔结合在一起，组成最多 4 个工艺腔的集群式机台。现在就联系我们，了解如何彻底改变包括下一代无线通信技术等工艺的产能和良率。

先进封装 · 半导体 · 光电 · 光学 · THE THIN FILM POWERHOUSE

www.evatecnet.com/cn

Footnote: 实际产量依据工艺决定

硅基化合物异质集成技术

作者：刘思畅，丁琪超，吴蓓蓓，王涛，李振，胡昌宇

硅基半导体作为现代微电子产业的基石，其遵循摩尔定律在集成电路中的发展已接近物理极限。相比之下，化合物半导体在高频、高温等方面具备功能性优势，在功率电子、短距通信、无线射频等领域有着重要优势。随着超越摩尔定律对于功能性集成的需求，先进集成技术被认为是未来信息技术高速发展过程的必经之路，其中硅基化合物异质集成技术既能充分发挥硅基材料的先进成熟的工艺技术及大规模集成带来的低成本优势，又能发挥化合物材料在带宽、功率等方面的功能性优势。

硅基化合物异质集成技术的发展从集成方式上来看主要可以分为三种，芯片级封装堆叠、晶圆级混合集成和晶圆级单片集成。目前工业界主要采用芯片级封装堆叠，其集成度较低但技术共性度较高，能够快速满足于多材料多功能芯片集成需求。晶圆级单片集成是指在硅基衬底上通过直接外延生长异质化合物材料，集成度最高但开发周期及难度极大。而晶圆级混

合集成能够兼具技术共性度和集成度，九峰山实验室作为产业级研发平台，将重点瞄准该集成方法的研究。

为解决硅基半导体材料的功能性缺失和性能瓶颈两大问题，我们需要在硅基平台上实现激光材料、电光材料、磁光材料、二维材料等功能性材料的异质集成。本文将以硅基光电子技术领域中的异质集成为例，分别针对不同材料的异质集成技术发展现状做简要介绍，并对未来发展作展望。

硅基激光材料异质集成技术

目前硅光主流应用市场在数通领域，但硅基材料在通信波段发光效率低下，为解决这一功能性缺失问题，在2005年左右最先由Intel公司联合美国UCSB大学提出硅基与III-V族半导体材料晶圆级异质键合集成方案，实现硅基材料体系的片上出光。该方案采用低温亲水键合方式实现晶圆与晶圆的直接键合^[1,2]，如图1所示。基于此

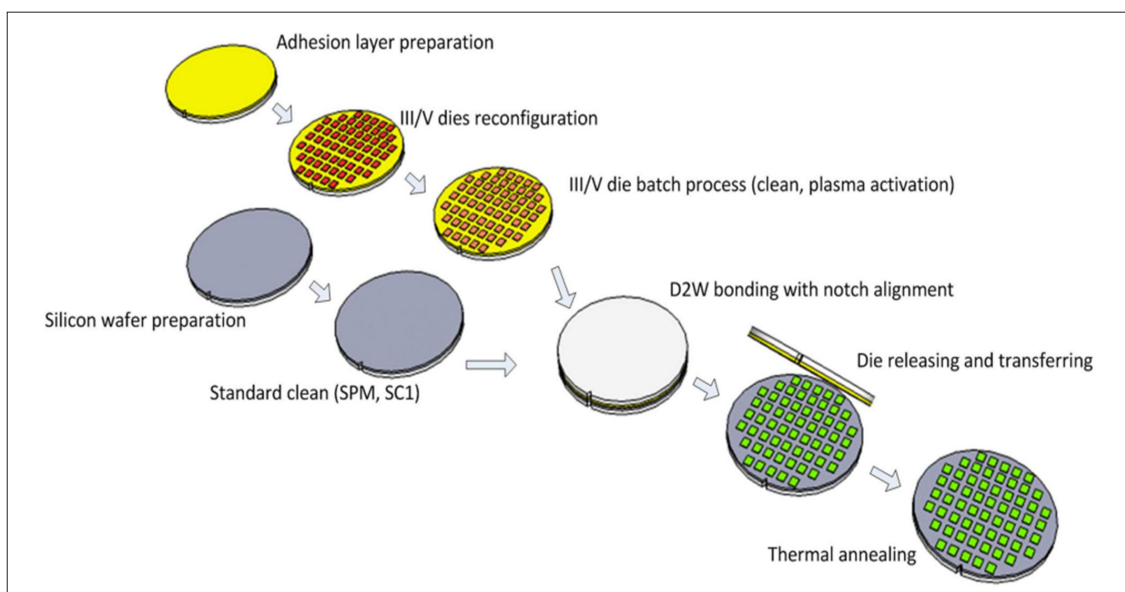


图1：硅基III-V材料晶圆级键合集成流程^[4]。

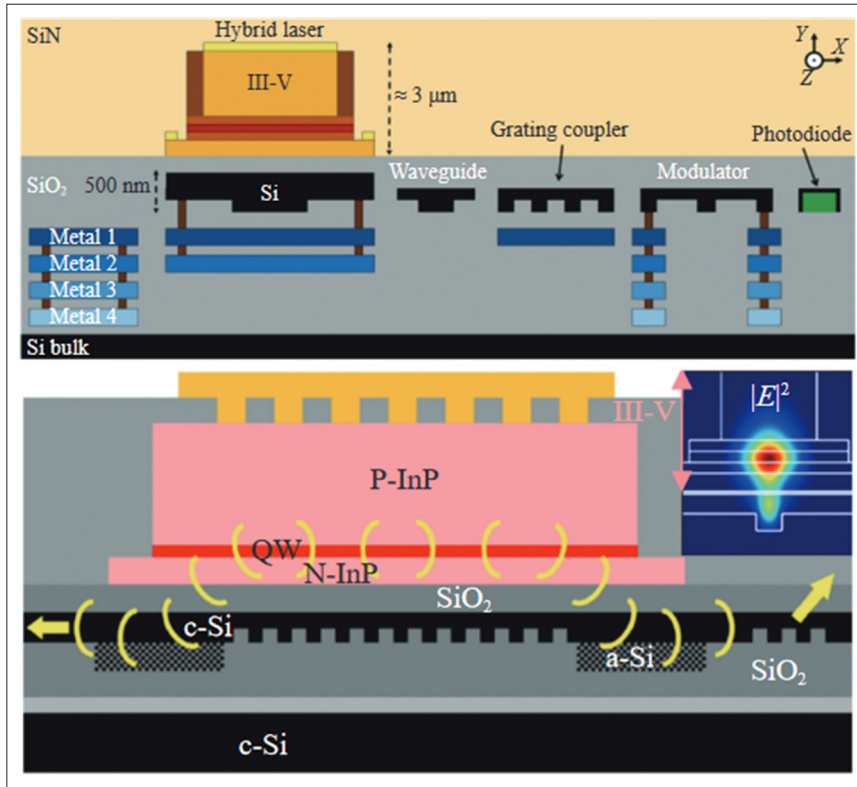


图2: 硅基III-V材料背向集成方案^[7]。

键合方案以及后续的 III-V 族半导体工艺加工, 实现了单波长分布式反馈 (DFB) 激光器、外腔可调窄线宽激光器、多波长梳状谱激光器等多种异质集成激光器, 以及半导体放大器、探测器等其他功能器件。随着技术的不断演进, 可键合的 III-V 族材料不局限于 InP、GaAs, 工作波长也从传统通信波段延伸至中红外甚至远红外波段。美国 Intel 公司于 2016 年基于该技术已开发出 100 Gb/s 4 通道硅光模块, 至 2021 年已发货 500 万颗以上。

新加坡 IME^[3,4]、比利时 Ghent 大学^[5] 和美国 HPL^[6] 也使用了相近的键合方式和原理, 其中 HPL 将 InAs/GaAs 材料集成在硅晶圆上, 成功实现了片上的量子点频率梳激光器, 也实现了 MOSCAP 型调制器。目前行业内并没有成熟的 O 波段密集波分复用 (DWDM) 光源, 量子点频率梳光源非常适合作为 DWDM 系统的光源, 但是还存在很多工程问题有待解决, 工艺还需要进一步优化。

此外, 为解决键合工艺与硅基后段工艺的兼容性问题, 法国 Scintil photonics 公司提出了一种在硅晶圆背面集成 III-V 族半导体的异质集成方案^[7], 如图 2 所示。采用 SOI 晶圆的二氧化硅掩埋层 (BOX) 层的背面作为键合界面, III-V 族半导体的键合过程与正面硅光器件充分解耦。该键合方式键合界面质量相比传统平坦化工艺更好, 且不影响其他材料与 SOI 晶圆的混合集成。该公司基于此项技术开发了混合集成 DFB 激光器, 阈值和输出功率与传统三五族激光器水平相当。

硅基电光材料异质集成技术

随着相干模块市场对调制带宽要求的不断增加, 硅基电光调制器件已接近性能瓶颈。铌酸锂 (LN) 材料基于 Pockels 效应, 相比采用载流子色散效应的硅材料, 具有更高的电光调制系数, 从而能够实现更高调制带宽。薄膜铌酸锂 (TFLN) 可以进一步压缩光模场面积, 缩小电极间隔从而降低调制器驱动电压, 因此近期成为研究热点。

LN 单晶薄膜相对较硬, 难以刻蚀形成小尺寸高集成度的波导结构。为了克服这种局限性, 多家科研机构开发出键合的方式与硅基波导集成, 形成混合波导结构, 大部分刻蚀都在硅平台完成。目前基于键合工艺的铌酸锂混合波导包括两种典型结构, 一种是铌酸锂薄膜无需刻蚀, 如硅 / 氮化硅波导与铌酸锂薄膜键合; 另一种是铌酸锂需要刻蚀波导, 如硅光波导与铌酸锂波导异质集成。

美国 UCSD 大学采用第一种键合结构, 分别实现了硅波导与 LN 薄膜键合, 以及氮化硅波导与 LN 薄膜的键合^[9]。对于硅波导与 LN 薄膜键合, 其采用了无中间层直接键合方式, 通过优化硅波导结构和行波电极结构, 其成功实现了 TFLN 混合集成高带宽低损调制器, 工作带宽达 110 GHz。

为了进一步降低传输损耗, 美国 UCSB 大学也开发了氮化硅波导与 LN 薄膜的键合^[10]。氮化硅材料损耗比硅更小、具有更宽的透明窗口、双光子吸收效应弱, 此外氮化硅折射率与 LN 相当, 耦合损耗低。基于该技术, UCSB 实现了低损耗混合波导结构, 与体式 LN 波导的损耗相当。下一步需要重点解决的问题是如何将基于氮化硅的混合波导与硅光其他器件集成。

国内中山大学采用第二种键合结构, 将 LN 薄膜键合到已经完成硅波导刻蚀的绝缘体上硅 (SOI) 芯片上, 然后刻蚀 LN 薄膜形成 LN 脊波导结构, 实现了 LN-on-SOI 的两层波导互连异质集成结构^[11], 如图 3 所示。该结构采用苯并环丁烯 (BCB) 作为键合中间层, 成功实现了 112 Gb/s 的高速马赫曾德尔调制器。

硅基磁光材料异质集成技术

光隔离器可实现光的单向通过, 是光收发模块中的必需器件之一。硅基材料无法制备出高效隔离器件, 商用产品一般基于磁光材料的法拉第旋光效应实现, 通过在钇镱石榴石 (GGG) 衬底上外延稀土掺杂钇铁石榴石 (YIG) 磁光晶体厚膜制备。

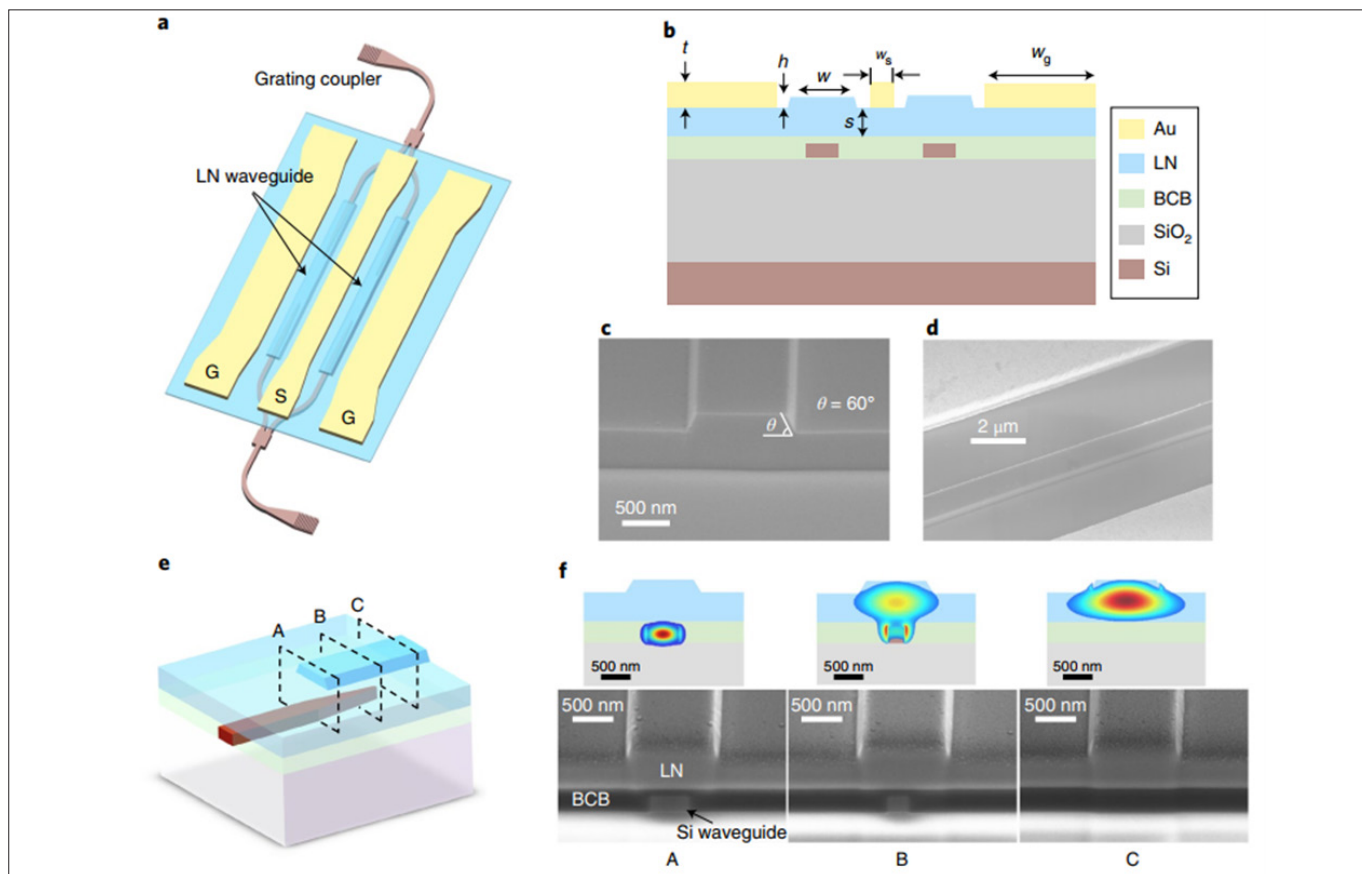


图3: 硅基TFLN异质集成高速马赫曾德尔调制器^[11]。

目前主流硅基 YIG 集成方案包括晶圆键合和单片直接沉积。晶圆键合可以利用高质量的外延单晶 YIG 薄膜，然而 YIG 与硅波导的键合界面质量难以控制，且器件尺寸较大，结构设计受限。单片直接沉积可以解决上述问题，但沉积材料的结晶性难与单晶外延薄膜相比。

晶圆键合方案的代表研究单位包括日本东京工业大学^[12] 和美国 UCSB^[13] 等，报道的光隔离器隔离度可达 30 dB。此外，欧洲微电子中心 (imec) 也报道了采用 BCB 作为键合媒质的晶圆键合方案^[14]。单片直接沉积方案的代表研究单位包括中国电子科技大学^[15]、美国麻省理工学院^[16]、美国明尼苏达大学和英国格拉斯哥大学^[17] 等，报道的光隔离器隔离度可达 30 dB，接近商用产品。

硅基二维材料异质集成技术

与传统的半导体材料相比，二维材料具有卓越的光电性能，如超高的载流子迁移率、超高导热率和高三阶非线性系数等。为进一步提高硅基光电子器件集成度及突破器件的性能瓶颈，业界也在研究如何将二维材料引入硅基材料体系。

石墨烯是一种由碳原子按六角形蜂窝状排列组成的单原子层平面结构，在 2004 年被英国曼彻斯特大学的 Novoselov 等首次通过机械剥离法分离出来。石墨烯与硅基光电子平台异质集成主要用于石墨烯的调制器、探测器和光交换器，它

们具有高速率、大光学带宽、低功耗和与硅的 CMOS 电路单片集成的优势。用于制作片上石墨烯调制器、探测器和光交换器的工艺流程都是非常相似的。基于石墨烯的大光学带宽特性，石墨烯与硅波导结合的工作波段在传统的光通信窗口，与氮化硅波导结合可用于近红外波段。

在石墨烯光电调制器方面，通过外加电压调节石墨烯的费米能级，将引起石墨烯折射率实部和虚部的变化，可以实现相位和强度调制。加州伯克利的学者提出了基于硅波导的石墨烯电吸收调制器，通过调节单层石墨烯的费米能级，实现了 1.2 GHz 的光电调制带宽^[18]。意大利光子网络与技术国家实验室的学者提出了一种石墨烯-绝缘体-硅的电容型相位调制器，光电带宽为 5 GHz^[19]。

在石墨烯光电探测器方面，利用了光电热效应的超快动力学，德国 Aachen 高级微电子中心的研究员已经实现了超过 180Gb/s 石墨烯光电探测器，其光电带宽可达 128 GHz^[20]。麻省理工的研究学者提出了一种基于六方氮化硼包裹的单层石墨烯光电探测器，实现了 42 GHz 光电带宽^[21]。这类器件不需要使用跨阻放大器 (TIA) 来实现电流向电压的转换。

目前在硅基平台上集成石墨烯在工艺上仍然存在巨大的挑战，主要的问题是实现大面积的石墨烯材料的高质量转移、低电阻接触、低电压和无磁滞电介质材料的填充。

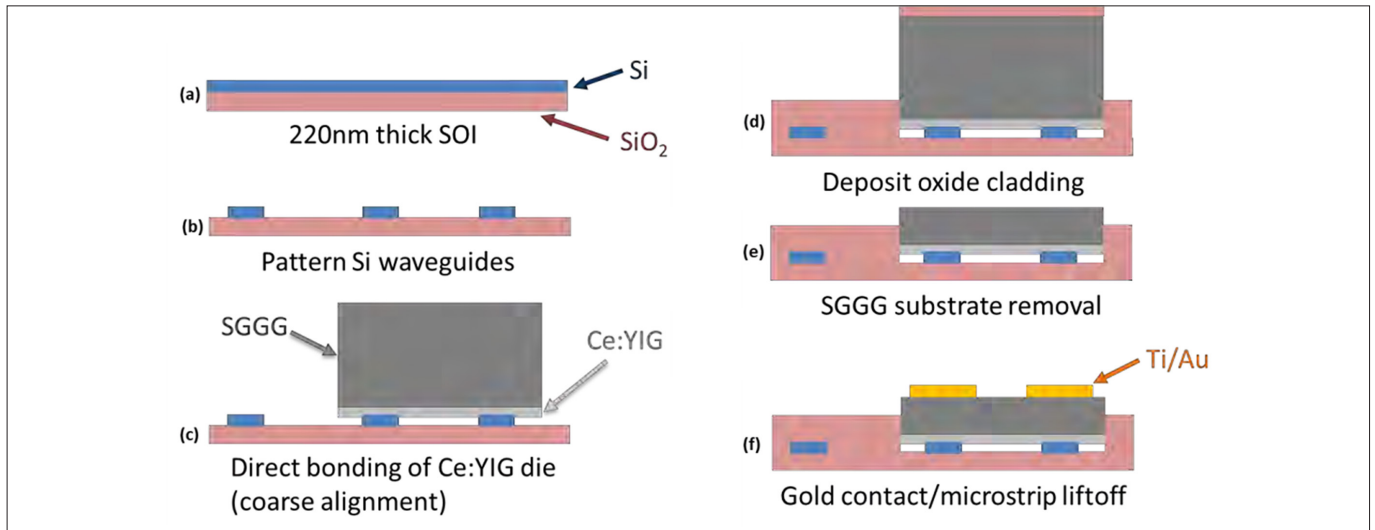


图4：硅 YIG 与 硅光芯片的键合异质集成^[13]。

硅基化合物异质集成技术展望

后摩尔时代下，硅基半导体技术发展路线可分为器件尺寸持续微缩的“延续摩尔”（more Moore）路线和利用异质异构集成的“扩展摩尔”（more than Moore）路线。相比于硅基半导体，化合物半导体在模拟信号处理及各类功能性应用中有着独特优势。多年来，学术界和工业界对硅基化合物异质集成技术的研究与探索从未停止，九峰山实验室也将硅基化合物异质集成技术的研究任务摆在首位：

1. 异质集成是后摩尔时代的重要技术方向；
2. 硅基化合物异质集成是硅基半导体和化合物半导体未来发展的必经之路；
3. 高精度晶圆级键合集成技术可以帮助实现多材料多功能的系统性集成。

目前，国外多家硅基平台已经对外发布硅基化合物异质集成研究成果，Tower Semiconductor 公司更是已经对外提供硅基 InP 集成 PDK。Intel 公司利用其自身的传统 CMOS 产线降低生产成本，通过多年的技术开发，是目前唯一一家利用硅基 III-V 族光电异质集成技术实现数据中心 100 Gb/s 光模块大批量出货的公司；其开发该技术的真正目的是为扩展摩尔和超越摩尔技术路线进行技术储备，以实现其处理器的片上光互联，达到未来光电集成芯片的技术引领。美国苹果公司预计在其下一代智能手表中采用硅光 III-V 异质集成技术，有望为硅光异质集成拓展到消费电子市场。

鉴于国际硅基化合物异质集成技术研发与产业化态势，我国也迫切需要在该领域加速从研发走向应用与产业化。目前国内从事硅基化合物异质集成技术的商业机构较少，主要原因由两点，其一是该技术门槛较高且研发投入大，传统企业普遍对这一新兴技术路线持观望态度，其二是国内缺乏一条可以支持硅基化合物异质集成的成熟工艺线。从可以预见的光通信应用到消费类传感应用及未来的光计算、光子学应

用来看，硅基光电异质集成技术的的市场需求才刚刚起步，未来有着广阔的发展空间。

九峰山实验室针对技术发展方向和产业需求痛点，积极开展 8 吋硅基化合物异质集成平台能力建设，已建成产业研发级的基础设施，布局功能全面和性能先进设备资源。面向硅基光电子产业中的异质集成需求，基于实验室自身的 8 吋多材料键合和配套全流程工艺能力，填补当前该工艺段研发平台的空缺。九峰山实验室积极拓展合作伙伴，期望同全行业一起，构建集成光电子领域技术领先。☞

扩展阅读

- [1] A. W. Fang et al., IEEE Photonics Tech L, 18(10): 1143-1145 (2006).
- [2] C. Xiang et al., IEEE J Sel Top Quant, 28(3): 8200515 (2020).
- [3] X. Luo et al., IEEE J Sel Top Quant, 22(6): 8200612 (2016).
- [4] X. Luo et al., Front Mater, 2: 28(2015).
- [5] J. Brouckaert et al., J Electrochem Soc, 153(12): G1015-G1019(2006).
- [6] D. Liang et al., IEEE J Sel Top Quant, 28(6): 6100819 (2022).
- [7] SCINTIL Photonics, Semicon West 2020.
- [8] D. Shin et al., J Lightwave Technol, 40(10): 3137-3148 (2022).
- [9] F. Valdez et al., Sci Rep, 12: 18611(2022).
- [10] L. Chang et al., Opt Lett, 42: 803-806(2017).
- [11] M. He et al., Nat Photonics, 13: 359-364(2019).
- [12] Y. Shoji et al., Sci Technol Adv Mat, 15: 014602(2014).
- [13] D. Huang et al., IEEE J Sel Top Quant, 22(6): 4403408 (2016).
- [14] S. Ghosh et al., Opt Express, 20(2): 1839-1848 (2012).
- [15] Y. Zhang et al., Optica, 6(4): 473-478 (2019).
- [16] L. Bi et al., Nat Photonics, 5: 758-762 (2011).
- [17] C. Zhang et al., Sci Rep, 7: 5820 (2017).
- [18] M. Liu et al., Nature, 474:64-67 (2011).
- [19] V. Soriano et al., Nat Photonics, 12: 40-44 (2018).
- [20] D. Schall et al., OFC 2018.
- [21] R.-J. Shiue et al., Nano Lett, 15: 7288 (2015).

制造可商业化的金刚石衬底

得益于用于制造 2 英寸衬底的异质外延生长工艺的开发，金刚石将服务于更多的高端应用。

作者：SEONG-WOO KIM, KOJI KOYAMA, ORBRAY COMPANY (FORMERLY ADAMANT NAMIKI PRECISION JEWEL)

金刚石单晶是终极半导体材料。它结合了出色的结晶度、极高的击穿电压、出色的电学性能和极高的导热系数（见表 1）。

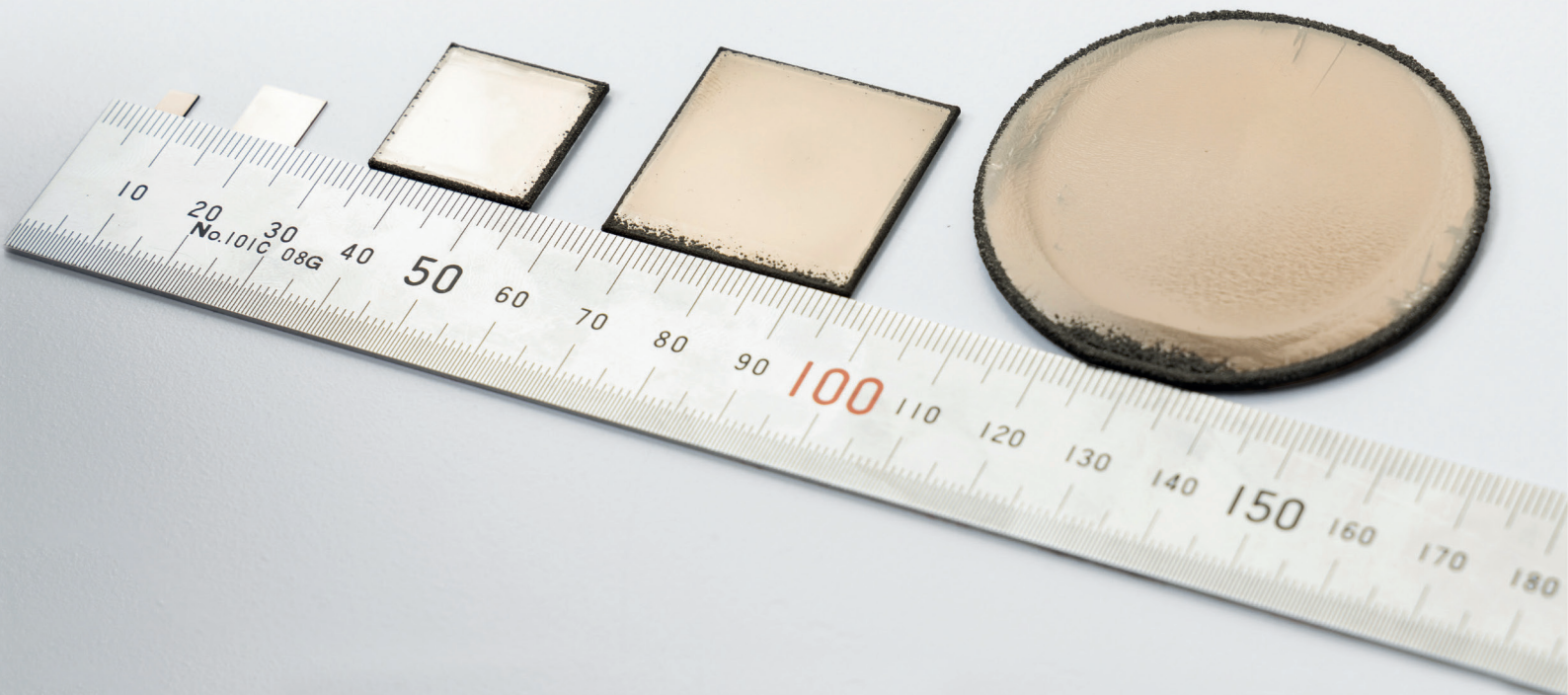
一旦这种碳的同素异形体投入实际使用，它将使器件远远优于那些采用现有材料制造的器件，为电压、输出功率和效率设定更高的基准。此外，由于金刚石特有的氮空位中心，这种材料在制造传感器方面有着巨大的前景。

到目前为止，这些“超级器件”商业化的最大挑战是缺乏工业尺寸的金刚石晶片。到目前为止，开发的金刚石晶片通常只有 4 毫米乘 4 毫米。这种使用高温高压方法制造的晶片对于半导体行业来说实在太小了。通过将小晶片像铺设瓷砖一

样拼成大块，并在其上生长薄膜来扩大尺寸是可能的，但这导致晶片边界上的缺陷密度高得令人无法接受，这是由对齐衬底之间的轻微取向错误引起的。

也就是说，无法生产出大尺寸且均匀衬底的主要原因有两个方面：制造出足够大的籽晶几乎是不可能的，而且将籽晶与生长在籽晶上的金刚石晶体分离是极其困难的。

在日本东京的 Orbray，以前是坚定不移的纳米基精密宝石公司，我们通过微针生长和阶梯式生长方法开发了 2 英寸的金刚石晶片，取得了新的突破。值得注意的是，这些方法已经在大规模生产中部署，而且进一步扩展是有可能的。



	Si	SiC	GaN	Diamond
Band Gap (eV)	1.1	3.2	3.3	5.4
Hardness (GPa)	12	23	10	100
Mobility (cm ² /Vs)	1350 (e)	1000 (e)	2000 (e)	4500 (e) 3800 (h)
Breakdown voltage (MV/cm)	0.3	2.8	3.0	9.9
Thermal conductivity (W/cm·K)	1.5	5.7	1.8	22

表1: 各种半导体材料材料性能比较。

请继续阅读,了解我们所取得的成就,并了解可以从晶体金刚石晶圆中受益的各种器件。

提供一些数字来说明金刚石的优点,我们可以得到高达 10 MV cm^{-1} 的击穿电场, $22 \text{ W cm}^{-1} \text{ K}^{-1}$ 的热导率——这是所有材料中最高的——以及电子和空穴的载流子迁移率分别为 4500 和 $3800 \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$ 。这些数字表明,金刚石器件不仅有望比当今最令人印象深刻的由碳化硅和氮化镓制成的同类器件好一点,而且会好得多(参见图1,它说明了各种半导体及其常见应用的输出功率与工作频率的关系)。请注意,广播站、通信卫星和雷达设备需要高速运行并提供极高输出功率的器件,这是目前只有真空管放大器才能满足的要求。金刚石是唯一具有满足这种极端要求所需特性的半导体。一旦金刚石器件取代真空管,这将降低功耗,进而实现尺寸缩小。

除了在射频和功率器件方面的巨大潜力外,金刚石还具有可用于辐射探测器的出色性能。为此,利用金刚石极高的抗辐射强度的探测器已经被开发出来,用于日本福岛核电站。其在医学和

医疗保健领域也有机会,金刚石探测器很有吸引力,因为它们不需要校正系数,因为碳是人体组织的等价物。

金刚石的另一个潜在应用是量子计算,这要归功于这种材料中的氮空位(NV)中心。这些中心由氮原子和金刚石晶格中相应的空位组成,该空位具有独立的自旋(NV⁻)。这个NV中心可以在原子水平上形成微小的磁力。虽然在其他材料中可以实现电子自旋,但在这些情况下,自旋的方向在室温下不能稳定。金刚石明显不同,它提供了一种室温电子自旋,这种自旋对于半导体行业来说是足够可靠的。

突破尺寸的限制

限制当前金刚石衬底尺寸的是高温高压生长中使用的砧座的尺寸。用我们的异质外延方法避免了一个问题,包括在异质衬底上生长金刚石。经过对硅、碳化硅、碳化钛、镍、铂、钴和铱作为潜在衬底的研究,我们发现铱是最好的衬底。它是具有最高形核密度的元素,超过 $1 \times 10^8 \text{ cm}^{-2}$ 。遗

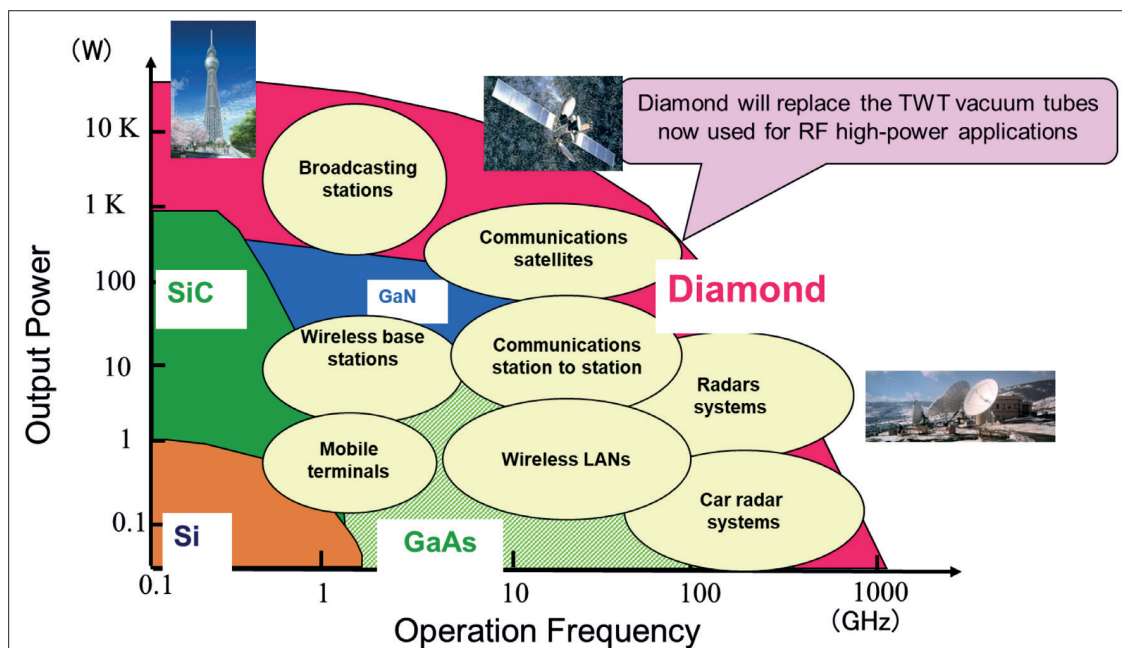
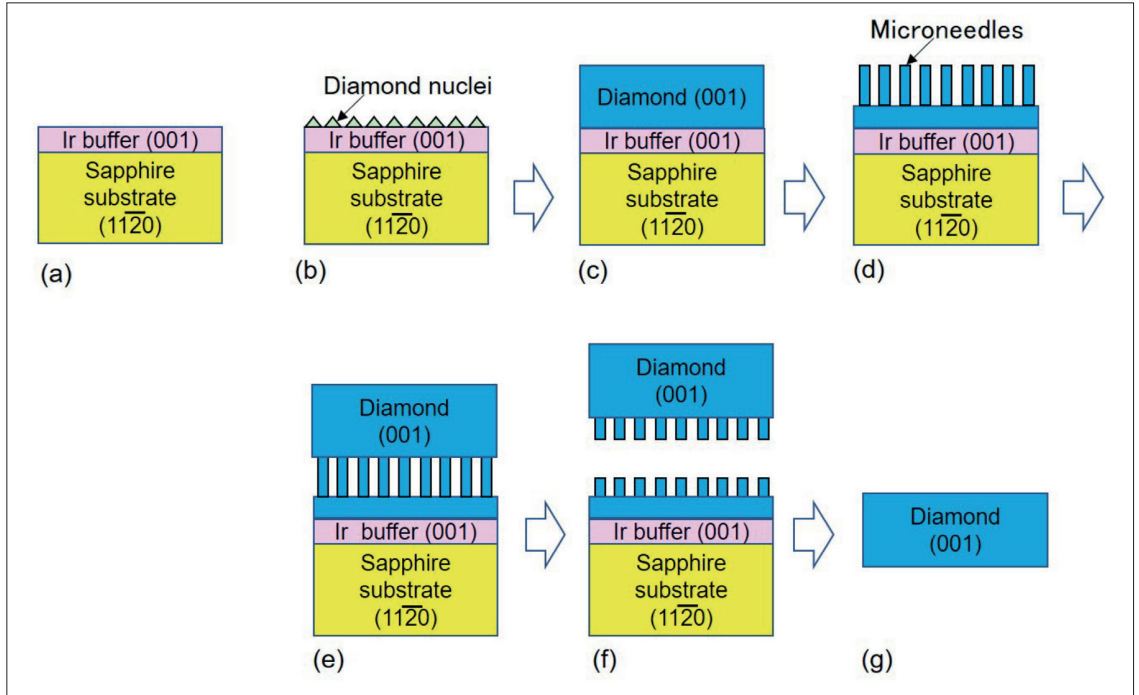


图1: 半导体功率器件在无线通信的工作频率和输出功率方面的应用。

图2: 异质外延金刚石的生产工艺。



憾的是，由于没有大表面积的单晶 Ir 衬底，因此人们研究了 Ir-On-MgO、YSZ-on-Si 和 STO-on-Si 等材料体系。

对这些复合材料的生长研究表明，根据 X 射线衍射，最好的金刚石材料质量来自于在 Ir-on-MgO 复合材料上的生长。该平台在 (004) 和 (311) 面上分别产生了 281 弧秒和 534 弧秒的衍射峰的半峰宽。(004) 半峰宽体现了倾斜成分，而 (311) 半峰宽揭示了扭转成分。

为了提高晶体结晶质量，我们在生长的早期阶段引入了金刚石微图案和微针。这些微图案导致外延横向生长，从而降低了位错密度；而微针释放异质外延应变，导致自然分层，从而产生没有裂纹的自支撑金刚石晶体。

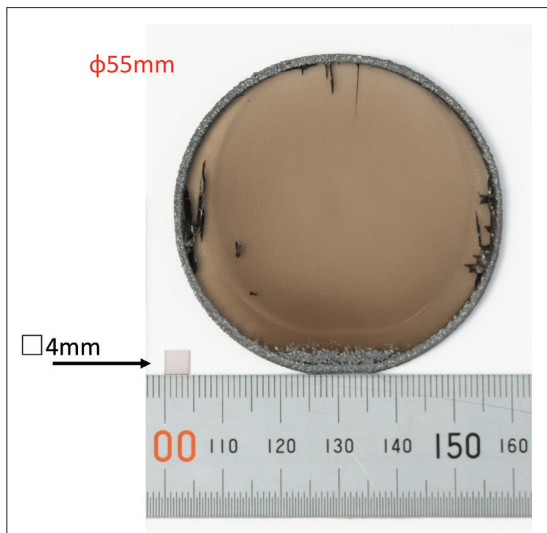


图3: 直径55毫米的独立式金刚石衬底。

蓝宝石以其高质量、低成本和相对较大尺寸的可获得性而闻名，这些特性导致它被用作生长氮化物的衬底材料。由于这些优势，我们采用它来生长金刚石，而 Ir 提供了一个中间层。从热膨胀系数的角度来看，蓝宝石的 a 轴和 c 轴分别为 $4.2 \times 10^{-6} \text{ K}^{-1}$ 和 $5.3 \times 10^{-6} \text{ K}^{-1}$ ，高于金刚石的 $1.5 \times 10^{-6} \text{ K}^{-1}$ ，但仍远低于氧化镁的 $12.8 \times 10^{-6} \text{ K}^{-1}$ 。

控制应力

最初，我们的异质外延金刚石的制造是通过我们所说的微针生长方法实现的，开始于在蓝宝石的 (110) 取向上溅射 Ir 缓冲层（有关工艺流程的概述，请参见图 2）。在此之后，通过对 Ir 缓冲层施加偏压增强成核来产生金刚石形核。然后，我们使用微波等离子体辅助化学气相沉积 (MPCVD) 在 Ir 缓冲层上生长了第一层金刚石， CH_4 和 H_2 提供了源气体。

我们的下一步是在第一层金刚石上制造微针。为此，我们首先在第一层金刚石的顶部沉积了一层镍膜，然后定义了直径为 2 mm、间距为 10 mm 的通孔阵列。在 1000 °C 的氢气气氛中对这种结构进行热处理，会促使与镍膜接触的碳原子向表面迁移，在那里它们与氢反应生成甲烷。这会使得与镍膜接触的金​​刚石被蚀刻掉，从而形成金刚石微针。

使用 MPCVD，我们在微针的顶部生长了第二层金刚石。这比第一个厚得多，通常是 800-

1000 微米。在金刚石生长后的冷却过程中，由于热膨胀系数的差异产生的应力，微针断裂。抛光被释放的金刚石晶片的正面和背面以去除微针，从而产生原子平坦的正面。自支撑式金刚石的最终厚度为 500-600 微米。

为了成功实现我们的微针生长，我们解决了几个问题。一个潜在的难点是，微针制造工艺造成了瓶颈，阻碍了降低生产成本的路径。

我们的新解决方案是在蓝宝石衬底上定向偏差的 Ir 膜上诱导金刚石阶梯流动生长，因为这大大降低了金刚石薄膜中的应力。阶梯流动生长扩大了衬底尺寸，无需复杂的微针工艺，使我们能够成功地制造出直径为 2 英寸的金刚石衬底，这是半导体行业所需的最小尺寸。

根据电子自旋共振，我们还开发了一种工艺，将氮污染降低到百万分之三以下。我们已经给出了这种形式的金刚石，我们使用应力释放异质外延生长来制造，商业名称是 Kenzan 金刚石。

我们的直径 2 英寸的金刚石衬底具有低氮污染，是透明的（见图 3）。对该材料的 X 射线极图测量表明，该材料的外延关系为：金刚石 (001) [110]/Ir (001) [110]/蓝宝石 (11 $\bar{2}$ 0) [0001]。这项测量提供的另一个见解是，异质外延金刚石自支撑衬底没有孪晶。

在整个衬底上，获得 (004) 和 (311) 半峰宽分别为 98.35arcsec 和 175.3 arcsec。这些值是迄今报道的异质外延金刚石的最低值。我们衬底的

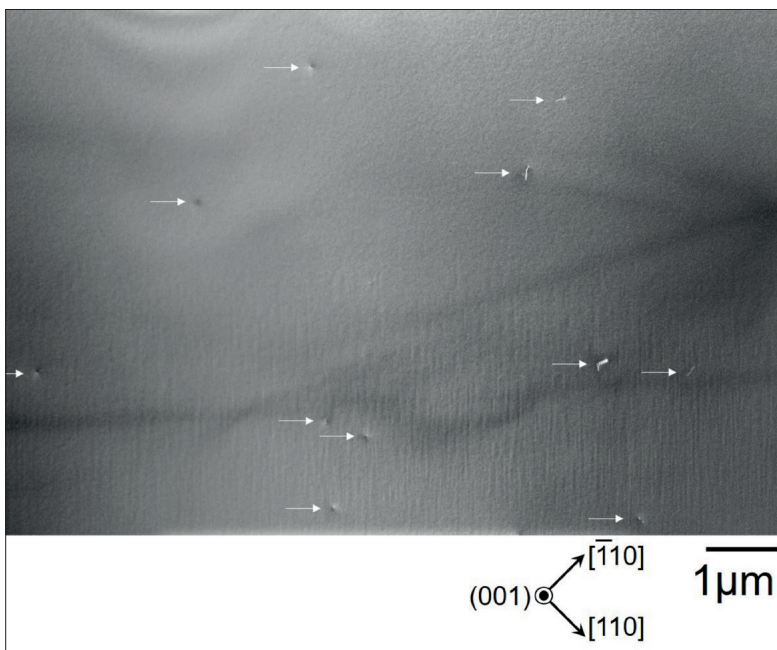


图4：(001) 异质外延金刚石的透射电子显微镜图像。

曲率可以由金刚石 (004) 的 X 射线摇摆曲线的峰位值来确定。这表明，由于蓝宝石和金刚石的热膨胀系数的显著差异，基片是凹面的，曲率半径为 90.6 cm。

我们材料的其他表征是由透射电子显微镜提供的（见图 4）。利用发现所有位错的衍射矢 $g=\bar{2}20$ ，我们测得位错密度为 $1.4 \times 10^7 \text{ cm}^{-2}$ 。这一结果与干法刻蚀得到的刻蚀坑密度一致。

对于氮化物半导体，为了保证生长在蓝宝石衬底上的 InGaN 层中的激光振荡，位错密度应小于 $1 \times 10^7 \text{ cm}^{-2}$ ，而 (004) 面的 X 射线摇摆曲线

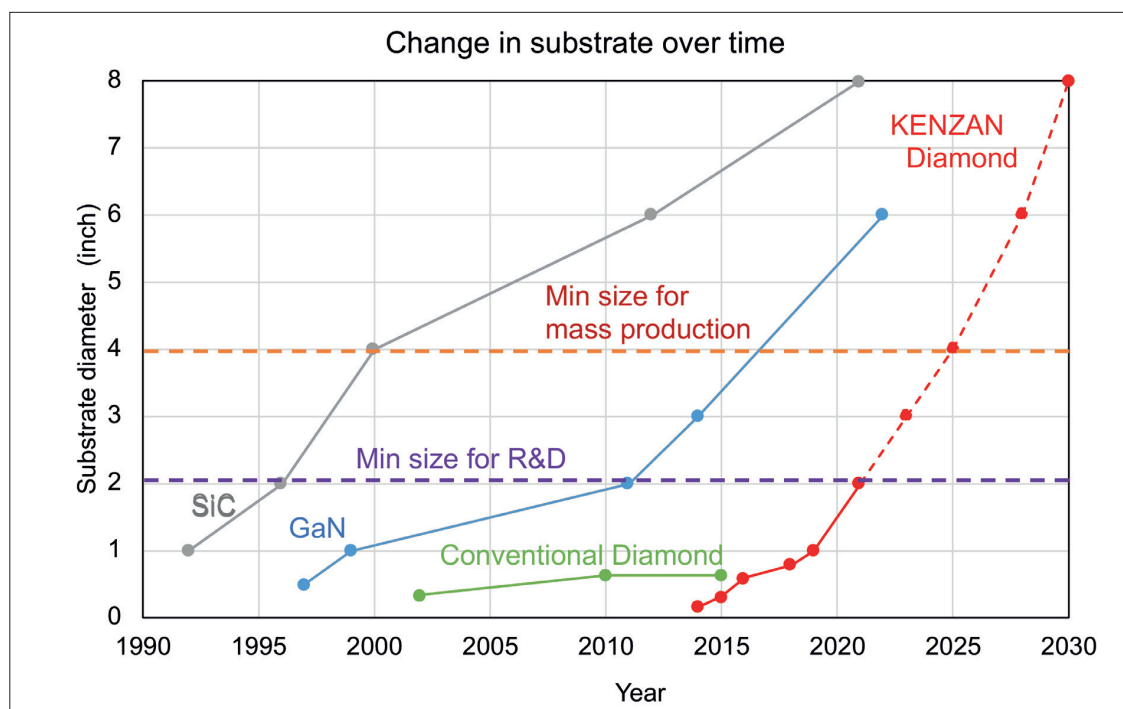
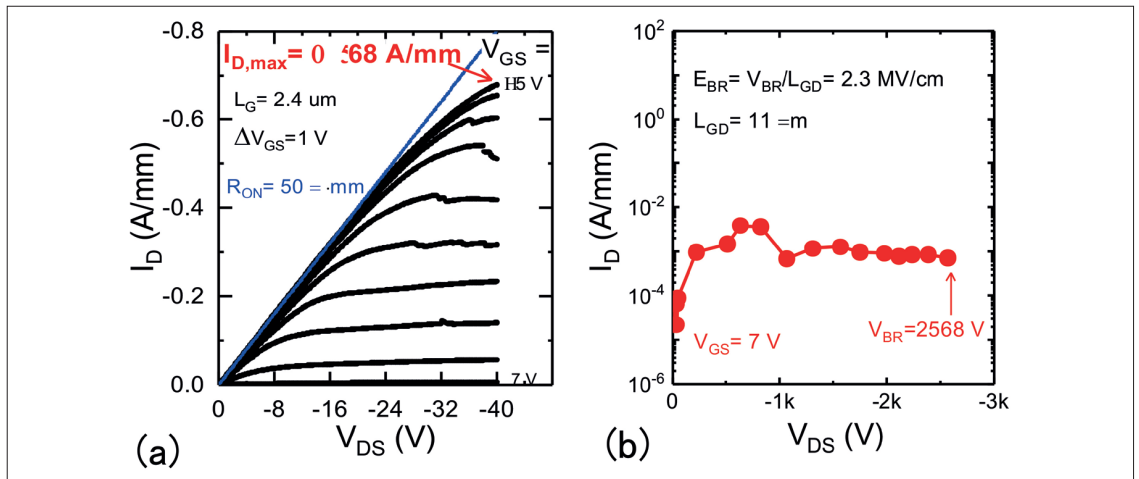


图5：对于所有的宽禁带半导体材料，衬底尺寸都随着时间的推移而增加。

图6: (a) 2.4 μm 栅长的金刚石MOSFET的直流输出特性和 (b) 最大off-state击穿电压特性。在晶体管的制造过程中, 为了进行 NO_2 p型掺杂, 将h端金刚石衬底置于含有2%的 NO_2 的 N_2 中。欧姆接触形成了50 nm厚的金层。沉积了一层厚度为16 nm的 Al_2O_3 双层作为栅绝缘层, 这也为金刚石沟道提供了钝化。用金制作栅电极。



半高宽需要小于 100 弧秒。我们认为这些指标适用于异质外延金刚石的开发。当我们试图满足这些规范时, 我们将寻求对阶梯流体法中发生的应力降低机制的解释。另一个目标是生产直径更大、质量更高的金刚石衬底。

在过去的三十年里, 常见的宽带隙材料的可用衬底尺寸一直在增加。我们为自己设定的目标是在 2025 年生产 4 英寸的金刚石衬底, 在 2030 年生产 8 英寸的衬底。在直径增加的同时, 如果金刚石衬底广泛应用, 就必须降低成本。

高昂的生产成本主要是因为抛光金刚石的相关费用, 金刚石是一种非常坚硬的材料。虽然没有讨论抛光技术的细节, 但我们相信会有削减成本的进步空间。到 2030 年, 我们打算以与目前可用的 2 英寸 GaN 衬底相同的价格生产 2 英寸金刚石衬底。

制造器件

我们与日本佐贺大学的研究人员合作, 在 (110) 蓝宝石衬底上生长出沿 [0001] c 方向错位 5° 的 (001) 金刚石形成的 Kenzan 金刚石上制

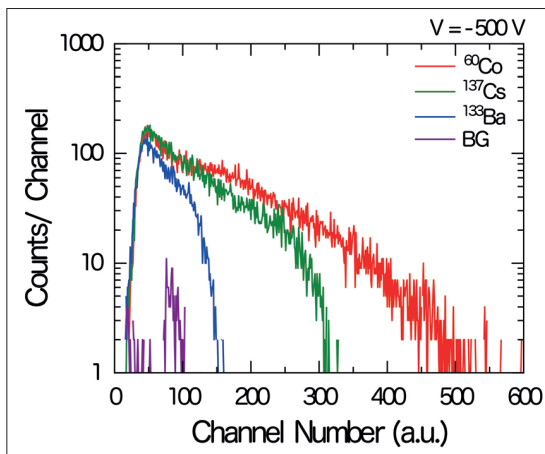


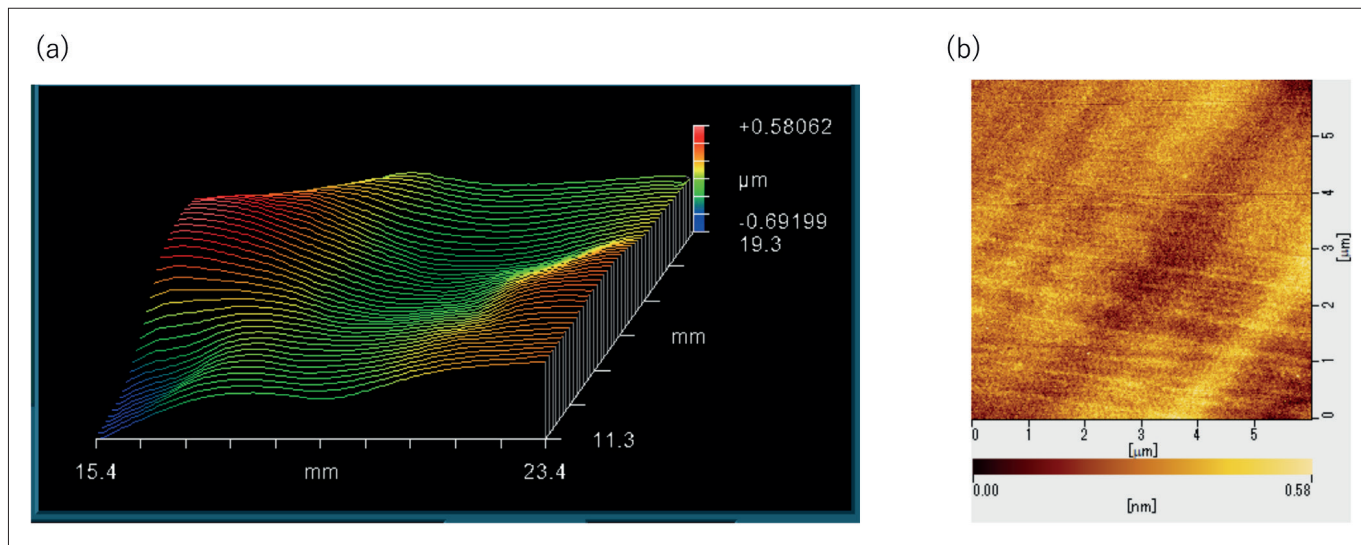
图7: ^{60}Co 、 ^{137}Cs 和 ^{133}Ba 的辐射检测结果。

备了 NO_2 掺杂的p沟道金刚石MOSFET。这些晶体管的击穿电压为2568 V, 是金刚石MOSFET的最高值(见图6, 其中包含器件制造的详细信息)。我们还评估了直流输出特性, 最大漏电流为 -0.68 A/mm , 导通电阻为 $7.54 \text{ m}\Omega/\text{cm}^2$ 。给出了 $874.6 \text{ MW}\cdot\text{cm}^2$ 的最大实验布拉格优值。我们的目标是打破 $2093 \text{ MW}\cdot\text{cm}^2$ 的GaN器件的纪录。

我们还研究了将我们的技术应用于辐射检测的机会。市场上已经有传统的金刚石辐射探测器, 由非常高质量的天然金刚石或CVD同质外延生长的金刚石制成。两者都可提供高性能器件, 这要归功于金刚石极高的抗辐射强度和出色的导热性能。然而, 金刚石的尺寸限制阻碍了广泛的商业化。Kenzan金刚石的推出有望克服这一点, 从而使金刚石的应用多样化。

通过与日本佐贺大学和东北大学的合作, 我们制造了一种结合了Kenzan金刚石的辐射探测器。为了防止载流子捕获, 衬底中的氮浓度应控制在万分之三以下。该器件的辐射探测能力的特征包括使用三种不同的源: ^{60}Co (1.17和1.33 MeV)、 ^{137}Cs (662 keV)和 ^{133}Ba (356 keV)。我们记录了与辐射引起的电子和空穴电荷相关的输出电压, 并绘制了三种不同类型的 γ 辐射源的能谱(见图7)。根据这些结果, 可以清楚地看到Kenzan金刚石可以用于区分核素。对于开发金刚石的应用来说, 这是一个令人鼓舞的结果。

由于过热, 现有的高功率器件性能正在逐渐受到限制。一种有希望的方法是将GaN与金刚石相结合。由于晶格常数和热膨胀系数的失配, 实现在金刚石上外延生长GaN是一项具有挑战性的工作。但通过一种不同的方法可以取得进展--我们与日本大阪市立大学合作, 利用室温表面激活



键合技术制备了 GaN/ 金刚石异质界面。我们制备了弯曲、厚度和表面粗糙度不同的 Kenzan 金刚石衬底（详见图 8），并使用表面活化键合成功地将它们键合到 GaN 上。

我们开发的 2 英寸金刚石单晶体，以及我们与其他人一起展示包含这种材料的器件的努力，正在展示它的巨大前景。尽管仍有很长的路要走，

但我们有充分的理由相信，终极半导体的部署将使世界受益。OSc

扩展阅读

- ▶ S.W. Kim et al Appl. Phys. Express. 14 115501 (2021) .
- ▶ S.W. Kim et al Appl. Phys. Lett. 117 202102 (2020).

图8: Kenzan Diamond 表面激活键合的表面形貌，如 (a) 激光干涉仪和 (b) 原子力显微镜所示。干涉测量法揭示了小于2微米的弯曲和基于5个点的小于2微米的厚度变化。根据原子力显微镜测试结果，表面粗糙度低于0.1 nm。



宁波云德半导体材料有限公司
NINGBO YUNDE MATERIALS INCORPORATION



云德掌握可满足大尺寸、复杂结构、高精度零部件严苛标准的精密机械加工、焊接、组装、检测等多种技术工艺，拥有业内领先的100级洁净环境洗净能力及高等级化学洗净技术和洗净质量控制能力。当前，云德在服务国际半导体产业链的同时，打破了长期由国外厂商垄断的半导体级石英制品竞争格局，通过与国内龙头设备企业深度合作，助力客户实现半导体设备精密零部件/耗材的规模国产化及自主可控。

宁波云德半导体材料有限公司（下称：云德）成立于2018年12月，是一家专业从事半导体设备非金属精密零部件/耗材研发、生产、销售及服务的公司，产品以高纯石英、精密陶瓷、硅材质为主，广泛应用于集成电路，化合物半导体，新能源光伏领域，并可延展至医疗及航空航天军工等领域。云德是国家级专精特新“小巨人”企业、国家高新技术企业、国家科技型中小企业，并荣获多项市区级荣誉，截止目前已累计获得多项发明及实用新型专利。



高新技术企业



ISO45001



ISO14001



ISO9001



用 X 射线形貌技术检查 SiC

X射线形貌法已经在彻底改变SiC晶圆中位错的量化技术，现在可以以高通量的形式获得，这加速了技术推广应用进展。

作者：来自 FRANKFURTER IISB 的 CHRISTIAN KRANERT 和 CHRISTIAN REIMANN，以及来自 RIGAKU 的 SHINTARO KOBAYASHI、YOSHINORO UEJI、KENTA SHIMOTO 和 KAZUHIKO OOMETE

SiC 现在是一种成熟的材料，在电力电子行业取得了巨大的成功。由这种半导体制成的器件目前正在取代现有的硅基器件，尤其是在快速增长的电动汽车市场，汽车和充电基础设施都采用了 SiC。

除了 SiC 器件的销量猛增之外，材料的质量也有了巨大的提高，晶圆直径也增加到了 150 毫米和 200 毫米。然而，就晶体材料质量而言，SiC 肯定不如硅那么完美。

SiC 的弱点之一是它有位错。这些缺陷在短期内不会从这种材料中完全消失，而且它们的存在会对最终器件的产量、性能和可靠性产生严重影响。因此，需要知道 SiC 晶圆的位错密度，这是一个反映材料质量的指标。事实上，这类信息比以往任何时候都更加重要，因为汽车行业的高标准正在推动供应链对从原材料到最终产品的所有组件进行全面跟踪。因此，表征衬底材料中的位错可为合格的供应商和跟踪器件故障提供有价值的信息。

直到最近，量化 SiC 衬底中位错的“黄金标准”还包括在加热到大约 500° C 的侵蚀性碱性熔体中蚀刻这种材料。但这种方法远非理想。一个主要弱点是它对外延晶圆具有破坏性。由于每个 SiC 晶锭可能与下一个不同，晶片制造商分析每个晶块中的至少一个晶片，以确保它们符合

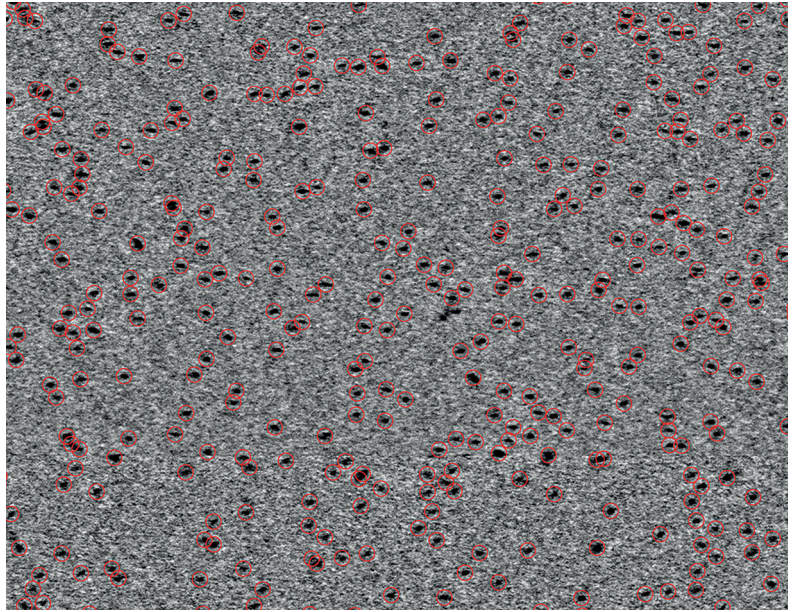


图1：使用 Rigaku XRTmicron 获得的典型 TSD 密度图。红色圆圈表示自动检测到的 TSD 位置。

所需的规格。假设每晶锭的平均产量为 30 到 40 个晶圆，这种基于蚀刻的评估会导致约 3% 的产量损失，这种损失可以通过无损表征技术消除。其他缺点包括与蚀刻过程的稳定性、自动蚀刻坑计数的可靠性和缺乏标准化有关的缺点。

解决所有这些问题的是高分辨率、实验室级的 X 射线形貌 (XRT)。这项技术建立在同步加速器 XRT 测量的基础上，同步加速器 XRT 测量一直用于识别和检测位错——但这些测量通常仅在本地进行，并且需要同步加速器设施的光束机

Rigaku XRTmicron 工具功能

Rigaku 的 THE XRTmicron 是一种快速、高分辨率的 X 射线形貌系统，用于对直径达 300 毫米的样品的晶体缺陷进行无损成像。它具有广泛的功能，包括：

能够确定多种类型的单晶片中的各种类型的位错和不均匀性，包括：半导体（例如硅、锗、金刚石、SiC、GaN、AlN、GaAs、InP、CdTe、CdZnTe）；氧化物（如蓝宝石、红宝石、石榴石、钒酸盐、铌酸盐、石英）；卤化物（例如，氟化物、溴化物）；具有外延层结构的晶圆；部分加工的晶圆 以及键合晶圆 所有这些都可以在反射和透射模式下成像。

扫描速度比传统系统快十倍，这要归功于：高亮度双波长 X 射线源 MicroMax-007 DW，使用铜（40 kV，30 mA）和钼（50 kV，24 mA）的 Ka 线；以及针对形貌进行优化的 X 射线反射镜。

通过以下任一方式捕获晶体缺陷的数字图像：高分辨率 XTOP（每像素 5.4 μm）；超高分辨率 HR-XTOP（每像素 2.4 μm）CCD 相机；或用于 FastBPD 测量和快速、高质量概览扫描的新型 HYPIX3000 检测器。

横截面形貌，包括三维缺陷重建 这提供了在样本体积内定位缺陷结构的可能性。

有机会水平放置样品，以确保最小的人为应变部分测量程序是自动晶圆曲率校正，以确保最佳的缺陷图像质量。

所有系统组件的全自动操作，包括 X 射线阳极、探测器和光学开关、光学和样品对准以及图像采集。使用可选的晶圆处理器，无需用户交互即可测量 25 个晶圆批次。

对于 SiC 应用，XRTToolbox 软件提供了标准化的分析程序，可以方便地从 XRTmicron 测量中确定 TSD 和 BPD 密度。

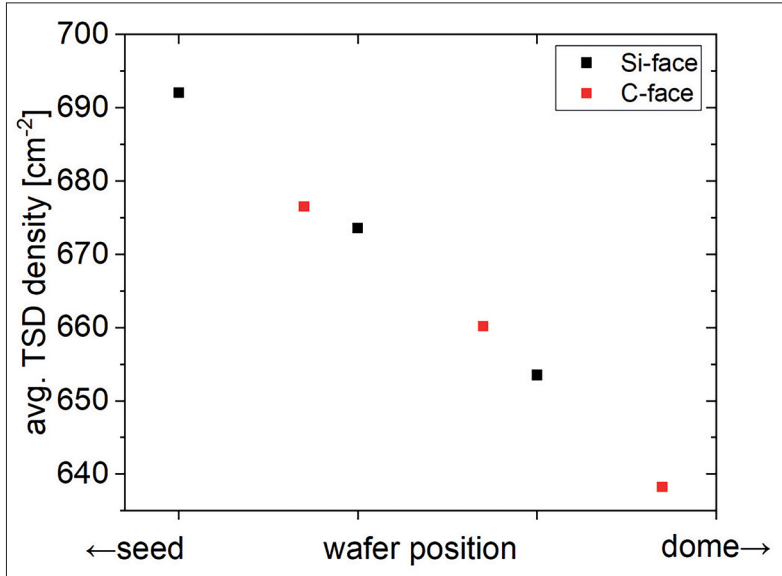


图2: 突破精度极限: 使用 XRT 测量同一晶体的三个相邻晶圆的两侧, 并获取晶圆区域的平均 TSD 密度。除了解决从籽晶到圆顶的位错密度下降趋势外, 数据还显示了晶圆的哪个面朝向哪个方向。人们甚至可以估计出各个晶圆之间的间距。

时, 因此不适合在工业环境中使用。

这些限制使 Rigaku XRTmicron 成为游戏规则的改变者, 它为实验室带来了高分辨率 XRT。该仪器使工程师能够可视化单个位错, 从而使量化它们成为可能。由于 XRT 记录的位错图像纯粹源自局部晶体应变, 因此该技术不受掺杂浓度在不同晶圆之间变化的影响。

虽然这些优势很有前途, 但 SiC 行业内的人士希望确保这种无损技术提供的结果与蚀刻产生的结果一致。我们在 X 射线形貌学专业中心的团队, 该中心是 Rigaku 公司和 Fraunhofer IISB 的研究合作项目, 正在调查是否存在这种情况。我们通过利用 Rigaku 在构建最先进的 X 射线工具方面的卓越表现和 Fraunhofer IISB 在 SiC 价值链上的能力来满足市场需求。

我们发现, 一旦行业工作人员确信 XRT 的有效性, 他们对这项技术的兴趣就会迅速增加, 同时需求也会增加, 尤其是在测量时间方面。为了满足这一特定需求, 我们引入了 FastBPD 方法: 它为实验室和工业生产带来了高速、全晶圆 XRT 测量。但是让我们从头开始这个故事……

从 TSD...

最常见的多型类型是 4H 晶型, 它通常通过物理气相技术生长。因此产生的材料含有各种不同性质的缺陷。从历史上看, 4H-SiC 含有较大的体缺陷, 如多晶型夹杂物, 但现在它们往往会从优质材料中完全消除。不幸的是, 微管和堆垛层错仍然存在, 导致几乎确定的器件故障。然而, 近年来出现这些缺陷的可能性急剧下降——出于

研发目的, 在 X 射线形貌图中, 肉眼可以很容易地发现这些扩展缺陷的存在。

这给我们留下了三种常见的位错类型: 螺位错 (TSD)、刃位错 (TED) 和基平面位错 (BPD)。用传统的方法来识别这些位错, 即对 SiC 衬底材料的硅表面进行标准的熔融氢氧化钾蚀刻, TSD 和 TED 的蚀刻坑不容易区分。由于今天优质材料的 TSD 比 TED 少得多, 因此可靠地确定 TSD 密度是一项挑战。为了克服这个问题, 技术人员可以转向 C 面蚀刻, 或在氢氧化钾熔体中添加氧化剂。但这带来了新的挑战。事实是, SiC 领域一直缺乏可靠地量化衬底中 TSD 密度的技术, 这通常会导致工业晶圆标准中忽略了 TSD 密度的问题。

TSD 密度的数据很重要, 因为这类错位会对某些类型的器件造成严重破坏。例如, 如果 TSD 存在于 MOSFET 的沟道区域, 这会促进击穿, 导致器件故障。另一个问题是, 根据外延条件, 生长坑可能会出现在 TSD 的位置, 从而造成器件工艺问题, 并最终导致器件故障。

对于 TSD 的检测, XRT 是绝无仅有的。在正确的衍射条件下, 形貌图像几乎完全暴露出单个黑点, 每个黑点对应一个 TSD (见图 1)。简单地计算这些斑点就可以得到 TSD 的密度。然而, 行业内的工作人员必须先确信 XRT 的功能, 然后他们才愿意转而使用这项技术。他们需要保证 XRT 的结果与蚀刻实现的结果之间的关系, 并且他们需要令人信服的缺陷检测的可靠性和准确性。

我们已经进行了测试, 以评估 XRT 与其他五种实验技术的比较情况。我们的目标是验证基于 XRT 对比度的计数是否能提供与传统方法相同的信息。

其他五种实验技术是: 在外延后检查蚀刻坑, 这可以区分 TSD 和 TED; 在氢氧化钾和过氧化钠熔体中蚀刻后检查蚀刻坑; 在氢氧化钾中蚀刻后, 对 SiC 的 C 面上的小丘进行计数; 使用掠入射同步加速器 XRT, 因为这可以识别 TSD; 以及在外延后仔细检查生长坑, 这种方法允许工程师将材料缺陷与与器件工作相关的弱点联系起来。所有五项比较都证实了 XRT 的能力, 测试产生了相同的位错分布、数量和位置。基于这一压倒性的共识, 我们对 XRT 测量用于 TSD 检测的有效性毫无疑问。

如果要在工业中使用 XRT, 应用此技术的工具必须提供可靠的结果。为了确认满足这一要求,

我们已经进行了测试，以评估 XRT 与其他五种实验技术的比较情况。我们的目标是验证基于 XRT 对比度的计数是否能提供与传统方法相同的信息。

我们开发了一个测量和分析程序，其中包括测量参数、所需图像质量的指南，以及一个稳健但快速的分析算法，它需要不到 5 分钟的时间来分析 150 毫米晶圆的完整形貌图。我们发现我们的仪器提供了很高的测量可重复性，给出的值彼此之间的误差在 3% 以内，并且在具有类似误差的情况下具有机器间再现性。利用这种出色的精度，工程师甚至可以测量相邻晶圆之间 TSD 密度的差异（见图 2）。

进行无损测量的机会唤醒了每个 SiC 晶块测量更多晶圆的愿望。然而，如果要实现这一点，就需要提高吞吐量。为确保这成为可能，我们将部分晶圆测量调整为 XRT 方法。由于这种改进，人们可以在 30 分钟内测量整个 150 毫米的平均 TSD 密度，误差小于 10%。

这个特殊故事的这一章以 SEMI M91 的发布而达到高潮，SEMI M91 是一种描述 XRT 检测 TSD 的工业标准。该文档确保 XRT 现在已成为位错检测的既定工具，并且在 TSD 的情况下，它已经成为常规的选择，从而取代了旧的事实标准。

...到 BPD...

对于使用 SiC 衬底的公司而言，对 TSD 进行无损检测的机会是投资 XRT 进行材料表征的一

个令人信服的理由。但这并不是唯一的好处：还可以检测其他类型的缺陷，包括 BPD。

使用 XRT，量化检测 BPD 比 TSD 更具挑战性，因为它比简单的计数点更复杂。BPD 在形貌图中显示为线条，由于其延伸的形状，它们在中等密度下开始重叠。因此，很难分辨出一个 BSD 的起点和另一个 BSD 的终点（参见图 3）。

另一个障碍是，在反射几何中使用表面敏感测量的 BPD 的可见性也很差，甚至测量时间非常长。因此，从测量的角度来看，改用透射几何结构是有益的，但也带来了另一个挑战：因此，尚不清楚单个 BPD 是否真的与界面相交，从而导致蚀刻坑。

我们用一种校准的整体方法克服了这些问题。我们没有试图测量可见线的长度或计算它们，不知道它们是否与表面相交，而是采用一种方法，从分析局部区域开始并为每个区域生成任意单位的值。我们已经证明，我们获得的值与实际 BPD 密度成正比，是通过蚀刻坑计数测量的。由于这种关系，校准曲线使我们能够生成 BPD 密度映射，可以很好地再现相应的 BPD 蚀刻坑密度。

同样，行业的认可需要证明我们新技术的准确性。我们对几乎所有主要 SiC 制造商的晶圆进行的研究结果有助于实现这一目标。在 XRT 测量

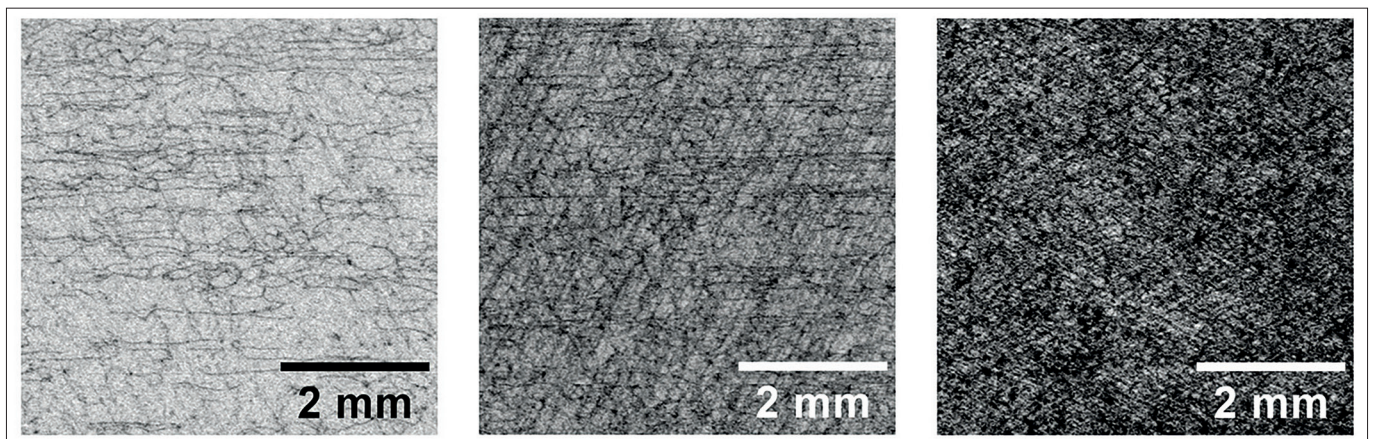


图3：透射几何中的典型 X 射线形貌图，主要显示作为曲线特征的基平面位错。图中显示了不同的位错密度，从左到右递增。只有在低位错密度下，即低于 5000 cm^{-2} 的情况下，才能测量各条线（左图）。对于更高的位错密度，需要不同的分析策略。使用积分图像分析，克服了这一限制，可以测量 5000 cm^{-2} 及以上的非常高的 BPD 密度。

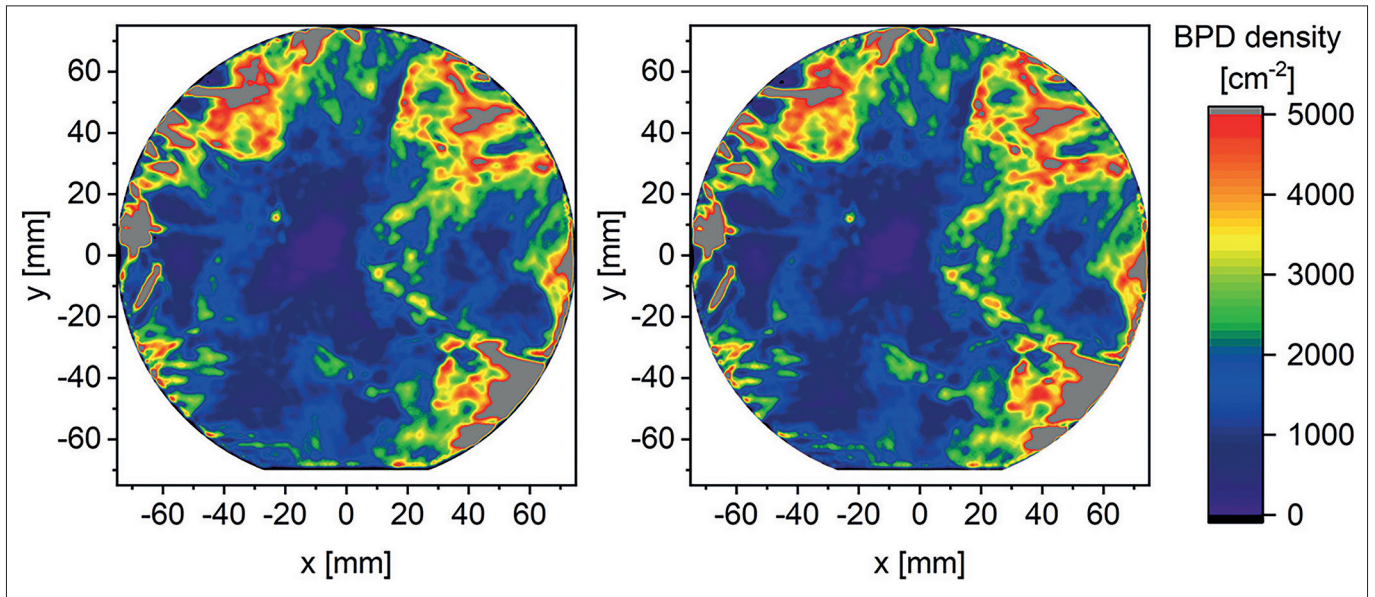


图4: 通过 X 射线形貌法得到的 BPD 密度分布。左图: 使用标准 XRTmicron 设置进行测量, 需要大约 1 小时的测量时间。右图: 使用 FastBPD 设置仅需 5 分钟即可测量同一晶圆。无论是从质量上还是从数量上, 这些映射基本上是相同的。

之后, 我们对所有这些晶圆进行了氢氧化钾蚀刻, 并发现了一些好消息——所有制造商的校准曲线都是一样的。这意味着一个晶片的校准曲线可用于评估另一个晶片。因此, 校准程序只需要使用单个合适的晶圆或可能的一小部分晶圆进行初始校准。之后, 可以反复使用校准曲线。基于此, 我们已经确定, BPD 密度的准确性更受用作校准输入的蚀刻坑数据质量的限制, 而不是受 XRT 测量本身的限制。

虽然这个程序对材料的变化是稳健的, 但随着时间的推移会出现漂移, 类似于在执行碱性蚀刻时发现的漂移。然而, 我们已经能够通过快速开发一个重新校准程序来解决这个问题。我们已经证明, 通过在测量样品晶圆的同时测量重新校准的晶圆, 有可能大大增强这种方法的可重复性。

除了节约成本之外, XRT 的非破坏性还带来了第二个好处: 因为你可以定期测量同一个样品, 并监控系统中的任何漂移, 你可以直接校准它。这确保了第三个好处: 实验室之间的比较现在更容易了, 只需交换在两个 (或多个) 实验室测量的晶圆就可以实现了。因此, 我们现在认为 XRT 是比氢氧化钾蚀刻更可靠的检测标准晶圆中 BPD 的方法。

…再到 FastBPD

到目前为止, 我们已经发现了 XRT 检测 BPD 的三个缺点。首先是晶格曲率必须均匀且数值相当低, 大致不超过 10 km^{-1} 。这一要求可以通

过典型的生产级晶圆来满足, 但并非严格地通过市场上所有可用的晶圆来实现, 因此存在一些测量误差的可能性。其次, 出于同样的原因, 需要仔细对准晶圆, 否则测量可能会产生不可靠的数据。第三, 这实际上不是一个问题, 而是指上述的一种愿望: 如果一个人能够进行无损测量, 那么他希望尽快做到。

好消息是, Rigaku 最近改进了其 XRT 硬件, 创建了 XRTmicron 的修改版本, 该版本具有称为 FastBPD 的测量模式。这种模式现已推出, 将测量时间从原本已经很快的每 150 毫米晶圆 1 小时缩短到在线兼容的每 150 毫米晶圆 5 分钟, 这是 XRT 工业应用的一项突破。通过密集测试, 我们已经确定, 使用这种快速 BPD 测量方法获得的测量值与既定工艺以及蚀刻提供的数据完全一致 (见图 4)。因此, 我们所有关于 BPD 量化的发现都可以直接应用于 FastBPD 测量。

您可能会认为, 更快的测量会产生一些不必要的副作用, 例如影响可靠性和增加样品制备的重要性。但事实上, FastBPD 的情况正好相反: 它几乎不受晶圆弯曲相关问题的影响, 而且它可以测量导致原始硬件出现严重问题的晶圆。根据我们的测试, 在晶圆区域可接受的切割变化高达 $\pm 0.5^\circ$, 对应于大约 100 km^{-1} 的均匀晶格曲率, 这一数值对于任何生产级晶圆来说都是不可接受的。由于这个原因, 在实际操作中, 晶圆曲率的问题被完全消除了。

对晶圆特性的不敏感性简化了对准问题。使

用 FastBPD，一种选择是进行定期校准，这比使用原始工具校准要快得多。这种方法允许测量具有奇怪曲率的晶圆，以及具有切割或正交错位的晶圆。另一种选择适用于所有晶圆都在严格规格范围内的情况，即在不对准的情况下进行所有测量。

看到 XRT 技术在如此短的时间内取得了如此大的进展，令人印象深刻。回到十年前，XRT 的位错计数只能在同步加速器设施中进行，而在同步加速器设施中，全晶圆扫描必须要花费很长

的测量时间。随着 XRTmicron 在市场上的出现，测量已经在内部进行，所用时间缩短到小时范围，这些优势引起了更多行业的兴趣。在过去三年中，出现了新的里程碑，我们推出了一些工具，通过提供稳健的测量和计算 TSD 和 BPD 的能力，使该技术更适合于工业。现在，由于 FastBPD 的推出，完整的 150 毫米晶圆测量和分析只需 5 分钟，为 SiC 行业的从业者提供了推动电力电子革命所需的支持。☑

X 射线形貌技术的专业中心

2021 年，Rigaku 公司和 Fraunhofer IISB 在德国埃尔兰根建立了 X 射线形貌技术专业中心。该设施的成立旨在通过使用 Rigaku XRTmicron 先进的 X 射线形貌设备帮助半导体行业改进和更好地了解晶圆质量和产量。

行业受益于这项最近的研究项目，它将 X 射线仪器制造商 Rigaku 的能力与 Fraunhofer IISB 的专业知识和研究网络相结合，Fraunhofer IISB 是一家在半导体制造和加工方面具有专长的机构。Fraunhofer IISB 的合作伙伴在晶体缺陷、其发生及其对器件性能的影响方面特别了解——这是一个非常重要的课题。

Fraunhofer IISB 的职责之一是开发、测试和评估用于检测和量化单晶半导体晶片中的晶体缺陷的分析程序，然后再将这些程序转移到工业应用中。研究人员还建立了一种通用语言（标准化），用于使用 XRT 检测和量化单晶半导体晶片中的晶体缺陷。

总的来说，X 射线形貌技术专业中心充当工具演示者，通过短反馈循环执行面向服务的测量，也是一个有能力的研发合作伙伴。



Rigaku Europe SE 总裁 Michael Hippler (右) 和 Fraunhofer IISB 董事会成员 Martin März 共同为 X 射线形貌技术专业中心揭幕，推出了新的 X 射线拓扑工具。

低功耗碳化硅 MOSFET 的发展

作者：刘建华，周霖，刘奇斌，迟延庆，上海积塔半导体有限公司

前言

随着电动汽车的发展，汽车功率器件芯片也正在寻求能够有效处理更高工作电压和温度的组件。此时 SiC MOSFET 成为牵引逆变器等电动汽车构建模块的首选技术。基于碳化硅的逆变器可使高达 800 V 的电气系统显著延长 EV 续航里程并将充电时间减半。据行业研究公司 IHS Markit 的数据，到 2025 年，全球高达 45% 的汽车生产将实现电气化，每年将售出约 4600 万辆电动汽车。据估计，到 2030 年，这些数字将上升到 57%，每年的电动汽车销量约为 6200 万辆。功率

器件正从 Si 基 IGBT 发展至 SiC MOSFET 时代。

SiC 的材料特性对比 Si 有了显著的提升：碳化硅材料的临界击穿场强为 Si 的近 10 倍，体迁移率与硅接近，带隙宽度是 Si 的 3 倍，电子饱和和漂移速度是 Si 的 2 倍，热导率也为 Si 的 3 倍。碳化硅器件和相同电压档 Si 器件相比，厚度约为硅器件的 1/10，理论上通态压降可以大大降低，在开关速率和开关损耗上优势则更加明显。

目前为止，SiC MOSFET 在通态压降上并未对 Si 基 IGBT 表现出预期的优势。SiC MOSFET 在衬底及外延层材料迁移率、SiC/SiO₂ 界面表面迁移率方面的表现还有足够的提升空间。图 2 中显示了 SiC Cool MOS 与 Si IGBT 导通损耗的对比。

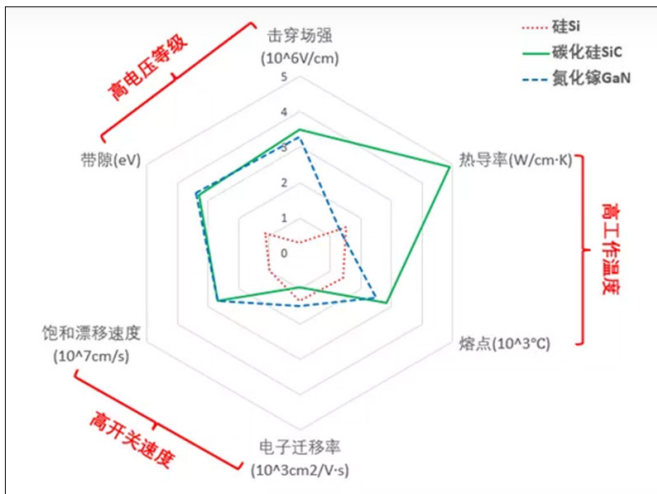


图1：SiC GaN与Si材料特性比较。

碳化硅 MOSFET 器件比导通电阻的优化

降低碳化硅的比导通电阻，影响比导通电阻有以下几个因素：

碳化硅 MOSFET 的迁移率

根据在 MOSFET 中的位置可以分为沟道迁移率和体迁移率：当 MOSFET 导通时，栅极下方的沟道内的迁移率我们称之为沟道迁移率；在远离栅极和材料表面的区域，我们称之为体迁移率。

沟道迁移率可通过测量 MOSFET 的输出特性来得到；这里又可以将其分为 (1) 有效迁移率；(2) 场效应迁移率；3) 饱和迁移率。

沟道迁移率受到 SiC/SiO₂ 界面处的许多缺陷的限制，这导致器件的场效应迁移率比其霍尔迁移率低两个数量级。一般认为：SiC 中 Si 的选择性氧化导致碳沉淀并在 SiO₂ 中形成碳团簇 (C-cluster)，从氧化动力学角度考虑界面的化学势发现，界面的动态平衡性 (dynamic equilibrium) 限制了很高的碳化学势，从而导致了界面 C-cluster 缺陷具有较低的形成能，解释了高的界面态密度的成因，而其缺陷能级位置靠近 SiC 的导带底，因此降低了载流子的迁移率。热氧栅氧工艺形成的一组 C-V 特性曲线及界面态电荷量，其能级靠

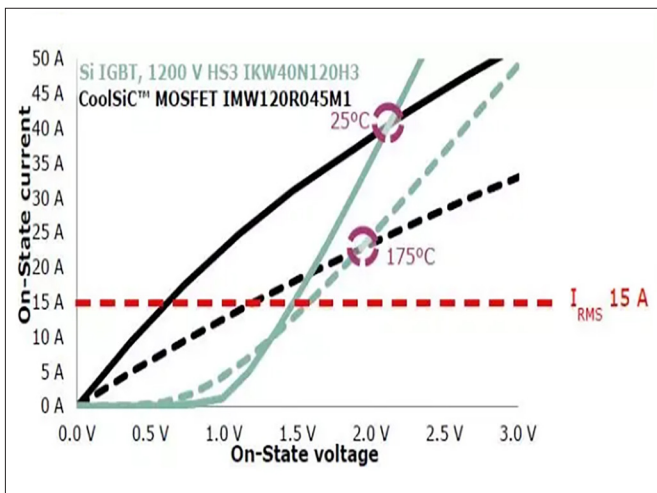


图2：SiC MOSFET与Si IGBT特性比较。

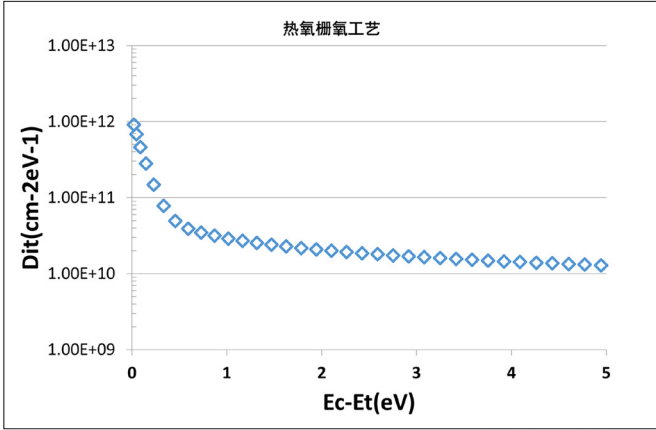


图3: 热氧工艺下的界面态分析。

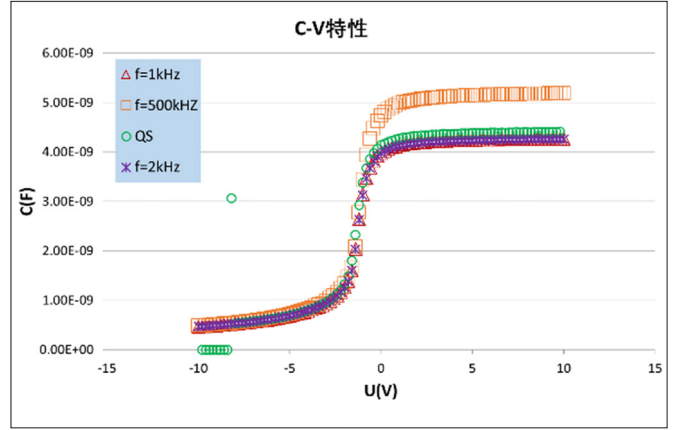


图4: 热氧工艺下的C-V 特性曲线。

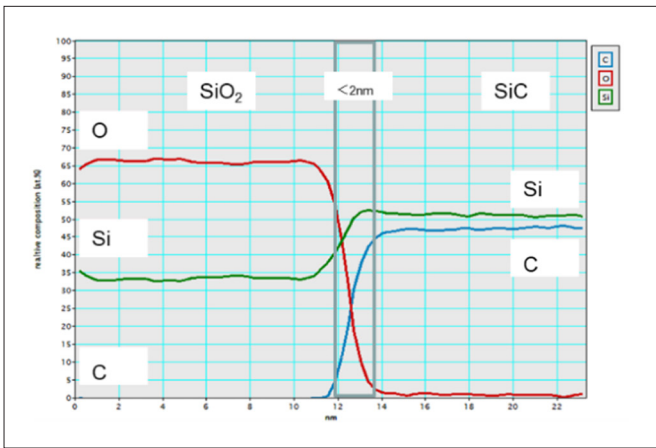


图5: 热氧工艺下的界面EELS组分分析。

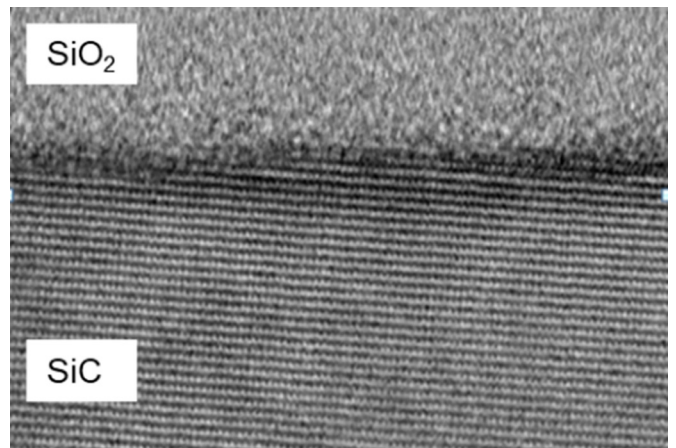


图6: 热氧工艺下的EELS分析二维。

近导带底附近：

在 SiC/SiO₂ 界面，EELS 强度分布中，测量点垂直于界面扫描，分辨率在 1nm 以下，所有的 Si、C、O 信号强度在界面处都表现出相当突然的变化，在 EELS 的分辨率下没有观察到 C 原子在界面附近的积累，也没有观察到明显晶格的无序或厚过渡层，所以假设存在过度层，厚度也小于 2nm。

SiC MOSFET 反型沟道电子主要散射机制包括：界面态电荷的库伦散射、体晶格散射、离子杂质库伦散射、表面粗糙散色以及表面声子散射。下图为 SiC MOSFET 沟道处的电子散射情况：

分别使用 μ_{it} 、 μ_L 、 μ_i 、 μ_{sr} 、 μ_{sph} 来表示，反型沟道迁移率为：

$$\frac{1}{\mu_{inv}} = \frac{1}{\mu_{it}} + \frac{1}{\mu_L} + \frac{1}{\mu_i} + \frac{1}{\mu_{sr}} + \frac{1}{\mu_{sph}}$$

4H-SiC 界面处主要由类受主缺陷对器件性能产生影响，库伦迁移率决定于界面陷阱对沟道电子的散射，Potbhare 等人提出了一个准二维库伦

迁移率模型：

$$\mu_{c0} = \left(\frac{m^* q^3 (N_t + N_{it})}{16\pi\epsilon^2 \hbar k_B T} F(z) \right)^{-1}$$

式中 q 为单位电荷， k_B 为玻尔兹曼常数， m^* 为态密度有效质量， N_t 为固定氧化物电荷面密度， N_{it} 为界面陷阱电荷数， \hbar 为普朗克常数， ϵ 为

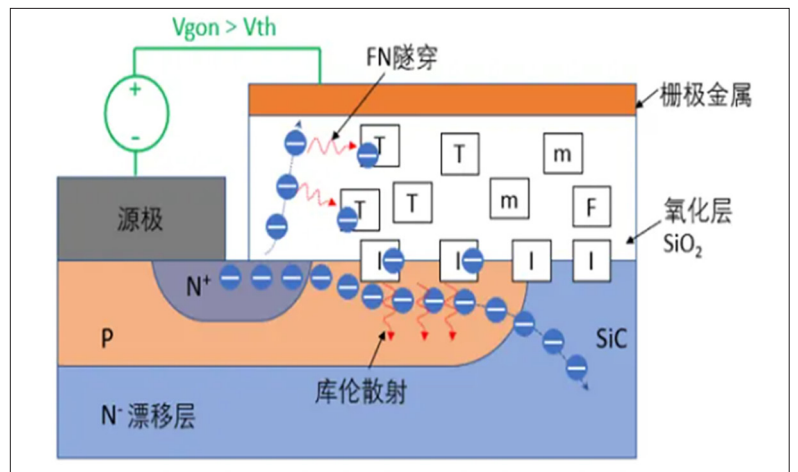


图7: 沟道处电子迁移率影响因素。

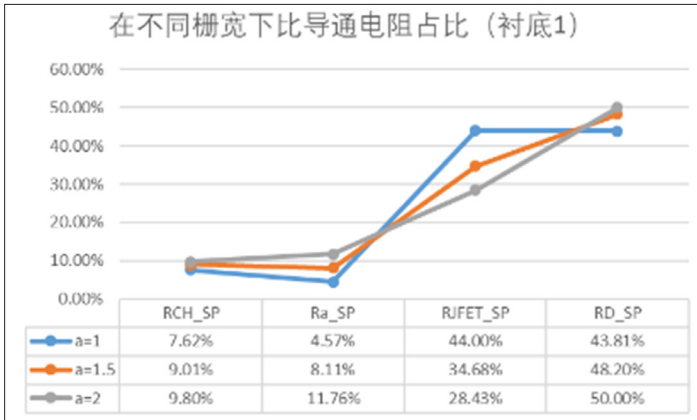


表1: 使用衬底1 时比导通电阻构成。

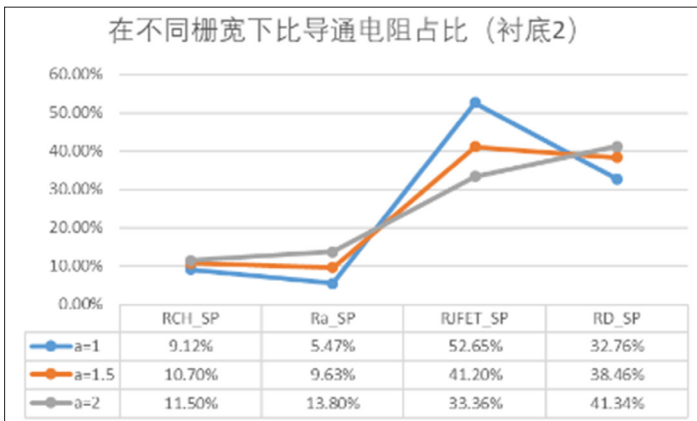


表2: 使用衬底2 时比导通电阻构成。

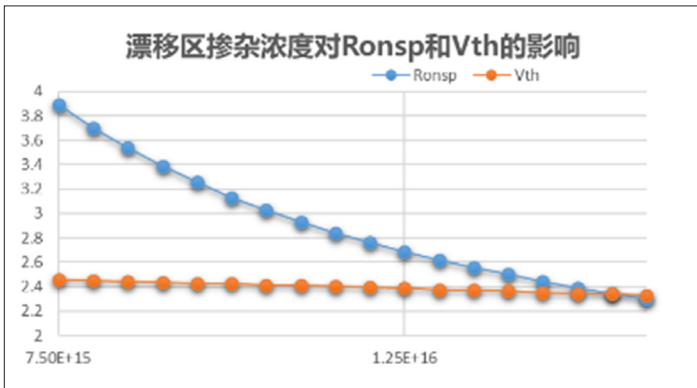


表3: 漂移区浓度对Ronsp和Vth的影响。

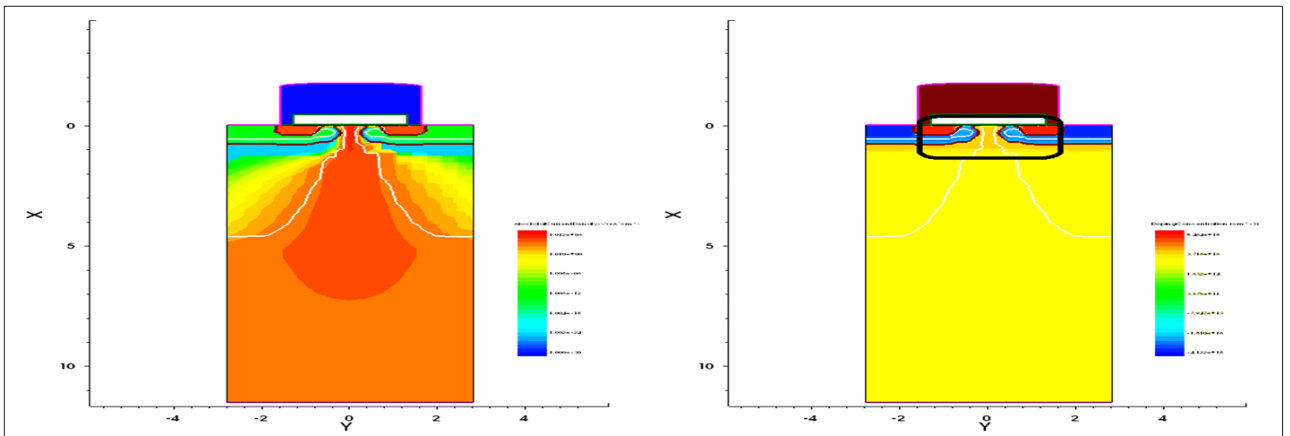


图8: SiC MOSFET 电流扩展图及JFET 区域掺杂分布。

界面介电常数, $F(z)$ 为形状因子。

另外 Lombardi 等人也给出了表面粗糙散射的迁移率的表达式: $\mu_{sr} = \frac{L_{SR}}{E_{eff}^2} \left(\frac{T}{300}\right)^a$, 其中 a 和 L_{SR} 为拟合参数。

以上模型均和 SiC MOSFET 的沟道迁移率相关, 在降低比导通电阻方面, 平面 SiC MOSFET 中 JFET 的电阻、MOSFET 体电阻以及高浓度衬底电阻也为总的比导通电阻提供了相当的贡献。在降低 JFET 电阻方面, 出现了从平面 MOSFET 向 Trench MOSFET 的过度。

器件结构设计优化降低比导通电阻

其中沟道电阻: $R_{CH,SP} = \frac{L_{CH}LW_{CELL}}{2\mu_{ni}C_{ox}(V_G-V_{TH})}$

其中 $C_{ox} = \frac{\epsilon}{t_{ox}}$

积累电阻: $R_{A,SP} = K_A \frac{aW_{CELL}}{4\mu_{ni}C_{ox}(V_G-V_{TH})}$

JFET 区电阻: $R_{JFET,SP} = \frac{\rho_{JFET}x_{JP}W_{CELL}}{W_G-2x_{JP}-2W_0}$

漂移区电阻为:

$R_{DSP} = \frac{\rho_D W_{CELL}}{2} \ln\left[\frac{W_{CELL}}{a}\right] + \rho_D \left(t + \frac{a}{2} - \frac{W_{CELL}}{2}\right)$

以一颗 pitch 5.0um 的 SiC MOSFET 为例, 栅氧化层厚度约 450A, $V_{th} \sim 3.0V$, $L_{CH} = 0.5um$, 改变栅宽来调整 a 的数值, 在 $a=1um, 1.5um, 2um$ 条件下, 以 JFET 平均浓度 5×10^{16} , 漂移区厚度约 10um 时:

外延层厚度和掺杂浓度一定的情况下: 降低 JFET 区电阻、并优化电流扩展区浓度对降低总比导通电阻贡献较大, R_{onsp} 与器件衬底状态相关性高, 需达到外延掺杂浓度和厚度的折中设

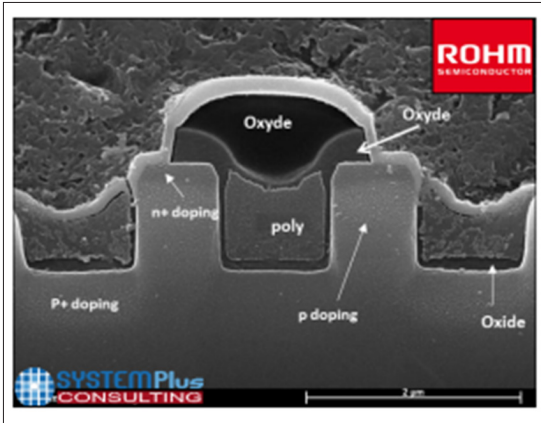


图9: ROHM Trench MOSFET 结构。

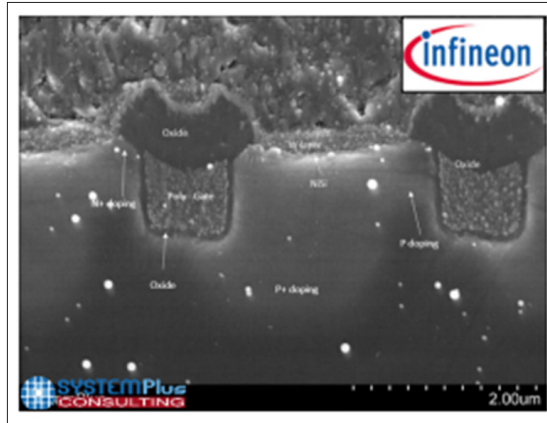


图10: 英飞凌 Trench MOSFET 结构。

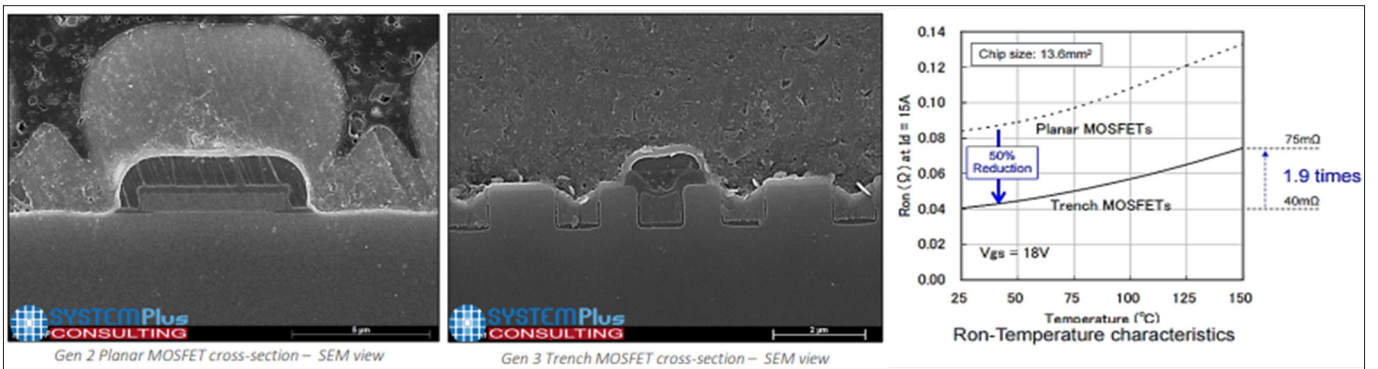


图11: ROHM 平面与沟槽 MOSFET 结构对比即比导通电阻比较。

计。减薄衬底厚度：当减薄厚度由 175um 降低到 110um 时，对于常见的 1200V/80mohm SiC Planar Mosfet，预计导通电阻降低 3mohm 左右，换算成比导通电阻降低约 0.13mohm.cm²。

Trench MOSFET 取代 planar MOSFET 降低比导通电阻

目前 SiC MOSFET 也正迎来从 planar MOSFET 向 Trench MOS 方向发展的趋势，Planar MOSFET JFET 区域电阻在总导通电阻中占比较大，而 Trench MOS 理论上不存在 JFET 区域。

以 ROHM 代表的双沟槽结构和 infineon 为代表的半包结构代表 SiC Trench MOSFET 独立发展的两种结构。下图为 ROHM 公司从平面结构向 Trench 发展的 Ron 的表现。

主流产品的性能比较

如图 12 为目前市面上各主要大厂的 MOSFET 性能比较。

结论

碳化硅 MOSFET 以低损耗，高阻断，高温

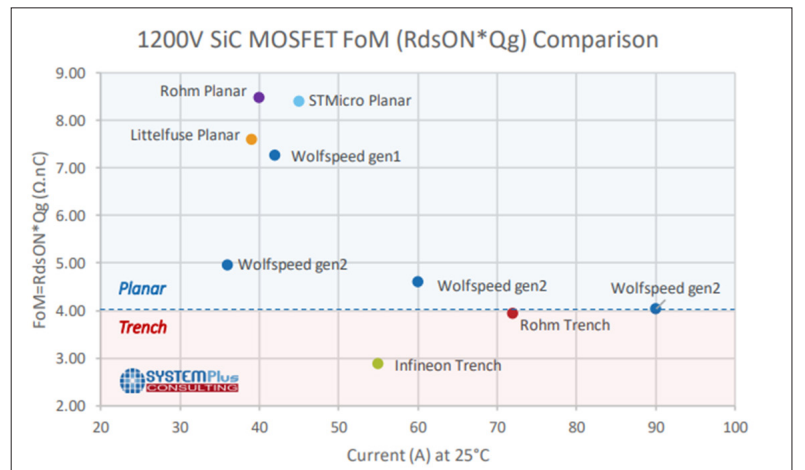


图12: 各主要厂商SiC MOSFET比导通电阻比较

工作，开关速度快等各优势，不过在技术方面：SiC 单晶材料虽然在导致 SiC 功率半导体性能和可靠性下降的致命缺陷微管密度降低和消除方面近年来取得很大进展，但位错缺陷等其他缺陷对元件特性造成的影响仍未解决。SiCMOSFET 器件目前存在两个主要技术难点没有完全突破：低反型层沟道迁移率和高温、高电场下栅氧可靠性。在碳化硅 MOSFET 克服以上问题后，将迎来爆发式的增长。OSc

控制 SiC MOSFET 阈值电压的不稳定性

系统设计人员现在可以从 SiC MOSFET 的新测试和应力程序中获益，该程序可以真实地确定其最坏情况下的阈值电压变化。

作者：Thomas Aichinger，英飞凌

与硅基同类产品相比，SiC 功率 MOSFET 的最大优势之一是它能够在更高的开关频率和更低的损耗下工作。由于这一点，工程师可以建立先进的电力电子电路，这些电路具有更小的冷却单元和更小的无源元件。这些优势受到高度重视，不仅开辟了新的应用领域，而且使 SiC MOSFET 在现有的应用中取代了硅器件，为更轻、更高效的系统设计开辟了新天地。

当工程师们用 SiC 组件设计电路时，他们期望除了利用性能优势之外，与硅组件相比，他们不会因质量上的任何妥协而受到阻碍。这些工程师期望在使用寿命内具有可预测的电气参数稳定性。

不幸的是，直到最近，这些工程师最初的总体印象是，SiC 技术还没有完全成熟。例如，有人担心迄今为止未知的阈值电压 (V_{th}) 的特性，以及在可靠性评估期间异常的电参数漂移。研究论文显示，在短时间应力下， V_{th} 的变化很大，这使人们担心 SiC MOSFET 的关键电气参数是高度可变的，有可能在实际操作中迟早会失控。

直到最近，SiC MOSFET 中这些短期 V_{th} 不稳定性的原因和应用相关性尚未完全了解，文献报道了广泛的参数变化。人们提出了各种可能的原因。一是第一代产品的质量水平参差不齐；第二个是一些基本问题阻碍了关键电参数（如

阈值电压）的稳定、可重复测量。

最近，JEDEC 发布了用于评估 SiC MOSFET 中 V_{th} 的新测量指南，解决了第二个问题，该指南是由英飞凌的团队贡献的。我们继续深入了解金属氧化物半导体 (MOS) 界面的俘获动力学。在本文的第一节中概述了这一点，它帮助我们调整了 V_{th} 测量程序，从而解决了未定义的不可重复测量的问题。

有了可重复和可靠的 V_{th} 测量程序，我们取得了进一步的进展，最终以标准化的方式量化了电应力对器件状况的影响。这对于消除围绕 SiC MOSFET 技术的整体稳定性和可控性的主要担心非常有价值。我们的发现包括揭示了神秘的短期 V_{th} 变化是完全可逆的，并且在每个切换周期中都会重复出现。请注意，这种效应在市场上所有 SiC MOSFET 中都存在，并且已经存在于原始器件中，这并不值得警惕：这是一种固有的器件特性，而不是可靠性关键的退化机制。

我们的下一个重要步骤是发现如何以最现实的方式对 SiC 器件施加应力，这样我们就可以在 MOSFET 被用于其预期寿命的应用中之后确定最坏情况下的 V_{th} 变化。从历史上看，用于硅功率 MOSFET 检查系统 V_{th} 变化的方法是将这些器件升温，并在恒定的正或负栅极偏置下进行静态应力测试。对于高温栅极偏压测试，人们倾向于选择高于使用条件的应力温度和偏压，以便在 1000 小时（典型）的鉴定测试中覆盖芯片的整个寿命。这种测试产生的结果一直被认为是最坏的情况。人们一直认为，一种常见的替代方案 -- 越靠近应用，栅极开关应力测试——不那么关键，因为它可能会在两者之间产生一些补偿性漂移效应和恢复阶段。我们质疑这一假设，工作表明这些因素不适用于 SiC MOSFET。本文的第二部分描述了这些发现，以及我们全新的应力程序。



阈值电压的特性

V_{TH} 的稳定和可重复测量是重要的。需要用它来定义原始器件的数据表，并且必须在应力实验中评估 V_{TH} 的演变。在硅 MOSFET 中，这项任务很简单，不需要任何特别的预防措施。原始硅功率晶体管总是显示相同的 V_{TH} 。

然而，在 SiC MOSFET 中情况并非如此，它的 V_{TH} 不是恒定的。根据我们的测量，当晶体管导通时，来自负栅极电压的 V_{TH} 显示不同的值；而当它关闭时，来自正栅极电压的 V_{TH} 显示不同的值（见图 1）。这表明需要定义 V_{TH} 滞后：它是在接通期间的 V_{TH} ，即所谓的上扫 V_{TH} (V_{TH}^{UP})，和关断时的 V_{TH} ，即所谓的下扫 V_{TH} (V_{TH}^{DOWN}) 之间的差异。

当栅极在深度累积和深度反转之间扫描栅极时，滞后是最大的，例如在 -10 V 和 +15 V 之间（这在图 2 中进行了说明，该图显示了 SiC MOSFET 在栅极电压快速上扫和下扫时的典型传输特性）。当上扫开始于接近 0 V 的电压时，以及当扫频较慢时，滞后现象会减少。

我们的研究表明，这些效应是由于位于靠近或直接位于 SiC/ 栅极氧化物界面的预先存在的陷阱的短期充电和放电所致。我们已经确定，上扫的 V_{TH} 总是较低的，因为由于从价带捕获的空穴，界面在栅极脉冲的负半周期中带正电荷。同时，下扫 V_{TH} 总是更大，因为由于从导带捕获的电子，界面在栅极脉冲的正半周期中被中性充电，甚至被负充电。实际上，在磁滞包络内存在一个可能的 V_{TH} 值的连续体，这是由于在几乎连续的缺陷带中捕获电荷的大量捕获和发射时间常数引起的。

这些发现的一个结果是，MOSFET 的“栅极偏置历史”可以在很长时间内影响 V_{TH} 测量。例如，当器件处于浮栅状态，或者在施加正或负的栅极脉冲后偏压在 $V_{GS} = 0 V$ 时，被困在中间间隙附近的电荷可能会在界面上“储存”数小时、数天甚至更长时间——这使器件处于非平衡状态。这是与 SiC 的大带隙相关的大的热发射势垒相关的。在硅 MOSFET 中没有类似的效应，因为它们具有较低的界面陷阱密度和较窄的带隙。

基于这些发现，我们知道用 SiC MOSFET 完成可重复的 V_{TH} 测量的关键是首先要定义一个“栅极偏置历史”。一种选择是对器件施加一个短的正栅极脉冲，使用介于推荐使用电压和数据表

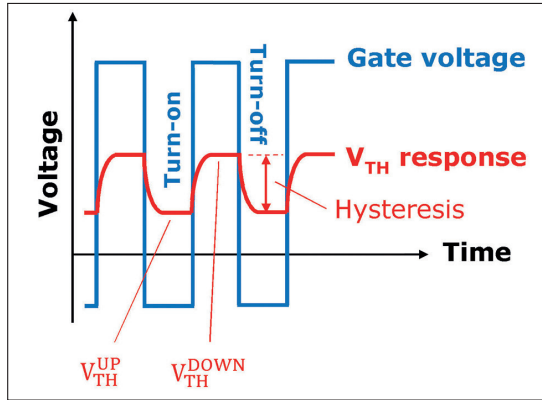


图1: 当以双极模式切换原始SiC MOSFET的栅极时，SiC MOSFET阈值电压动态图示。

中的最大允许电压之间的栅极电压（见图 3）。我们称这种技术为栅极调节。一旦进行， V_{TH} 必须在一个恒定的时间延迟下进行测量。

完成快速、适时的 V_{TH} 点测量的一个简单方法是使用一个门控二极管测量方案。在这里，器件的栅极和漏极被短路，源极接地，并强制使用一个阈值电流，例如 1 mA。最终，该栅极调节程序在 SiC/ 栅极氧化物界面处创建了定义的、可再现的电荷状态，并实现了定义的、可再现的 V_{TH} 测量。我们自己的研究与 JEDEC 最近发布的指南一致，表明更复杂的调节程序，包括负和正门调节脉冲，也允许重复测量滞后。

在以准确和可重复的方式跨越了测量 V_{TH} 的障碍之后，我们承担了下一个挑战：通过开发用于确定不同应用的最坏情况 V_{TH} 漂移的应力程序，控制和评估 SiC MOSFET 操作中的 V_{TH} 不稳定性。

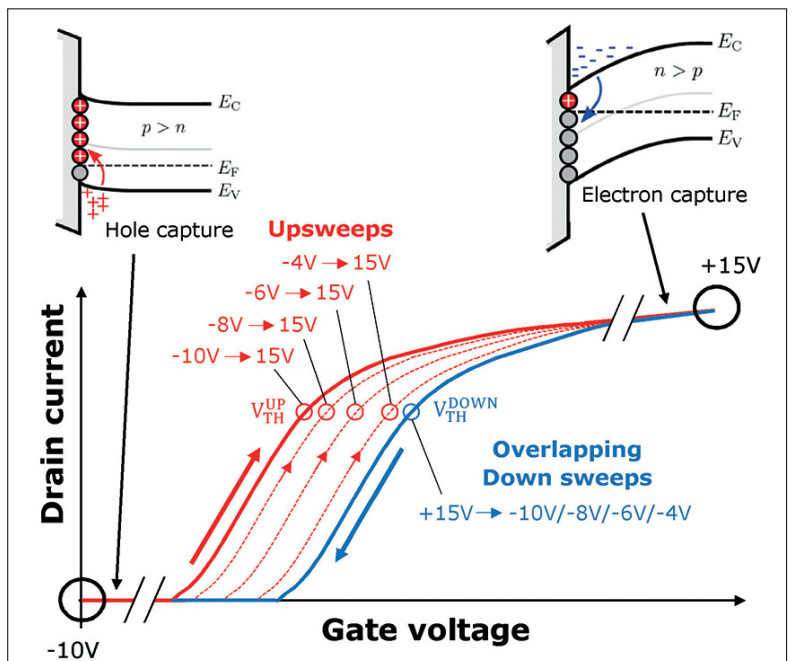


图2: 传输特性在开启和断开期间发生变化。由于在负栅极偏压下捕获的空穴， V_{TH} 在导通期间较低。在关断期间，由于在正栅极偏压下捕获电子， V_{TH} 更高。当上扫在接近 0V 的栅极电压水平处开始时，滞后减小，因为在负栅极电压期间捕获的空穴较少。

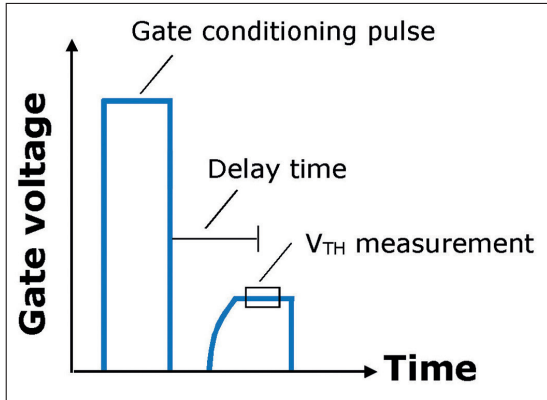


图3：栅极调节示例。在测量 V_{TH} 之前，施加几毫秒的正栅极脉冲，以使MOS界面达到规定的充电状态。之后，使用例如门控二极管偏置方案执行 V_{TH} 点测量。为了确保结果的再现性，调节脉冲和 V_{TH} 测量之间必须有恒定的时间延迟。

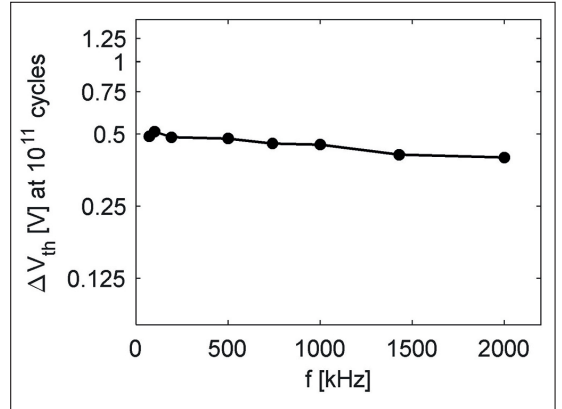


图4：使用70 kHz和2 MHz之间的应力频率，在 10^{11} 个开关周期之后，示例性阈值电压漂移。尽管总应力时间不同，但在相同数量的开关周期之后产生的 V_{TH} 漂移实际上是相同的。

最坏情况下阈值电压漂移

质量是实现承诺的能力。因此，要在不同的应用和 / 或任务配置文件中实现 SiC MOSFET 的最高质量水平并确保其可靠运行，了解 V_{TH} 和其他相关电气参数在使用寿命内的最坏情况变化至关重要。有了这样的洞察力，系统设计工程师可以考虑电气参数的潜在变化。

确定实际运行期间电气参数变化的最直接方法是运行完整的应用测试并测量器件在其规定使用寿命内的状况。然而，这在大多数情况下是不现实的。这是因为要得出一个最终的结果太耗时了，而且可能的应用种类太多，无法在单个持久的应用程序测试中进行检查。

为了在采用实际方法的同时确保质量管理，最佳做法是选择最坏情况下的应力条件，并努力简化应力程序，但不会改变相关的退化机制。这样做的好处之一是，一次应力测试涵盖了所有允许的应用条件。也可能有机会转向简化的应力程序，这可能为加速和并行化提供一些潜力。

另一种看待这个问题的方法是，理想的应力程序应该包含所有重要的应力源，以

解决与特定应用相关的退化机制，但同时要避免不影响最终漂移结果的应用条件，或阻碍样本量的扩大和应力的加速。为了发现这种统一的应力程序，我们发现研究不同 SiC MOSFET 应用的共同方面并确定主要的应力源是很有用的。

当 SiC MOSFET 被用于开关应用时，它们通常以 5kHz 至 500kHz 之间的频率运行。除了快速切换外，通常还需要宽而灵活的栅极驱动操作窗口，包括过冲、欠冲和负栅极关断电压的余量，以实现安全关断。因此，在 SiC MOSFET 的使用寿命中，它经常暴露于大量的双极栅极开关事件。

基于 SiC MOSFET 的典型特性，当该器件被部署在实际应用中时，以脉冲栅极模式而不是直流模式对其施加应力，以触发决定该晶体管中 V_{TH} 不稳定性的相同退化机制，是非常合适的。我们团队以及在中国独立工作的学术研究人员最近的发现强调了这一点，即与静态栅应力相比，SiC MOSFET 在双极栅开关条件下显示出不同甚至增强的参数不稳定性。这种机制被称为栅极开关不稳定性。

这项工作的另一个关键发现是，对于任何给定的栅极开关条件，所产生的阈值电压漂移主要取决于栅极开关事件的数量（见图 4）。与我们的研究结果一致，中国的一个团队后来独立证实，总应力时间和占空比的频率并不重要，甚至不重要。根据这一发现，对于一个给定的应用情况，我们发现有可能通过简单地对器件施加应力到其最大的栅极开关周期数来确定 V_{TH} 的时间演变。我们已经表明，这可以通过使用高达 2MHz 的高应力频率来加速完成。

为了涵盖所有可能的应用，必须使用数据表



中允许的最关键工作条件，将器件施加最坏情况下的应力，这意味着使用 $V_{GS,max}$ 和 $V_{GS,min}$ 。采取这种方法也暴露了在实际应用中可能出现的栅极信号的过冲和欠冲，并影响栅极开关的不稳定性。

我们发现，不同制造商的器件在不同温度应力下的表现是不同的。一些 SiC MOSFET 在较低的温度下漂移较多，而另一些在较高的温度下漂移较多。由于这些变化，对于来自不同制造商的器件来说，哪种温度才是最坏的情况，这一点还很不明显。

通过合作，我们又测试了两个潜在的与应用相关的应力源：漏极电压和负载电流。这项研究表明，两者都没有导致 V_{TH} 不稳定性改变。这是一个极其有益的负面结果，因为它可以大大简化应力程序，而不会忽略实际应用中存在的任何重要的 V_{TH} 应力源。

使用 500 kHz 的应力频率和栅极电压和温度的最大数据表条件，我们进行了测量，从而绘制出了示例性的 V_{TH} 漂移演变曲线（见图 5）。总的应力时间为 7000 小时，应力中断多次，使用前面描述的栅极调节方法记录 V_{TH} 。对于较少的开关周期 ($<10^{11}$ 个周期)， V_{TH} 漂移演变曲线的斜率更高，并且在超过 10^{11} - 10^{12} 个开关周期时趋于饱和。

为了评估任意应用曲线结束时的最坏情况下的漂移，必须在内插或外推 V_{TH} 漂移演变曲线之前，计算栅极切换事件的总数。该曲线也可用于计算其他相关电气参数的变化，如导通电阻。在这种情况下，值得注意的是， V_{TH} 的变化主要影响作为功率器件总导通电阻的组成部分的沟道电阻。电阻的其他组成部分，如与 JFET、漂移区和衬底有关的部分，不受 V_{TH} 不稳定性的影响。

在应用说明中，我们公司发布了与图 5 所示相似的参数漂移演变曲线。利用这些信息，我们的客户能够直接提取特定技术在特定应用中可预期的最大漂移。例如，对于汽车驱动应用，直到应用结束时的开关循环的总数相对较低，通常在 10^{11} 周期左右。这使得最大的 V_{TH} 漂移可以直接从原始数据中读取，如图 5 所示。

然而，对于太阳能应用，其特点是在 20 年或更长时间内，在通常 70-100kHz 的频率下运行，数据必须被推断出来，因为真正的应用结束曲线测试会导致不合理的长应力时间。用于这种幂律推断的曲线如图 5 所示。

简而言之，在我们努力提高对 SiC/ 栅极氧化

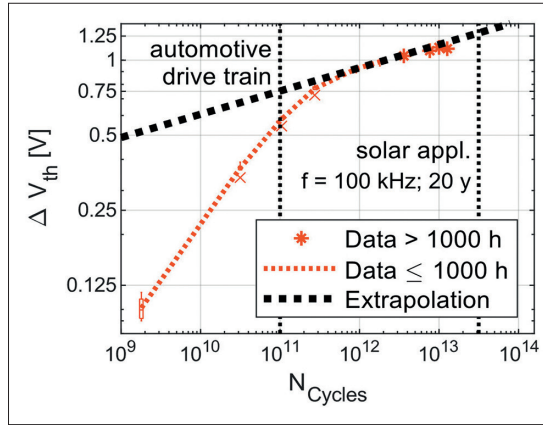


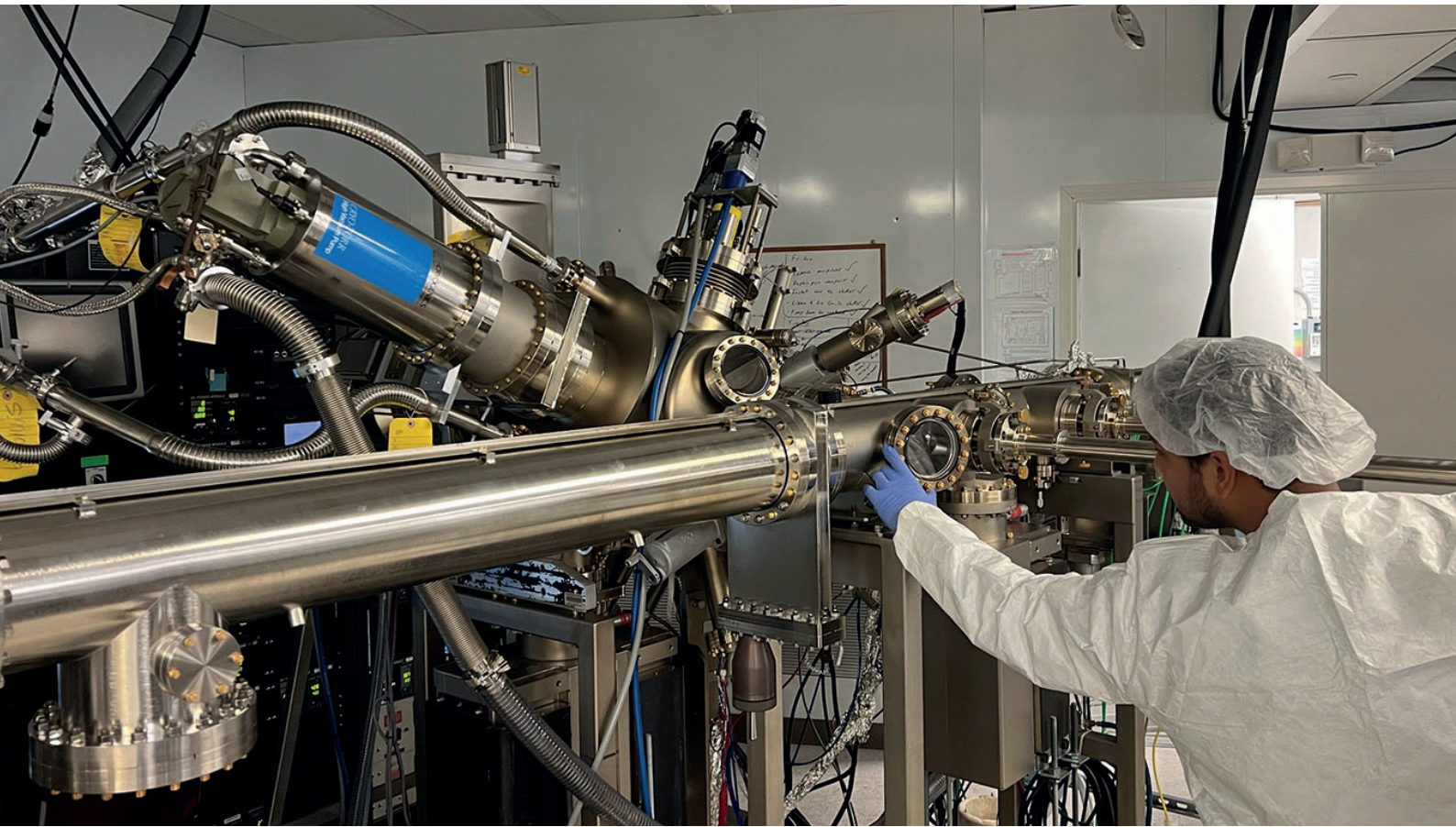
图5：由于栅极开关应力导致的最坏情况 V_{TH} 漂移演变曲线示例。该测量是在最大数据表条件和 500 kHz 下进行的。粗虚线（黑色）表示饱和状态下数据点的幂律拟合，但在总应力时间 1000 小时内，对应于约 2×10^{12} 个循环。在 7000 小时的应力时间 ($>10^{13}$ 个循环) 内记录的其他数据点证实了幂律拟合的有效性。

物界面的俘获动力学的理解的基础上，我们继续开发新的表征和应力程序，以适应 SiC MOSFET 的特性。

这些新方法提供了标准化的、可重复的测量，以及对实际应用中随时间变化的参数的现实评估。反过来，这使工程师能够预测器件特性在应用过程中会如何演变，并为 SiC MOSFET 达到其下一个卓越质量水平铺平道路。CS

扩展阅读

- T. Aichinger et al. "Threshold voltage peculiarities and bias temperature instabilities of SiC MOSFETs" *Microelectron. Reliab.* 80 68 (2018)
- K. Puschkarsky et al. "Understanding BTI in SiC MOSFETs and Its Impact on Circuit Operation," *IEEE Trans. Device Mater. Reliab.* 18 144 (2018)
- JAP183, "Guidelines for measuring the threshold voltage (VT) of SiC MOSFETs", www.jedec.org
- JAP184, "Guideline for Evaluating Bias Temperature Instability of Silicon Carbide Metal-Oxide-Semiconductor Devices for Power Electronic Conversion", www.jedec.org
- P. Salmen et al. "A new test procedure to realistically estimate end-of-life electrical parameter stability of SiC MOSFETs in switching operation", *IEEE International Reliability Physics Symposium (IRPS)* (2021)
- H. Jiang et al. "Dynamic gate stress induced threshold voltage drift of silicon carbide MOSFET", *IEEE Electron Dev. Lett.* 41 1284 (2020)
- X. Zhong et al. "Bias Temperature Instability of Silicon Carbide Power MOSFET Under AC Gate Stresses," *IEEE Trans. Power Electron.* 37 1998 (2022)
- M.W. Feil et al. "On the Frequency Dependence of the Gate Switching Instability in Silicon Carbide MOSFETs", *Proceedings ICSCRM, Davos, 2022*
- M. Sievers et al. "Monitoring of parameter stability of SiC MOSFETs in real application tests", *Microelectron. Reliab.* 114 113731 (2020)
- Infineon Application Note 2018-09



反向极化为绿光 LED 注入活力

切换到一种 p -down 架构使得绿色 LED 产生了接近理论值的工作电压

作者：俄亥俄州立大学的 Sheikh IFATUR Rahman、Zane Jamal Eddine、Agnes Xille 和 Siddharth Rajan 以及 Lumileds 的 Rob Armitage

自 1989 年的发明以来，GaN 基 LED 已经走过了非常长的一段路。这款器件最初发出蓝光，其一旦与荧光粉结合，就会发出白色光，这是它的第一个杀手级应用，它对手机的键盘和屏幕进行了背光照明。随后，在电视、笔记本电脑和平板电脑的大屏幕背光方面取得了进一步的成功；而今天，由于该器件在普通照明、运输和园艺方面的部署，销售量甚至更加可观。而这可能还不是终点，因为该器件现在正显示出在微型 LED 显示器方面的前景。

然而，尽管取得了所有这些巨大而多种多样的成功，但仍有一些弱点需要去解决。虽然紫色

和蓝色发射器的效率现在非常出色，但这一关键品质因数在更长的波长下直线下降。问题是，当工程师通过增加 InGaN 量子阱中 In 的摩尔分数将发射波长延长到 500 nm 或更多时，他们会遇到几个挑战，所有这些都导致器件性能下降和电光效率下降。

偏振对 LED 有何影响？

InN, GaN 和 AlN 都是 III 族氮化物纤锌矿材料的例子，它们是热释电材料，显示自发极化和压电极化。由于这些特性，由不同合金组成的 III - 氮化物形成的异质结构在它们的界面处具有固

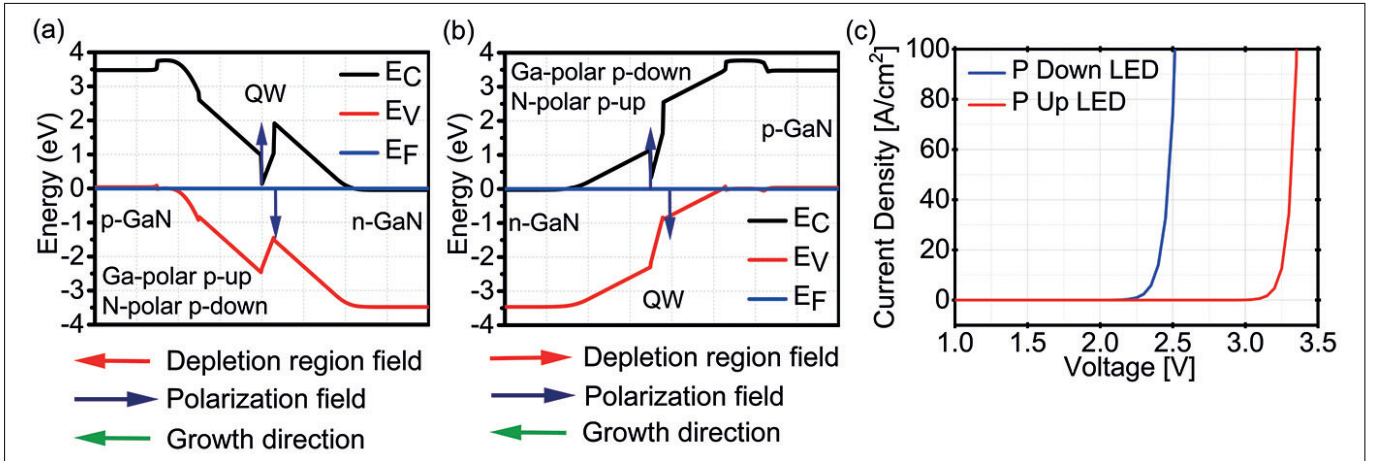


图1: (a)、(b) p-up和p-down构型的平衡能带图, 显示了与p-up变体相比, p-down设计的低空穴注入势垒; 与p-up相比, p-down的内置电子势垒更高, 改善了量子阱中电子的限制。(c) p-up和p-down LED结构的模拟电流密度-电压 (J-V) 曲线。

有的大自发和压电极化偶极子。当这些材料形成薄的三明治层状结构时, 比如量子阱, 就会在阱内产生大的电场, 在阱外产生损耗区。

为了能够发射波长超过 500 nm (绿色光谱领域的主峰波长) 的光, 量子阱中的平均 In 组分必须超过 20%。加入这么多或者更多的 In 会增加量子阱内的电场强度, 影响这些发光层中自由载流子的分布和寿命。较高的电场会降低 InGaIn/GaN 光电子器件的性能, 增加其工作电压。

在传统的 LED 中, 通过首先生长 *n* 型区域, 然后是有源区, 然后是 *p* 型区域所形成的这种结构可以简称为 *p-up* LED, 其极化薄层电荷与跨越 *p-n* 结的耗尽区场相反。这会导致更高的静电势垒, 从而阻碍电子和空穴的注入, 最终导致更高的正向电压降 (见图 1 (a))。

一种有趣的替代结构是通过颠倒 *p-n* 结的相对方向来形成的。这是通过将 *p* 层放置在有源区

下方而不是放在有源区上方来实现的。有了这种几何结构, 偏振场将不再与耗尽势垒场相对立。相反, 这些相一致的场是有益的, 有助于降低电子和空穴向有源区的注入势垒 (见图 1 (b))。

对于需要实现更长波长发射的富 In 阱, 例如绿色阱, 这种载流子辅助效应特别强。根据模拟结果, 注入势垒显著降低, 这导致 *p-down* LED 的正向打开电压与传统的类似的 LED 产品相比大幅降低 (见图 1 (c))。

我们为什么需要隧道结?

有两种选择来反转 *p-n* 结和极化的相对取向。一种是保持传统的 *p-up* 结构, 但改变衬底, 沿着纤锌矿晶体结构的 -c 或 N- 极性方向生长。另一种方法是沿着 +c 或 Ga 极性方向, 在有源区以下的 *p* 型区域生长 *p-n* 结。

我们在俄亥俄州立大学和 Lumileds 之间的

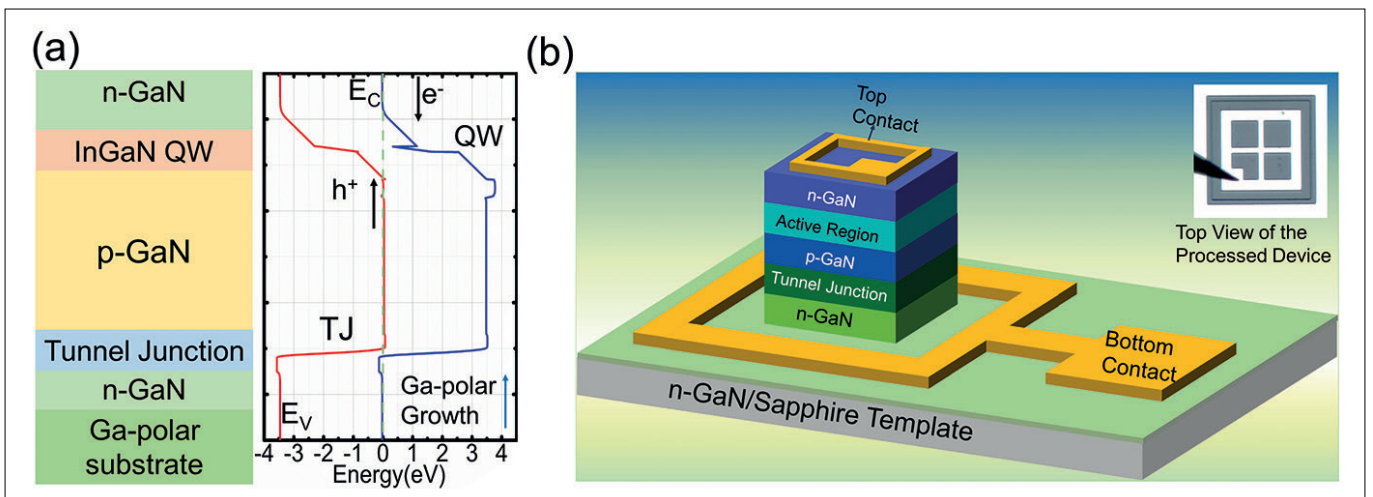
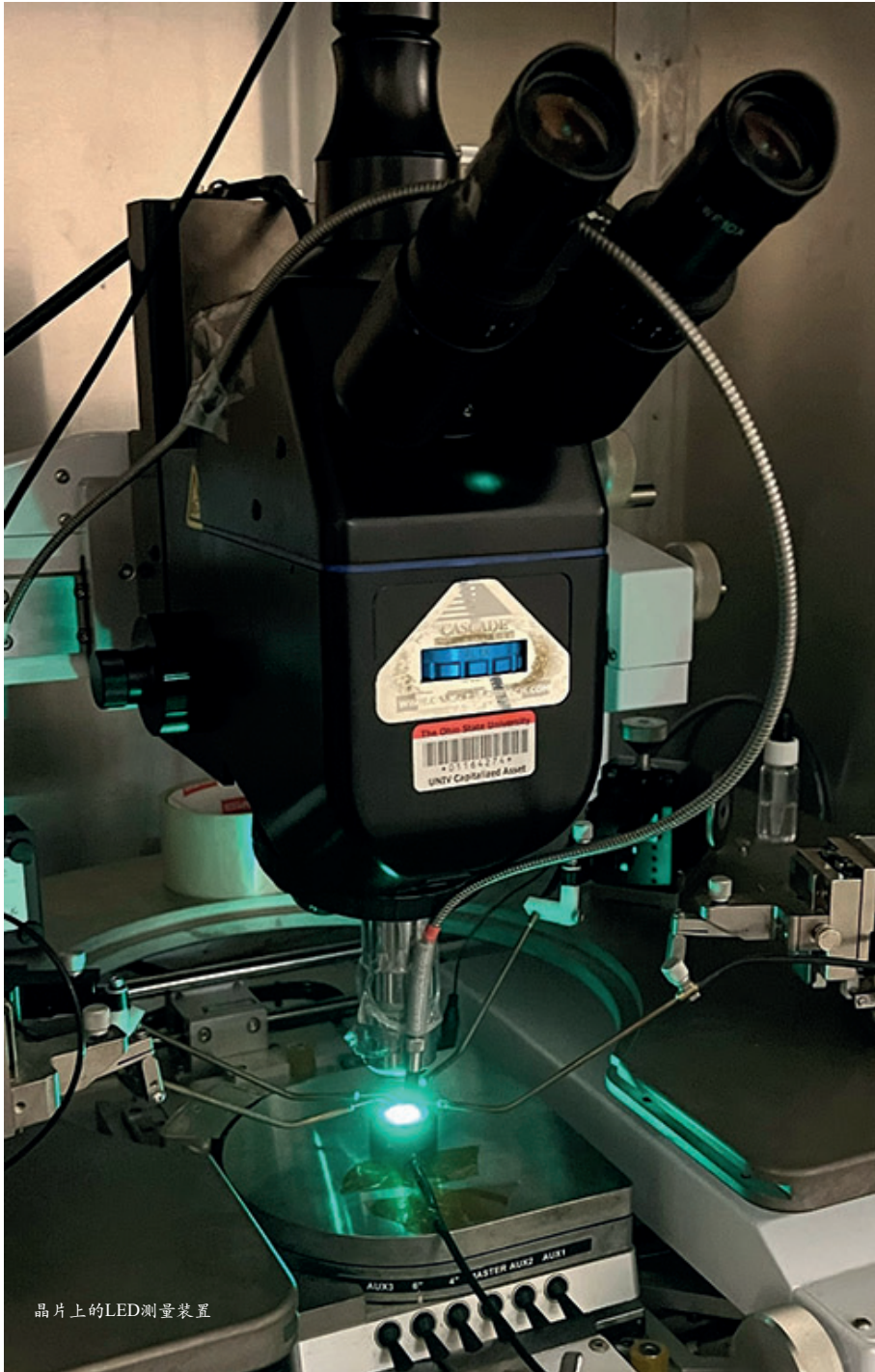


图2: (a) 使用底部隧道结的p-down LED的平衡能带图。(b) 已完成/已加工的器件。



晶片上的LED测量装置

合作已经对这些方法进行了多年的评估。2012年，我们取得了新的突破，首次展示了N极绿色LED。这项工作说明了反转极化的好处，如较低的开启电压和减少的溢出。但我们发现N极取向并不是万能的——它可能会带来与更高的点缺陷掺入相关的挑战，从而会降低内部量子效率。

最好是制造具有与p-n二极管相同的偏振方向，但沿Ga-极方向生长的LED。对于这种特殊的设计，令人担忧的是，由于p层位于底部，p层的扩散阻力可能导致电流集聚。

康奈尔大学的一个团队已经解决了这个问题，他们在p层下面插入了一个隧道结。然而，这些p-down绿色LED的工作电压明显高于传统的LED结构。

我们在这种方法上取得了更大的成功。这使得我们第一次展示了高效的隧道结可以集成到p-down LED中，以产生极低工作电压的绿色发射源。

我们是如何证明这个结果的？

我们新型LED的制造始于通过等离子体辅助MBE生长外延结构（见图2）。对于我们的新型LED，我们更喜欢MBE这种生长技术而不是MOCVD：它可以实现陡峭的掺杂分布以及镁和硅的高掺杂浓度，这些都是良好的同质结隧道结所必需的。

我们在晶圆上的测量清楚地显示了反向极化的好处。当驱动电流密度为 20 A cm^{-2} 和 100 A cm^{-2} 时，我们的

我们相信，工作电压的降低将对采用更长波长发射器的未来显示器和照明应用产生重大影响。更重要的是，切换到LED上方的n型区域可能会获得与其他电子器件（如肖特基二极管和晶体管）的更高级别集成相关的几个好处。

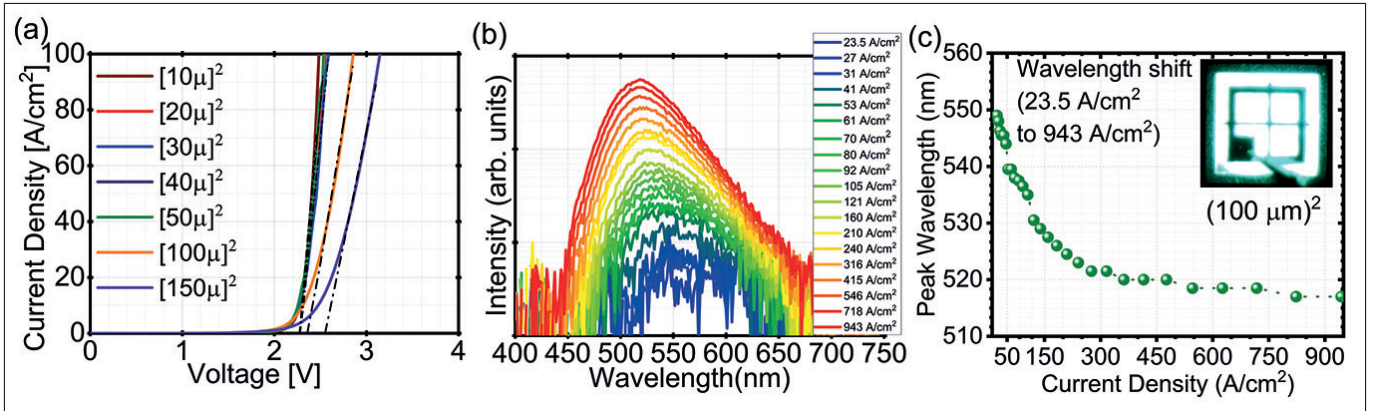


图3: (a) 具有不同器件面积 (线性比例) 的p-down隧道结 (TJ) LED的电特性。用于提取开启电压的拟合线 (黑色) 显示在线性曲线图中。(b) TJ-LED在低电流密度到高电流密度下的在片电致发光光谱。(c) 电致发光峰位移图显示了电流密度从23A cm⁻²到943A cm⁻²的峰位移。插图 (c) 显示了运行中的器件的光学显微照片。

LED 的正向电压分别只有 2.42 V 和 2.75 V (参见图 3 这些器件电流密度对电压的依赖关系图)。

在可检测到发射的最低电流密度 (23A cm⁻²) 下, 峰值电致发光波长为 548nm, 对应的光子能量为 2.27eV。随着电流密度的增加, 由于能带填充和极化电荷屏蔽效应的影响, 发射波长向 518nm 移动。

为了分析注入引起的电压损失, 我们绘制了工作电压与光子能量的函数关系图。这表明我们的 LED 的工作电压非常接近它们的光子能量。当我们将这一观察结果与文献中以前对绿色 LED 的描述进行比较时 (参见图 4), 我们发现我们的值明显低于先前报告的值。因此, 我们得出结论, 反转极化产生的势垒降低效应显著降低了 LED 的开启电压。

虽然我们的 LED 的绝对外部量子效率很低, 这可能是由于 MBE 生长条件对阱的内部量子效率的影响, 但我们的工作仍然是一个重要的突破——对于开启电压降低的测量提供了令人信服的证据, 证明引入反极性 p-down 架构后改善了载流子注入, 从而降低了其工作电压。我们相信, 工作电压的降低将对采用更长波长发射器的未来

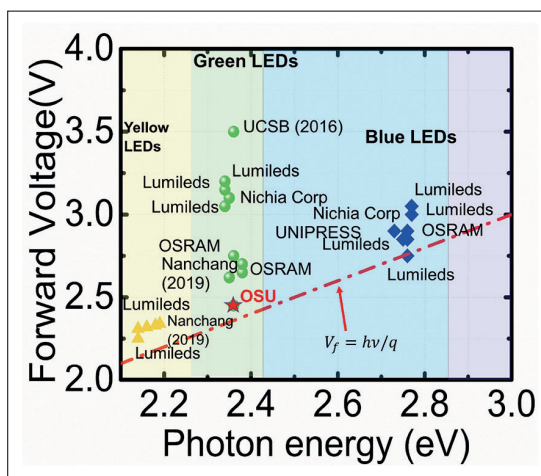


图4: 基准图显示了III-氮化物LED从蓝色到黄色在20 A cm⁻²或35 A cm⁻²处的正向电压降。红线表示最低理论电压降, $V_f = hv/q$, 其中 $h\nu$ 是光子能量, V_f 是正向电压。

显示器和照明应用产生重大影响。更重要的是, 切换到 LED 上方的 n 型区域可以进一步获得与其他电子器件 (如肖特基二极管和晶体管) 的更高级别集成相关的几个好处。我们认为, 我们的基于隧道的高效 p-down LED 的设计和演示为探索其他设计提供了一个框架, 包括更长波长的 LED 和新颖的多有源区 LED。OSc

扩展阅读

- ▶ F.Akyol et al. "Suppression of electron overflow and efficiency droop in N-polar GaN green light emitting diodes Appl. Phys.Lett.100111118 (2012)
- ▶ F.Akyol et al. "Low-resistance GaN tunnel homojunctions with 150 kA/cm² current and repeatable negative differential resistanceAppl. Phys.Lett,108 131103 (2016)
- ▶ S.I. Rahman et al. "III-Nitride p-down green (520 nm) light emitting diodes with near-ideal voltage drop" Appl. Phys.Lett. 121021102 (2022)
- ▶ H Turski et al. "Polarization control in nitride quantum well light emitters enabled by bottom tunnel-junctions J.Appl.Phys. 125203104 (2019)

聚焦光电技术在 半导体加工中的应用

展品范围

激光切割/打标/钻孔/焊接/清洗等加工设备、激光器、光学镜头及摄像模组、自动化及高端智能设备、机器视觉系统及应用、光学镀膜技术及设备、光电传感器、太赫兹光谱技术等；

同期展会



第24届中国国际光电博览会

240,000M²展示面积 | 100,000+专业观众 | 3,000+参展企业



扫码登记免费参观

紫外线照射暴露了 SiC 和 SiO₂ 界面的缺陷

当氮化用于生产 SiC MOSFET 时,它会产生陷阱,这些陷阱会被紫外线辐射激活,并可能影响器件的可靠性

为了减少 SiC MOSFET 中的界面陷阱并提高这类晶体管的沟道迁移率,该器件的许多制造商正在采用含一氧化氮的界面氮化步骤。

然而,这个过程也有缺点:人们认为它会产生非常快的态,日本的一个团队最近的研究表明,它还引入了额外的陷阱,这些陷阱在紫外光照射之前是不活跃的。已经证明这些陷阱会导致电容-电压特性中的滞后和频散,并可能损害金属氧化物半导体(MOS)器件的长期可靠性。

来自大阪大学和国立高级工业科学技术研究所的团队(National Institute of Advanced Industrial Science and Technology)通过在 4H-SiC 上制造和研究一系列 MOS 电容器获得了这些见解。通过采用施主浓度为 $1.5 \times 10^{15} \text{ cm}^{-3}$ 的 4H-SiC (11-20) 外延层,在 1200°C 下加热 28 分钟,然后在 1200°C 氩气下退火 30 分钟,形成栅极氧化物。这些步骤产生了厚度约为 55 nm 的栅极氧化物。通过对材料进行 10、30、60 或 120 分钟的 NO 氮化产生变体。

除了这些样品,研究人员还制作了:一个在 4H-SiC (0001) 上的参照物,施主浓度为 $0.8\text{-}1.0 \times 10^{16} \text{ cm}^{-3}$; 以及一个非氮化物样品,通过在 0.3% 的氧气环境中于 1600°C 氧化形成。

为了研究紫外线的影响,该团队将样品放在真空中,然后将它们置于发射波长为 172 纳米的准分子光源下。辐照持续 10 分钟,这是紫外光源能够稳定运行的最长时间。辐照后,通过真空蒸发加入铝栅电极以形成 MOS 电容器。

在 1MHz 下,电容随电压变化的曲线图显示,氮化样品中的平带电压只有微小变化,这表明氮化在减少界面缺陷方面是有效的。然而,在暴露于 172 nm 的激发之后,氮化电容器表现出很大的滞后和电容-电压特性的延伸。相比之下,对于非氮化的样品,暴露在准分子紫外线源下的退化最小。

由于 172 nm 光源的能量低于 SiO₂ 的带隙,紫外光将在与界面发生反应之前穿过 SiO₂ 薄膜。因此,氮化过程会在界面附近/界面处产生隐藏的陷阱,并被紫外线激活。

研究人员还利用正向电容电压特性确定了样品中界面陷阱的密度。

在紫外线照射之前,氮化样品中界面陷阱的密度较低,这表明该过程提高了界面质量。但在暴露于紫外线辐射后,氮化样品在导带边缘附近的界面陷阱密度大幅增加,这一发现与高频电容电压测量结果一致。

该团队的另一部分工作是研究价带边缘附近的陷阱态,这是通过在电容电压测量期间用 250nm 和 450nm 之间的发射光照射样品来实现的。这项特殊研究发现,样品在准分子激光下会导致电容电压特性在负电压区域出现滞后和拉伸,这表明价带边缘附近存在陷阱态。相比之下,非氮化物样品几乎没有因准分子激发而退化。

还进行了电子注入应力测试,包括应用 6 MV cm^{-1} 的氧化物场,时间长达 2000 秒。团队发现,暴露于准分子源后,所有氮化样品中的平带电压都增加了,但非氮化样品的平带电压没有增加。这一发现提供了证据,证明氮化会诱发隐藏在界面附近的氧化物陷阱。

总之,该团队的研究表明,在氮化结构中,准分子紫外光激活了电子和空穴陷阱,以及近界面氧化物陷阱。这使得研究人员得出结论,在恶劣的辐射环境中实施氮化 SiC MOS 器件时必须谨慎。☞

参考文献

H. Fujimoto et al. Appl. Phys. Express 15 104004 (2022)

3C-SiC 增强了 GaN HEMT 的性能

具有 3C-SiC 中间层的硅基 GaN HEMT 具有相对较低的传输损耗和非常高的击穿电压

对于生产用于功率和射频应用的 GaN HEMT 来说，硅衬底有其优点和缺点。它主要基于大尺寸、低成本和广泛使用的平台，但它受到与外延层严重的热和晶格失配的影响——这会导致高密度的位错和裂纹，这些缺陷会影响器件的性能、可靠性和寿命。

然而，通过插入一个 3C SiC 中间层，现在似乎可以享受硅的好处，而不必忍受它的缺点。一项国际合作——由加拿大舍布鲁克大学的研究人员领导，并得到阿尔及尔先进技术发展中心、英国利物浦约翰摩尔大学以及法国 LIMMS/CNRS-IIS 和 IEMN/CNRS 机构所支持——已经制造出 GaN HEMT，其传输损耗相对较低，在 40 GHz 时为 0.16 dB/mm，并且在 1 μ A/mm 时软击穿电压约为 1530 V，据说是传统器件电压的三倍。

这项工作的基础是 Air Water 公司生产的工程衬底，它结合了 500 μ m 厚的高电阻率 (111) 硅和 3C-SiC 过渡层。Air Water 公司自 20 世纪 70 年代以来一直致力于 3C-SiC 的研究，并于 1992 年申请了 3C-SiC 上 GaN 的第一项专利。

“这家公司似乎在共掺杂 3C-SiC 方面拥有丰富的经验，并且实现了高质量的晶体结构和高电阻率，” Brahim Benbackhti 说，他代表该合作

项目与《化合物半导体》交谈，他隶属于大学和 Sherbrooke 以及先进技术开发中心。


Benbackhti 和他的同事研究了在硅上 3C SiC 以及仅在硅上生长 GaN 基结构，以提供对照——他们已经制造并测试了由这两种外延晶片生产的一系列器件。

器件的缓冲层是用于对照的 3 μ m 厚的 AlGaIn 层，或者是沉积在 1.7 μ m 厚的掺钒 3C-SiC 层上的 1.3 μ m 厚的 AlGaIn 层。该团队在两个缓冲层上都添加了 1.8 μ m 厚的 $Al_{0.18}Ga_{0.82}N$ 背势垒、150 nm 厚的未掺杂 GaN 沟道和 4 nm 厚的 $Al_{0.45}Ga_{0.55}N$ 背势垒。原位生长 20 nm 厚的 SiN 覆盖层使表面钝化并防止应变松弛。

MOS HEMT 的源极到栅极间距为 2 μ m，栅极长度为 1.5 μ m，栅极到漏极距离为 15 μ m。使用共面波导进行的测量（尺寸优化为 50 Ω 阻抗）表明，插入 3C-SiC 中间层可将 40 GHz 的传输损耗从 2.1 dB/mm 降至 0.16 dB/mm。据说这一结果优于在由 GaN、高电阻率硅或金刚石制成的衬底上获得的结果。

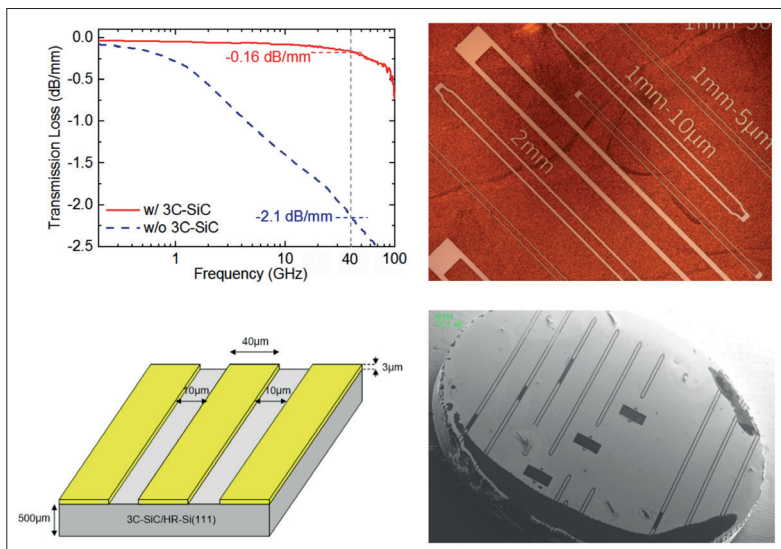
研究人员还研究了晶体管的击穿电压。采用传统设计的器件在 300 V 以上漏电流增加，在 395 V 时漏电流达到 1 μ A/mm。相比之下，采用 3C-SiC 中间层的变体需要超过 1.5 kV 的漏极 - 源极电压才能达到这个值。

Benbackhti 告诉化合物半导体杂志，可靠性是采用 3C-SiC 中间层的 GaN 基器件大规模商业化的最大障碍。“因此，需要研究在不同的电应力和热应力下，器件的性能及其寿命”

迄今为止，具有 3C-SiC 中间层的 GaN HEMT 已被证明是功率开关的良好候选者。Benbackhti 说：“对于射频功率电子器件来说，研究 3C-SiC 中间层引入的热阻至关重要，这可能会起到热屏障的作用，并限制器件在射频中的性能”。

参考文献

A. E-H. Khediri et al. Appl. Phys Lett. 121 122103 (2022)



对共面波导结构的测量显示，具有 3C-SiC 中间层的硅基 GaN 结构的传输损耗很低。

用转印技术推进量子光子学的发展

转印实现 CMOS 兼容的硅平台与量子点单光子源的集成

一项日本和德国研究人员的合作，声称在单光子源和硅光子集成电路的集成方面取得了新的突破。据该团队介绍，他们是第一个在电信波段推出量子点单光子源与晶圆厂制造的硅光子集成电路的混合集成。

来自丰桥科技大学 (Toyohashi University of Technology)、东京大学 (University of Tokyo)、庆应义塾大学 (Keio University)、电子通信大学 (University of Electro-Communications) 和卡塞尔大学 (University of Kassel) 等多个机构这一合作研究，有望帮助构建大规模的量子光子集成电路。这种电路可用于量子模拟、量子通信和量子机器学习。

为量子电路提供单光子源的选择包括 III-V 量子点、金刚石和 SiC 中的色心以及二维材料中的缺陷。隶属于丰桥科技大学和东京大学的团队发言人 Ryota Katsumi 表示，其中 InAs/InP 量子点有很多优点。

Katsumi 告诉《化合物半导体》，量子点是满足单光子源要求的理想选择，其中包括明亮的单光子发射、高纯度、确定性操作和高不可区分性。“其他单光子源很难同时满足所有这些要求”。

该团队最新的研究建立在以前成功的基础上，包括使用转印技术实现了在 CMOS 处理的芯片上混合集成 InAs/GaAs 量子点单光子源。

在这项工作中，这些光源产生了传统通信波段之外的发射。现在，通过经由从 GaAs 上量子点到 InP 上量子点的切换，将波段移动到 O 和 L 波段，研究人员可利用通过光纤的低损耗和低色散传播的优势 -- 这对长距离和安全量子网络是有利的。

最新的工作始于通过 MBE 在 InP 衬底上生长 InAs 量子点。通过添加硬掩膜、电子束光刻和干湿蚀刻，在外延片上形成了光子晶体纳米束腔体。转印将这一结构重新定位到一个用玻璃填充的硅波导上 (见图)。

使用 785 nm 激光器的光学激发，在 13K 下进行微光致发光测量，在 1436.9 nm 处产生了强

烈的量子点发射峰，在 1436.2 nm 处产生了基本的腔模式。从量子点到波导的单光子耦合效率为 82%。

在该团队制备的纳米光束腔中，大约有 10 个量子点与腔体耦合。其中一些点在腔体的共振之外，导致背景发射和被称为 $g(2)$ 的关键品质因数的退化， $g(2)$ 是衡量二阶相干程度的一个标准。

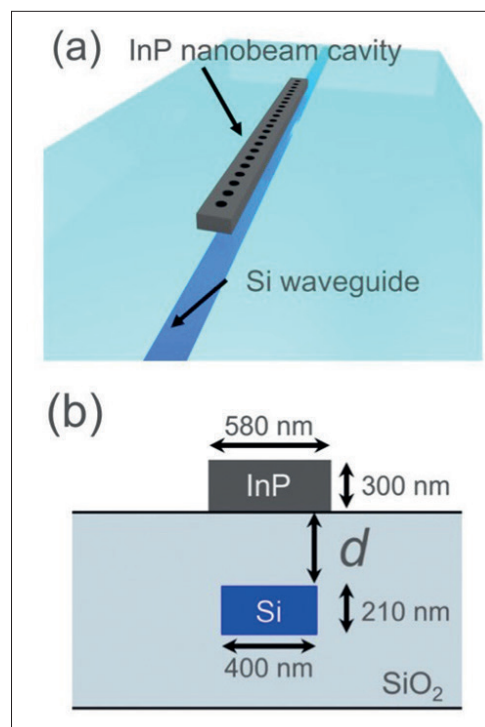
Katsumi 表示：“为了获得更纯净的单光子发射，有必要采用单量子点，”他补充说，实现此目标的一个有吸引力的方法是制备具有更低量子点密度的外延片。

除了提高发射的纯度外，集成量子光子电路还需要电驱动而非光泵的单光子源。根据 Katsumi 的说法，该团队的技术提供了一种方法来实现这一点。“转印甚至可以用于在硅上实现电泵浦的电极”。

为了实现实用的量子光子信息处理，单光子和光纤之间需要高效的、即插即用的耦合 -- 这将确保长距离的量子网络。Katsumi 及其团队正致力于通过转印制造模块化的固态单光子源。“这将为未来的量子应用提供高效稳定的单光子源供应。”

参考文献

R. Katsumi et al. Appl. Phys. Express 16 012204 (2023)



(a) InP 纳米光束腔通过转印被定位在硅波导下面。(b) 消逝相互作用确保波导和腔体之间的耦合。计算表明，当 d 值为 450 nm 时，量子点到波导的耦合效率为 99.4%。

Advertiser	广告商名称	网址	页码
Aixtron		www.aixtron.com	BC
CGB	北京华林嘉业科技有限公司	www.cgbtek.com	3
CIOE 2023	第 24 届中国国际光电博览会	www.cioe.cn	36
Evatec AG		www.evatecnet.com	7
Riber		www.riber.com	IFC
特思迪半导体		https://tsd-semicon.com	FC
YMAT	云德材料		17
2023 慕尼黑上海光博会		world-of-photonics-china.com.cn	IBC

欢迎投稿

《化合物半导体》(CSC) 是针对中国化合物半导体及光电市场出版的专业杂志, 用简体中文出版。

本刊主要报道化合物半导体相关的材料、工艺、设备、器件、模块/组件、封测技术, 及其发展趋势和相关产务设施。与读者一起紧跟行业发展, 共同面对在研发、制造过程中遇到的问题及挑战。

本刊的读者是活跃在化合物半导体及光电行业的技术管理人员、项目经理、科研人员、工程师以及从事开发、制造、工艺的专业人士。

本刊文章精选自英国物理协会著名杂志《Compound Semiconductor》, 翻译并编辑成形; 我们也报道全球平面显示制造商和研究机构的最新技术与资讯, 以及撰写其他与本地市场息息相关的新闻和文章; 并选编专业投稿。

本刊欢迎读者和供应商投稿, 文章一经采纳, 将在印刷版本和网上刊登。CSC 将为设计者和管理人员, 提供一个展现国内外厂商的最新成果的平台。

文章投稿指南

1. 文章主题突出、结构严谨、短小精悍, 中文字数不超过 3,000 字;
2. 文章最好配有两幅至四幅与内容相关的插图或表格; 插图与表格分别用图 1、图 2 或表 1、表 2 的次序编号, 编号与文中的图表编号一致;

3. 请注明作者姓名、职务及所在公司或机构的名称。作者人数以四人为限;
4. 请勿一稿多投;
5. 请随稿件注明联系方式(邮编、地址、电话、电子邮件)。

新产品投稿指南

1. 新产品必须是中国市场新上市、可以在中国市场上买到;
2. 有关新产品来稿的内容应包含产品的名称、型号、功能、主要性能和特点、用途;
3. 短小精悍, 中文字数不超过 300 字;
4. 来稿请附产品照片。最好是在单色背景下简单的产品实物照片, 照片的分辨率不低于 300dpi;
5. 注明能提供进一步信息的人员姓名、电话、电子邮件。

优先刊登中文来稿(翻译稿请附英文原稿)。来稿请用电子邮件寄到: sunniez@actintl.com.hk。

如果您有什么意见或建议, 或者有什么想法同本刊编辑探讨, 请不吝赐教。

行政及销售办公室 Administration & Sales Offices

行政人员 Administration

HK Office (香港办公室)
ACT International (雅时国际商讯)
Unit B, 13/F, Por Yen Buiding,
No. 478 Castle Peak Road,
Cheung Sha Wan,
Kowloon, Hong Kong
Tel: 852-28386298

Publisher (社长) - China
Adonis Mak (麦协林)
Adonis@actintl.com.hk

Deputy Publisher (副社长) - China
Lisa Cheng (程丽娜)
lisac@actintl.com.hk

Editor in China (中国版编辑)
Min Lu (陆敏)
minL@actintl.com.hk

UK Office (英国办公室)
Angel Business Communications Ltd.
6 Bow Court, Fletchworth Gate,

Burnsall Road, Coventry, CV5 6SP, UK
Tel: +44 (0)2476 718 970

Chief Operating Officer
Stephen Whitehurst
stephen.whitehurst@angelbc.com
Tel: +44 (0)2476 718970

销售人员 Sales Offices

Asia (亚洲)
Floyd Chun (秦泽峰)
floyd@actintl.com.hk
Tel: 852 2838 6298

China (中国)
Lisa Cheng (程丽娜)
lisac@actintl.com.hk
Tel: 86 185 7156 2977

Mini Xu (徐若男)
minix@actintl.com.hk
Tel: 86 187 7196 7314

Phoebe Yin (尹菲菲)
phoebey@actintl.com.hk
Tel: 86 159 0270 7275

Mandy Wu (吴漫)
mandyw@actintl.com.hk
Tel: 86 187 7196 7324

Grace Zhu (朱婉婷)
gracez@actintl.com.hk
Tel: 86 159 1532 6267

Cecily Bian (边团芳)
cecilyb@actintl.com.hk
Tel: 86-135 5262 1310

Taiwan, Singapore, Malaysia (台湾, 新加坡, 马来西亚)
Floyd Chun (秦泽峰)
floyd@actintl.com.hk
Tel: 852 2838 6298

Korea (韩国)
Lucky Kim
semieri@semieri.co.kr
Tel: 82-2-574-2466

US (美国)
Janice Jenkins
jjenkins@brunmedia.com
Tel: 724-929-3550

Tom Brun
tbrun@brunmedia.com
Tel: 724-539-2404

Europe (欧洲)
Shehzad Munshi
sm@angelbcl.co.uk
Tel: +44 (0)1923 690215

Jackie Cannon
Jackie.cannon@angelbc.com
Tel: +44 (0) 1923 690205

凝心聚力 奋楫扬帆

五大主题 激光器与光电子 激光智能制造 成像、机器视觉
光学与光学制造 (含红外技术与应用) 检测和质量控制

观众预登记
火热进行中



扫码注册参观

world-of-photonics-china.com.cn

2023年7月11-13日, 国家会展中心(上海)

慕尼黑上海光博会

LASER World of PHOTONICS CHINA 

AIXTRON

G10-SiC

6/8 英寸兼容碳化硅外延
高生产力全自动化解决方案



扫码联络AIXTRON中国

EMPOWER TOMORROW

www.aixtron.com