

# 化合物半导体

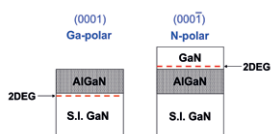
**CS** COMPOUND SEMICONDUCTOR CHINA

2024年 10/11月

化合物半导体行业的未来将会怎样？



GaN射频晶体管2.0？



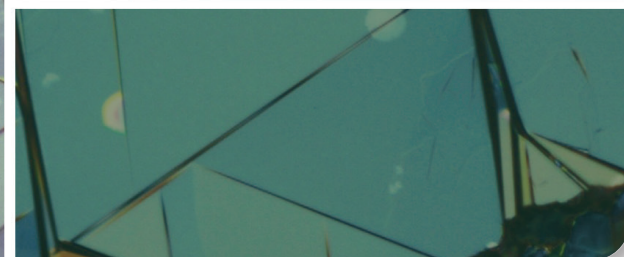
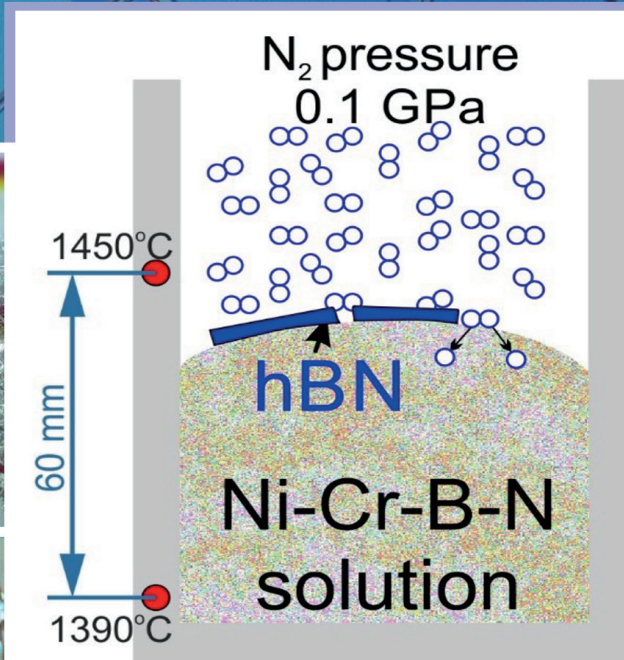
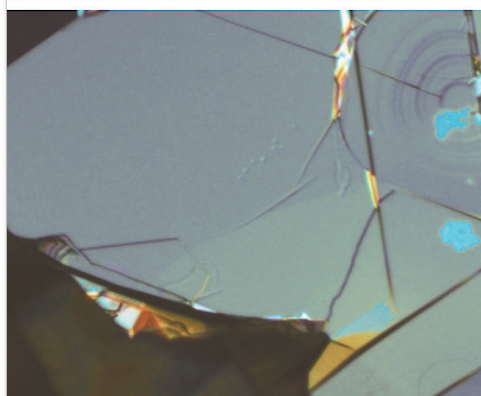
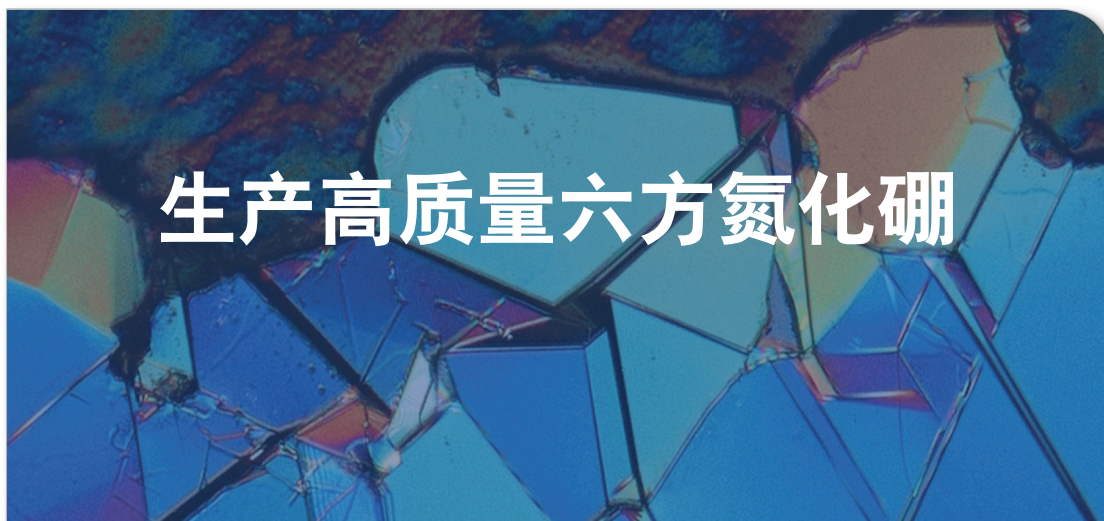
赋予氧化镓雪崩能力



突破功率极限



## 生产高质量六方氮化硼



ACT INTERNATIONAL



ISSN 2789-2735

www.compoundsemiconductorchina.net

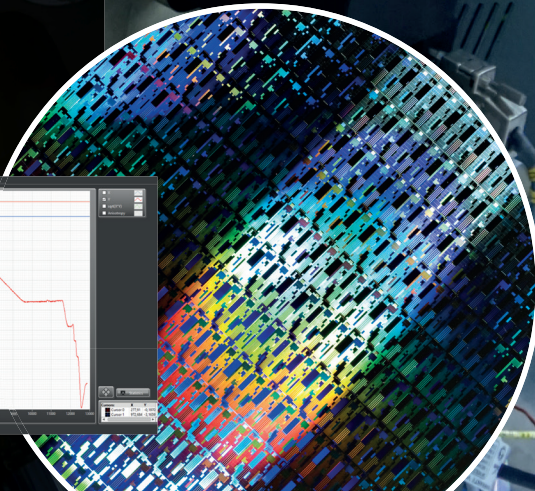
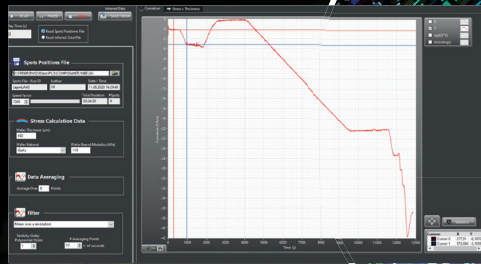
# 化合物半导体外延表面 实时监测

## 原位实时 曲线跟踪

RIBER  
**EZ-CURVE®**

### 过程监控工具： 良率增强

- 表面应力和曲率原位测量
- 实时探测
- 经典曲线对比



**RIBER**

INNOVATIVE SOLUTIONS FOR SEMICONDUCTOR INDUSTRY

info@riber.com  
www.riber.com

# 最先进的200毫米样品 原子力显微镜



## Park FX200

Park FX200, 是Park Systems近期推出的200毫米样品的原子力显微镜。FX200拥有专利设计的机械结构, 确保机器具备优秀的稳定性, FX200的低噪音、低热漂移等性能, 树立了大样品台原子力显微镜精度和可靠性的新标准。

其更快的Z伺服性能和增强的高功率样品视图提高了操作效率和成像能力, 同时探针自动更换和识别、激光对准以及宏观光学全样品视图等功能简化了用户操作并大大提高了工作效率。

FX200其强大的性能和便捷的易用性, 可有效改变纳米级成像和分析的现状, 使科学家和工程师能够在各自的领域实习真正的解放双手, 实习样品自由测量。



扫码关注公众号

欲了解更多信息, 请访问 [parksystems.cn/fx200](http://parksystems.cn/fx200)  
[inquiry@parksystems.com](mailto:inquiry@parksystems.com) | ☎ 400-878-6829

*Park*  
SYSTEMS

帕克  
原子力显微镜

## 封面故事 Cover Story

### 19 生产高质量六方氮化硼 Producing high-quality hexagonal BN

六方氮化硼 (hBN) 的生长得益于氮压的“甜点”，这个压力远高于一个大气压，但远低于用于生产钻石的压力。在氮化物器件日益普及的几十年里，所有半导体技术都在微型化，有些甚至达到了原子尺度。石墨烯、拓扑绝缘体和其他新型材料的发现开辟了一个全新的领域，即二维电子学。这一新领域促使人们重新发现了硼氮化物 (BN)，这是III-N化合物家族的一员，对现代电子学有很大的前景。

- BOHDAN SADOVYI, PETRO SADOVYI, SYLWESTER POROWSKI AND IZABELLA GRZEGORY, 波兰科学院高压物理研究所；  
ANDRII NIKOLENKO, 乌克兰科学院半导体物理研究所

## 编者话 Editor's Note

### 04 SiC电力电子器件技术和产业化进展 The Progress of Silicon Carbide Power Devices Technology and Industrialization

- 陆敏

## 业界动态 Industry

### 06 总投资超200亿，长飞先进武汉基地主楼全面封顶 Total investment exceeds 20 billion, with the main building of YASC Wuhan base fully topped out.

### 06 世界先进与汉磊合作共建8吋SiC产线 World Advanced and Hanleigh join forces to build a 8-inch SiC production line.

### 06 Wolfspeed公布第四财季及2024财年业绩 Wolfspeed reports Q4 and full year results

### 07 新突破 | 镓仁半导体成功研制氧化镓超薄6英寸衬底 New breakthrough | Gallium Ren Semiconductor successfully develops ultra-thin 6-inch gallium oxide substrates.

### 08 安森美发布升级版太阳能模块 Onsemi releases upgraded solar power modules

### 08 长城汽车“第三代半导体模组封测项目”完工 Great Wall Motor's "Third-Generation Semiconductor Module Packaging and Testing Project" is completed.

### 39 重庆三安项目衬底厂已点亮通线 The substrate factory of Chongqing San'an project has completed the lighting and commissioning of the production line.

## 九峰山实验室专栏 JFS Laboratory Column

### 09 化合物半导体器件典型失效分析 Typical Failure Analysis of Compound Semiconductor Devices

- 刘旭博, 王凯, 胡轩宇, 朱浩, 李品欢, 宋莹, 方明胜, 王若兰, 肖科, 杨冰, 丁琪超

关于雅时国际商讯 (ACT International)

ACT 雅时国际传媒集团成立于1998年，在高增长的中国市场上为众多高科技领域提供服务。通过其产品系列，包括印刷和数字媒体以及会议和活动，雅时国际为国际营销公司和本地企业提供了进入中国市场的机会。雅时国际的媒体品牌为电子制造、机器视觉系统、激光/光子学、射频/微波系统设计、洁净室/污染控制和半导体制造，化合物半导体，工业AI等领域的20多万名专业读者和受众提供服务，雅时国际也是一些世界领先的技术出版社和活动组织者的销售代表。雅时国际的总部设在香港，在北京、上海、深圳和武汉设有分公司。www.actintl.com.hk

关于《化合物半导体》

《化合物半导体》中国版(CSC)是全球最重要和最权威的杂志Compound Semiconductor的“姐妹”杂志，亦是中国唯一专注于化合物半导体产业的权威杂志，重点介绍国外先进技术和产业化经验，促进国内产业发展，为国内读者提供化合物半导体行业的专业知识。内容涵盖晶体的特性研究，器件结构的设计，生产中用到的材料、设备、软件、测量、厂房设施，以及有关市场分析和动态。



扫一扫  
免费下载电子书

宽禁带半导体国家工程研究中心专栏 WBS Column

- 13 氧化铪基铁电材料及其存储/存算芯片研究
Research on Hafnium Oxide-Based Ferroelectric Materials and Their Storage and Computing Chips
- 彭悦, 武秋霞, 张硕, 马文轩, 孙丽涛, 杨守琛, 马晓华, 郝跃

技术 Technology

- 24 化合物半导体行业的未来将会怎样?
What does the future hold for the compound semiconductor industry?
- ALI JAFFAL, TAHA AYARI AND AYMEN GHORBEL, YOLE公司
27 GaN射频频晶体管2.0?
GaN RF transistors 2.0?
- Stacia Keller和Umesh Mishra, 加州大学圣巴巴拉分校

- 30 赋予氧化镓雪崩能力
Giving gallium oxide avalanche capability
- Feng Zhou1, Jiandong Ye1和Yuhao Zhang2
(1.南京大学, 2.弗吉尼亚理工大学)

- 34 突破功率极限
Pushing the power envelope
- Richard Stevenson, 《CS》杂志

科技前沿 Research Review

- 41 推进铟镓砷MOSFET
Advancing the InGaAs MOSFET
42 将铟磷PCSEL的功率推向新高
Taking the power of the InP PCSEL to new highs
43 PCSELS产生绿色发射
PCSELS produce green emission

44 广告索引 Advertisement Index

《化合物半导体》编委会 (排名不分先后)

- 张国义教授 北京大学东莞光电研究院常务副院长, 中国有色金属学会宽禁带半导体专业委员会常务副主任
王新强教授 北京大学博雅特聘教授, 博导
孙 钱博士 中国科学院苏州纳米技术与纳米仿生研究所 研究院、博导、副主任
刘红超博士 安徽长飞先进半导体有限公司 首席科学家
李哲洋博士 怀柔实验室 资深技术专家 教授级高工, 博导
李顺峰博士 苏州半导体激光创新研究院 执行院长
佟存柱教授 中科院长春光学精密机械与物理研究所 常务副主任/研究员
陈明祥教授 华中科技大学/武汉利之达科技 教授/首席专家
周宏宏博士 BelGaN CEO
张昭宇教授 香港中文大学(深圳) 理工学院副教授 深圳半导体激光器重点实验室主任
孙海定博士 中国科学技术大学微电子学院 研究员、博导
钮应喜博士 中国科学院半导体研究所, 教授级高工
郑中屏博士 台湾工业研究院光电所资深研究员, 台湾鹏正光电创始人, 佛山照明LED事业部创始人
郑小鹿博士 营口天维半导体制造有限公司创办人, 功率半导体材料和器件的行业独立顾问

华林嘉业 Hualin Jiaye 专业半导体设备制造商
专注于化合物半导体、Si材料、集成电路(IC) 微机电系统(MEMS) 等领域
槽式湿法制程设备
单片湿法制程设备
全自动晶圆倒角机
CDS化学供给系统
北京华林嘉业科技有限公司 Beijing CGB Technology Co., Ltd.
网 址: https://www.cgbtek.com
电 话: 0316-7678695 400-650 7658
华东服务中心: 无锡市新吴区IC设计大厦B座1003-1004
总部地址: 北京市经济开发区科创十三街18号院30号楼
制造基地: 河北省廊坊市香河机器人产业园3期A栋

## SiC 电力电子器件技术和产业化进展

SiC 电力电子器件的研究从 20 世纪 80 年代就开始了, 受限于衬底质量, 一直到本世纪初才产业化。随着制备工艺的不断优化发展, SiC 电力电子器件的性能不断提高, 已经在 EV、PV 逆变器、轨道牵引等领域中得到广泛应用。2023 年全球 SiC 电力电子器件市场 27 亿美元, 2029 年预计将高达 100 亿美元。目前 SiC 电力电子器件的主要制造商有安森美、意法半导体、英飞凌、罗姆和 wolfspeed 等公司, 国内生产厂商主要有芯联集成、士兰微、泰科天润、比亚迪半导体和积塔半导体等公司。

目前规模化应用的器件主要是 SBD 及 MOSFET。2001 年英飞凌推出第一款商业 SiC 二极管器件, 0.65~1.7kV 的 SBD 较为成熟, 能提供超过 100A 电流的单管芯片, 满足各种场景的应用。由于沟槽型 MOSFET 制备工艺复杂, 并且由于英飞凌和罗姆在沟槽型 MOSFET 专利方面占据绝对优势, 导致大部分厂商无法绕开关键专利。因此, 平面型 SiC MOSFET 在市场上的应用更为广泛。Jayarama 团队提出并制备了世界上第一个平面型 SiC MOSFET, 但是由于界面处质量较差, 阻断电压为 760 V、比导通电阻为  $125 \text{ m}\Omega \cdot \text{cm}^2$ 。2010 年罗姆和 wolfspeed 公司成功实现了 SiC 基 MOSFET 的首次商业化生产, 自此也开始了工艺及产品的不断优化和迭代, 目前 1200 V 阻断电压和导通电阻小于  $3 \text{ m}\Omega \cdot \text{cm}^2$  的 SiC 基 MOSFET 器件已经商用。在沟槽 MOSFET 的制造过程中, p- 注入步骤和沟槽形成步骤可以交替进行, 沟槽型结构能够消除 JFET 区电阻, 沟道迁移率更高, 具有更低的导通电阻。1993 年世界上第一个沟槽型 MOSFET 由南卡大学的 J. W. Palmour 团队提出并制备, 性能较差, 比导通电阻仅为  $33 \text{ m}\Omega \cdot \text{cm}^2$ 、击穿电压也仅为 330 V。Cooper 等提出, 通过栅极底部加一层 p+ 屏蔽层来起到对栅氧化层的保护作用, 这可以大大地提高 MOSFET 器件的阻断电压, 明显改善栅氧化层提前击穿的问题。Uchida 等提出了电化学刻蚀 V 形沟槽结构的 MOSFET, 并在漂移区埋 P 层以屏蔽栅氧化层电场, 该结构具有更小的界面态密度, 从而获得了更高的沟道迁移率和更好的可靠性。SiO<sub>2</sub>/SiC 材料的界面质量差会造成氧化物中电荷堆积和高界面态陷阱密度, 这严重限制了 MOSFET 中沟道的迁移率, 氮化是提高迁移率的一种有效方法。除了 SiC/SiO<sub>2</sub> 界面质量差之外, 用于功率 MOSFET 的 SiO<sub>2</sub> 的介电常数低, 高 k 的栅极电介质材料可显著降低给定栅极电介质厚度下的电场值, 因此总栅极电流密度也降低, SiC MOSFET 中常用的高 k 值介电介质为 Al<sub>2</sub>O<sub>3</sub>。

SiC IGBT 器件由于双极载流子存储效应, 限制了其在高频开关情况下的应用, 但在高压行业中则极具优势。工业界和学界更偏向于研究 p 沟道的 IGBT, 这是由于用于生长外延的 n 型 SiC 衬底的大规模商业化。1999 年 Cree 公司的 Ranbir Singh 制备得到了首个 p 沟道的沟槽型 SiC IGBT, 此器件的击穿电压仅为 85 V, 但由于其优异的高温特性(工作温度可高达 350 °C), 仍然在当时引起了足够的关注。Cree 公司的 Q. Zhang 等率先制备了击穿电压为 10kV 的沟槽型 p 沟道的 SiC IGBT, 但在室温条件下导通电阻高达  $175 \text{ m}\Omega \cdot \text{cm}^2$ 。J. A. Cooper 等制备得到了击穿电压为 20 kV 的 p 沟道 IGBT。但由于 p 型 SiC 衬底不成熟等问题导致 n 沟道 IGBT 器件开发严重滞后。M. Avram 等通过引入自对准工艺成功制备了击穿电压为 4 kV 的平面型 n 沟道 IGBT。Wang 等提出了倒置生长工艺, 所有的外延层都在 n 型 SiC 衬底上生长, 随后再通过抛光去除, T. Mizushima 等同样采用倒置生长工艺制备得到了击穿电压为 16 kV 的 n 沟道 IGBT, 当加载的栅偏压为 30 V 时其比导通电阻仅为  $14 \text{ m}\Omega \cdot \text{cm}^2$ , 但基于巨大的外延成本及衬底剥离成本, 此倒置生长工艺无产业化前景。n 沟道 IGBT 器件的市场化期盼 p 型导电衬底的技术突破, 同时涉及少子寿命较短引发的双极退化问题, p 型导电衬底中 BPD 的急需大幅降低。

从技术层面来看, SiC 电力电子器件随着设备和工艺能力的提升, 更小的元胞尺寸、更低的比导通电阻和更低的开关损耗成为技术的主要发展方向。然而, 尽管 SiC 器件在许多方面表现出色, 但其在可靠性方面仍存在较多挑战。例如, 在高温和高频运行条件下, SiC MOSFET 的阈值电压漂移和体二极管退化问题需要进一步研究和解决。此外, SiC MOSFET 在抗辐射能力方面也存在不足, 尤其是在航天应用中, 其抗单粒子效应的能力仍需提高。不过随着制造工艺的改进和液相法 SiC 长晶技术的突破, 通过优化器件结构和封装形式, SiC MOSFET 器件及系统成本有望进一步降低, SiC MOSFET 的性能和可靠性可以进一步提高, 从而推动其在更广泛的应用场景中的普及。

社长 Publisher

麦协林 Adonis Mak  
adonism@actintl.com.hk

荣誉顾问 Honorary advisor

郝跃院士 Academician Hao Yue

主编 Editor in Chief

陆敏 Min Lu  
MinL@actintl.com.hk

出版社 Publishing House

雅时国际通讯 ACT International  
香港九龙 B,13/F, Por Yen Bldg,  
长沙湾青山道478号 478 Castle Peak Road,  
百欣大厦 Cheung Sha Wan,  
13楼B室 Kowloon, Hong Kong  
Tel: (852) 2838 6298  
Fax: (852) 2838 2766

北京 Beijing

Tel/Fax: 86 10 64187252

上海 Shanghai

Tel: 86 21 62511200  
Fax: 86 21 52410030

深圳 Shenzhen

Tel: 86 755 25988573  
Fax: 86 755 25988567

武汉 Wuhan

Tel: 86 27 82201291

UK Office

Angel Business  
Communications Ltd.  
6 Bow Court,  
Fletchworth Gate,  
Burnsall Road, Coventry,  
CV56SP, UK  
Tel: +44 (0)1923 690200  
Chief Operating Officer  
Stephen Whitehurst  
stephen.whitehurst@angelbc.com  
Tel: +44 (0)2476 718970

ACT  
INTERNATIONAL



ISSN 2789-2735

© 2024 版权所有 翻印必究

# 国际知名媒体授权 报道全球高新科技信息



免费  
索阅



服务于机器视觉设计、电子制造、激光/光电子、射频/微波、化合物半导体  
半导体制造、洁净及污染控制、电磁兼容等领域的专业读者及与会者

品牌会议



国际代理

CQ Publishing (Japan)

Chomdan (Korea)

Pan Global (Europe)

Endeavor Business Media (USA)

Horizon House (USA)

Angel Business Communications (UK)

## 总投资超 200 亿，长飞先进武汉基地主楼全面封顶

据长飞先进官微消息，近日，长飞先进武汉基地主楼已全面封顶，包括晶圆厂、封测厂、外延厂、宿舍区、综合楼。10月开始，长飞先进武汉基地将迎来首批设备搬入的重要节点，并于明年6月实现量产通线。

据悉，长飞先进武汉基地聚焦第三代半导体功率器件研发与生产，致力于打造一个集芯片设计、制造及先进技术研发于一体的现代化半导体制造基地。项目总投资预计超过200亿元，占地面积约22.94万平方米，建筑面积约30.15

万平方米，主要建设内容包括晶圆制造厂房、封装厂房、外延厂房、动力厂房、成品库、综合办公楼、员工宿舍以及生产配套用房设施等。

武汉基地是长飞先进发展战略中至关重要的一环。项目投产后，可年产36万片碳化硅晶圆及外延、6100万个功率器件模块，广泛应用于新能源汽车、光伏、储能、充电桩等领域。CSiC

## 世界先进与汉磊合作共建 8 吋 SiC 产线

大半导体产业网消息，日前，汉磊科技发布公告称，公司与世界先进集成电路股份有限公司签订战略合作协议，双方将携手合作，推动化合物半导体 8 英寸 SiC 晶圆的技术研发与生产制造。相关技术初期由汉磊转移，预计 2026 年下半年开始量产。

同时，世界先进斥资 24.8 亿元新台币（约合人民币 5.5 亿元），认购汉磊 5000 万股私募普通股，取得 13% 股权。以共同推动具竞争优势的产品制造服务，建立双方的长期战略合作关系。

汉磊科技董事长徐建华表示，汉磊集团旗下的嘉晶电子与世界先进长期以来是碳化硅外延事业合作伙伴。本次私募引进世界先进成为策略性股东，透过投资结合将使彼此间战略合作更趋紧密。汉磊与世界先进的合作将在汉磊现有 6 英寸晶圆制造技术及客户的基础上，共同合作进行 8 英寸 SiC 技术平台开发及产能布建，以提供全球 IDM 及 Fabless 客户具有长期竞争力的解决方案。本次战略合作可为世界先进、汉磊及嘉晶电子三方公司创造新的成长动能与合作综效，并为客户及股东权益创造更高价值。CSiC

## Wolfspeed 公布第四财季及 2024 财年业绩

Wolfspeed 公布了 2024 财年第四季度及整个 2024 财年的业绩。



公司计划将器件制造加快转移到 200 mm 莫霍克谷 SiC 晶圆厂

2024 财年第四季度的综合收入约为 2.01 亿美元，而 2023 财年第四季度约为 2.03 亿美元。莫霍克谷 SiC 晶圆厂贡献约 4100 万美元的收入；功率器件设计入选价值 20 亿美元；季度设计采纳价值 5 亿美元。

GAAP 毛利率为 1%，而 2023 财年第四季度为 29%；非 GAAP 毛利率为 5%，而 2023 财年第四季度为 31%。GAAP 毛利率和非 GAAP 毛利率包括莫霍克谷新 SiC 晶圆厂 2400 万美元未充分利用成本的影响。

全年财务概要（与 2023 财年相比）显示，2024 财年的综合收入约为 8.07 亿美元，而 2023 财年约为 7.59 亿美元。GAAP 毛利率为 10%，而 2023 财年为 32%；非 GAAP 毛利率为 13%，而 2023 财年为 35%。

2024 财年的 GAAP 毛利率和非 GAAP 毛利率还包括莫霍克谷新 SiC 晶圆厂约 1.24 亿美元未充分利用成本的影响。CSiC



# 新突破 | 镓仁半导体成功研制氧化镓超薄 6 英寸衬底

2024 年 8 月，杭州镓仁半导体有限公司在氧化镓衬底加工技术上取得突破性进展，成功研制超薄 6 英寸衬底，衬底厚度小于 200 微米。

氧化镓 ( $\beta\text{-Ga}_2\text{O}_3$ ) 具有禁带宽度大、击穿场强高、Baliga 品质因数大等优势，在高压、大功率、高效率、小体积电子器件方面具有巨大的应用潜力，能够极大地降低器件工作时的电能损耗，有望成为未来半导体电力电子领域的主力军。

但是，氧化镓热导率较低，会加重器件的自热效应，大量热量积累在器件内部，会导致器件性能退化，使其在高功率领域的应用受到极大的限制。减薄衬底厚度，能够使器件产生的热量通过衬底散出，增强器件的散热能力，提高器件性能。超薄 6 英寸衬底为高性能器件的制备提供了一种新选择，满足功率器件领域的科研与生产



超薄6英寸氧化镓单晶衬底

需求，促进业内产学研协同合作。

杭州镓仁半导体有限公司主要从事氧化镓等半导体单晶材料的研发与生产，已获批国家级科技型中小企业、浙江省创新型中小企业、浙江省科技型中小企业和杭州市企业高新技术研究开发中心，并获批萧山区“5213”项目（卓越类）、杭州市萧山区领军型创新创业项目等多个项目，具有雄厚的生产研发实力。此外，公司近日还顺利完成近亿元 Pre-A 轮融资，不仅为公司的技术研发和市场拓展提供了强有力的资金支持，也充分展示了资本市场对公司技术和市场前景的认可。未来，公司研发团队将继续开展自主

创新工作，逐步突破更低成本、更高质量的氧化镓衬底，推动氧化镓产业高质量发展，助力“碳中和”、“碳达峰”的发展目标。CS



**Large stock of Molybdenum and Tantalum**

**All parts made according to drawings in these materials**

## MICRO-MECHANICS ON STRATEGIC MATERIALS

- In stock for all vacuum and ultra vacuum applications : **Molybdenum and Tantalum screw products** (screws, nuts, rings) « Usable in Clean Rooms »
- In stock for laboratory machines : **Standard substrate support** (Molybloc)  
Dimensions :
  - 1 ½ inches
  - 2 inches
  - 3 inches
 Possibility of substrate support with cavity and washer, on request and according to drawings
- Stock of platens blanks for all types of MBE from various manufacturers.
- « Usable in clean rooms » **Platens and washers** produced according to drawings.








**RABOUTET SA**

Avenue Louis Armand • B.P. 31 • 74301 Cluses Cedex FRANCE

T. +33 (0)4 50 98 15 18 • info@raboutet.fr

[www.raboutet.fr](http://www.raboutet.fr)

Cleaning and Dégassing

## 安森美发布升级版太阳能模块

安森美发布采用 F5BP 封装的新一代硅和碳化硅混合功率集成模块 (PIM)，适合用于提高大型太阳能组串逆变器或储能系统 (ESS) 应用的功率输出。

与前几代产品相比，新模块在同等尺寸下提高了功率密度和效率，将太阳能逆变器的总系统功率从 300kW 提高到 350kW。

安森美表示，这意味着使用最新一代模块、装机容量为一千兆瓦 (GW) 的大型太阳能发电场每小时可节能近两兆瓦 (MW)，相当于每年为 700 多户家庭供电。此外，要达到与上一代产品相同的功率阈值，所需的模块数量更少，因此可将功率器件的组件成本降低 25% 以上。

安森美电源解决方案事业部工业电源部副总裁 Sravan Vanaparthi 表示：“太阳能是一种依赖阳光的可变能源，我们需要在提高系统效率、可靠性、先进储能解决方案上不断进步，以确保全球电网在电力需求高峰期和非高峰期的稳定性和可靠性。更高效的基础设施能够提高采用率，并确保随着更多太阳能发电设施建成，能源浪费会有所减少，推动我们在摆脱化石燃料的道路上不断前进。”

F5BP-PIM 与 1050V FS7 IGBT 和 1200V D3 EliteSiC 二极管集成在一起，形成了促进高压和大电流功率转换的基础，同时降低了功率耗散并提高了可靠性。FS7 IGBT 的关



硅和碳化硅混合解决方案可缩小太阳能发电和储能的尺寸

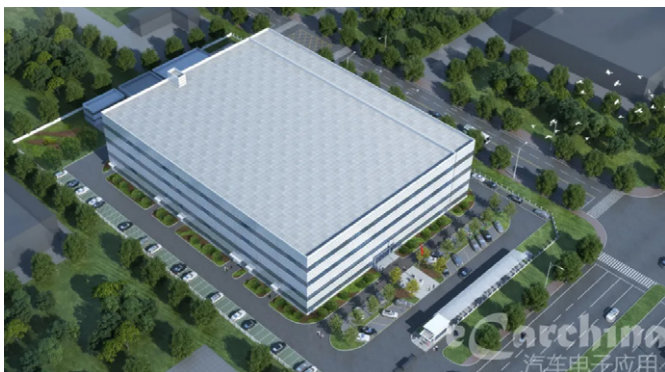
断损耗低，可将开关损耗降低达 8%，而 EliteSiC 二极管的开关性能卓越，与前几代产品相比，电压闪变 (VF) 降低了 15%。

这些 PIM 包含采用 I 型中点钳位 (INPC) 的逆变器模块，以及采用飞跨电容拓扑结构的升压模块。这些模块还使用了优化的电气布局和直接铜键合 (DBC) 基板，以降低杂散电感和热阻。铜基板进一步将结到散热片的热阻降低了 9.3%，确保模块在高运行负载下保持低温。OSc

## 长城汽车“第三代半导体模组封测项目”完工

9月20日消息，日前，“水土保持公示网”公示无锡芯动半导体科技有限公司《年产120万套第三代半导体功率模块封测项目》水土保持设施验收鉴定书。

文件显示，芯动半导体年产120万套第三代半导体功率模块封测项目已于2024年5月完成建设，并在同月完成水



土保持设施验收工作。

据了解，该项目为加工制造类项目，位于锡山经济技术开发区联福路西、安泰三路南地块，东至联福路，西至思凯汀（无锡）饲料有限公司、北至安泰三路、南至伟成（无锡）金属有限公司。项目总投资8亿元，用地27亩，建筑面积3.1万平方米，建设年产120万块车规级功率器件模组项目，产品涵盖功率半导体模块、分立器件等，主要应用于新能源汽车、新能源绿电、充电桩、储能等领域。项目于2023年2月开工建设，于2024年2月完工。

除了建设第三代半导体功率模块封测项目外，芯动半导体还与业内碳化硅大厂开展了相关业务合作。2023年12月1日，芯动半导体与博世汽车电子在上海签署碳化硅长期订单合作协议。2024年，3月8日，芯动半导体与意法半导体在深圳签署碳化硅战略合作协议。OSc

# 化合物半导体器件典型失效分析

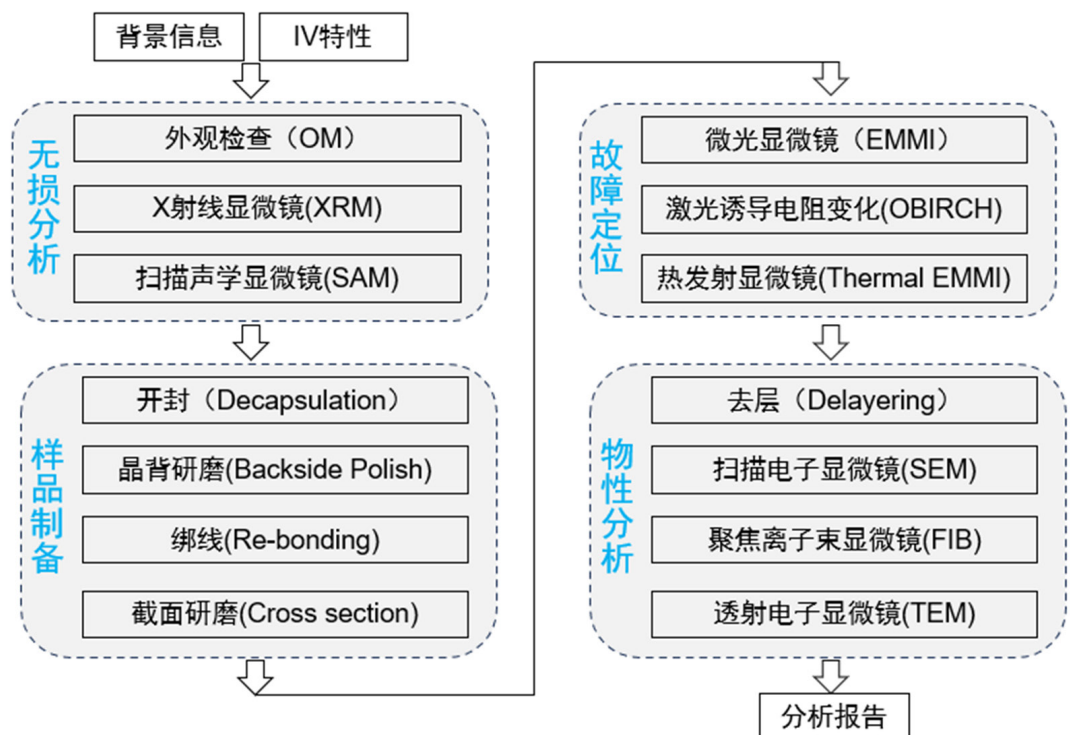
作者：刘旭博，王凯，胡轩宇，朱浩，李品欢，宋笠，方明胜，王若兰，肖科，杨冰，丁琪超

## 1、引言

随着 6G 时代的到来，化合物半导体材料和器件的需求日益增多。厂商迫切希望减少或消除产品的异常，并在研发、量产工艺以及可靠性测试阶段及时改进和优化产品结构，以迅速占领市场。失效分析在此过程中扮演了重要的角色，其依据失效模式和现象，结合分析和验证，模拟重现失效现象，找出失效根因，挖掘失效机理。在提高产品质量，技术开发、改进、产品修复等方面都起到了至关重要的作用。失效可能发生在产品寿命周期的各个阶段，贯穿半导体原材料、设备、设计、生产、封测、客户端使用等全产业链的各个环节。通过分析工艺废次品、早期失效、试验失效、中试失效以及现场失效的样品，确认失效模式、分析失效机理，明确失效原因，最终给出预防对策，减少或避免失效的再次发生。

## 2、失效分析流程及常用方法

半导体失效分析通常遵循由外到内，从非破坏性到破坏性的原则逐步展开分析，流程图如下：



## 2.1 无损分析

无损分析是在不损坏工件或原材料工作状态的前提下，对被检验样品的表面和内部质量进行检查的一种测试手段。光学显微镜利用显微镜观察芯片表面和交叉剖面的细微结构，以识别绑线脱落、芯片烧毁等物理故障。X射线显微镜主要用于检测芯片和封装的品质，观察芯片裂纹、焊料、锡球孔洞率、封装绑线异常等。超声扫描显微镜用于检查元器件、材料、晶圆等样品内部的分层、空洞、裂缝等缺陷。

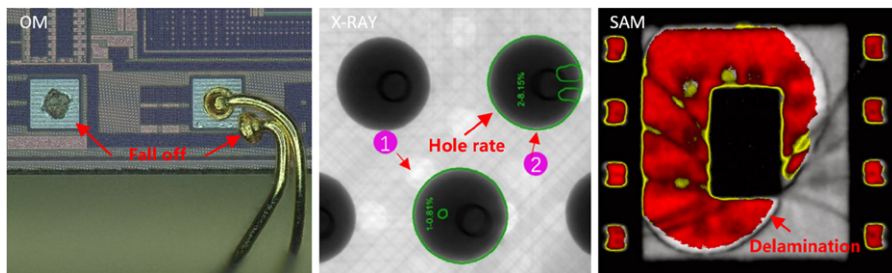


图1：无损分析

## 2.2 样品制备

在芯片分析过程中，需要用到多种样品制备的方法辅助分析。比如局部开封露出芯片正面或者晶背，用于辅助故障定位分析。此外，故障定位后，需要对芯片逐层剥离或者截面研磨观察异常区域的形貌。

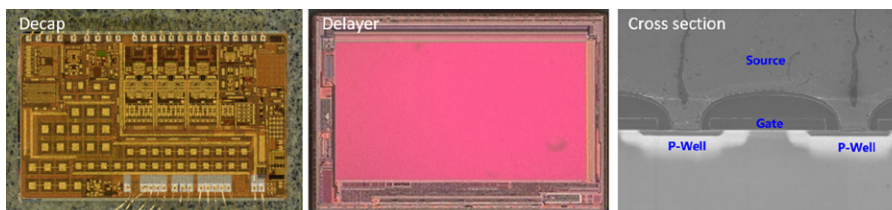


图2：样品制备

## 2.3 故障定位

封装及芯片的故障定位常见的方法有三种，Thermal EMMI、EMMI (InGaAs)、OBIRCH。Thermal EMMI 通过中红外探头侦测样品加电后产生的热辐射，可进行封装级或芯片的故障定位，适用于电阻在千欧姆级以下的短路样品分析。EMMI (InGaAs) 通过近红外探头捕捉 PN 结中电子和空穴复合产生的近红外光，适用于结漏电、热载流子效应、闩锁效应等故障定位。

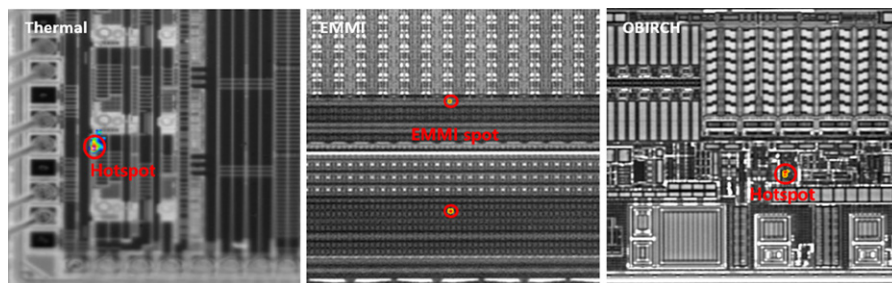


图3：故障定位

## 2.4 物性分析

在故障定位和样品制备后，需获取更微观的结构形貌，使用扫描电子显微镜 (SEM)、聚焦离子束显微镜 (FIB)、透射电子显微镜 (TEM) 等设备进一步的观察。

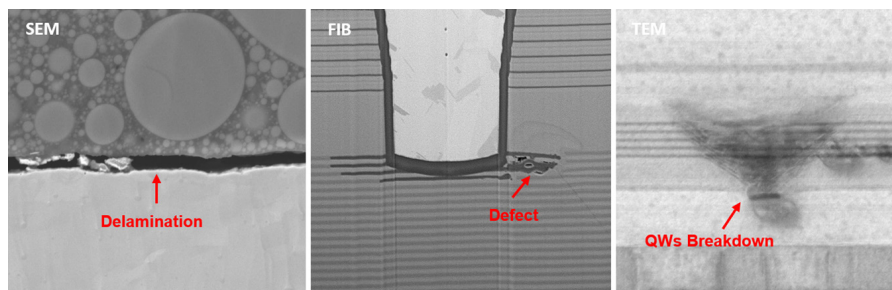


图4：物性分析

## 3. 化合物半导体失效分析典型案例

目前市场主流的第二代化合物半导体材料为砷化镓 (GaAs) 和磷化铟 (InP)，广泛用于光通信和光电器件领域。第三代化合物半导体主流为碳化硅 (SiC) 和氮化镓 (GaN)，碳化硅可制造高耐压、大功率器件如 MOSFET、IGBT、

SBD 等，而 GaN 器件主要包括射频器件、功率器件以及光电器件三类。下面主要以 SiC MOSFET 和 InP 类激光器的失效案例进行展开分析。

### 3.1 SiC MOSFET 失效分析

碳化硅功率器件相比硅器件的短路坚固性更差，具体表现为在同等实验条件下的短路耐受时间更短。在实际应用中，由于采样电路的精度限制和控制电路的延迟，使得短路保护动作时间通常在几微秒以上，导致在保护动作之前器件可能已经发生了短路失效。因此有必要针对 SiC MOSFET 的短路失效进行深入研究，为芯片工艺优化和可靠性提供关键信息。

SiC MOSFET 若发生短路并造成其失效，则可能出现两种典型的失效现象：栅源极之间短路 (G-S 短路) 和漏源极之间短路 (D-S 短路)。短路故障通常分为以下 3 类：1) 在导通前已处于短路回路中，器件开通即处于短路状态，

因此该故障类型也叫硬开关故障；2) SiC MOSFET 处在导通状态时，若负载端突然短路，造成不同桥臂间的两支开关管出现短路，则将此故障定义为负载短路故障；3) 在电机驱动、变频器等应用领域，SiC MOSFET 可能运行在第三象限，若此时负载端发生短路，则开关管的运行状态迅速由第三象限转向第一象限，器件由低压、逆向电流的工作状态迅速转变成高电压、大电流的短路状态。

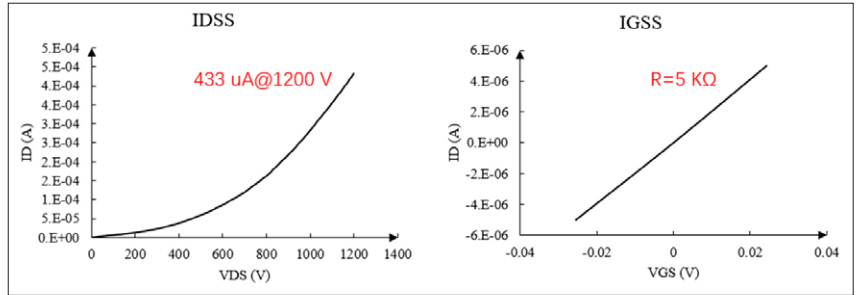


图6: IV电性验证

本案例的失效背景是 SiC MOSFET 在电流过载条件下工作出现的失效。样品接收后，先进行无损分析，第一步进行外观检查，如图 5 所示，外观未观察到明显异常。然后进行 IV 电性验证，发现零栅压漏极电流为： $IDSS = 430 \mu A @ 1200 V$ ，栅极漏电流  $\sim 5 \mu A @ VGS=2.42 mV$ ，栅极和源漏极之间呈现短路状态，如图 6 所示。由于该样品铜基板较厚，X 射线穿透效果不好，X-Ray 分析前需局部开封去除背面的铜基板（见图 7），以提升 X-Ray 的成像质量。X-Ray 结果并未发现明显异常（见图 8）。

第二部分进行故障定位，IV 的测试结果表明栅极和源漏极为短路状态，于是采用 OBIRCH 的定位方式，对栅极和源极加压进行故障点定位（图 9）。

第三部分进行物性分析。即对故障点进行 FIB 制样和 TEM 观察。可观察到栅极到源级和漏级之间均有严重的烧

毁，该位置失效的起始点为栅极的栅氧化层。SiC MOSFET 在短路过程中由于受到栅极电场以及器件结温的共同作用，使得栅氧层表面的电子隧穿效应以及热电子发射效应增强，最终达到栅氧层的临界击穿值，致使栅氧层发生击穿。

随着 SiC MOSFET 的应用越来越广泛，其短路失效机理以及器件可靠性问题的研究将会变得越来越迫切。对于多种失效机理存在的不确定性与普遍性，仍需做进一步论证，以探究失效机制背后的根本原因。器件失效与退化机理的分析将进一步指导器件工艺的优化、短路保护的设计以及可靠性的多维提升，对器件的寿命而言是十分重要的，也是一直以来需要关注的焦点和突破点。

### 3.2 InP 边发射激光器 (EEL) 失效分析

对于激光器失效的退化过程按统计学归纳为三种表现形式：快速退化、突然失效和缓慢退化。可以用在恒定输出功率下的激光器驱动电流 - 时间曲线表示三种情况。半导体激光器退化模式有：有源区退化、腔面退化、电极退化和绝缘层失效。

1) 有源区的退化有两种情况，一种是缓慢退化过程中的均匀退化，另一种是暗线缺陷或暗点缺陷形成引起的快速退化。这些缺陷是位错网络的形成和不断扩大导致的。由于有源区发生退化，非辐射复合区扩大，从而引起量子效率和电流阈值降低。暗线缺

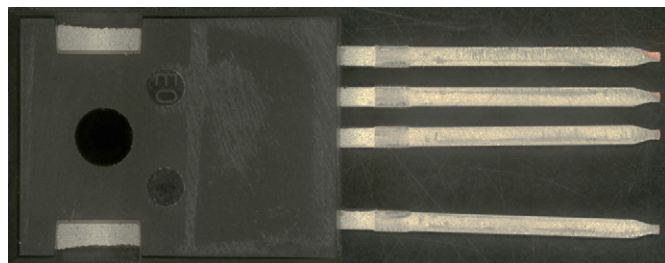


图5: OM观察

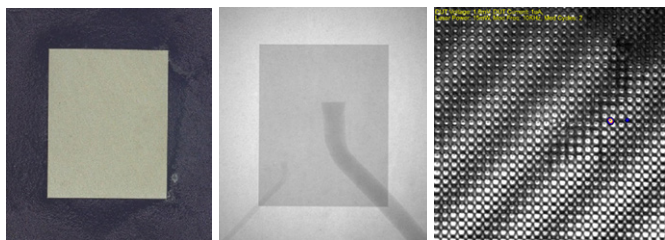


图7: 局部开封

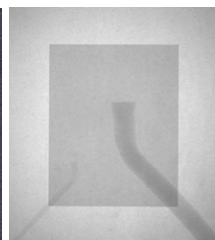


图8: 2D X-Ray

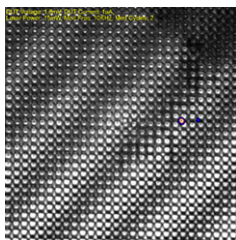


图9: OBIRCH定位

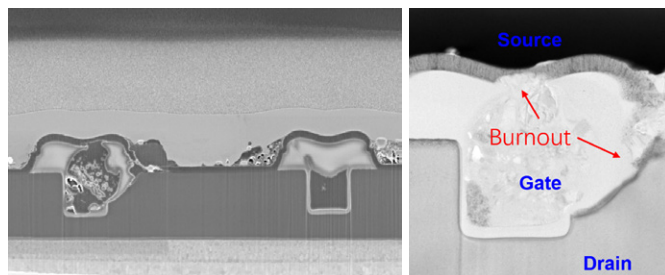


图10: FIB

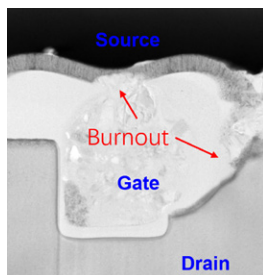


图11: TEM

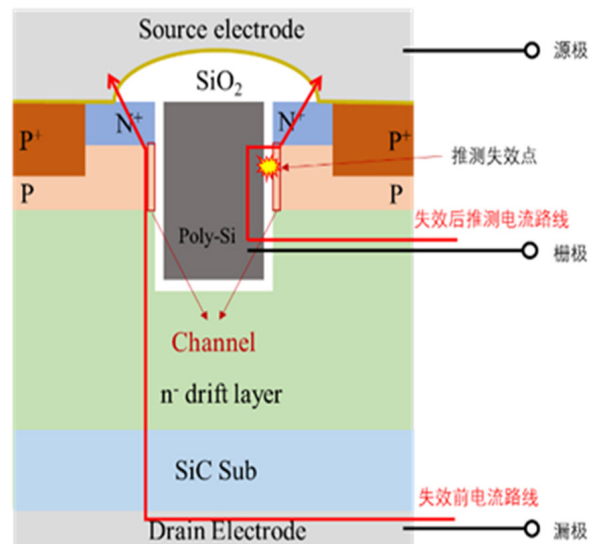


图12: 失效机理

陷和暗点缺陷可利用透射电子显微镜进行观测。

- 腔面退化分为两种情况：腔面灾变光学损伤和化学腐蚀。在激光器大功率工作下，由于氧化、局部过热和杂质的存在，表面态复合增多，增加对光的吸收。腔面对光吸收后会产生电子-空穴对，随着电子-空穴对的产生，非辐射复合不断增强，从而使温度不断升高。温度的升高会使材料带隙减小，端面的电流密度继续增大，促进光的进一步吸收，从而产生恶性循环，最终导致灾变光学损伤。而腔面的化学腐蚀，特别是光化学腐蚀引起腔面被氧化，导致点缺陷在腔面产生。
- 电极退化发生在金属与半导体材料的交界面。由于扩散作用，焊料扩散进半导体内部，从而产生缺陷，引起退化。同时如果芯片材料和焊料的匹配性差，会导致激光器在焊接或工作时产生温度应力，进而引起内部缺陷或芯片裂损。
- 端面绝缘层失效的原因是在芯片端面未镀膜或镀膜质量不好，使焊料沿着端面浸润到芯片的另一极而引起短路，导致激光器失效。尤其在大电流注入产生的高温环境下，焊料易形成晶须，引起PN结短路。

本案例的失效背景是激光器芯片使用过程中出现光功率衰减约15%。首先，进行无损分析，要对芯片进行外观检查，包括光学观察（图13）和扫描电子显微镜观察（图14），确认芯片出光口端面无明显异常。



图13: OM观察

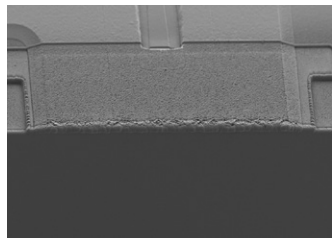


图14: SEM观察

其次使用 Backside EL (EMMI) 进行故障定位。由于样品固定在陶瓷基板上，故而需要将样品冷埋至树脂中，去除基板后露出芯片晶背（图15），才能进行 Backside EL (EMMI) 定位观察（图16）。

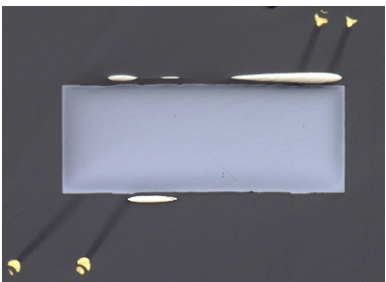


图15: 晶背研磨后OM



图16: Backside EL

最后，对故障位置进行 FIB+TEM 分析，确认失效位置

的形貌以及失效的原因，从 PV-TEM(平面 TEM) 图像（图17）可以观察到异常点的形貌，确认异常的源头后，再对源头位置进行 XS-TEM(截面 TEM) 制样观察（图18），可以发现该位置量子阱有击穿现象。从该结果可以判定，此失效是有源区的暗线导致芯片在使用过程中产生的快速退化，从而引起的功率衰减。

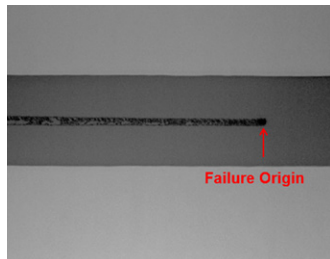


图17: PV-TEM

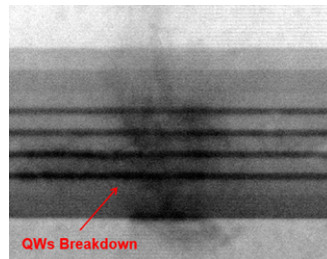


图18: XS-TEM

针对有源区的内部问题，目前已有多种改善的方案：1) 选取低位错密度的材料作为衬底，防止在激光器制备过程中，衬底中的穿透位错向有源区内部攀移和生长。2) 合理设计有源区的结构，通过减小有源区的尺寸可以有效地减少缺陷进入。有源区不进行掺杂或轻掺杂可直接降低本征缺陷的密度，降低位错滑移几率。3) 在制备和封装等工艺中减少对芯片的应力损伤。4) 采用良好的散热装置，减少激光器内部热应力产生的缺陷。

#### 4. 小结

本文通过介绍化合物半导体典型的失效分析案例，展示了失效分析的常见手法以及化合物半导体器件的常见失效类型。对于 SiC 功率器件而言，主要失效模式是栅极层的缺陷导致器件在使用过程中出现栅极到源极的击穿。对于 InP 类激光器，常见失效现象为光功率衰减或者反向漏电流增大，其本质原因是由于外延膜内部的晶格缺陷导致器件的可靠性较差，出现早期失效，量子阱区域出现击穿或者元素扩散影响器件的性能。随着失效案例的不断累积，逐步建立化合物半导体失效模型数据库，助力化合物半导体产业的快速发展。

九峰山实验室检测中心聚焦于半导体材料和器件的分析与测试，业务版块涵盖微观分析、失效分析、材料分析、化学分析、测试及可靠性五个方面，为产业链提供全面的技术支持。在此基础上，依托检测中心先进的设备和专家团队，建成了具有九峰山特色的四大技术服务中心：球差电镜显微镜中心、质谱中心、化合物半导体材料表征中心和超净环境质量认证中心，为化合物半导体行业快速发展提供强有力的支持。在失效分析方面，九峰山实验室为解决芯片制造过程中的失效问题并满足良率提升的需求，聚焦半导体材料和器件检测分析，结合实验室先进工艺经验，为芯片制造过程中遇到的问题提供成熟的一站式分析检测解决方案，帮助合作伙伴加速技术创新。CS。

# 氧化铪基铁电材料及其存储 / 存算芯片研究

作者：彭悦，武秋霞，张硕，马文轩，孙丽涛，杨守琛，马晓华，郝跃

(1. 宽禁带半导体国家工程研究中心，西安 710071；2. 西安电子科技大学微电子学院，西安 710071)

**摘要：**面对大数据、人工智能等新一代信息处理技术的发展，计算机数据处理的需求呈爆炸式增长，芯片的核心数不断增加。经过过去 20 年的发展，这种快速的 CPU 算力与滞后的内存性能之间的矛盾日益凸显，内存墙问题成为制约系统性能和能效的主要瓶颈之一，缩小存储鸿沟，发展具有存算一体功能的新型非易失存储器是当前提升算力与能效的必然选择。铁电存储器作为未来发展潜力巨大的新型存储器技术之一，具有操作速度快、功耗以及操作电压低等优势，此外，铁电材料本身具备很强的抗辐照能力，因此很适合空间和嵌入式存储器应用，特别是氧化铪基铁电存储器被报道以来，受到了学术界以及工业界研究学者的高度重视和广泛关注。本论文从高性能氧化铪基铁电材料、铁电器件、铁电存储 / 存算芯片等三个方面对国内外氧化铪基铁电存储 / 存算芯片的相关研究进展进行了总结。最后，为了对高性能氧化铪基铁电芯片的发展提供有用的指导，讨论了实现用于高效计算的铁电器件的关键挑战，并提出了一种超越氧化铪基类铁电存储 / 存算技术。

## 引言

铁电存储器是一种利用铁电体的两个极化状态分别编码“0”和“1”来实现信息存储的半导体技术。相比于传统的非易失存储器，具有操作速度快、功耗以及操作电压低等优势，适于嵌入式存储器应用。此外，铁电材料本身具备超强的抗辐照能力，天然的适合空间应用。与现有的其他新型非易失存储器（如 RRAM、MRAM 和 PCM），铁电存储器最大的优势是其利用电荷存储数据而不是依赖于阻值的差异，这一特性与当前主流的 DRAM 和 Flash 存储器相似，因此传统的铁电存储器比其他新型存储器更早的实现了产业化。然而以 PZT 为代表的传统钙钛矿结构铁电材料由于存在尺寸微缩有限难以三维集成以及与现有 CMOS 工艺兼容等问题，因此难以应用于先进工艺节点 (<130 nm)。2011 年德国 NamLab 实验室研究人员报道了利用氧化铪 (HfO<sub>2</sub>) 高  $\kappa$  介质实现铁电功能，又推动了新一代铁电存储器的发展<sup>[1]</sup>。与传统钙钛矿结构铁电材料相比，HfO<sub>2</sub> 基铁电材料是一种全新的铁电

材料，具有以下优点：1) 制备工艺与现有 CMOS 工艺兼容，无毒、无害、绿色环保、成分简单、热稳定性良好且材料沉积工艺易于控制；2) 剩余极化强度 ( $P_r$ ) 大，其掺杂体系的  $P_r$  值可达到  $45 \mu\text{C}/\text{cm}^2$ ，而且矫顽电场 ( $E_c$ ) 较大 ( $\sim 1 \text{ MV}/\text{cm}$ )，可实现优异的保持特性；3) 制备及刻蚀技术成熟，可实现三维集成；4) 可实现非易失三端铁电场效应晶体管 (FeFET)，进而实现功能更丰富的电路结构；5) 物理厚度可小于 10 nm，特征尺寸微缩能力强，可以在先进节点工艺下尽可能的节省芯片面积。与现有的新型存储器相比（见表 I）<sup>[2]</sup>。铁电存储器具有结构简单，可以获得更大的读取电流和开关态电流比，具备集成度高、操作速度快、读写能耗低、保持特性好，是未来最具潜力的新型铁电存储器。与此同时，世界著名存储器专家 Houdt 认为，相比于已量产的 RRAM、MRAM 和 PCM 等新型存储技术，氧化铪基铁电存储器在高密度集成、集成工艺成本等方面具有较大的优势，是未来最有潜力的新型存储器。然而新型氧化铪基铁电存储器还存在

表I 各类存储器性能比较

	eSRAM	eDRAM	FG Flash	Re RAM	MRAM	PCM	Fe RAM	FeFET
Cell structure	6T	1T-1C	1.5T	1T-1R	1T-1R	1T-1R	1T-1C	1T
Integration node	7 nm FinFET	22 nm FinFET	40 nm	22 nm FinFET	22 nm FinFET	40 nm	130 nm	22 nm
Cell size	120~150F <sup>2</sup>	40F <sup>2</sup>	50F <sup>2</sup>	60F <sup>2</sup>	50F <sup>2</sup>	60F <sup>2</sup>	50F <sup>2</sup>	20~30F <sup>2</sup>
Energy/bit	~1fJ	~1pJ	100pJ	>10pJ	>10pJ	100 pJ	~1pJ	~1fJ
Latency	<1ns	>10ns	0.1~1ms	<100ns	>10ns	<100ns	>10ns	~1ns
Endurance	10 <sup>16</sup>	10 <sup>16</sup>	10 <sup>4</sup> ~10 <sup>5</sup>	10 <sup>5</sup> ~10 <sup>7</sup>	10 <sup>6</sup> ~10 <sup>7</sup>	10 <sup>5</sup> ~10 <sup>7</sup>	>10 <sup>14</sup>	10 <sup>5</sup> ~10 <sup>9</sup>
Retention	Volatile	Refresh	10yrs	10yrs	10yrs	10yrs	10yrs	10yrs

机理不明确，疲劳耐久性有限，低温沉积技术等问题，尚需要进一步的科学研究和技术突破才能实现应用。

### 高性能氧化铪基铁电材料研究进展

自 2011 年，HfO<sub>2</sub> 基铁电材料被报道以来，开启了铁电存储器研究的新时代。通过对 HfO<sub>2</sub> 高 k 介质掺杂，实现铁电特性，进而实现铁电存储。在众多的掺杂元素中，Zr 掺杂 HfO<sub>2</sub> 铁电材料是研究最多的，归因于其可以在较大的掺杂范围内 (30%-70%) 均可以实现优异的铁电特性，且制备温度 (200 °C ~300 °C) 和退火温度 (可降至 400 °C 以下) 都比较低<sup>[3]</sup>。随着研究的深入，研究人员发现 HfO<sub>2</sub> 基铁电材料的铁电特性受到多重因素的影响，涉及材料厚度、掺杂浓度、界面缺陷等，此外其由于薄膜较薄，产生的退极化场导致了铁电相的不稳定，从而产生了唤醒、印记、疲劳耐久性

有限等非理想特性。针对这些关键科学问题，国内包括复旦大学、北京大学、西安电子科技大学、中国科学院微电子所、上海交通大学等纷纷开展研究。2021 年国立台湾大学系统研究了从 10 nm 到 3 nm 的 HZO 薄膜的铁电特性。研究发现在 6 nm 的 HZO 薄膜中，剩余极化 P<sub>r</sub> 为 24.8 μC cm<sup>-2</sup>，但随着厚度减小，剩余极化值也随之减小，在 3 nm HZO 薄膜中 P<sub>r</sub> 仅有 10.8 μC cm<sup>-2</sup>[4]。韩国首尔大学研究了薄膜厚度和唤醒场循环对厚度小于 8 nm 的 HZO 薄膜铁电性的影响。原始状态下，随着膜厚的减小，膜的反铁电性增强，而唤醒过程后，所有的 HZO 膜均呈现铁电特性，但矫顽电场 E<sub>c</sub> 仍随膜厚的减小而降低<sup>[5]</sup>。

西安电子科技大学基于非均匀场机制模型对材料厚度分别为 6nm、10nm 和 20nm 的 HZO 铁电材料的开关动力学进行了实验研究，探索厚度缩放对铁电薄膜极化开关速度的影

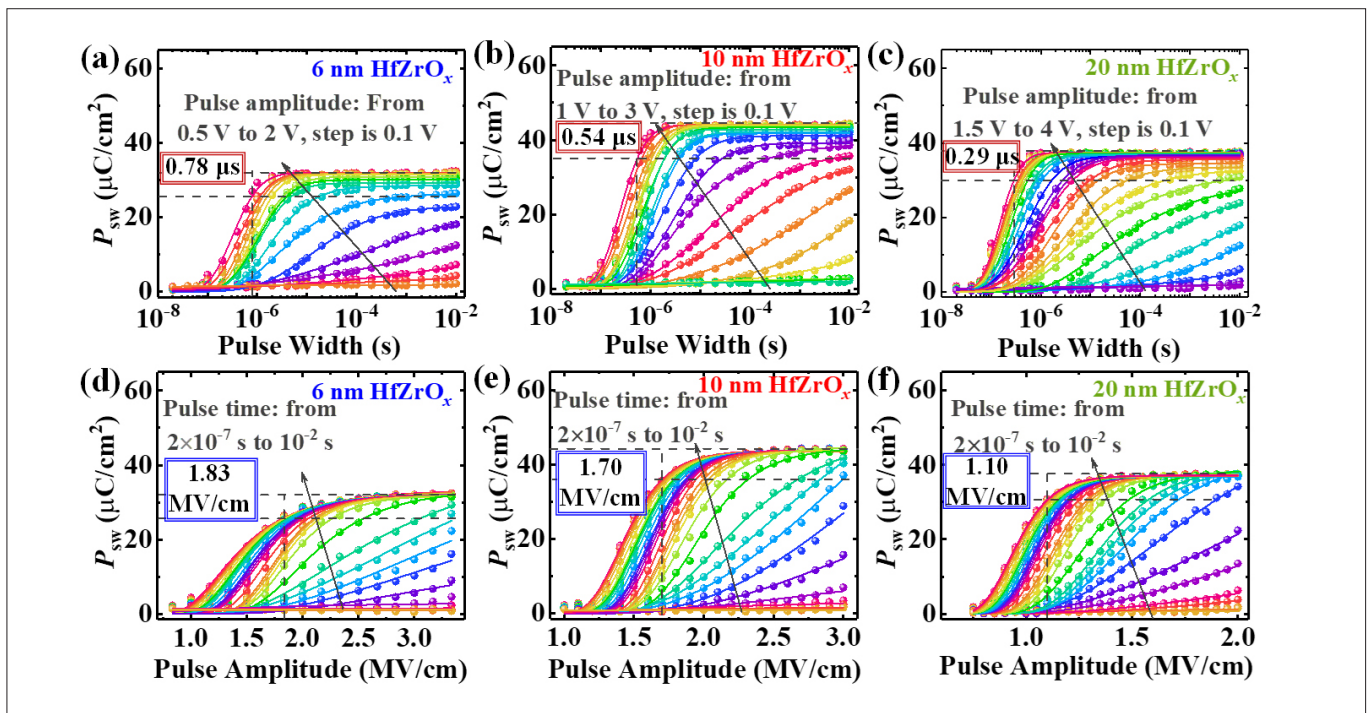


图1: HZO厚度分别为6nm、10nm和20nm的极化反转特性测试结果



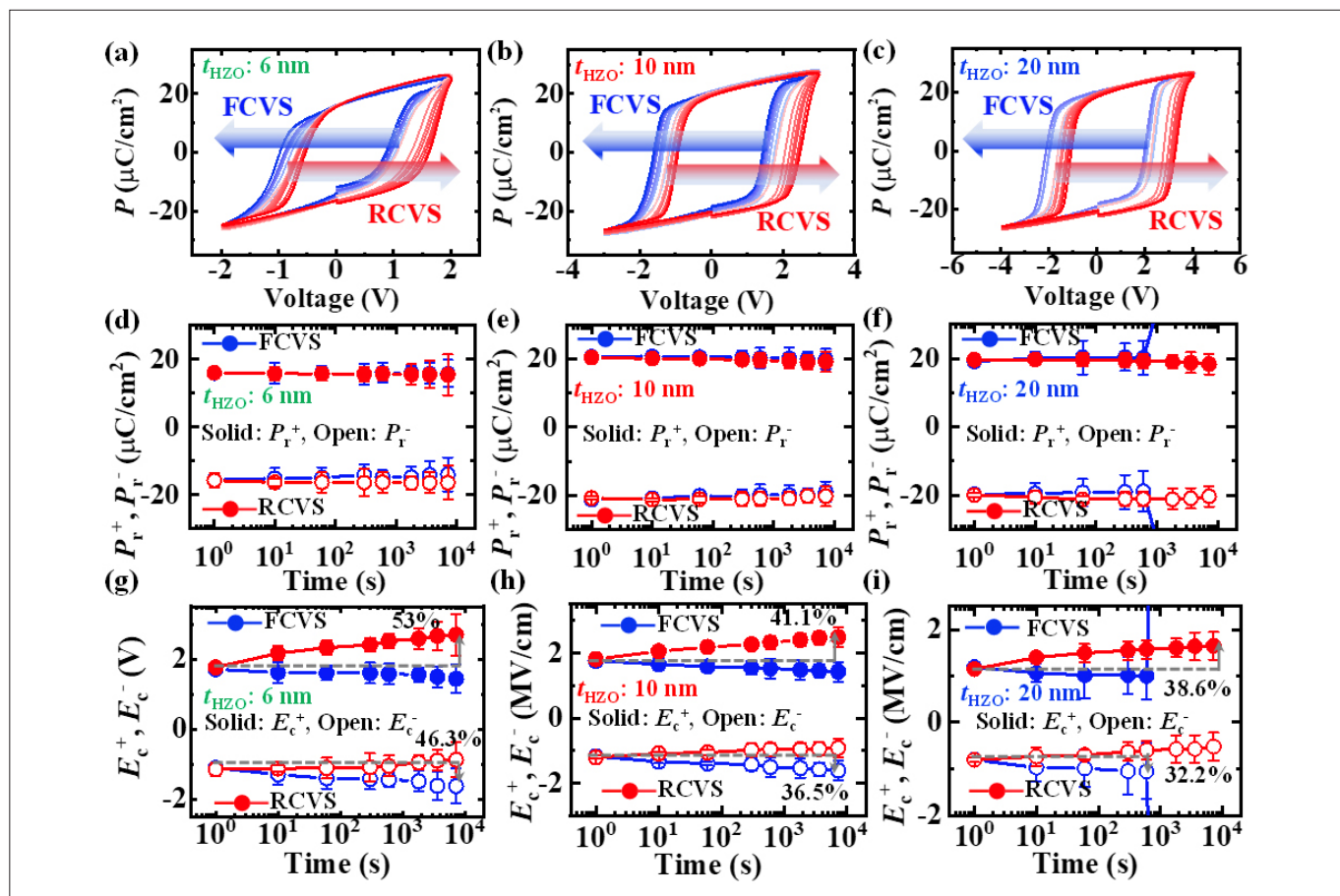
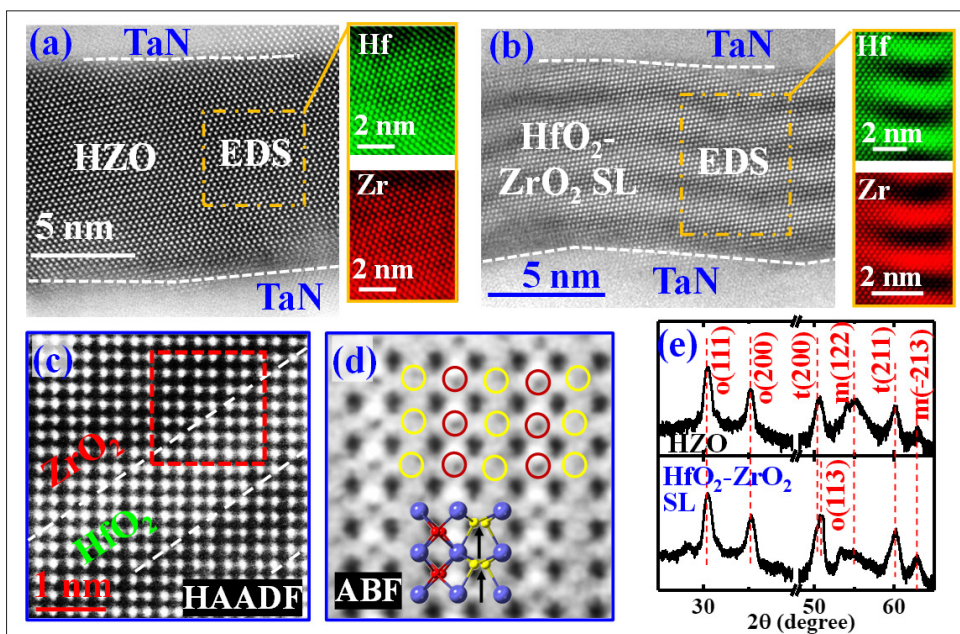


图2: HZO厚度分别为6nm、10nm和20nm的TDDDB测试结果

响规律。测试结果如图1所示,随着厚度的增加,HZO薄膜的剩余极化值先逐渐增大,在10nm时达到最大极化值,而后逐渐降低,但其极化反转速度则随着材料厚度从6nm增加到20nm时,从 $0.78 \mu\text{s}$ 下降到 $0.29 \mu\text{s}$ <sup>[6]</sup>。此外,西安电子科技大学还系统研究了HZO薄膜厚度变化对HZO铁电材料经时击穿(TDDDB)耐受能力的影响规律。测试结果如图2所示,研究表明减小HZO铁电薄膜的厚度导致TDDDB耐受能力的改善,这归因于较薄的HZO铁电薄膜中较高密度的氧空位可以有效地抑制新的氧空位的产生,从而有效地改善了TDDDB特性<sup>[7]</sup>。

除了探究尺寸微缩带来的 $\text{HfO}_2$ 基铁电薄膜铁电特性的影响规律以外,提升其疲劳耐久特性也是推动 $\text{HfO}_2$ 基铁电存储器产业化应用的重要研究课题。俄罗斯莫斯科物理技术研究所大学研究人员通过在HZO材料中引入La元素,可以提升其疲劳耐久特性

( $>10^{11}$ 次)<sup>[8]</sup>。西安电子科技大学研究人员制备并实现了一种 $\text{HfO}_2 - \text{ZrO}_2$ 超晶格结构铁电材料,通过球差测试,验证了其超晶格的结构,并通过一系列的测试表征,证明了其于传统合金结构的HZO类似,铁电特性均源于形成了Pcab21空间集群的正交相(见图3)。这种新型的 $\text{HfO}_2 - \text{ZrO}_2$ 超晶

图3:  $\text{HfO}_2 - \text{ZrO}_2$ 超晶格铁电材料与传统合金结构HZO的球差测试结果以及GIXRD测试结果

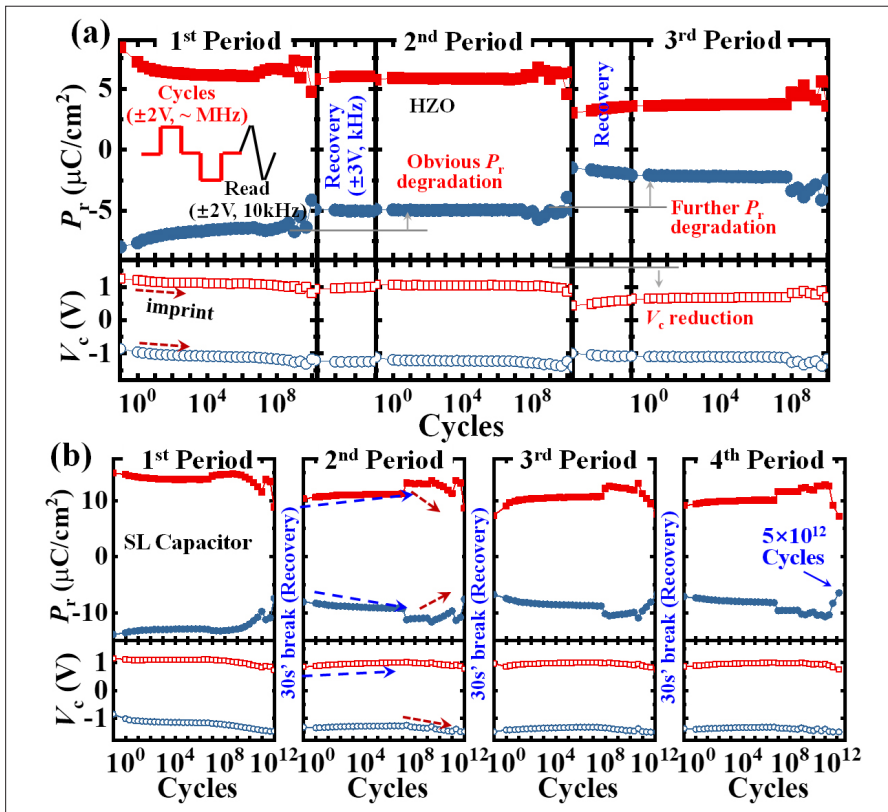


图4: HfO<sub>2</sub>-ZrO<sub>2</sub>超晶格铁电材料与传统合金结构HZO的疲劳耐久特性测试结果

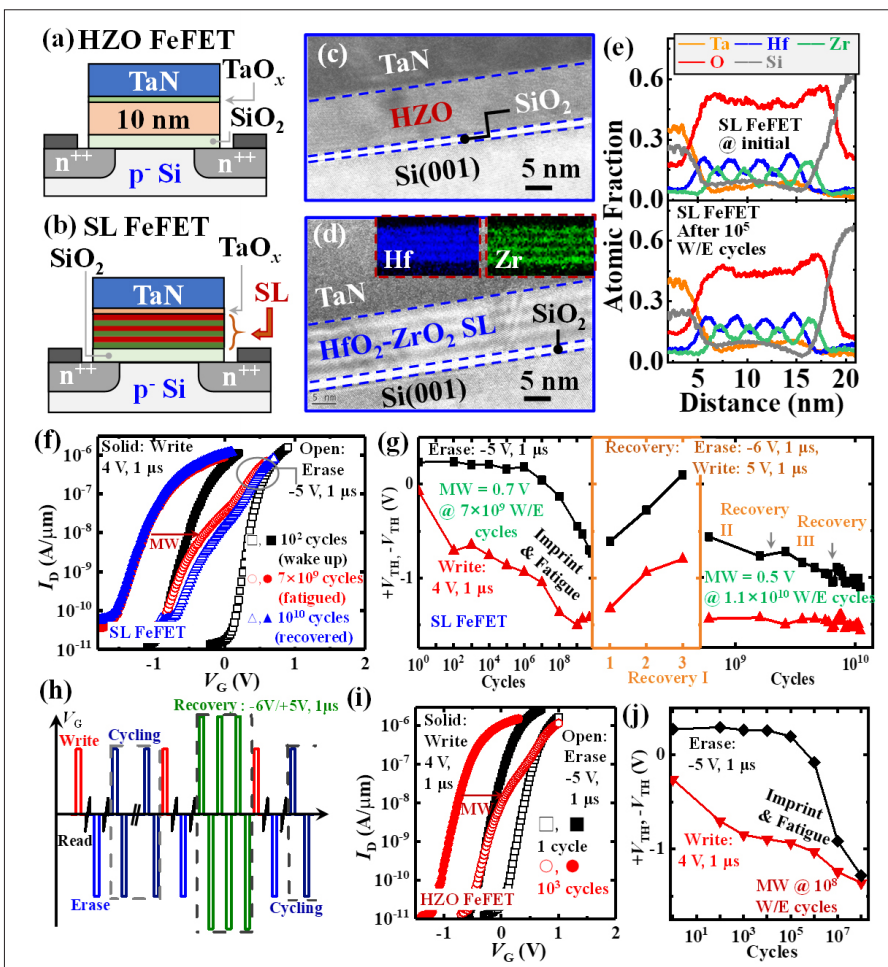


图5: HfO<sub>2</sub>-ZrO<sub>2</sub>超晶格与传统合金结构HZO FeFET存储特性以及疲劳耐久特性测试结果

格结构铁电材料，可以有效的抑制其薄膜内部缺陷的产生和移动，从而实现更长的疲劳擦写循环。经测试，这种超晶格铁电薄膜在无恢复操作下，可实现超过 10<sup>12</sup> 的疲劳特性(见图 4)<sup>[9]</sup>。

### 高性能氧化钬基铁电器件研究进展

FeFET 除了具备非易失性数据存储、纳秒量级的读写速度、低的工作电压以外，还具有低功耗、无损读出和紧凑的单晶体管结构且无需任何额外的选址器件，存储密度高。美国格罗方德公司首先采用标准的 28nm 高 κ 介质金属栅工艺 (HKMG) 制备出了 64 kbit 的基于 HfO<sub>2</sub> 基铁电薄膜的 FeFET，可是实现在 105°C 下保持性能达到 10 年<sup>[10]</sup>；随后格罗方德的 Dünkler 等人在 22 nm 的 FDSOI 工艺平台上实现了 32 MBit 的存储阵列制备，且通过存储器测试系统验证了可靠的数据快速擦写<sup>[11]</sup>。西安电子科技大学在前期提出的 HfO<sub>2</sub>-ZrO<sub>2</sub> 超晶格铁电材料的基础上，实现了 HfO<sub>2</sub>-ZrO<sub>2</sub> 超晶格 FeFET 器件 (见图 5)，其在经过 10<sup>10</sup> 次的擦写循环后，仍然可以实现超过 500mV 的存储窗口<sup>[12]</sup>。

### 高性能氧化钬基铁电存储 / 存算芯片研究进展

新型氧化钬基铁电存储器具有低功耗、纳秒级读写速度、高可靠性等优势，被学术界和产业界认为是下一代嵌入式非易失性存储器技术的潜在解决方案。目前主流的铁电存储结构主要分为铁电随机存取存储器 (FeRAM) 和铁电场效应晶体管 (FeFET)。与 FeRAM 相比，FeFET 具有单晶体管结构，易于实现高集成度，适用于存算一体和神经形态的计算等新兴先进领域，但受界面层电荷捕获的影响，面临耐久特性有限的问题，以及工作电压高的问题。FeRAM 采用与主流 DRAM 一致的结构，主要分为 1T-1C、2T-2C 结构，更高的工艺成熟度使其接

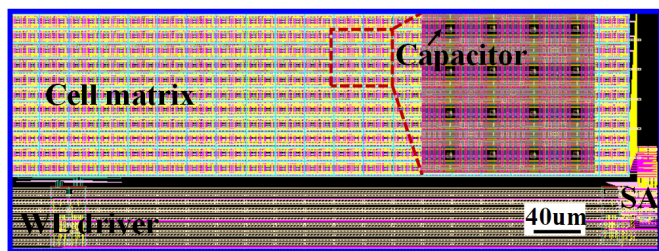


图6: HZO FRAM测试芯片的局部视图

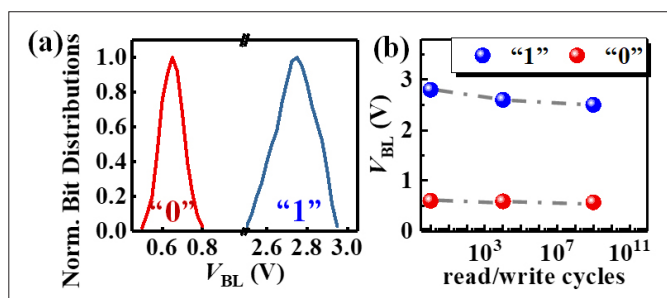


图7: FRAM读取“0”和“1”的VBL分布及阵列级疲劳测试结果

近产业化。然而,受单元尺寸和制造工艺的限制,存储密度相对较低;另一方面受高矫顽场的限制,耐久性也有待提高。

针对工作电压高和电容面积缩放的问题,2019年法国格勒诺布尔阿尔卑斯大学首次在130 nm节点BEOL 16kbit 1T-1C阵列中实现直径300 nm的HZO电容器的集成,展示了铁电电容的可扩展性<sup>[13]</sup>。其中电容单元具有剩余极化 $2P_r > 40\mu\text{C}/\text{cm}^2$ ,耐久性 $> 10^{11}$ 个周期,开关速度 $< 100\text{ ns}$ ,工作电压 $< 4\text{ V}$ ,数据保持在 $125^\circ\text{C}$ 的优异的性能,以及小于 $10\text{ fJ/bit}$ 超低功耗。2021年,索尼半导体解决方案公司实现了一种适用于系统级芯片(SoC)应用的位线下电容(CUB)结构 $\text{HfO}_2$ 基64 kbit 1T1C FeRAM存储器阵列。其中单元电容的耐久性大于 $10^{11}$ 循环,对于 $0.4\ \mu\text{m}^2$ 的电容器面积,首次获得了完美的产量和 $0.41\text{ V}$ 以上的大存储窗口<sup>[14]</sup>。在阵列操作期间,在 $8\text{ ns}$ 的写入操作速度下,观察到 $2.5\text{ V}$ 的低电压下具有优异的操作性能。通过优化铁电材料性能和存储器架构,氧化铪基铁电存储器的存储密度得到了显著提升。与同一技术节点的DRAM相比,FeRAM的堆叠高度大大降低了。2023年美光科技公司首个实现了高存储密度,高性能的32 Gb双层3D堆叠NVD RAM,该芯片结合了铁电存储器的高耐久性和非易失特性实现了与DRAM相似的读/写延迟和高于 $10^{15}$ 的耐久性,以及超越NAND的数据保持性能<sup>[15]</sup>。西安电子科技大学也在国内率先基于130 nm工艺节点、后道集成技术实现了存储容量为16 kbit的HZO铁电存储阵列,其阵列结构如图6所示。此外,该存储阵列级写“0”读“0”、写“1”读“1”的耐久特性超过 $10^9$ 次(见图7)<sup>[16]</sup>。此外,为了减少访问嵌入式DRAM(eDRAM)时的能耗与

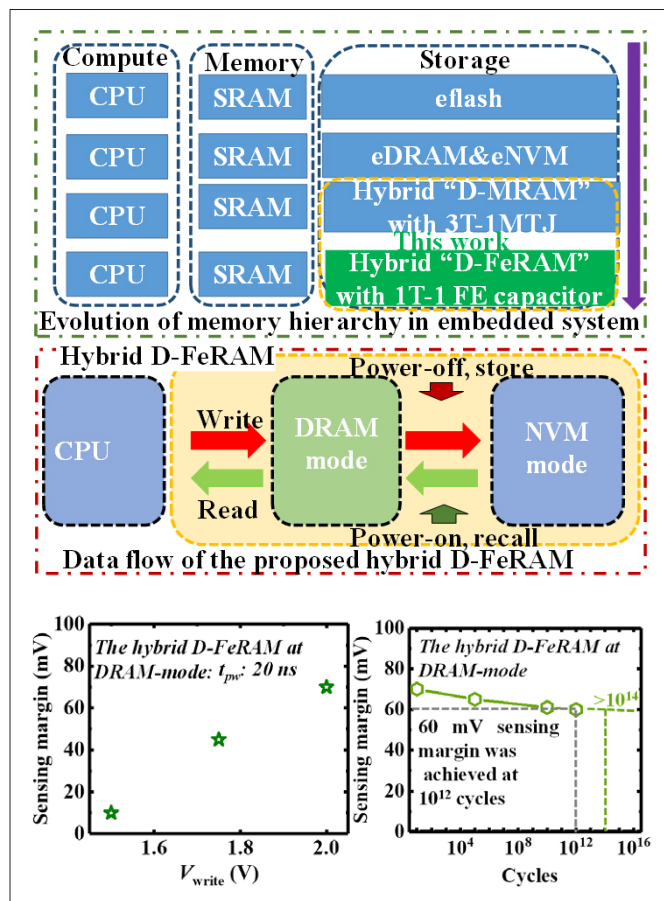


图8: 混合D-FRAM阵列架构示意图及其在DRAM工作模式下的读取速度和擦写耐久特性测试结果

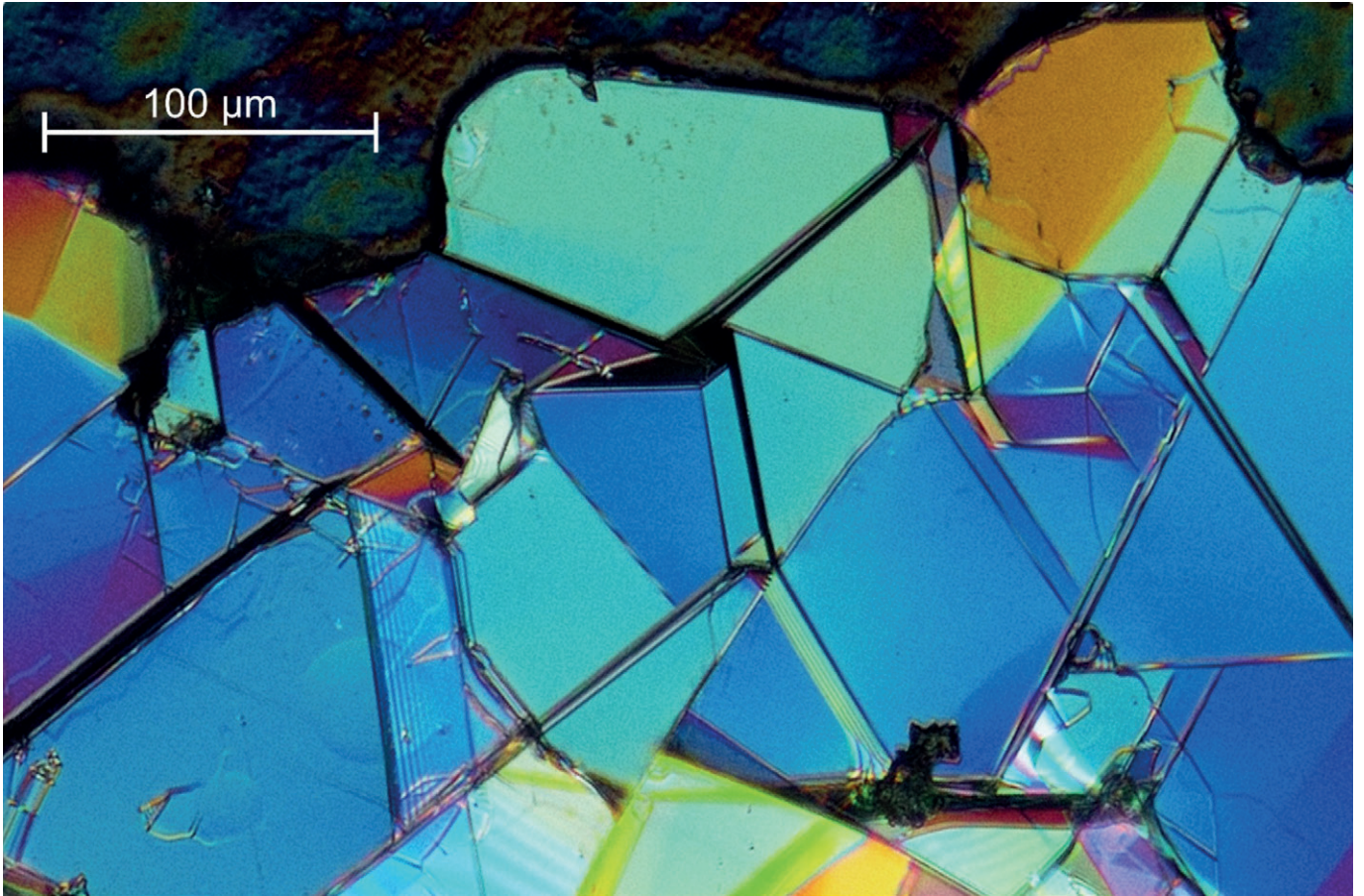
延时,西安电子科技大学基于HZO FRAM提出了一种可以兼顾DRAM和FRAM的混合模混合存储阵列D-FRAM架构,如图8所示<sup>[17]</sup>。混合的硬件架构设计可以在易失性eDRAM模式和非易失性FRAM模式下自由切换和数据传输,不仅实现了NVM和DRAM的优点同时实现在一个阵列中NVM和DRAM之间的数据移动,有利于低延迟和低功耗,测试结果展现了工作电压 $< 2\text{ V}$ 和耐久性 $> 10^{14}$ 次循环的高性能。

## 总结及展望

氧化铪基铁电存储/存算芯片面向未来嵌入式DRAM以及高可靠性非易失存储应用领域具有巨大发展潜力,对于人工智能等新一代信息技术的发展具有推动作用。为了早日实现其产业化应用,目前产业界和学术界共同需要解决的关键科学问题主要包括:1)氧化铪基铁电材料的铁电物理本质、铁电亚稳相的稳定性、界面问题、临界存储尺寸、调控机理;2)氧化铪基铁电存储器件的复杂界面诱导的有限耐久特性以及唤醒、印记效应;3)氧化铪基铁电的热预算、大规模集成与可制造技术探索。©Sc

## 扩展阅读

- [1] T. S. Böske, J. Müller, D. Brauhaus, U. Schroder, and U. Bottger, “Ferroelectricity in hafnium oxide thin films,” *Applied Physics Letters*, vol. 99, no. 10, pp. 102903, Sep. 2011.
- [2] A. Keshavarzi, K. Ni, W. van den Hoek, S. Datta, and A. Raychowdhury, “Ferroelectronics for edge intelligence,” *IEEE Micro*, pp. 33-48, Nov. 2020.
- [3] S. J. Kim, J. Mohan, J. Lee, J. S. Lee, A. T. Lucero, C. D. Young, L. Colombo, S. R. Summerfelt, T. San, and J. Kim, “Effect of film thickness on the ferroelectric and dielectric properties of low-temperature (400 °C)  $\text{Hf}_{0.5}\text{Zr}_{0.5}\text{O}_2$  films,” *Applied Physics Letters*, vol. 112, no. 17, pp. 172902, Apr. 2018.
- [4] C. I. Wang, H. Y. Chen, C. Y. Wang, T. J. Chang, Y. S. Jiang, C. S. Chang, and M. J. Chen, “Evolution of pronounced ferroelectricity in  $\text{Hf}_{0.5}\text{Zr}_{0.5}\text{O}_2$  thin films scaled down to 3 nm,” *Journal of Materials Chemistry C*, vol. 37, no. 9, pp. 12759-12767, Aug. 2021.
- [5] M. H. Park, H. J. Kim, Y. J. Kim, Y. H. Lee, T. Moon, K. D. Kim, S. D. Hyun, and C. S. Hwang, “Study on the size effect in  $\text{Hf}_{0.5}\text{Zr}_{0.5}\text{O}_2$  films thinner than 8 nm before and after wake-up field cycling,” *Applied Physics Letters*, vol. 107, no. 19, pp. 192907, Nov. 2015.
- [6] Y. Peng, Z. Wang, W. Xiao, Y. Ma, F. Liu, X. Deng, X. Yu, Y. Liu, G. Han, and Y. Hao, “Effect of thickness scaling on the switching dynamics of ferroelectric  $\text{HfO}_2\text{-ZrO}_2$  capacitors,” *Ceramics International*, vol. 48, no. 19, pp. 28489-28495, Jun. 2022.
- [7] Y. Peng, Z. Wang, Q. Wu, S. Zhang, W. Ma, W. Xiao, C. Zhang, and Y. Hao, “Effect of electrical stress on time dependent dielectric breakdown (TDDB) tolerate capability of  $\text{HfO}_2\text{-ZrO}_2$  ferroelectric films with different thicknesses,” *Nanotechnology*, vol. 35, no. 37, pp. 375201, Jun. 2024.
- [8] M. G. Kozodaev, A. G. Chernikova, E. V. Korostylev, M. H. Park, R. R. Khakimov, C. S. Hwang, and A. M. Markeev, “Mitigating wake up effect and improving endurance of ferroelectric  $\text{HfO}_2\text{-ZrO}_2$  thin films by careful La-doping,” *Journal of Applied Physics*, vol. 125, no. 3, pp. 034101, Jan. 2019,
- [9] Y. Peng, W. Xiao, Y. Liu, C. Jin, X. Deng, Y. Zhang, F. Liu, Y. Zheng, Y. Cheng, B. Chen, X. Yu, Y. Hao, and G. Han, “ $\text{HfO}_2\text{-ZrO}_2$  superlattice ferroelectric capacitor with improved endurance performance and higher fatigue recovery capability,” *IEEE Electron Device Letters*, vol. 43, no. 2, pp. 216-219, Feb. 2022.
- [10] M. Trentzsch, S. Flachowsky, R. Richter, J. Paul, B. Reimer, D. Utes, S. Jansen, H. Mulaosmanovic, S. Müller, S. Slesazeck, J. Ocker, M. Noack, J. Müller, P. Polakowski, J. Schreiter, S. Beyer, T. Mikolajick, and B. Rice, “A 28nm HKMG super low power embedded NVM technology based on ferroelectric FETs,” *IEEE International Electron Devices Meeting (IEDM)*, pp. 11.5.1–11.5.4, Dec. 2016.
- [11] S. Dünkel, M. Trentzsch, R. Richter, P. Moll, C. Fuchs, O. Gehring, M. Majer, S. Wittek, B. Müller, T. Melde, H. Mulaosmanovic, S. Slesazeck, S. Müller, J. Ocker, M. Noack, D.-A. Löhr, P. Polakowski, J. Müller, T. Mikolajick, J. Höntschel, B. Rice, J. Pellerin, and S. Beyer, “A FeFET based super-low-power ultra-fast embedded NVM technology for 22nm FDSOI and beyond” , *IEEE International Electron Devices Meeting (IEDM)*, pp.19.7.2–19.7.4, Dec. 2017.
- [12] Y. Peng, W. Xiao, F. Liu, C. Jin, Y. Cheng, L. Wang, Y. Zhang, X. Yu, Y. Liu, Y. Hao, and G. Han, “ $\text{HfO}_2\text{-ZrO}_2$  superlattice ferroelectric field-effect transistor with improved endurance and fatigue recovery performance,” *Transactions Electron Devices*, vol. 70, no. 7, pp. 3979-3982, Jul. 2023.
- [13] T. Francois, L. Grenouillet, J. Coignus, P. Blaise, C. Carabasse, N. Vaxelaire, T. Magis, F. Aussenac, V. Loup, C. Pellissier, S. Slesazeck, V. Havel, C. Richter, A. Makosiej, B. Giraud, E. T. Breyer, M. Materano, P. Chiquet, M. Bocquet, E. Nowak, U. Schroeder, and F. Gaillard, “Demonstration of BEOL-compatible ferroelectric  $\text{Hf}_{0.5}\text{Zr}_{0.5}\text{O}_2$  scaled FeRAM co-integrated with 130nm CMOS for embedded NVM applications,” *IEEE International Electron Devices Meeting (IEDM)*, pp. 15.7.1-15.7.4, Dec. 2019.
- [14] J. Okuno, T. Kunihiro, K. Konishi, M. Materano, T. Ali, K. Kuehnel, K. Seidel, T. Mikolajick, U. Schroeder, M. Tsukamoto, and T. Umebayashi, “1T1C FeRAM memory array based on ferroelectric HZO with capacitor under bitline,” *Journal of the Electron Devices Society*, vol. 10, pp. 29-34, Dec. 2022.
- [15] N. Ramaswamy, A. Calderoni, J. Zahurak, G. Servalli, A. Chavan, S. Chhajed, M. Balakrishnan, M. Fischer, M. Hollander, D. P. Et-tisserry, A. Liao, K. Karda, M. Jerry, M. Mariani, A. Visconti, B. R. Cook, B. D. Cook, D. Mills, A. Torsi, C. Mouli, E. Byers, M. Helm, S. Pawlowski, S. Shiratake, and N. Chandrasekaran, “NVD RAM: A 32Gb dual layer 3D stacked non-volatile ferroelectric memory with near-DRAM performance for demanding AI workloads.” *IEEE International Electron Devices Meeting (IEDM)*, Dec. 2023.
- [16] W. Xiao, Y. Peng, Y. Liu, H. Duan, F. Bai, B. Yu, Q. Ren, X. Yu, G. Han, and Y. Hao, “ $\text{Hf}_{0.5}\text{Zr}_{0.5}\text{O}_2$  1T-1C FeRAM arrays with excellent endurance performance for embedded memory,” *Science China Information Science*, vol. 66, pp. 149401, Jan. 2023.
- [17] Y. Peng, Q. Wu, Z. Wang, F. Liu, Y. Liu, Y. Hao, and G. Han, “ $\text{HfZrOx}$  hybrid DRAM/FRAM arrays featuring excellent endurance and low latency,” *Electron Device Letters*, vol. 43, no. 12, pp. 2101-2104, Dec. 2022.



## 生产高质量六方氮化硼

六方氮化硼 (hBN) 的生长得益于氮压的“甜点”，这个压力远高于一个大气压，但远低于用于生产钻石的压力。

作者：BOHDAN SADOVYI, PETRO SADOVYI, SYLWESTER POROWSKI AND IZABELLA GRZEGORY,  
波兰科学院高压物理研究所；ANDRII NIKOLENKO, 乌克兰科学院半导体物理研究所

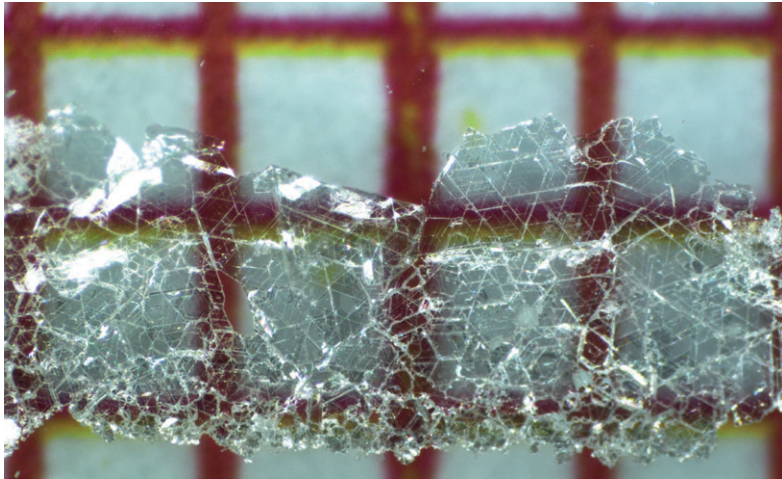
自从 20 世纪 90 年代末以来，氮化物在化合物半导体领域的地位日益提高。它们作为高效发光二极管 (LED) 的基础而声名鹊起，现在这些 LED 已经照亮了我们的家庭、办公室和社区。但这并不是故事的结束，而是开始。除了作为一种革命性的光源，无论是 LED 还是激光器，氮化物器件在功率电子学和射频 (RF) 行业中的作用越来越大。

在氮化物器件日益普及的几十年里，所有半导体技术都在微型化，有些甚至达到了原子尺度。石墨烯、拓扑绝缘体和其他新型材料的发现开辟

了一个全新的领域，即二维电子学。这一新领域促使人们重新发现了硼氮化物 (BN)，这是 III-N 化合物家族的一员，对现代电子学有很大的前景。

在众多的 BN 晶体形态中，六方结构因其在电子应用中的潜力而特别受到关注。这种形态，被称为 hBN，已经得到了广泛的应用和认可。它被用作坩埚材料，在烧结陶瓷中因其高热和化学稳定性而受益，并且由于其层状结构而作为固体润滑剂。

现在新的机遇正在出现，hBN 正在被研究作为 2D 电子学和量子技术的潜在平台。



使用纯镍作为溶剂获得的氮化硼片。

### 结晶考量

像碳一样，BN在不同的压力-温度条件下形成具有不同原子配置的晶体结构。在相对较低的压力下，BN在其六方石墨状结构中是热力学稳定的。这种形态的特点是单原子层以蜂窝图案强烈结合，类似于石墨烯，并通过弱范德华力相互结合。然而，尽管石墨烯和六方BN在晶体形态上相似，它们在电导率上有所不同，hBN表现为一种强绝缘晶体。

这种强绝缘特性是可以预期的，因为hBN具有难以置信的6 eV的宽带隙。在单层hBN中，这个带隙是直接的，但随着层数的增加，它变成了间接的。令人惊讶的是，不管这种材料是直接带隙还是间接带隙，由hBN产生的紫外线光发射都非常有效。可以利用hBN的绝缘特性。在其二维形态中制备非常薄的结构——可能只有一个单原子层——hBN可以作为基于石墨烯和其他2D异质结构的器件中的优秀绝缘体或隧穿介电势

垒。在这些器件中，令人难以置信的薄层hBN可以提高性能。

由于材料中的缺陷，hBN带来了额外的机会。这些缺陷通常被视为化合物半导体中的麻烦，但它们能够产生非常有趣的物理效应，提供单光子发射器，或承载具有长相干时间的量子自旋态的中心。这些系统是量子技术的基石。

### 单晶六方BN

对于基础研究和新应用的追求来说，生产高质量的单晶hBN至关重要，因为这关系到揭示其迷人特性，以及评估理论模型的可预测性。如果没有高质量的hBN单晶，性能将被非故意的缺陷、杂质或应变所干扰，如单晶外延层沉积在异质衬底上。

不幸的是，生长晶体hBN并不容易。由于其熔点超过3000°C，hBN与硅和砷化镓不同，不能从其化学计量的熔体中生长。由于这一限制，出现了两种领先的hBN结晶方法。其中之一，由日本NIMS的Takashi Taniguchi及其同事开发，涉及5 GPa或更高的压力和含有钽、镁和镍等的金属溶液。另一种方法——由NIMS的Yoichi Kubota提出，并由堪萨斯州立大学的James Edgar开发——是基于在含有硼的熔融过渡金属合金表面生长，并通入常压氮气流。对于这两种方法，晶体被限制在大约1毫米大小的范围内——尽管这对于基础研究的参考材料来说是足够的。另一个问题是在常压N<sub>2</sub>下生长的hBN晶体厚度非常薄。

人们还努力通过化学气相沉积（CVD）和分子束外延（MBE）在异质衬底上生长hBN的薄膜。

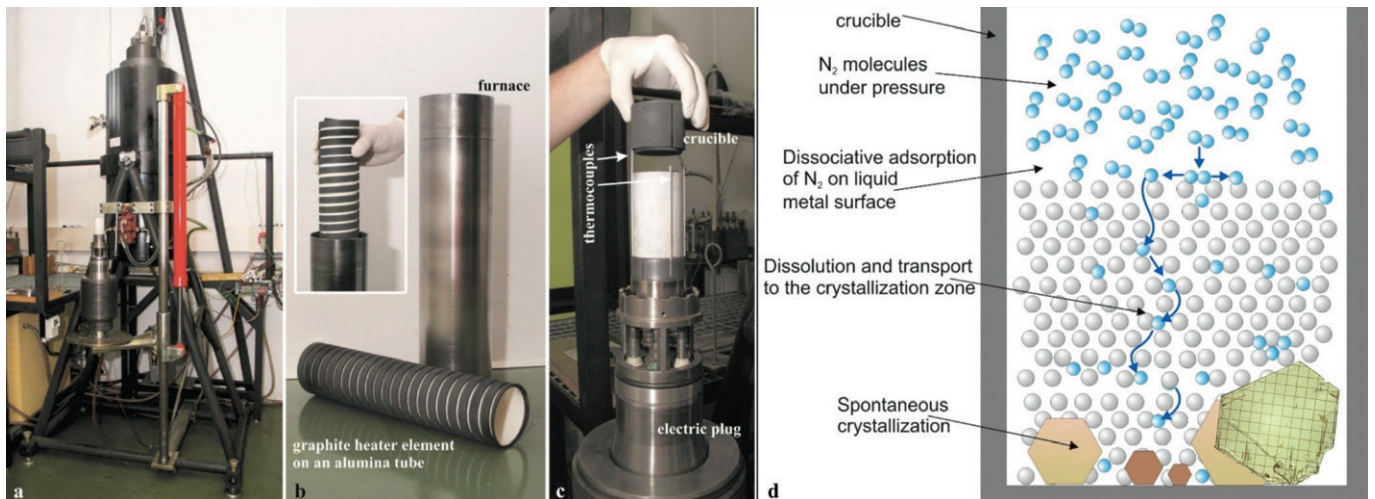


图1: 一个内径为60毫米的高压气体反应器。(a)可承受高达1.5 GPa压力的高压室。(b)置于氧化铝绝缘管上的石墨加热器。(c)带有沿壁设有热电偶的坩埚的高压室。(d)用于氮化硼晶体生长的高压氮溶液生长方法的示意图(右侧插入了真实的氮化硼单晶照片)。

常用衬底选择是高度定向的石墨，它具有相似的结构——它为生长高质量的 hBN 层提供了基础。

显然，hBN 的结晶存在挑战。这促使我们团队——波兰科学院高压物理研究所和乌克兰国家科学院半导体物理研究所之间的合作——开发了一种新的生长这种令人兴奋的宽带隙半导体的方法。

### 氮压——为什么？

与 GaN 和 InN 形成鲜明对比的是，hBN 不需要高氮压来抑制其在高温下的分解。因此，这种材料可以在常压氮气下从高温溶液中结晶。然而，这种方法并不简单，因为氮在 hBN 生长溶液的金属中的溶解度非常低。根据日本 NIMS 的 Yoichi Kubota 及其同事的一篇论文，在 1550°C 下，纯镍中氮的溶解度低至 0.0012 重量百分比。

幸运的是，通过相对较小的氮压增加，这种情况可以得到改善。最近，我们已经展示了通过压缩增加氮气的自由能，可以显著提高铁中氮的溶解度。在大气压力和 1450°C 下，纯铁中只能溶解 0.5 原子百分比的氮。将氮压增加到 1 GPa——大约是 10000 个大气压——可以溶解的氮的比例增加了 20 倍以上。

对于使用常压氮气的高温方法，氮在基本溶液中的溶解度，例如在镍和铁中溶解形成的溶液，随着添加剂的增加而增加，这些添加剂对氮有很强的亲和力。例如，如果用 Ni-Cr 共晶合金代替纯镍，氮的溶解度增加了 40 倍。然而，这些添加剂是化学活性的，这使得 hBN 的生长变得复杂。为了避免这种情况，我们专注于高 N<sub>2</sub> 压力方法来生长 hBN 晶体。我们的期望是，通过控制增加氮在熔融金属中的溶解度，我们将增强在表面结晶情况下 hBN 在 c 方向的生长，并能够生产出更厚的晶体。我们的最终目标是建立一种新的方法，与在金属表面结晶 hBN 形成对比，晶体将在溶液体积中生长。这反映了我们为生产高质量单晶 GaN 而开发的技术，其尺寸超过 1 厘米（见图 1 (d)）。这种方法背后的驱动力是使用温度梯度，它允许在恒定温度下控制结晶，在进料 - 籽晶配置中。我们在波兰科学院高压物理研究所的部门在开发可以高度精确监控的晶体生长反应器方面享有国际声誉（见图 1）。这些反应器能够容纳高达 1-2 GPa 的气体压力，超过 1500°C 的温度，以及相对较大体积，内径为 30 毫米至 100 毫米。一组热电偶监控这些反应器内的温度，允许精确

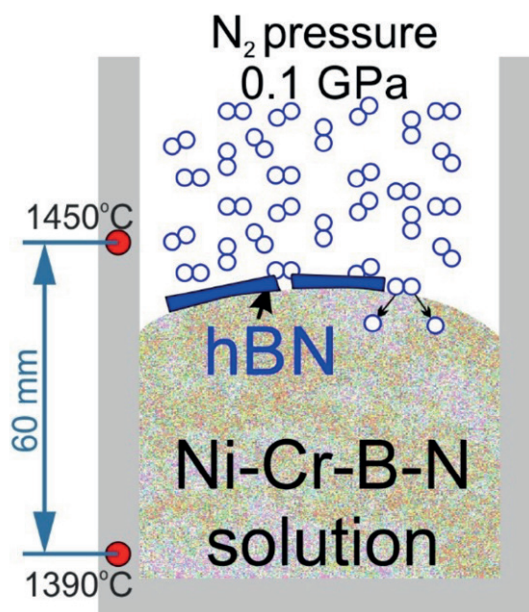


图2：氮化硼生长过程。

控制温度、温度梯度及其随时间的变化。这种控制水平是建立热力学性质的关键，为生长第一批高质量 GaN 晶体奠定了基础，这是三十年前的事了。这些经过广泛表征的 GaN 晶体已被用于同质外延，从而开启了 GaN 技术这一重要领域。

### 初步实验

我们开始研究 hBN 的生长，采用了由 James

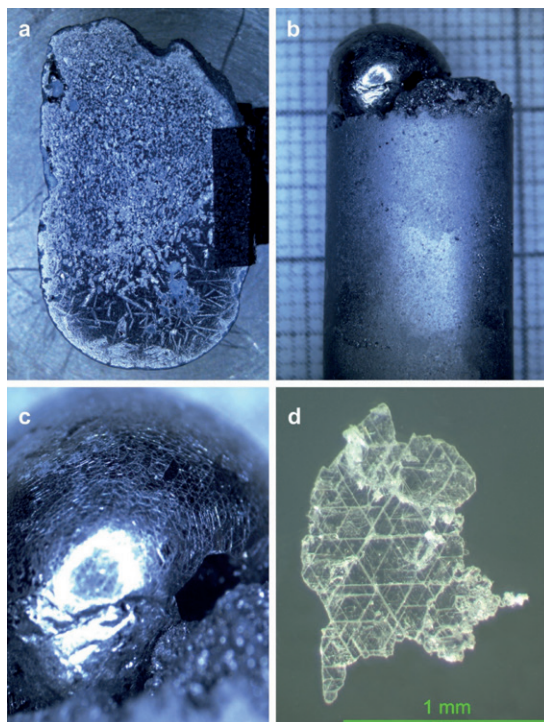


图3：使用 Ni-Cr（镍铬）溶液进行 hBN（六方氮化硼）晶体生长的结果，在 0.1 GPa 的 N<sub>2</sub> 压力下，有温度梯度：(a) Ni-Cr-B-N 锭的横截面：底部可见 CrN 晶体；(b) 锭的上部的总体视图：顶部出现一个大的金属滴（一个非常可重复的结果）；(c) 滴上覆盖着透明的 hBN 晶体；(d) 从金属表面剥离的自支撑 hBN 晶体。

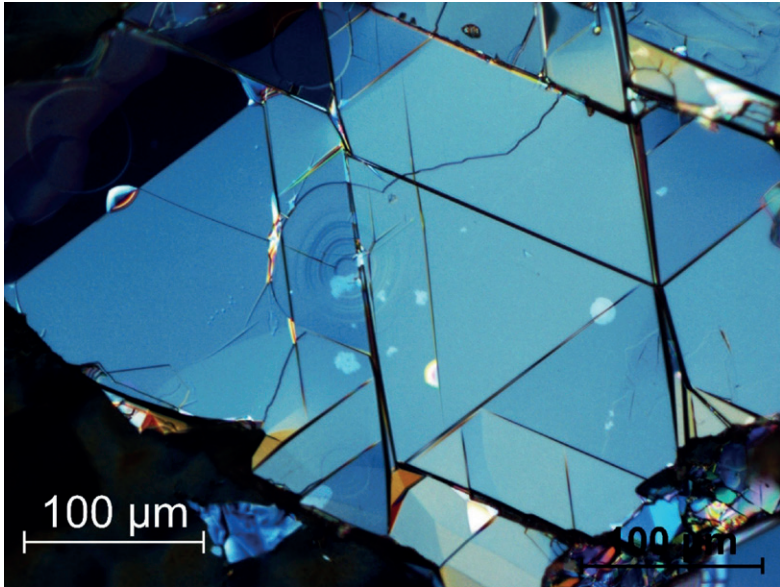


图4: 在0.1 GPa N<sub>2</sub>压力和1450°C下从Ni-Cr溶液生长的hBN晶体。生长丘在中心部分可见, 证明生长也发生在c轴方向。

Edgar 开创的大气压力、高温方法。这种方法涉及在 1450°C 的氩气氛围中形成均质的 Ni-Cr 共晶混合物。我们迅速在这项工作上增加了一些硼, 用 0.1 GPa 的氮气压力代替氩气, 并加热这个系统到 1450°C 以驱动硼在 Ni-Cr 熔体中的溶解。我们建立了一个温度差, 从金属锭底部的 1390°C 变化到顶部的 1450°C, 并维持这个条件 50 小时 (见图 2, 显示了结晶阶段的坩埚图示)。

这些条件导致了关于生长高质量 hBN 非常令人鼓舞的结果。然而, 解释坩埚中发生的事情并不容易。我们观察到: 在坩埚底部有效生长的 CrN 晶体 (见图 3 (a)); 在坩埚顶部, 一个大的铬耗尽的液滴, 含有镍、铬、硼和氮 (见图 3 (b));

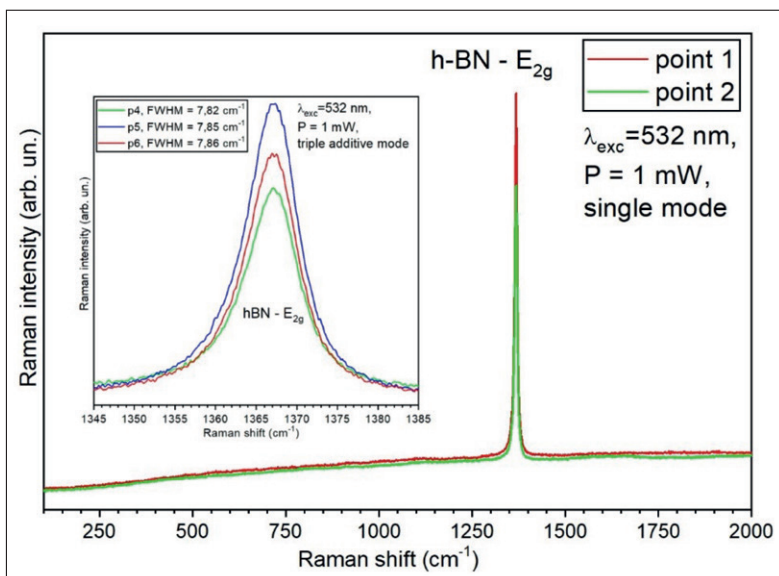


图5: hBN的微拉曼光谱。

液滴表面完全覆盖着无色、透明的晶体, 被鉴定为纯 hBN (见图 3 (c) 和图 3 (d))。我们第一批覆盖金属液滴的晶体是完全透明、无色的, 并具有镜面般的表面。根据能量色散 X 射线光谱和 X 射线衍射, 我们形成的 hBN 是单相的, c 晶格参数为 6.652 Å。如图 3(d)所示的剥离的 hBN 片, 尺寸达到了几毫米到几十毫米<sup>2</sup>。这些片材具有 50 微米到 200 微米之间的区域, 边界线很好地沿着六方蜂窝晶格的方向排列。

使用光学显微镜检查生长过程中邻近金属液滴的 hBN 片的 c 平面表面, 揭示了螺旋和二维生长岛, 这些通常被边界线相交, 可能是过度生长的裂纹 (见图 4)。这些发现表明, 在过程的某些阶段, 晶体作为一个整体生长, 然后由于几何原因, 如金属液滴的固化而开裂。

这种特定的生长形态的一个含义是, hBN 在 c 平面上的结晶可能从溶液内部开始。请注意, 这一发现与 hBN 表面结晶的常见解释形成对比, 后者只涉及在气相中氮的恒定可用性下的侧向生长。我们对此感到鼓舞, 因为它提供了一个机会, 通过增加生长溶液中氮的溶解度来生长更厚的 hBN 片。

我们已经使用微拉曼光谱评估了我们第一批 hBN 晶体的结构质量, 在 hBN 片的几个点进行了测量。总的来说, 这些光谱根据通常接受的标准确认了我们的晶体非常高的质量。特别是, 强而窄的 E<sub>2g</sub> 拉曼线, 半高宽低于 8 cm<sup>-1</sup>, 证明了我们的 hBN 晶体的高完美性和均匀性 (见图 5)。只有通过使用纯硼和氮进行结晶, 才能获得更窄的峰, 这是 Edgar 及其同事采用的方法。

## 下一步研发

我们的初步发现表明, 在 0.1 GPa 的 N<sub>2</sub> 压力和从 1390°C 到 1450°C 的温度范围内, 添加铬显著破坏了 Ni-Cr-B-N 生长系统。我们已经能够观察到 CrN 晶体在温度梯度中的优异生长, hBN 晶体仅在金属表面形成。这促使我们开始了一套新的实验, 涉及从系统中去除铬, 用高压下的 N<sub>2</sub> 代替。这种变化提供了一个有效的氮源, 可以溶解在熔融镍或其他选定的溶剂中。

使用这种方法, 我们研究了在相对较低的压力 0.1 GPa 和缓慢冷却阶段下 hBN 的生长, 在 1450°C - 1350°C 的温度范围内。这些条件导致与我们之前的 Ni-Cr 工作类似的表面结晶。同样,



透明和无色的片材从金属表面剥离。我们发现，个别晶体 hBN 区域的尺寸根据添加到溶液中的硼的初始浓度而变化。这些区域可以小至 25 微米和 50-100 微米，分别为 4 重量百分比和 2 重量百分比的硼。

我们可以从这项工作中得出结论，金属表面上可能增强了 hBN 的成核，这对于通过这种方法生长大的 hBN 晶体是不利的。类似于在大气压力和高温下的生长，建立 BN- 溶剂系统（液相线）

的平衡条件至关重要。这样做确保了通过缓慢冷却或应用温度梯度适当开始过饱和阶段。

我们的初步实验确定，由高压引起的增强氮溶解度本身并不能获得更厚的 hBN 晶体。我们还发现，开发一种在结晶过程中向溶液体积供应氮的方法是必不可少的。这代表了正在进行的后续阶段之一，专注于开发一种更有效的 hBN 结晶方法，这无疑是一种重要且引人入胜的材料。OSc

### 进一步阅读 / 参考文献

- ▶ I. Grzegory et al. "The homoepitaxial challenge: GaN crystals grown at high pressure for laser diodes and laser diode arrays" Series on Semiconductor Science and Technology, III-Nitride Semiconductors and their Modern Devices" Oxford Univ. Press (2013).
- ▶ C. Maestre et al. "Hexagonal boron nitride: a review on selfstanding crystals synthesis towards 2D nanosheets" J. Phys. Mater. 4 044018 (2021)
- ▶ Y. Kubota et al. "Deep Ultraviolet Light-Emitting Hexagonal Boron Nitride Synthesized at Atmospheric Pressure" Science 317 932 (2007)
- ▶ S. Liu et al. "Single crystal growth of millimetre-sized monoisotopic hexagonal boron nitride" Chem. Mater. 30 6222 (2018)
- ▶ J. Li et al. "Hexagonal Boron Nitride Single Crystal Growth from Solution with a Temperature Gradient" Chem. Mat. 32 5066 (2020)






PCB 制造



6G 技术



Metalenses



Micro LED

# LAYERS

周年庆特别版

从面对低碳PCB的全新PVD制造解决方案,到6G通信使用的AlScN技术;从Metalens上的晶圆级光学解决方案,到提高Micro LED竞争力的Hybrid DBR技术,都可以在我们最新一期的LAYERS中找到最新的镀膜解决方案!

请联系您当地的 Evatec 办公室,立即索取纸本或PDF文件。

半导体和先进封装 | 化合物和光电子 | The Thin Film Powerhouse | [evatecnet.com/cn](http://evatecnet.com/cn)

# 化合物半导体行业的未来将会怎样？

预计所有主要类型的化合物半导体器件的增长，部分原因是数据的需求增加、人工智能的采用、卫星通信机会的增加以及电动汽车销量的增长。

ALI JAFFAL, TAHA AYARI AND AYMEN GHORBEL, YOLE 公司

**化**合物半导体行业目前正处于蓬勃发展中，它与基于硅的半导体一起，成为了一个重要的产业。化合物半导体不仅性能优越，还带来了硅无法实现的新功能，比如发光。这些半导体在功率电子、射频 (RF)、光子学和 micro-LED 显示器件中越来越受欢迎。在功率应用领域，碳化硅和氮化镓器件的销售占主导地位；在射频应用中，砷化镓和氮化镓器件领先；在光子学领域，磷化铟和砷化镓是主要的材料系统；在 LED/ 显示器应用中，砷化镓和蓝宝石是关键衬底材料。

化合物半导体行业已经建立了完整的生态系统，包括晶体生长、晶圆制造、前端制造、测试和封装等专用设备。根据我们公司——Yole Group 最近的市场研究，2023 年至 2029 年间，化合物半导体衬底的价值将以 17% 的复合年增长率增长，达到 33 亿美元。这一增长的支撑是关键设施的扩张，这些设施正在支持向更大尺寸衬底的过渡。SiC 和硅基氮化镓正在向 200 毫米晶圆过渡，这一变化是由汽车和消费市场功率电子的增长所驱动的；在光子学领域，使用 150 毫

米 InP 晶圆的数量正在增加，这一趋势是由数据中心市场推动的；在 micro-LED 显示器市场中，200 毫米 GaAs 和蓝宝石的使用正在增加。然而，后者受到了苹果公司的严重打击，苹果公司在今年早些时候关闭了其 micro-LED 项目，此前它曾与 ams-Osram 是推动 200 毫米蓝宝石衬底的主要参与者。

深入研究衬底市场，包括 Coherent、Wolf-speed、SK Siltron、SICC 和 TankeBlue 在内的一些 SiC 衬底制造商正在积极开发 200 毫米尺寸，首批批量发货从去年年底开始。中国的 SiC 衬底供应正在迅速增长，并正在与美国激烈竞争。

对于功率应用的硅基氮化镓，在过去 2-3 年中，200 毫米晶圆的量产已经启动，这是中国大型公司 Innoscience 采用的尺寸。所有最近的投资和产能扩张都集中在这个平台上，包括 Infineon 在 Villach 和 Kulim 的 GaN 代工厂。

在 InP 方面，主流衬底尺寸仍然是 75 毫米。然而，市场领导者如 Sumitomo Electric 和 AXT 有能力生产高质量的 150 毫米 InP 衬底，并且今年他们正在为研发目的运送大量晶圆。预计未来几年将销售更多的晶圆。

关于 GaAs，150 毫米衬底继续在光子学和射频应用中占主导地位。在这里，市场由 Sumitomo Electric 和 Freiberg 主导。

除了高质量的衬底，理想的器件还需要高质量的外延。这给芯片制造商留下了两种选择——采用内部外延的自给自足方法；或者采用“开放”方法，利用 IQE、Landmark、VPEC、IntelliEPI 和 Sumitomo Chemical 等公司提供的外延服务。我们估计，从 2023 年到 2029 年，开放外延晶圆市场将以 19% 的复合年增长率增长，达到 25 亿美元。SiC 开放外延晶圆市场的销售已经在飙升，到 2029 年将占到该总数的 64%。



### 电动汽车 (EV) 和快速充电器正在获得增长

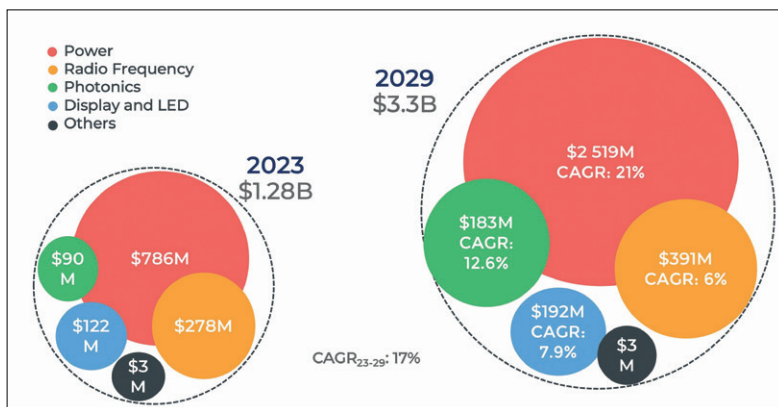
自 2017-2018 年以来，SiC 和 GaN 器件的销售已经经历了快速增长。特斯拉在其逆变器中采用 SiC，这一举措标志着 EV 市场的显著变革。在这里，SiC 在 800V 快速充电中发挥着关键作用，显著减少了完成这项任务所需的时间。今天，像比亚迪的汉和现代的 Ioniq 5 这样的高容量 EV 正在使用 SiC 技术。向汽车制造商的销售使像 STMicroelectronics、onsemi、Infineon、WolfSpeed 和 Rohm 这样的领先器件制造商的收入增加。这些高容量 SiC 功率器件生产的先驱在 2023 年实现了创纪录的收入，并且有望在 2024-2025 年实现这些产品的销售收入达到 10 亿美元。我们预测，到 2029 年，SiC 器件的总市场将超过 96 亿美元，推动收入增长的不仅仅是 EV 市场——销售增长还将来自工业、能源和铁路应用。支持这一显著增长的收入是产能扩张、业务整合和创新的商业模式。

与此同时，在功率 GaN 市场中，增长的主要驱动力仍然是消费应用。最近的趋势包括容量高达 300W 的充电器，以及为家用电器提供更高效率和紧凑性的电源和电机驱动器。我们预见到另外两个推动功率 GaN 增长的催化剂：汽车和数据中心应用。由于这些贡献，功率 GaN 市场将被推进到 2029 年的超过 22.5 亿美元。

### RF 演进

在射频领域，GaAs 技术是智能手机中已成熟构建的射频前端模块，并且在汽车应用中显示出增长机会。射频的另一个关键材料是碳化硅基氮化镓。在过去的二十年中，这一一直被用来为国防和航天应用开发功率放大器，美国政府对此给予了大力支持。随着 5G 的到来，新的宏基站正在采用 GaN 技术，取代现有的硅 LDMOS，这一举措使得在更高频率下实现更复杂的架构，效率更高。射频 GaN 技术也在扩展到卫星通信和射频能源市场。根据我们最近的分析，2023 年到 2029 年，总射频 GaN 器件市场将从 11 亿美元增长到 20.7 亿美元。

近年来引起人们兴趣的射频器件的另一种材料系统是硅基氮化镓。去年，Infineon 推出了一款在 200 毫米晶圆上处理的 GaN 功率放大器模块，进入电信基础设施市场，直接与 GaN-on-SiC 技术竞争。随着硅基氮化镓的潜力扩大到 300 毫



2023-2029年化合物半导体衬底市场按应用领域划分 (单位: 百万美元)。来源: 《化合物半导体行业状况报告》, Yole Intelligence, 2024年。版权所有: Yole Intelligence。

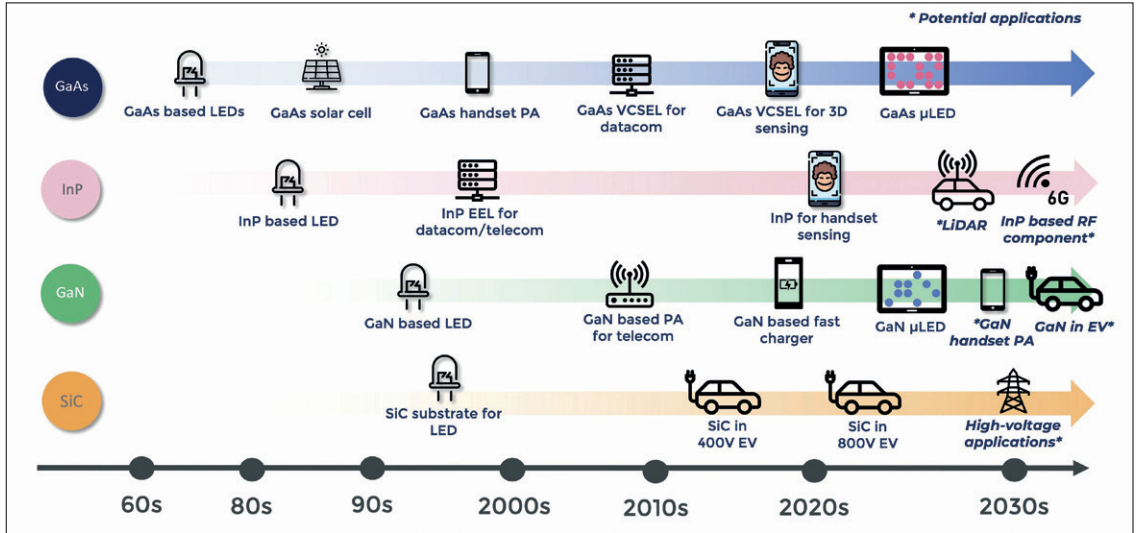
米，它可能会提供性能和成本优势，与 6G PAs 的 GaAs 技术竞争。其他探索射频 GaN-on-silicon 技术的公司包括 UMC、STMicroelectronics、GlobalFoundries、Sony 和 Finwave。随着这些新进入者投资于功率 GaN-on-silicon，他们能够使用 200 毫米设施进入射频应用，而无需进行风险投资。

150 毫米射频 GaN-on-silicon 技术的先驱是美国芯片制造商 Macom。这家美国芯片制造商在过去十年中为军事战术无线电赢得了设计胜利。去年，Macom 通过收购 Ommic SAS 进入卫星通信领域，并收购了 WolfSpeed 的射频业务，增强了其 GaN-on-SiC 产品组合。这些收购使 Macom 成为当今四大射频 GaN 器件制造商之一。

### AI 推动光子学增长

化合物半导体行业的其他主要应用是基于光子学的。这里的一个重要市场是用于智能手机 3D 传感的 GaAs VCSEL。这一应用始于 2017 年的苹果公司，随后是华为和小米等 Android 制造商。尽管美中制裁放缓了采用速度，但 GaAs VCSELs 在 3D 传感方面的重新采用已经恢复，中国的原始设备制造商如华为，这次在其 Mate 60 Pro 型号中使用了这项技术。这让人怀疑我们是否会看到更多的中国原始设备制造商在消费市场中采用 GaAs VCSELs——以及这些芯片制造商是否能够满足低端智能手机的成本目标。毫无疑问的是，GaAs VCSEL 供应在中国正在增长，包括 Vertilite、Everbright photonics、RaySea 和 QM lasers 在内的几家公司展示了卓越的能力。这些专业知识将有助于中国采用汽车雷达的 VCSELs。请注意，中国是汽车雷达最大的市场。

在光通信领域，AI 正在推动数据中心 GaAs



化合物半导体应用的发展——拐点。来源：《化合物半导体行业状况报告》，Yole Intelligence，2024年。版权所有：Yole Intelligence。

VCSEL 的采用。这些发射器被部署在 800G 及以上的光收发器中，用于传输和接收数据。实现如此高速度的关键因素是 100G/lane VCSELs。Coherent 和 Broadcom 已经在大规模生产这些器件，Lumentum 也计划在今年晚些时候跟进。为了实现 1.6Tb 可插拔光收发器的 200G/lane VCSELs 的开发正在进行中，预计 2026-2027 年将大规模生产。这引出了一个问题：在 2024 年至 2026 年的短距离应用中，1.6Tb 光收发器将使用什么技术？

AI 推动的还有 InP 边缘发射激光器的销售，这一应用的出货量由 100G 和 200G/lane InP 电吸收调制激光器和高功率连续波分布式反馈激光器主导，这些激光器使得 800G 和 1.6T 光收发器在长途应用中得以实现。

回到 2023 年，AI 尚未产生重大影响，那一年对 InP 业务来说是一个充满挑战的一年。来自超大规模企业和云服务提供商的增长放缓和库存增加，以及苹果公司在消费市场重新采用 GaAs VCSEL 作为接近传感器，而不是使用 InP 边缘发射激光器，都给市场带来了阻力。

自从今年年初以来，InP 市场的情况有了显著改善。对于数据通信领域来说尤其如此，这一领域正在推动衬底、外延晶圆和器件的增长。出现了一些令人鼓舞的迹象，例如 Lumentum 收购了 Cloudlight，以确保其数据通信业务的完全垂直整合。然而，最重要的发展是 Coherent 宣布建立一个 150 毫米 InP 工厂。我们现在是否会看到其他参与者采用 150 毫米 InP 平台以降低成本并满足市场需求，特别是如果 InP 在短期内重新进入消费市场，而在长期内进入 6G 市场？

在权衡了所有可能的情况后，我们预测 GaAs 和 InP 光子裸片市场将分别在 2029 年达到 19.4 亿美元和 35 亿美元。

### 未来展望

为了推动性能和成本的极限，化合物半导体行业继续探索新的材料、平台和设计。现在一个关键问题是：哪种新兴的半导体衬底将是下一个游戏规则改变者？答案并不明显，因为材料科学家和工业界正在开发许多新的外延生长衬底，包括 Ga<sub>2</sub>O<sub>3</sub>、金刚石、体 GaN、GaSb、InSb、体 AlN、smartSiC 和基于多晶 AlN 的工程衬底。我们预测，到 2028 年，新兴衬底市场将增长到 2.645 亿美元，这一增长将由功率应用推动，特别是使用工程衬底。

考虑到所有这些进展，化合物半导体市场将保持持续增长，特别是在硅无法满足需求的领域。技术的未来发展无疑将受到化合物半导体的持续发展和影响的塑造。

### 进一步阅读 / 参考文献

- [1] Status of the Compound Semiconductor Industry 2024 report, Yole Group
- [2] “Did Apple just kill the microLED industry?” article, Yole Group
- [3] Power SiC and GaN Compound Semiconductor Market Monitor
- [4] RF GaN Compound Semiconductor Market Monitor
- [5] Photonic GaAs and InP Compound Semiconductor Market Monitor
- [6] Emerging Semiconductor Substrates 2023
- [7] RF GaN 2024
- [8] Power SiC Manufacturing 2024

# GaN 射频晶体管 2.0 ?

切换到 N 极性结构可使 GaN 晶体管在高频下具有更大的功率和效率

作者：Stacia Keller<sup>1</sup> 和 Umesh Mishra<sup>1</sup>  
(<sup>1</sup> 加州大学圣巴巴拉分校)

我们正处于不断发展、多样化无线技术的时代。除了对现有技术的进一步发展，例如引入了用于移动通信的额外标准，还出现了包括成像和自动驾驶在内的新机遇。对于所有这些应用，W 波段都有很大的潜力。该波段从 75 GHz 跨越至 110 GHz，专门用于 NR（新无线电），位于大气衰减局部最小值处，因此非常适合电磁波的传播。

在 W 波段传递放大的选项包括多种化合物半导体技术。其中一个备选材料是 GaN，其效率和功率密度比 GaAs 和 InP 要高。

在传统形式下，GaN 的性能优于其他化合物半导体材料。然而，通过切换该器件的极性有可能获得更好的结果。这一举措可以让新型深凹 N 极性 HEMT 在 W 波段的性能比传统 Ga 极性技术高出两倍以上。明显的结果包括创纪录的 8.8 W/mm 的功率密度以及在 94 GHz 时高达 31.7% 的功率附加效率。这些晶体管的另一个优点是在很宽的频率范围内保持恒定的高输出功率密度。从 94 GHz 到 30 GHz 和 10 GHz，功率密度值高达 8 W/mm——这是其他类型晶体管从未观察到的特点。

这些结果出自我们加州大学圣巴巴拉分校团队。十多年来，我们一直在开发 N 极性 GaN 技术，在此期间，我们克服了许多挑战，还提高了性能。

## 传统 HEMT

传统的 GaN 晶体管因在高频下提供高功率而闻名。这种能力是通过 III 族氮化物异质结构中的 GaN 强击穿场、高电子速度和高二维电子气密度 (2DEG) 实现的。当用于晶体管制造的 AlGaIn/GaN 异质结构在典型的 +c 方向上生长时，不需要掺杂即可形成 2DEG，这与砷化物和磷化物半导体形成鲜明对比。这是由于与 Ga-As 和 Ga-P 键相比，Ga-N 键具有更高的离子性，导致 III 族

氮化物优先在纤锌矿结构中结晶，该结构在 c 方向上是非中心对称的。异质结构中会产生基于强极化的内部电场，从而在 AlGaIn/GaN 界面处形成 2DEG。GaN 晶体的 Ga 极性 (0001) 或 +c 方向是 III 族氮化物的标准生长方向，也用于当前光电器件的生产。

许多学术和工业团体利用标准 Ga 极性技术生产并改进了射频器件。在较低频率下，例如 4 GHz (S 波段)，WolfSpeed 已证明输出功率密度高达 41.4 W/mm。除了我们 UCSB 团队之外，开发这些高性能器件的其他美国贡献者的不完整名单包括 HRL、Qorvo、SEDI、WolfSpeed、雷神公司和 NGC 等。大家的共同努力促进了 S、X 和 K 波段晶体管的商业化。这些器件现已投入商业使用十多年，被应用在基站、雷达和卫星通信中。

未来的应用将涉及更高的工作频率，例如 V、E、W 和 D 波段。在这些领域，标准晶体管的功率性能有所下降。多年来，W 波段晶体管的功率密度很少超过 3 W/mm，相关的功率附加效率 (PAE) 一直低于 15%。为了提高晶体管在这些高频下的性能，需要：缩放晶体管栅极长度，实现高电流和良好的栅极控制，并确保非常低的访问电阻。与标准 Ga 极性晶体管结构不同，它可以更轻松地在所有这些方面取得成功。

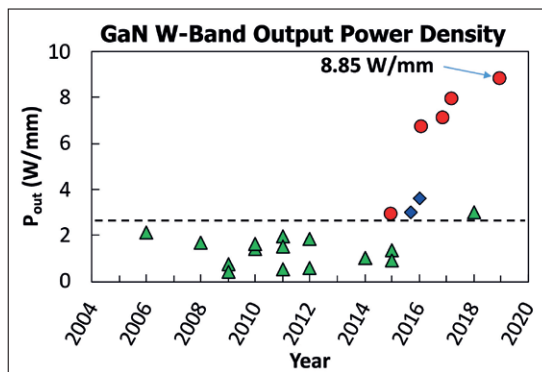


图1. 相对于传统Ga极性晶体管（三角形和菱形），N极性GaN（圆形）提供了突破性的输出功率密度。

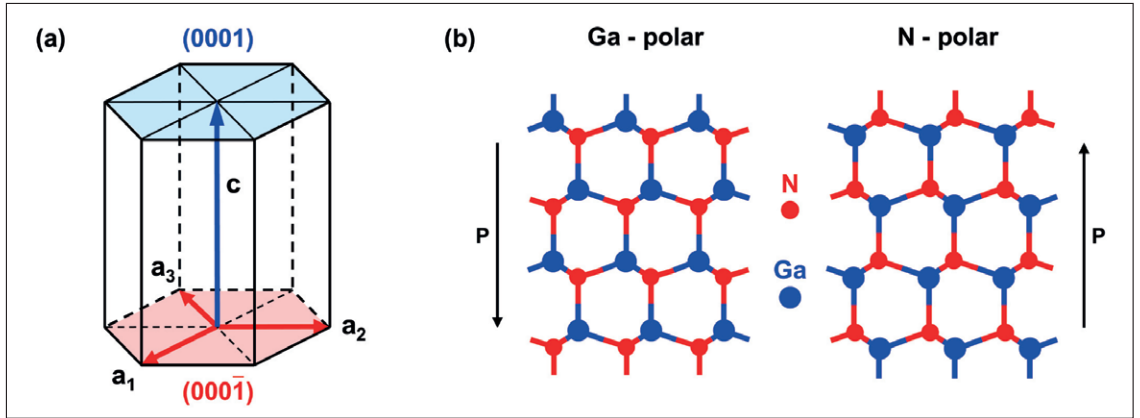


图2. (a)六方晶胞和(b)Ga极性和N极性GaN的原子结构。箭头表示GaN晶体中自发极化偶极P的方向。经IOP Publishing, Ltd授权, 转载自S. Keller et. al. Semicond. Sci. Technol. 29 113001 (2014)。

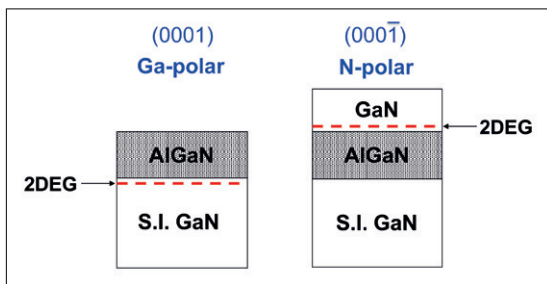


图3. Ga极性和N极性HEMT的层结构。在N极性结构中, 二维电子气(2DEG)形成于AlGaN势垒层顶部。

### 进入 N 极性 GaN

要了解极性切换带来的好处, 需要仔细观察外延层结构。对于沿(0001)或+c方向生长的标准Ga极性晶体管结构, AlGaN势垒位于半绝缘GaN基层的顶部; 2DEG沟道形成于GaN/AlGaN界面, 位于AlGaN势垒下方。相比之下, 对于采用N极性(00-1)或-c晶向的晶体管, 虽然半绝缘GaN基层和AlGaN势垒层与标准Ga极性结构相同, 但GaN沟道现在位于AlGaN势垒的顶部。

这种层顺序的差异有几个优点。一是2DEG沟道可以通过较低带宽的GaN顶层进行接触, 从而更容易形成低电阻欧姆接触。另一个优点是2DEG沟道现在位于AlGaN势垒的顶部, 后者自然地充当载流子限制的背势垒, 从而改善了栅极控制。第三个显著的好处是, 沟道电荷现在可以独立于沟道厚度进行控制, 扩大了晶体管缩放时的参数空间, 其中, 为了保持良好的栅极控制, 必须同时缩放栅极长度和栅极沟道距离。(M. H. Wong 等人在 Semicond. Sci. Technol. 28 074009 (2013) 中对这些优点进行了更详细的讨论。虽然此处未作探讨, 但N极性方向对于E模式器件也具有优势。)

这两种外延结构之间差异的根源在于内部电场方向相反。对于N极性异质结构, 内部电场的方向有助于许多器件应用。然而, 由于高质量N极性III氮化物外延的困难, 利用这一优势绝非易事。

### 具有挑战性的外延

实现N极性GaN薄膜的一种常见方法是采用c面蓝宝石衬底(这是一种常用的GaN外延平台), 然后对表面进行氮化处理。该步骤在外延之

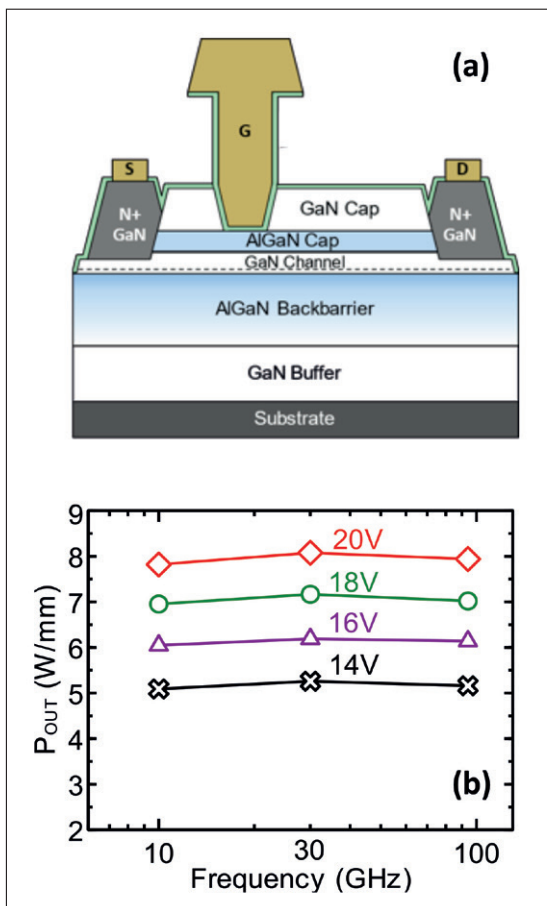


图4.(a)深凹N极性HEMT示意图。(b)N极性深凹HEMT在不同工作频率和漏极电压下的输出功率密度。观察到的输出功率与工作频率的独立性对于晶体管来说是以前从未见过的。

前进行，涉及将蓝宝石在高温下暴露于氨或原子氮。不幸的是，无论是在标准 c 面蓝宝石衬底上还是在 c 面 GaN 衬底上生长，长期以来，N 极性 GaN 外延膜都因其六边形表面小丘而头疼，人们认为这些小丘源自倒反畴。此外，这些薄膜含有高浓度偶然的碳和氧杂质。

最初的突破出现在 2004 年，当时一个法国团队首次发布了光滑 N 极性 GaN 的案例，该案例使用 C 面 SiC 衬底并通 MBE 进行生长。此后不久，我们的团队就能复制这一成功，并通过 MBE 生长光滑的 N 极性 GaN 薄膜，开始探索基于 N 极性 GaN 的异质结构的器件应用。2005 年，我们发表了第一篇论文，描述了 MBE 生长的 Al-GaN/GaN 异质结构的特性，以及我们最初的晶体管结果；在接下来的几年中，我们分享了更先进的晶体管设计的细节。

我们还研究了使用 MOCVD 在 C 面 SiC 上生长 GaN。同样，我们最初观察到存在不需要的六边形表面小丘。然而，我们发现这些小丘的形状

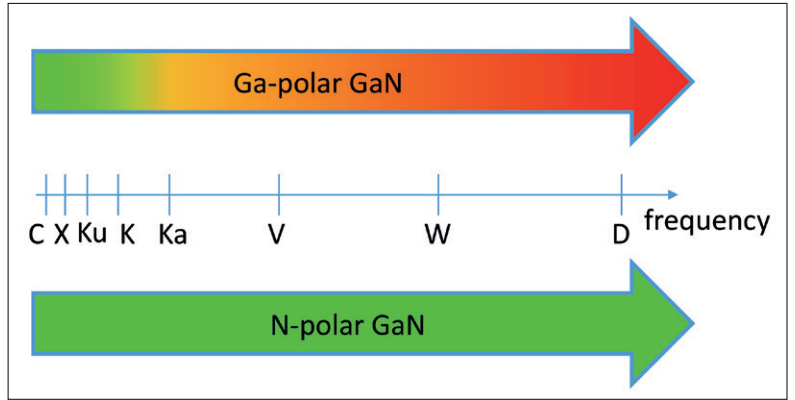


图5. N极性GaN可通过D波段服务于完整电磁频谱。

和大小很大程度上取决于生长条件。这表明表面工艺影响晶体生长，这可以通过晶体取向错误操纵生长表面的阶梯密度来设计。众所周知，与理想平面（即完美平坦的晶体表面平面）的取向差角越大，晶体表面上形成的台阶数量就越多，因此这些台阶之间的平台长度就越短。我们发现，当我们在具有不同表面取向差的 c 面蓝宝石衬底上生长 N 极性 GaN 薄膜时，随着取向差角的增大，六边形表面小丘的密度大幅下降。在各种生长条件下，我们使用 4 度的取向差角可生产出无小丘的薄膜。

请注意，取向差角的增加也会改善 N 极性 GaN 薄膜的结构特性，使其与 Ga 极性薄膜相当。另一个发现是，这些光滑的 N 极性 GaN 薄膜含有较少的偶然杂质。经过 MOCVD 生长条件的优化，我们的 N 极性 GaN 薄膜的残余碳和氧杂质浓度低于  $3 \times 10^{16} \text{ cm}^{-3}$ 。我们还展示了 N 极性 GaN 薄膜，其性能可与取向错误的 C 面 SiC 和 (111) 硅上的 Ga 极性 GaN 相媲美。

我们通过 MOCVD 生长的晶体管开发始于研究工作频率为 4 GHz 的晶体管的器件结构。在这项研究中，我们最初采用了之前用于 MBE 生长晶体管的外延结构。不过，我们在 GaN 沟道顶部放置了一层薄的 AlGaN 层，以减轻栅极泄漏。结果得到了半绝缘 GaN 的层结构，随后是 AlGaN，即 25 nm 厚的 GaN 和 2 nm 厚的 AlGaN。

这些 N 极性晶体管的性能与其 Ga 极性晶体管完全匹配。我们在蓝宝石和 C 面 SiC 衬底上记录的输出功率密度分别为 12 W/mm 和 20.7 W/mm。无论极性如何，SiC 较高的热导率使器件能够在更高的电压下运行，从而实现更高的输出功率密度。我们的结果证明了 MOCVD 可生长高质量的 N 极性 GaN/AlGaN/GaN 异质结构，并有助于我们开发在更高频率下运行的规模化晶体管。

下转第 33 页

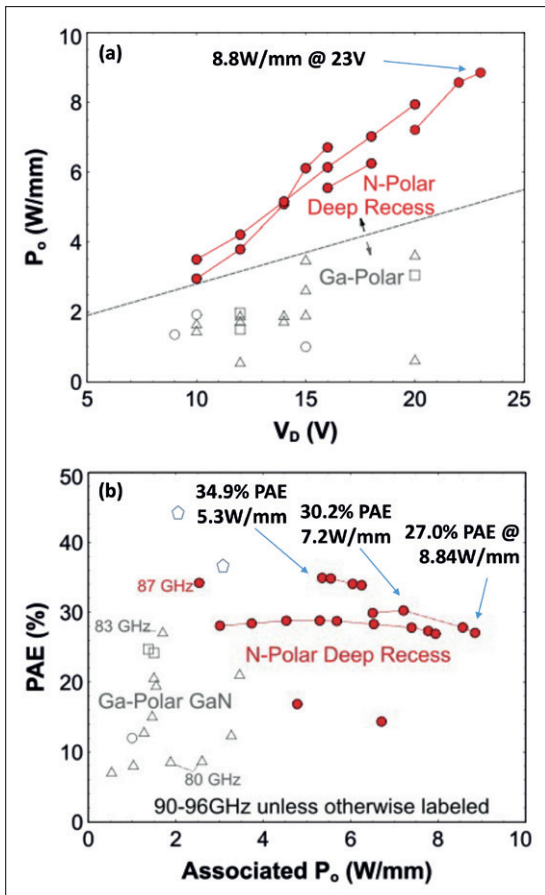


图6. 除另有说明外，N极性深凹晶体管在90-96 GHz频率下的(a)输出功率密度 $P_o$ 与漏极电压 $V_D$ 的关系，以及(b)功率附加效率PAE与相关输出功率密度的关系。N极性HEMT在给定 $V_D$ 下表现出较高的 $P_o$ ，显示出高频电流和出色的色散控制。后者与N极性晶体管的高增益共同使其能够在给定 $P_o$ 下实现更高的PAE。

# 赋予氧化镓雪崩能力

将 Ga<sub>2</sub>O<sub>3</sub> 与 NiO 配对，可在严苛环境下提供强大的电力电子器件

作者：Feng Zhou<sup>1</sup>, Jiandong Ye<sup>1</sup> 和 Yuhao Zhang<sup>2</sup>  
(<sup>1</sup> 南京大学, <sup>2</sup> 弗吉尼亚理工大学)

**先**进功率器件是许多应用（包括电动汽车、数据中心、电网和可再生能源处理）中高效能源转换的重要组成部分。为了使这些器件达到更高的性能水平，最终驱动力在于半导体材料的选择。过去十年见证了 GaN 和 SiC 等宽禁带半导体的成功。与硅相比，这些替代品提高了标准。而目前更令人印象深刻的器件即将出现，它们利用了超宽禁带半导体（例如 Ga<sub>2</sub>O<sub>3</sub>、金刚石和 AlN）的卓越优势。

无论使用何种材料，功率器件的主要功能是充当高阻断电压和高传导电流之间的开关。基于这一要求，处理过压和过流事件的能力对于任何功率器件都是必不可少的。凭借这一属性，功率器件可以在保护电路介入之前暂时承受电力系统中的常见故障（可能是短路、过载或电弧/接地故障）。

传统上，雪崩和浪涌电流能力是通过同质 p-n 结实现的。然而，事实证明，这种架构在基于超

宽禁带半导体的功率器件中难以实现，因为实现双极掺杂(制造同质结的要求)具有极大的挑战性。

解决这一挑战的一种方法是采用异质集成外来 p 型氧化物，例如 NiO，它可以与 n 型 Ga<sub>2</sub>O<sub>3</sub> 配对。该方法由我们南京大学团队采用。早在 2020 年，我们就推出了首款双层 p-NiO/n- Ga<sub>2</sub>O<sub>3</sub> 异质结功率整流器，在这方面取得了新突破。这项创新将反向阻断能力提高至 1.86 kV，并确保在高达 440 K 的温度下稳定运行。然后，我们在此成功的基础上，制备出基于 β-Ga<sub>2</sub>O<sub>3</sub> 的双极功率器件，该器件将高电流输出与快速反向恢复和纳秒开关结合在一起。这一基础使我们能够很好地应对 Ga<sub>2</sub>O<sub>3</sub> 器件中最关键的雪崩和浪涌鲁棒性挑战。

针对最近的挑战，我们与弗吉尼亚理工大学 Yuhao Zhang 团队联手合作。此次合作已取得丰硕成果，通过创新的器件设计和电路评估，在 NiO/Ga<sub>2</sub>O<sub>3</sub> p-n 异质结中实现了卓越水平的雪崩和浪涌电流鲁棒性。





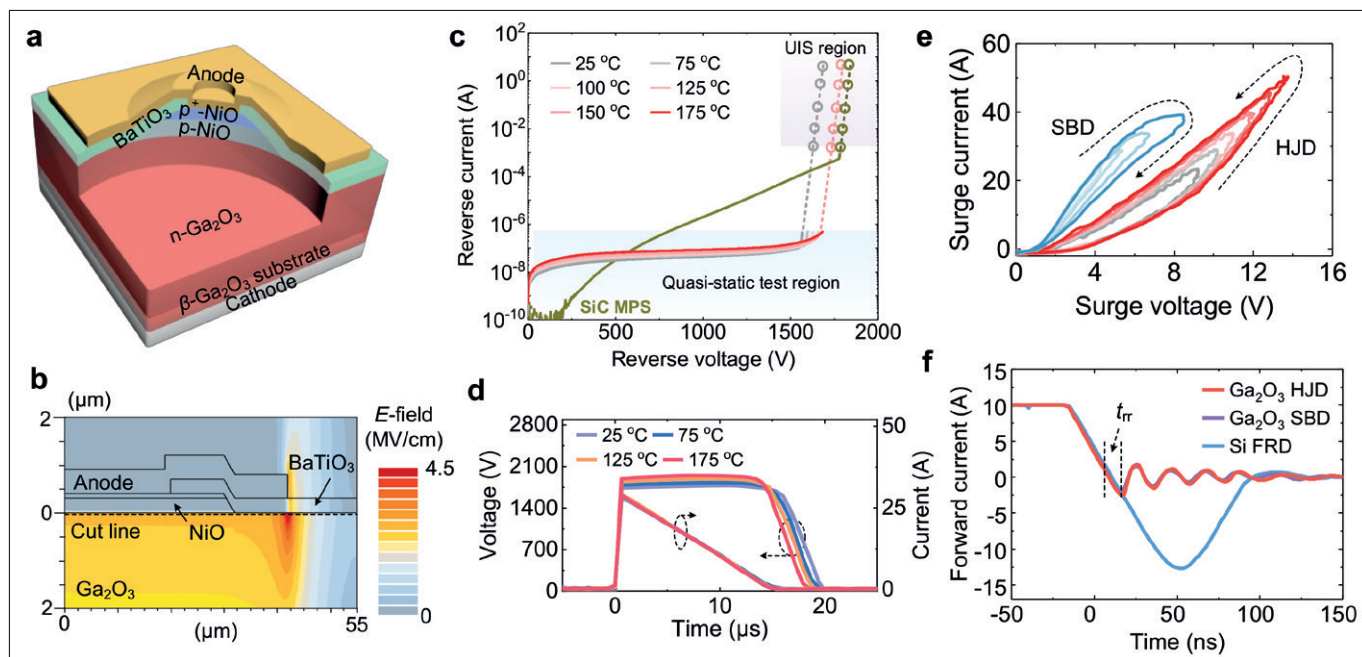


图1. (a) 制作的 NiO/Ga<sub>2</sub>O<sub>3</sub> 异质结二极管的三维图示。(b) 具有 BaTiO<sub>3</sub> 介电层器件的模拟面内电场曲线。(c) 异质结二极管随温度变化的反向电流-电压特性。(d) 电感为 1mH 时 Ga<sub>2</sub>O<sub>3</sub> 异质结二极管的典型温度相关未钳位电感开关电压和电流波形。(e) 异质结二极管和参考 Ga<sub>2</sub>O<sub>3</sub> 肖特基势垒二极管的浪涌电流-电压轨迹。(f) Ga<sub>2</sub>O<sub>3</sub> 异质结二极管、参考 Ga<sub>2</sub>O<sub>3</sub> 肖特基势垒二极管和商用硅快速恢复二极管的反向恢复特性。

## 雪崩结构

对于功率器件来说，控制电场集聚和防止过早击穿是十分重要的。我们的合作伙伴通过开发免蚀刻边缘终端技术解决了这一问题，该技术采用小角度斜切双层 NiO 结终端扩展（见图 1 (a)）。我们使用具有超高介电常数的非晶 BaTiO<sub>3</sub> 层以一致的方式共形覆盖 NiO 结终端扩展结构。引入这种超高介电常数可确保 NiO/Ga<sub>2</sub>O<sub>3</sub> 结处的电场保持近于一致，并最终实现均匀且稳健的雪崩（见图 1 (b)）。对于电路测试，我们在 TO-220 封装中放置了大面积（3 mm x 3 mm）的 NiO/Ga<sub>2</sub>O<sub>3</sub> p-n 异质结器件。

具有雪崩能力的功率器件可以承受过压应力。此类器件能够在雪崩击穿电压下承受高雪崩电流，并耗散电路中的过多能量。我们 NiO/Ga<sub>2</sub>O<sub>3</sub> 异质结器件的功能经过验证，已通过严格测试，该测试使用准静态电流电压扫描和动态未钳位电感开关电路。这些研究表明，雪崩击穿电压随着温度的升高而增加（见图 1 (c)），正温度系数为 1 V/°C——这是器件雪崩的典型表现。根据未钳位电感开关电路测试，我们的器件产生了教科书般的雪崩波形（见图 1 (d)）。此外，从未钳位的电感开关波形中提取的雪崩击穿电压的温度系数与从电流电压特性中提取的雪崩击穿电压的温度系数相同。

我们通过 100 万个循环的重复雪崩测试对我

们器件的强大雪崩能力进行了额外的验证。证实了，与传统同质 p-n 结相比，我们的超宽禁带异质结为功率应用提供了卓越的性能和鲁棒性。

除了这种雪崩能力之外，我们的 NiO/Ga<sub>2</sub>O<sub>3</sub> 异质结还具有出色的浪涌电流能力，可承受超过 50 A 的浪涌电流。与肖特基势垒二极管形成鲜明对比的是，我们异质结器件的浪涌电流波形表现出逆时针轨迹特征，代表了微分导通电阻的负温度系数（见图 1 (e)）。令人惊讶的是，我们异质结器件的 1200 V 反向恢复时间达到纳秒级（图 1 (f)），这与单极 Ga<sub>2</sub>O<sub>3</sub> 肖特基势垒二极管类似，并且远快于双极硅快速恢复二极管。基于这些结果，与传统的双极器件相比，我们 NiO/Ga<sub>2</sub>O<sub>3</sub> 异质结可以同时降低传导损耗和开关损耗。

## 在极端条件下运行

得益于我们在雪崩和浪涌操作方面的突破，我们已经能够深入研究极端条件下这些超宽禁带半导体异质结中基本载流子动力变化的细节。这类细节包括高电场、高电流密度、高温和非平衡动态条件。

雪崩行为的实现取决于结处发生的碰撞电离和倍增，以及碰撞电离产生的非平衡载流子的有效去除。如图 2 (a) 所示，一旦 n 型 Ga<sub>2</sub>O<sub>3</sub> 漂移层中引发碰撞电离，强电场就会将这种相互作用产生的电子和空穴分别扫到阴极和异质结。由于交

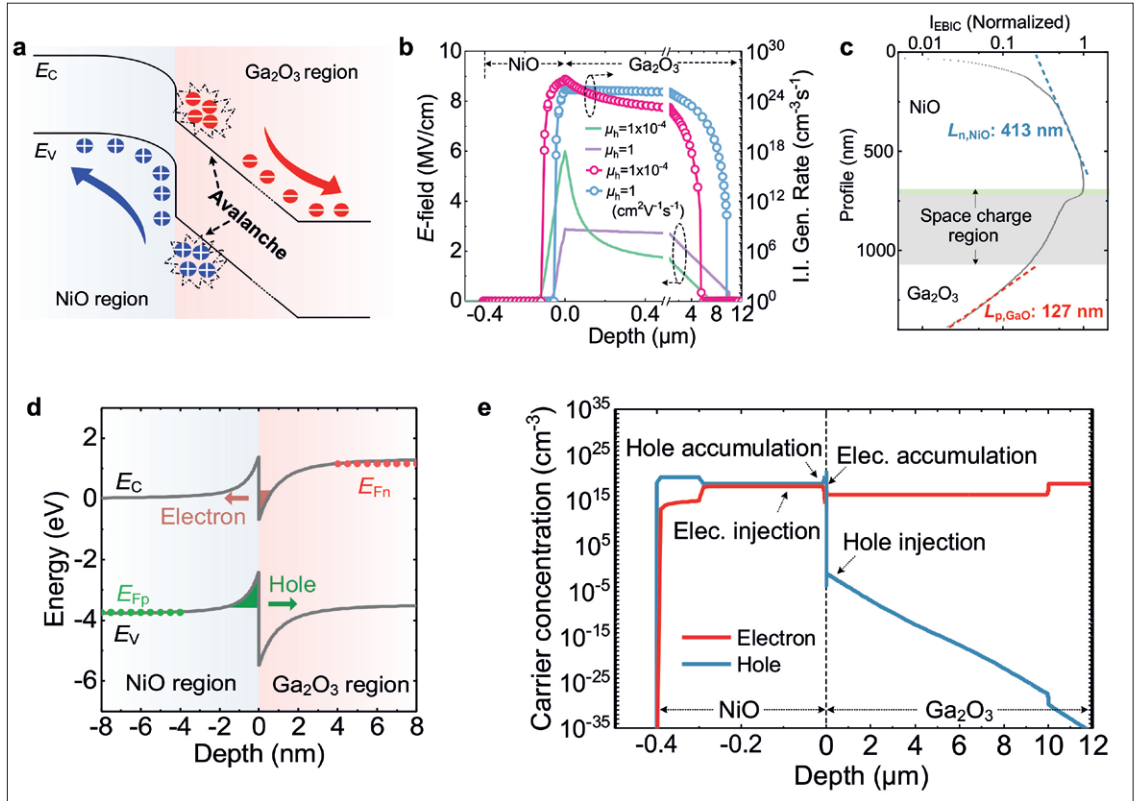


图2. (a) 雪崩条件下的能带图和载流子传输动态图。(b) 雪崩电流为 30 A 时，两种不同空穴迁移率下异质结二极管中电子和空穴浓度、电场和生成速率的模拟曲线。(c) NiO 的电子束感应电流曲线 /Ga<sub>2</sub>O<sub>3</sub> 异质结来确定少数载流子扩散长度。(d) 高正向电压下载流子传输动力变化的图示。(e) 正向电压为 6 V 时异质结二极管两侧少数载流子的模拟分布。

错的能带结构，NiO/Ga<sub>2</sub>O<sub>3</sub> 异质结不会对空穴传输产生势垒。

模拟了我们器件的特性。这些计算表明，Ga<sub>2</sub>O<sub>3</sub> 中碰撞电离产生的空穴不会受到有争议性的自俘获现象的影响，并且具有相当大的迁移率漂移——正是这一点使得高雪崩电流成为可能。动态雪崩特性还能让我们提取 Ga<sub>2</sub>O<sub>3</sub> 中的全套电子和空穴碰撞电离系数，这对于开发可用于多种应用的日盲雪崩光电探测器非常重要。

NiO/Ga<sub>2</sub>O<sub>3</sub> 异质结强大的浪涌能力的另一个优点是，它为 Ga<sub>2</sub>O<sub>3</sub> 中的少数载流子（空穴）传

输提供了新的方向，不过这一点仍然存在争议，而且在很大程度上尚未得到探索。我们在这方面与澳大利亚国立大学的研究人员合作，利用微观电子束感应电流对 NiO/Ga<sub>2</sub>O<sub>3</sub> 异质结二极管中的少数载流子动力变化进行成像（见图 2 (c)）。该技术揭示了 p-NiO 中电子和 Ga<sub>2</sub>O<sub>3</sub> 中空穴的不对称的少数载流子寿命分别为 124.0 ns 和 6.2 ns。基于这些值，我们预计双极电导率调制主要发生在高正向偏压下的 NiO 中，主要通过电子隧道注入进行（如图 2 (d) 和 2 (e) 所示）。当该器件关闭时，耗尽主要发生在轻掺杂的 Ga<sub>2</sub>O<sub>3</sub> 中。由于最

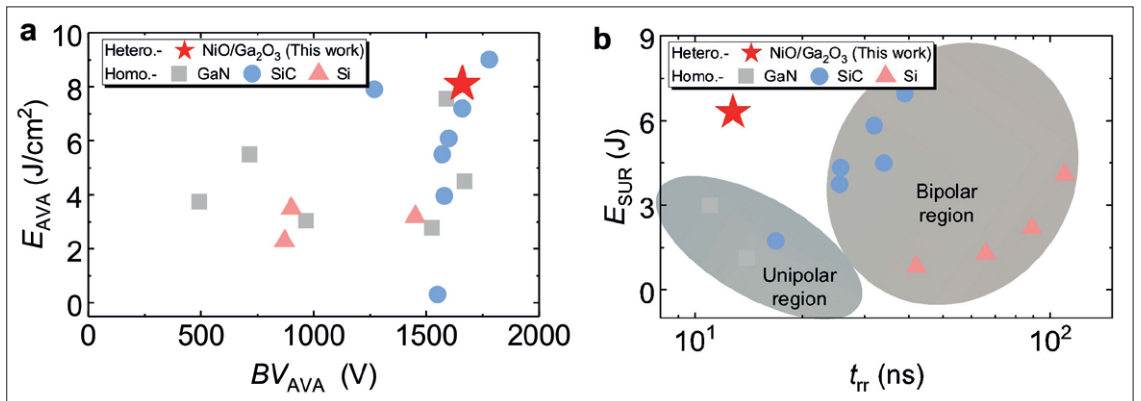


图 3. (a) 雪崩电场与雪崩阻断电压基准，以及 (b) 浪涌能量与反向恢复时间 (t<sub>tr</sub>) 基准，所有数据均针对所报告的 Ga<sub>2</sub>O<sub>3</sub>、GaN、SiC 和硅功率二极管。

少的少数载流子需要在 p-NiO 中重新组合才能发生切换，因此这对器件反向恢复的影响微不足道。

## 基准

我们的 NiO/Ga<sub>2</sub>O<sub>3</sub> 异质结将低导通电阻与高电流容量和高阻断电压相结合，树立了新的性能基准。如图 3 (a) 所示，浪涌电流和浪涌能量容量超过了硅器件，并且与 SiC 和 GaN 器件的最佳报告性能相当。值得注意的是，我们的异质结克服了传统同质结中鲁棒性和开关速度之间的根本权衡（见图 3 (b)），为推进超宽禁带器件在功率应用方面扫清了道路。

除了电力电子领域的机遇之外，我们具有雪崩耐用性的创新超宽禁带异质结架构在实现深紫外光谱范围内的超低噪声雪崩光电探测器方面具

有巨大潜力。此类器件有望突破响应率和响应速度之间的根本平衡，这一胜利有望在光电子和光子学领域产生深远的影响。☞

## 扩展阅读

- H. Gong et al. “A 1.86-kV double-layered NiO/ $\beta$ -Ga<sub>2</sub>O<sub>3</sub> vertical p-n heterojunction diode,” Appl. Phys. Lett. 117 022104 (2020)
- F. Zhou et al. “1.95-kV Beveled-Mesa NiO/ $\beta$ -Ga<sub>2</sub>O<sub>3</sub> Heterojunction Diode With 98.5% Conversion Efficiency and Over Million-Times Overvoltage Ruggedness,” IEEE Trans. Power Electron. 37 1223 (2022)
- Y. Qin et al. “Recent progress of Ga<sub>2</sub>O<sub>3</sub> power technology: large-area devices, packaging and applications,” Jpn. J. Appl. Phys. 62 SF0801 (2023)
- F. Zhou et al. “An avalanche-and-surge robust ultrawidebandgap heterojunction for power electronics,” Nat. Commun. 14 4459 (2023)
- J. Kozak et al. “Stability, Reliability, and Robustness of GaN Power Devices: A Review,” IEEE Trans. Power Electron. 38 8442 (2023)

上接第29页

为了实现 94 GHz 的晶体管操作，我们将 GaN 沟道厚度减小至 12 nm，并在外延堆叠顶部引入 GaN 盖帽层，以便制造深凹晶体管。GaN 顶层有两个好处：它使表面远离 2DEG 通道，减轻了直流到射频的色散（一种晶体管的射频性能滞后于直流测试预期性能的现象）；并通过减少表面耗尽效应，降低了接入区的电阻。

我们于 2016 年发布了第一个蓝宝石基深凹 N 极性 HEMT 的结果，并于次年报告了 SiC 基的变体性能。后者在 94 GHz 下表现出创纪录的 6.7 W/mm 输出功率密度和 14.4% 的功率附加效率。经过进一步优化器件设计，我们能够将 20V 下的输出功率密度提高到 8W/mm，16V 下的峰值功率附加效率达到 28.8%。正如引言中已经提到的，这些晶体管在很宽的频率范围内（从 94 GHz 到 30 GHz 和 10 GHz）可产生高输出功率密度，在后者频率下的峰值功率附加效率分别为 56% 和 58%。

最近，我们推出了 8.84 W/mm (663 mW) 的功率密度，到 2020 年相关的功率附加效率将达到 27%；今年年初，我们宣布了单节 W 波段功率记录达到 712 mW，功率密度为 7.1 W/mm，功率附加效率在 94 GHz 时为 31.7%。我们在第 81 届器件研究会议上公布的最新成果是针对输出功率为 1 W 的晶体管。

我们的研究表明，与标准 Ga 极性技术相比，N 极性深凹晶体管可以在给定漏极偏置下提供更高的输出功率密度，并在给定输出功率密度下提

供更高的功率附加效率。这种优势源于高频射频流、出色的色散控制和高增益。经过 UCSB 近 20 年的 N 极性技术开发之旅，这些 N 极性深凹晶体管实现了出色的输出功率和效率，使其成为当今毫米波应用的前沿技术。☞

- 加州大学圣巴巴拉分校 N 极性 HEMT 技术的开发，归功于所有为该项目做出贡献的研究生和博士后研究人员（人员众多，无法一一感谢，但都深表谢意）的辛勤付出。本项研究也要感谢 ONR 在 Paul Maki 博士指导合同下的持续支持。Paul Maki 博士分享了 N 极性 GaN 晶体管在性能上超越标准 Ga 极性技术的愿景。DARPA 在 DREAM 计划下提供了额外支持 (Y.K. Chen 博士、Dan Green 和 Tom Kazior 博士)。

## 扩展阅读

- E. Monroy et al. Appl. Phys. Lett. 84 3684 (2004)
- S. Rajan et al. Jpn. J. Appl. Phys. 44 L1478 (2005)
- S. Keller et al. J. Appl. Phys. 102 083546 (2007)
- S. Keller et al. Semicond. Sci. Technol. 29 113001 (2014)
- C. Lund et al. Semicond. Sci. Technol. 34 075017 (2019)
- S. Kolluri et al. IEEE Electron. Dev. Lett. 33 44 (2012)
- S. Wienecke et al. IEEE Electron. Dev. Lett. 38 359 (2017)
- B. Romanczyk et al. IEEE Trans. Electron. Dev. 65 45 (2017)
- E. Akso et al. IEEE Microw. Wirel. Technol. Lett. 33 683 (2023)



## 突破功率极限

新颖的设计丰富了一系列半导体材料的功率器件的性能

作者：Richard Stevenson, 《CS》杂志

**氮**化镓 (GaN) 和碳化硅 (SiC) 等被认为只是一种前景看好的材料的时代，已经一去不复返了。现在，它们正在发挥自己的潜力，其显著的商业成功就是明证。由于在电动汽车中的广泛应用，SiC MOSFET 的销量正在飙升，而 GaN 现已成为制造便携式产品快充的材料。

但是，电力电子技术的革命还远远没有结束。在几千伏或更高电压下工作时，领先的器件仍然是硅 IGBT 和晶闸管。然而，一些基于化合物半导体材料的新型替代品有望取代它们——它们也可能在较低电压下发挥作用。

在加利福尼亚州旧金山举行的 IEEE 国际电

子器件会议 (IEDM) 上，展示了这类器件的几个杰出案例。会上探讨了许多进展，其中包括：首次展示了沟槽型 6.5 kV SiC IGBT；GaN HEMT 能够阻断该电压，同时提供超低动态导通电阻；首款由  $\text{Ga}_2\text{O}_3$  制成的垂直超结器件，其击穿电压达 2 kV；以及基于 AlN 的垂直型 p-n 二极管，采用无掺杂剂分布式极化掺杂，其临界电场几乎是所报道的 SiC 和 GaN 值的两倍。

### 沟槽型 SiC IGBT

在国家层面，为减少碳排放所做的努力需要包括引入智能电网和高压直流输电系统。这两项

创新的基础包括静态同步补偿器和固态变压器，它们是由能够阻断高电压和提供大电流的功率器件组成的元件。

由 SiC 制成的器件有望成为这些补偿器和变压器的候选器件。SiC 不仅能确保器件的高性能，还能在高频率下工作，这为缩小补偿器和变压器的尺寸和提高其效率打开了大门。不过，如果采用 6.5 kV SiC MOSFET，导通电阻是一个令人担忧的问题，尤其是在高温条件下（175 °C 时为 104 mΩ cm<sup>2</sup>）。

由于这一限制，许多研究小组已经开发出了 SiC IGBT。其中包括利用厚漂移层实现 15 kV 阻断的产品，以及日立公司首创的变体，其特点是采用更薄的漂移层来降低开关损耗。2016 年，日立公司（Hitachi）的研究人员推出了一款具有低开关损耗的 6.5 kV SiC IGBT，该器件采用了极薄的漂移层，在最近的 IEDM 上，该团队又推出了一种具有沟槽双扩散 MOS 结构的后代产品（见图 1），旨在解决由于沟道迁移率低而导致的发射极电子注入低的问题。

Naoki Watanabe 在他的 IEDM 演讲中描述了这种器件，并强调了传统 SiC 沟槽栅极结构的一个弱点：“在沟槽底部，由于 SiC 的临界电场很高，而 SiC 临界电场靠近栅极氧化物，在关断状态下栅极氧化物中会产生高电场。因此，要实现沟槽栅 SiC IGBT，电场弛豫是必要条件。

为解决这一问题，该团队开发了一种新型的 SiC IGBT，其采用沟槽蚀刻双扩散 MOS 结构。据称，这种采用 V 型结构的设计的优点之一是通过缩小沟槽间距提高了沟道密度。另一个优点是，在关断状态下工作时，通过将沟槽埋入 p 体，栅极氧化物中的电场大大降低。

为了评估沟槽蚀刻双扩散 MOS 结构的能力，

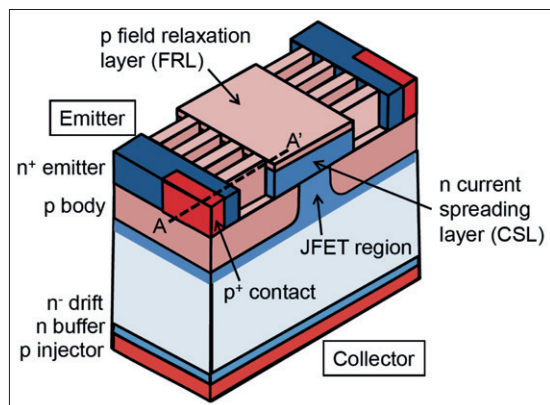


图1. n沟道SiC IGBT，采用沟槽蚀刻双扩散MOS结构。

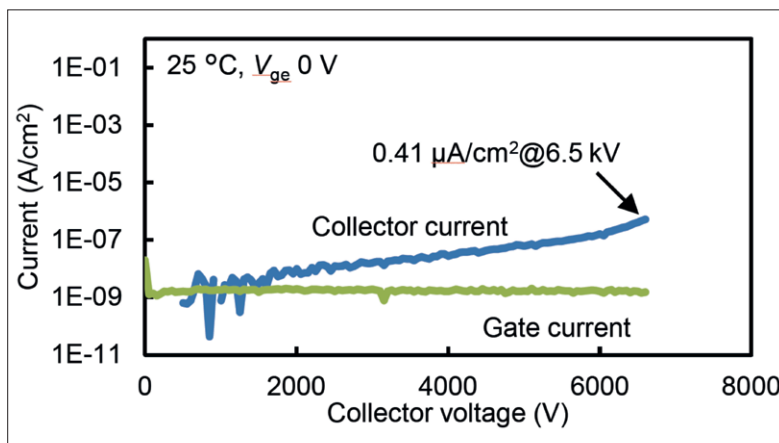


图2. 采用沟槽蚀刻双扩散 MOS 结构的 SiC IGBT 可实现超过 6.5 kV 的阻断电压。

Watanabe 及其同事制作了这种形式的测试结构，然后将其电气特性与平面变体进行了比较。在绘制栅极电压与漏极电流的函数关系图时发现，沟槽蚀刻双扩散 MOS 结构的电流增加了一倍，这要归功于鳍状结构。Watanabe 认为：“因此，沟槽蚀刻双扩散 MOS 结构可以增强发射极的电子注入。”

该团队通过模拟深入了解了该器件在关断状态下的电场，该电场的峰值为 2 MV cm<sup>-1</sup>。Watanabe 说：“这个值很低，足以确保高可靠性。”他还补充说，沟槽蚀刻双扩散 MOS 结构抑制了栅极氧化物中的电场。

该团队的新型 IGBT 的制造首先采用 n+ 衬底，然后沉积包括 70 μm 厚漂移层的外延结构。最后一道工序是背面研磨，这样就制成了漂移层很薄的 IGBT。

电气特性测量结果表明，采用沟槽蚀刻双扩散 MOS 结构的 IGBT 的导通电压（定义为集电极电流为 200 Acm<sup>2</sup> 时的电压）为 4.8 V，而平面型的导通电压为 6.7 V。接通时，新型 IGBT 的微分导通电阻为 6.6 mΩ cm<sup>2</sup>，约为平面器件的三分之一。采用沟槽蚀刻双扩散 MOS 结构的 IGBT 在 6.5 kV 电压下的集电极漏电流为 0.41 mA cm<sup>-2</sup>（见图 2），证明了它的阻断能力。

采用沟槽蚀刻双扩散 MOS 结构的 IGBT 开关特性也优于平面控制。关断和导通损耗分别降低了约 19% 和 6%，这要归功于较小的反馈电容和来自发射极的大量电子注入。

### 有源钝化 GaN HEMT

在 IEDM 上展出的另一款器件是 E-mode 有源钝化 p-GaN 栅极 HEMT，它能够提供 6.5 kV 的阻断电压，目标市场是未来的电网基础设施。

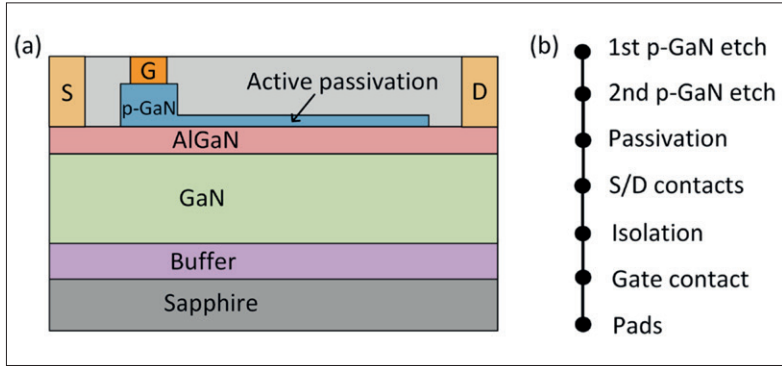


图3. 有源钝化 HEMT 的结构 (a) 及其制造工艺概要 (b)。

这种在蓝宝石衬底上生长的横向 GaN HEMT 由北京大学、清华大学和名古屋大学的研究人员合作开发，其优点包括不需要厚外延结构，并有机会将同一外延片用于低压和高压器件。

北京大学的 Jiawei Cui 代表团队发言时指出，开发千伏级 GaN 功率开关时，面临的两大挑战是确保增强型模式工作（即器件通常处于关断状态）和动态导通电阻的稳定性。

Jiawei Cui 表示：“p-GaN 栅极 HEMT 是 E-mode GaN 功率晶体管的主流技术。为了充分利用过去几年积累的经验，我们认为将 p-GaN 栅极结构用于高压晶体管也是一个不错的选择。”

为了抑制动态导通电阻，崔和同事们放弃了增加多个场板的传统方法，因为这种方法对于工作电压超过几千伏的器件来说是不切实际的。

“作为一种替代方法，我们提出了有源钝化 p-GaN 栅极 HEMT，” Jiawei Cui 解释说，在这种晶体管中，减薄的 p-GaN 层起到了钝化作用（见图 3）。这种形式的 HEMT 还具有其他特点，如屏蔽移动空穴的表面捕获，以及只需一个额外步骤就能实现有源钝化。

在制造器件时，首先要使用传统的外延片，该外延片具有高电阻率缓冲层、200 nm 厚的未

掺杂 GaN 沟道、15 nm 厚的  $Al_{0.2}Ga_{0.8}N$  势垒和 20nm 厚的 p-GaN 盖帽，并通过两步工艺对该层进行选择性蚀刻。然后沉积二氧化硅使器件钝化，再加入欧姆触点、隔离步骤以及形成栅极触点和探针 pad。

电学测量显示，有源钝化 HEMT 的关态阻断能力优于作为对照器件的传统 HEMT。对于这两种器件，栅极长度的增加会导致更高的阻断电压，栅极长度为  $77 \mu m$  的有源钝化 HEMT 能够阻断 6.573 kV 的电压（见图 4）。研究小组认为，有源钝化 HEMT 的阻断电压之所以更高，是因为耗尽区的位置发生了变化，不再部分位于栅极下方。

根据对传输电流 - 电压特性的测量，这两种形式的 HEMT 都呈现出增强型模式工作，阈值电压为 0.8 V。

对输出电流 - 电压特性的测量结果表明，有源钝化 HEMT 的导通电阻低于对照组，分别为  $38.2 m\Omega mm$  和  $43.6 m\Omega mm$ 。

为了评估其器件的动态导通电阻，崔和同事比较了一系列漏极 - 源极电压下的动态值和静态值。据报道，在 4.5 kV 电压下对栅极长度为  $77 \mu m$  的增强型 p-GaN 栅极 HEMT 进行测量时，该比率为 1.02。

据称，优良的导通电阻特性源于钝化层的屏蔽效应。为了验证这一结论，研究团队制作了一对器件——带有源钝化和不带有源钝化——其中包括一个表面测试电极。

在该电极上施加负电压可模拟负表面捕获效应。崔说：“我们发现，传统 HEMT 的漏极电流减小了，但有源钝化 HEMT 的漏极电流保持不变。这一结果表明，有源钝化可以屏蔽表面效应对 2DEG 沟道的影响。

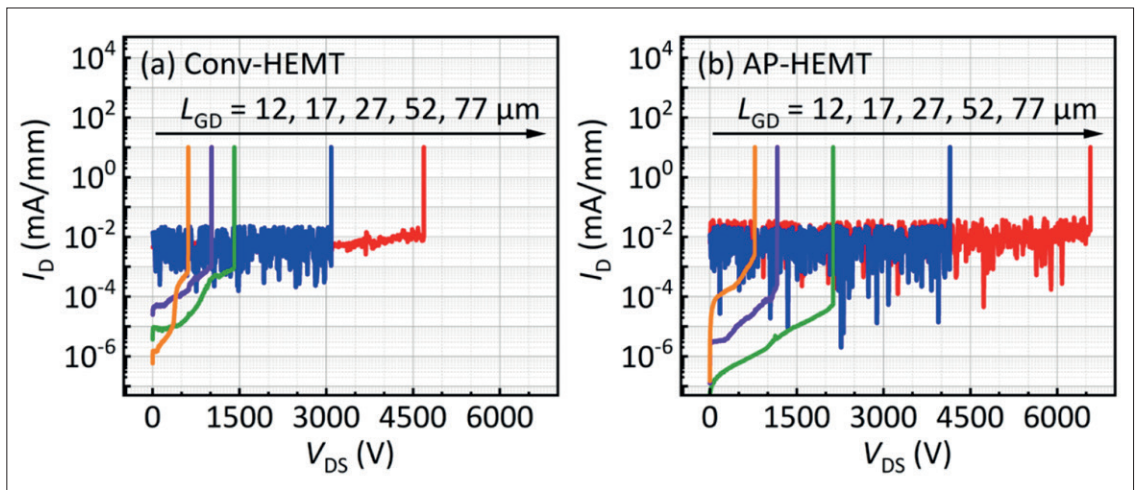


图4. 传统 GaN HEMT 的关断特性 (a) 不如采用有源钝化设计的变体 (b)。

研究人员还进行了第二项测试，在电极上施加正电压以在表面捕获电子。去掉电压后，传统 HEMT 的漏极电流减小，需要很长时间才能恢复。相比之下，有源钝化 HEMT 的漏极电流没有变化，进一步证明了表面屏蔽的作用。

崔最后对有源钝化 HEMT 进行了基准测试。他声称，该器件的性能接近 SiC 极限，是第一个阻断电压达到或超过 6.5 kV 的增强型 p-GaN 栅极 HEMT。

### Ga<sub>2</sub>O<sub>3</sub> 超结肖特基整流器。

美国和日本的研究人员合作开发出了另一个新的突破：首个由超宽禁带材料 Ga<sub>2</sub>O<sub>3</sub> 制成的垂直超结器件。

弗吉尼亚理工学院和州立大学、南加州大学、美国海军研究实验室、Novel Crystal Technology 公司和橡树岭国家实验室的研究人员合作一系列器件，这些器件的支柱宽 1-2μm，包裹在电荷平衡的 p 型 NiO 中。这些器件可阻断高达 2 kV 的电压。

弗吉尼亚理工学院和州立大学的 Yuan Qin 代表合作伙伴发言。他首先强调了 Ga<sub>2</sub>O<sub>3</sub> 的优势。这些优势包括临界电场高（预计可达 8 MV cm<sup>-1</sup>）、温度稳定性高以及可在大直径衬底上外延生长。遗憾的是，这种氧化物有两大缺点：缺乏 p 型掺杂和热导率低。

Qin 简要介绍了各种形式半导体器件的发展历程，他解释说，从一维结构到多维变体（如采用超结、多通道和多栅极的器件）的转变，在系统层面实现了更高的功率密度和效率。

对于超结器件，例如 Qin 及其同事制备的器件，导通电阻随阻断电压呈线性增长，而对于一维器件，导通电阻则随阻断电压的平方而变化。

Qin 说：“对于超宽禁带半导体氧化镓而言，制备超结器件仍面临一些挑战，”他解释说，其中之一是开发一种能产生垂直侧壁和光滑表面的深柱蚀刻工艺。

由于缺乏 p 型 Ga<sub>2</sub>O<sub>3</sub>，器件开发还需要选择一种不会导致过多界面陷阱的替代 p 型材料。NiO 显然是一个候选材料——它以前曾用于制备 GaN 的垂直超结和 Ga<sub>2</sub>O<sub>3</sub> 的横向超结。

超结器件的制备涉及对 NCT 生产的 2 英寸 Ga<sub>2</sub>O<sub>3</sub> 外延片的处理，该外延片有 10μm 厚的 n-Ga<sub>2</sub>O<sub>3</sub> 层（掺杂水平为 2 × 10<sup>17</sup> cm<sup>-3</sup>）和 0.5μm 厚的 n-Ga<sub>2</sub>O<sub>3</sub> 层（掺杂水平为 1 × 10<sup>16</sup> cm<sup>-3</sup>）。干

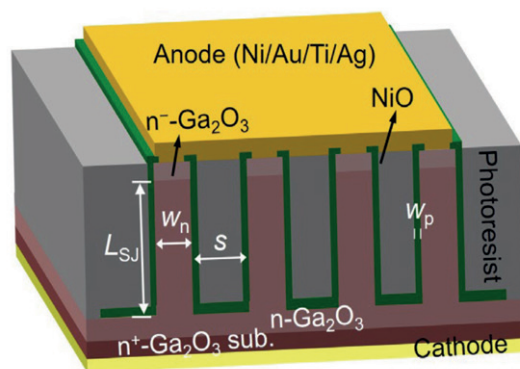


图5. 垂直 Ga<sub>2</sub>O<sub>3</sub> 超结肖特基势垒二极管的特性由沟道深度 (L<sub>SJ</sub>)、沟道宽度 (W<sub>n</sub>)、沟道间距 (S) 和氧化镍厚度 (W<sub>p</sub>) 等关键尺寸决定。

法蚀刻产生了 6.5μm 深的柱子，在氩气和氧气环境中通过共形溅射将其包裹在 NiO 中。由于 NiO 中的受主浓度远高于 Ga<sub>2</sub>O<sub>3</sub> 柱中的施主浓度，因此厚度为 120nm 的 NiO 可与 1-2μm 宽的柱子实现电荷平衡。研究小组通过在沟槽中填充光刻胶并添加 Ni/Au/Ti/Ag 肖特基触点，完成了器件的制备（器件结构见图 5，工艺流程详情见图 6）。

在这种设计中，0.5μm 厚的顶部 n-Ga<sub>2</sub>O<sub>3</sub> 层有两个作用：降低肖特基触点的隧穿漏电流；将峰值电场的位置从肖特基触点转移到体超结。

Qin 及其同事评估了具有各种柱宽的超结器件的阻断能力。他们发现，击穿电压最初随支柱宽度的增加而增加，在支柱宽度为 1.8μm 时达到 2kV，而在更宽的支柱宽度时则有所下降。峰值阻断能力源于最佳电荷平衡。

当器件温度升高到 175 °C 时，研究小组观察到阻断电压小幅下降到 1.8 kV。这表明电荷平衡在高温下得以保持。

对于阻断电压最好的器件，室温下的导通电压为 1 V，通断比约为 10<sup>9</sup>，比导通电阻仅为 0.7 mΩ cm<sup>2</sup>。在 175 °C 时，导通电压降至 0.8 V，通断比约为 10<sup>8</sup>，比导通电阻为 1.3 mΩ cm<sup>2</sup>。

在对该器件进行基准测试后，Qin 指出，在 600 V 至 4 kV 的所有肖特基势垒二极管和结势垒肖特基二极管中，该器件在比导通电阻和击穿电压之间实现了最佳折衷。该团队的器件可提供快速开关，其性能接近 GaN 的一维极限。

### AlN 垂直型 p-n 二极管

在硅的所有替代品中，AlN 可以说是最有前途的。由于具有 6 eV 的带隙，它的临界电场远高于所有竞争对手，这表明它有可能在阻断电压和比导通电阻之间做出更好的权衡。

多年来，AlN 器件的缺点之一是一直缺乏同

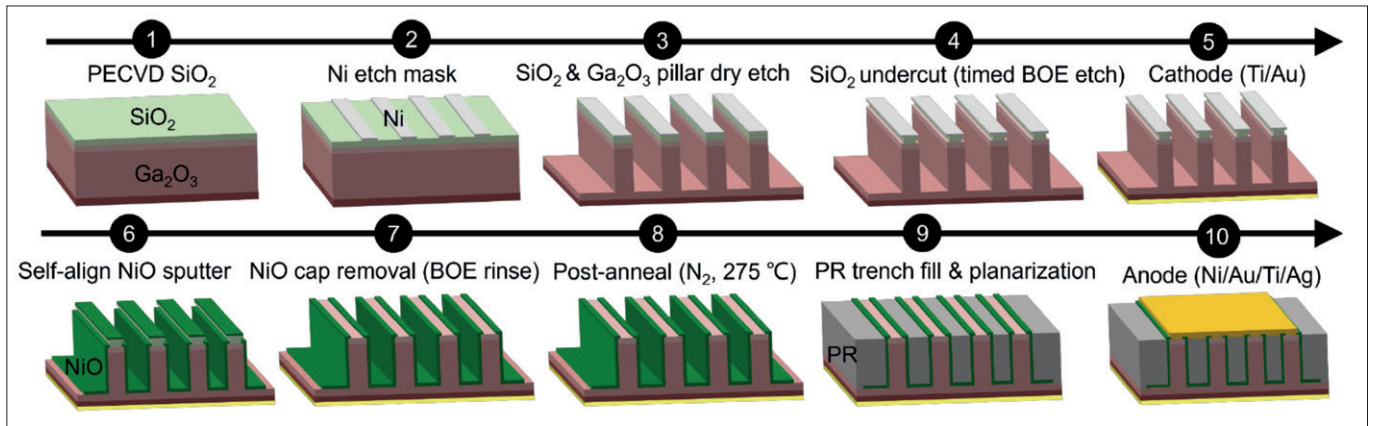


图 6. 制备 Ga<sub>2</sub>O<sub>3</sub> 超结肖特基势垒二极管的十个步骤。

质衬底。不过,近年来 AlN 器件已取得了很大进展, 2022 年的报告显示, 这种材料中的螺线位错密度可低于  $10^4 \text{ cm}^{-2}$ , 而旭化成公司于 2023 年宣布推出直径为 4 英寸的衬底。

AlN 的另一个问题是难以实现导电层。由于常见掺杂剂的电离能较高, 硅施主的电离能为 282 meV, 镁受主的电离能为 630 meV, 因此通过传统方法实现室温导电是一项挑战。

分布式极化掺杂提供了一种解决方案, 这种方法是加州大学圣巴巴拉分校 20 多年前首创的。在氮化物合金中, p 型和 n 型电导率都可以通过使用梯度合金方向的正或负固定空间电荷来实现。

在这种方法的基础上, 名古屋大学和旭化成公司团队利用分布式极化掺杂法在 AlN 基激光二极管中产生了一个 p 型层。据说, 这种生产 p 型

层的方法可以提高注入效率和微调串联电阻, 并最终实现在紫外线下连续发射激光。

在 IEDM 会议上, 该团队宣布在分布式极化掺杂方面取得了进一步的成功。利用它在 AlN 基的垂直 p-n 二极管中生产出 p 型和 n 型层。

来自名古屋大学的 Takeru Kumabe 向 IEDM 代表解释说, 在他们团队最近取得成功之前, 铝成分超过 30% 的 AlGa<sub>0.3</sub>N 二极管还没有表现出理想的电气特性。

Kumabe 及其同事制备器件的方法是, 在 AlN 衬底上生长出 300 nm 厚的 Al<sub>0.7</sub>Ga<sub>0.3</sub>N 接触层, 然后是 400 nm 厚的分布式极化掺杂 AlGa<sub>0.3</sub>N n 型层、120 nm 厚的分布式极化掺杂 p 型层, 最后是 20 nm 厚的镁掺杂 GaN 接触层。在分布式极化掺杂层中, AlGa<sub>0.3</sub>N 层的铝含量从 70% 到 95% 不等。

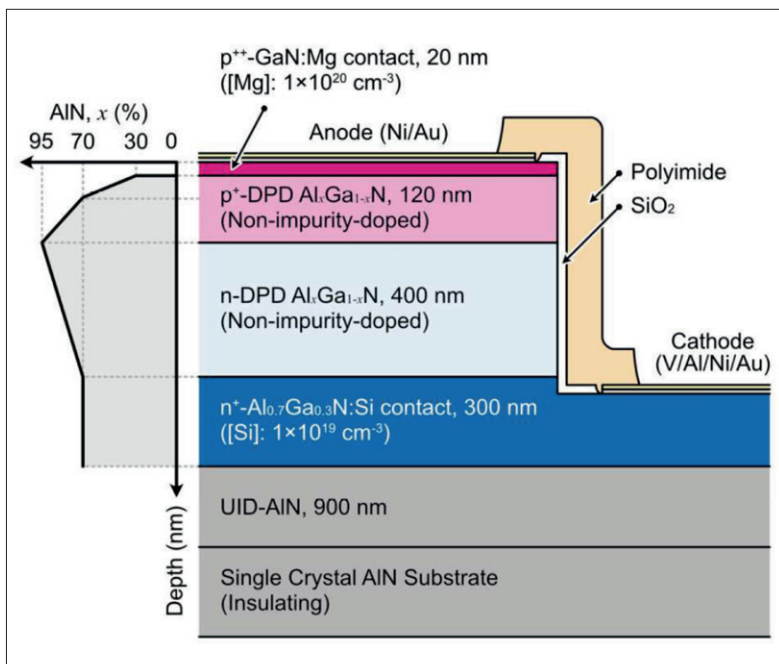
二极管的制备始于盖层中镁掺杂剂的活化。在添加阴极、阳极和接触 pad 以及防止空气放电的聚酰亚胺表面保护层之前, 蚀刻工艺确定了垂直网格, 等离子体增强 CVD 提供了 SiO<sub>2</sub> 保护层。

二次离子质谱法 (SIMS) 测定的负电荷和正电荷浓度平均值分别为  $1.8 \times 10^{18} \text{ cm}^{-3}$  和  $2.6 \times 10^{17} \text{ cm}^{-3}$ 。"Kumabe 解释说: "在这两个分布式极化掺杂层中, 电荷浓度沿深度方向恒定不变, 这要归功于线性成分分级。

在室温下对二极管进行的电气测量显示, 其导通电压为 6.5 V, 比导通电阻为  $3 \text{ m}\Omega \text{ cm}^2$ 。据 Kumabe 称, 这是迄今所报道的 AlN 基的 p-n 二极管的最小比导通电阻值。

研究小组还利用电致发光 (EL) 来仔细研究其器件的特性。"Kumabe 说: "EL 发射随着电流的增加而增加, 这表明电子和空穴都有助于典型 p-n 二极管的传导。

图 7. 分布式极化掺杂用于形成 AlN 基二极管。





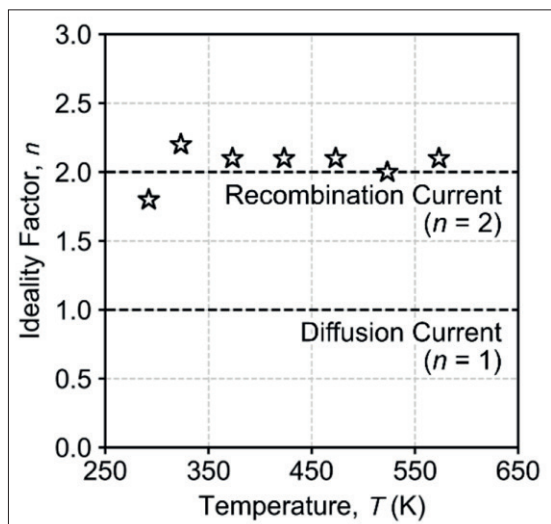


图8. AlN二极管随温度变化的理想因子接近 2，这表明电子和空穴都在器件工作中发挥作用。

为了验证他们的器件是否是真正的 p-n 二极管，Kumabe 和同事在 323K 至 573K 的温度范围内测量了电流密度与正向偏压的函数关系。发现阈值电压随着温度的升高而降低。使用复合电流模型来描述电学特性，进一步证明了该团队的器件表现为 p-n 二极管，而不是具有金属 - 绝缘体 - 半导体结构的器件（见图 8）。

反向偏压测量显示，器件在 -283 V 时发生了破坏性击穿，这表明雪崩击穿并未发生。因此，Kumabe 及其同事计算出击穿时的电场为  $7.3 \text{ MV cm}^{-1}$ 。

“将提取的电场与碳化硅和氮化镓的电场极限，以及之前报道的分布式极化掺杂 GaN

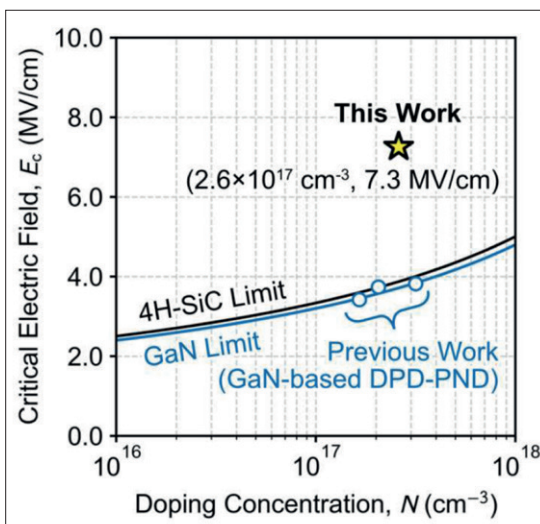


图 9. 采用分布式极化掺杂的 AlN 基二极管的性能远远超过了 SiC 和 GaN 的极限。

p-n 二极管的电场极限进行了比较。”Kumabe 说。”  $7.3 \text{ MV cm}^{-1}$  这一数值几乎是相同掺杂浓度下氮化镓和碳化硅极限值的两倍。

Kumabe 还指出，他们的器件打破了在 GaN 衬底上使用分布式极化掺杂 GaN 二极管所能实现的极限。

Kumabe 总结说：“这一结果证明了氮化铝和高铝含量氮化铝镓在功率器件应用中的巨大潜力。”

这些工作表明，AlN 器件正在取得巨大进步。除了在 IEDM 和其他会议上报告的 SiC、GaN 和  $\text{Ga}_2\text{O}_3$  器件的进展之外，毫无疑问，电力电子器件的革命正在顺利进行，但更多的进展还在后面。☞

## 重庆三安项目衬底厂已点亮通线

据媒体报道，日前，三安光电相关负责人向记者透露，重庆三安项目（系 8 英寸碳化硅衬底配套工厂）已实现衬底厂的点亮通线。

据了解，2023 年 6 月，三安光电和意法半导体官宣在重庆合资建厂，进行 8 英寸碳化硅（SiC）芯片大规模量产计划。同时，三安光电独立投资 70 亿元人民币配套建设一座 8 英寸碳化硅衬底厂。

此前消息显示，该项目总投资约 300 亿元，将建设一个技术先进的 8 英寸碳化硅衬底和晶圆工厂，全面整合了 8 英寸车规级碳化硅的衬底、外延、芯片的研发制造，以及为其提供碳化硅衬

底的材料供应商。其中，碳化硅衬底厂重庆三安由三安光电全资子公司湖南三安于 2023 年 7 月全资设立，专业从事碳化硅晶圆生长、衬底制造，规划达产年生产能力为 8 英寸碳化硅衬底 48 万片。

据相关工作人员透露，湖南三安的全资子公司重庆三安是匹配生产 8 英寸碳化硅衬底供应给三安意法。重庆三安项目已经通线，设备开始运转了，但该厂的体量要等对应的芯片和外延厂也通线才会放大量。且湖南 6 英寸已经不再扩产，后续都将扩产 8 英寸。☞

# 化合物半导体

COMPOUND SEMICONDUCTOR CHINA

2024年 8/9月



ISSN 2789-2735 www.compoundsemiconductorchina.net

# 化合物半导体

COMPOUND SEMICONDUCTOR CHINA

2024年 6/7月



ISSN 2789-2735 www.compoundsemiconductorchina.net

# 化合物半导体

COMPOUND SEMICONDUCTOR CHINA

2023年 12月 / 2024年 1月



ISSN 2789-2735 www.compoundsemiconductorchina.net



## 全球知名权威杂志 Compound Semiconductor 的中国版

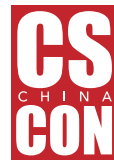
### 化合物半导体

COMPOUND SEMICONDUCTOR CHINA

#### 《化合物半导体》

双月刊，每期发行印刷版8,228册，电子版8,908册，免费发行至中国合资格的读者手中。

提供关于全球化合物半导体行业的深入分析和及时信息报道，是化合物半导体材料和器件业专业人士重要的信息源。



### 2024 化合物半导体 先进技术及应用大会

由雅时国际商讯主办，会议专注搭建全球化化合物半导体行业范围内产、学、研、政信息交流和商务合作的精准交流平台，着眼行业前沿议题，洞悉行业最新需求，汇集国内外领先跨国科技，与专家学者共探行业发展方向，共同探讨化合物半导体产业开拓创新的解决之道。



[www.compoundsemiconductorchina.net](http://www.compoundsemiconductorchina.net)



# 推进镓砷 MOSFET

比高电子迁移率晶体管 (HEMT) 更易于生产的镓砷 MOSFET，是超高频应用的有前景的候选者。

来自台湾的研究人员开发了一种反型镓砷 MOSFET，据称这种晶体管的跨导和截止频率 ( $f_T$ ) 的值非常出色。

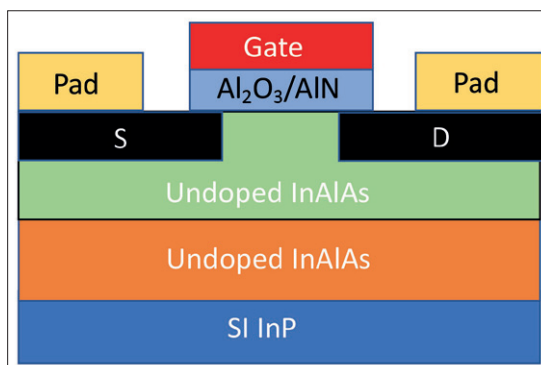
国立阳明交通大学的研究团队的工作应该有助于亚毫米波源的发展，这些源可能用于下一代无线通信网络和高分辨率成像系统。研究人员表示，他们的晶体管是广泛用于射频应用的基于砷化镓 (GaAs) 和磷化铟 (InP) 的 HEMT 的有吸引力的替代品，但这些 HEMT 难以缩放，并且需要复杂的外延过程来生长异质结构。

据说，使用镓砷量子阱的 III-V MOSFET 解决了这一问题，包括实现了 370 GHz 的  $f_T$  和 400 GHz 的最大截止频率 ( $f_{max}$ )。

“但是在我看来，量子阱器件具有复杂的外延结构和复杂的制造过程，”团队发言人 Jing-Yuan Wu 说，他指出他们的反型器件具有表面沟道，结构更简单，并且得益于与 CMOS 兼容的制造过程。

虽然量子阱变体的性能略高于 Wu 及其同事生产的 MOSFET，但后者声称具有更高的商业价值——在成本较低以及更容易集成到片上系统方面，这是一个有前途的特性。

台湾的团队开始生产他们的晶体管，将 3 英寸的磷化铟衬底装载到分子束外延 (MBE) 反应器中，并沉积了 100 纳米厚的非故意掺杂的 InAlAs 缓冲层，以减少信号损失，以及 50 纳米厚的轻掺杂 p 型  $In_{0.53}Ga_{0.47}As$  沟道。为了从这些外延片生产器件，研究人员用稀释的盐酸去除天然氧化物，通过原子层沉积 (ALD) 添加了 10 纳米的  $Al_2O_3$  栅帽，以保护  $In_{0.53}Ga_{0.47}As$  表面，并使用光刻技术定义了有源区。然后他们通过硅注入和快速热退火添加了源和漏区域，然后应用稀释的氢氟酸去除栅帽，使用 ALD 添加了 AlN 界面钝化层和  $Al_2O_3$  栅介电层，最后引入了与该结构的接触。Wu 及其同事比较了栅长从 75 纳米到 400 纳米的器件的性能。正如预期的那样，漏电流随着缩放而提高，在栅长范围内提高了三倍，在 1.0 V 的栅和漏偏



国立阳明交通大学团队制造的镓砷平面 MOSFET，其沟道具有非常高的电子速率值。

置下达到峰值达到 816 mA/mm。在漏源电压为 0.7 V 时，具有最小栅长的晶体管的峰值跨导为 1035 mS/mm。

使用漏源电压 0.7 V 和栅源电压 0.2 V，团队结合外推和小信号模型来确定  $f_T$  和  $f_{max}$  的值分别为 275 GHz 和 75 GHz。

Wu 说， $f_{max}$  的低值是由于 TiN 栅堆叠的非常高的电阻。“为了提高  $f_{max}$  性能，我们将尝试引入一种基于金的合金，它具有低电阻。”

根据 TCAD 模拟，团队的晶体管的  $f_T$  值随着栅长减小而增加。他们可以在 15 纳米栅长下达到 529 GHz。

与硅和其他镓砷 MOSFET 相比，该团队的器件在  $f_T$  和栅长的乘积这一指标上表现更好。

Wu 及其同事将这种优越性归因于  $In_{0.53}Ga_{0.47}As$  沟道的出色的载流子传输特性。沟道中的电子速率为  $2.88 \times 10^7$  cm/s。

据该团队称，他们的结果表明，镓砷 MOSFET 在将来的毫米波和亚太赫兹应用中具有巨大的潜力。

## 参考文献

J.-Y. Wu et al. Appl. Phys. Express 16 041007 (2023)

# 将铟磷 PCSEL 的功率推向新高

一种双晶格光子晶体结构确保在 1550 纳米处实现强大、极其窄的发射

一个包括发明光子晶体表面发射激光器 (PCSEL) 的团队在内的日本合作伙伴声称, 已将 1550 纳米这类设备的输出功率推向新高。

该团队基于铟磷的激光器, 由京都大学和住友电工的先驱者以及工程师合作生产, 能够提供连续输出功率 300 毫瓦。在此之前, 最强大的 PCSELs 在脉冲操作下仅能发射大约 100 毫瓦的功率, 波长约为 1.55 微米。

PCSEL 以其单模操作、高光功率和高质量窄发散角光束而闻名——在 1.55 微米左右发射的更强大的版本是激光雷达、材料加工和光通信的理想光源。

“我们相信 300 毫瓦的 [PCSELs] 已经可以满足一些实际应用的要求,” 京都大学的 Susumu Noda 说, 他将团队的 PCSEL 创纪录的输出功率归功于设计和工艺的进步。

“我们的双晶格光子晶体设计针对 1550 纳米波长进行了优化, 基于我们对基于砷化镓和基于磷化铟 PCSELs 的广泛经验,” Noda 说。“此外, 我们控制良好的刻蚀和再生长工艺实现了最小损伤, 从而减少了光损耗。”

该团队的 PCSEL 制造始于通过 MOCVD 生长外延层, 随后使用电子束光刻和干法刻蚀形成光子晶体结构。在添加一个包含四个 InGaAsP 量子阱的有源区之前, 先覆盖 InP 间隔层以封

装空气孔, 然后是 p 型 InP 包层和重掺杂的 p 型 GaInAs 接触层。通过这种方法, 团队避免了对有源层造成任何损伤的可能性。

为了完成他们的 PCSEL 制造, Noda 和他的同事添加了电极。他们的 n 型电极定义了器件的尺寸, 并且具有一个圆形窗口, 光线通过该窗口发射, 直径为 200 微米。p 型电极除了注入载流子外, 还作为背面反射器, 提高了斜率效率。

基于铟磷的 PCSEL 具有双晶格光子晶体结构, 用于实现高功率单模操作, 结合了小圆形孔和较大的椭圆形孔。

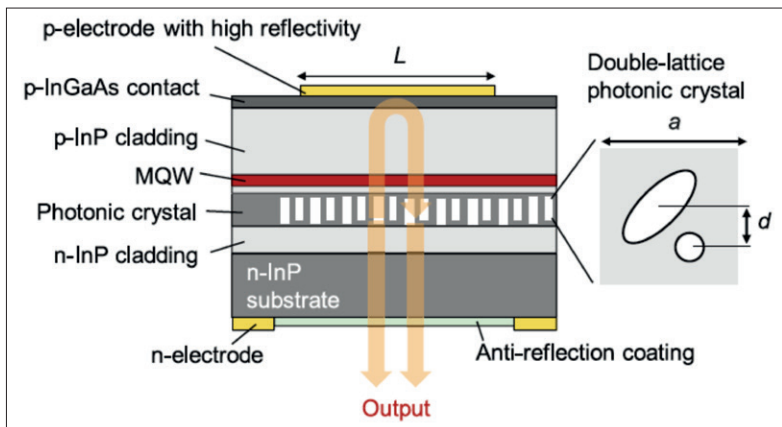
测量结果显示, 在室温下最大输出功率为 318 毫瓦, 实现了 17.3% 的壁插效率。在此温度下, 阈值电流为 230 毫安, 阈值电流密度为 0.73 千安培每平方厘米。后一个值仅略高于与团队的 1300 纳米 PCSELs 的阈值电流密度 0.67 千安培每平方厘米相关。团队将这种阈值电流随波长的小幅增加归因于更大的内在损耗, 以及增加的俄歇复合。

团队使用 1770 毫安的驱动电流记录了他们最新的 PCSEL 在室温下的光谱发射, 对应于峰值输出功率。这次测量确认了单模发射, 在 1564 纳米处达到峰值, 并提供了全宽半高值小于 0.02 纳米的值, 这是分析器的分辨率。

在从低于 1000 毫安到超过 2000 毫安的驱动电流下, 以及从低于 20°C 到 60°C 的温度下, 测量了边模抑制比的值。在所有情况下, 边模抑制比都超过了 60 分贝。

Noda 及其同事还研究了他们的 PCSEL 单模操作的高稳定性水平, 计算将这一优势归因于大的阈值增益裕度, 以及适度减弱的光子晶体结构的平面内光耦合。

据 Noda 称, 团队的下一个目标是改进他们的设计, 包括光子晶体, 并实现瓦特级操作。



双晶格光子晶体在增加 1.55 微米 PCSELs 的输出功率中发挥了至关重要的作用。

## 参考文献

T. Aoki et al. Appl. Phys. Express 17 042004 (2024)

# PCSELS 产生绿色发射

通过调整光子晶体的尺寸，绿色发射在 15 纳米范围内任意调节

日亚化学和京都大学之间的合作声称已经制造出第一款在绿色波段发射的光子晶体表面发射激光器 (PCSEL)。

这支日本团队的发言人 Natsuo Taguchi，在日亚化学和京都大学都担任职位，他表示，由于其卓越的光束质量，绿色 PCSELS 具有很高的潜力。这类激光器在垂直和横向上都能实现单模操作，并且结合了窄发散角和接近理想高斯光束的光束质量。

Taguchi 表示，绿色发射 PCSELS 可以取代固态激光器，在包括显示成像和生物科学在内的应用中获得部署。

PCSEL 的另一个优点是，可以通过仔细选择光子结构的尺寸，以极高的精度设计发射波长。

“激光波长可以任意调节，” Taguchi 说，“这使我们能够通过颜色混合创造出任意颜色。”除了为显示应用提供有价值的属性外，这种可调性还允许将发射调整到荧光染料的峰值吸收效率。

Taguchi 和他的同事开创的绿色 PCSEL 具有双晶格光子晶体，以改善对激光产生的干涉的控制。

为了形成光子晶体结构，工程师们在 GaN 堆栈上方沉积了一层氧化铟锡 (ITO)——一个由 n 型层、有源区和 p 型层组成的异质结构——然后使用电子束光刻和反应离子刻蚀来定义器件尺寸。通过采用这种方法，在最终确定光子晶体晶格的细节之前，可以通过光致发光对外延结构进行光学特性分析。

通过刻蚀形成的孔用等离子体 CVD 工艺填充 SiO<sub>2</sub>。这一步保护了光子晶体的侧壁免受导电粒子的侵害，这些粒子可能会造成电流泄漏，妨碍 PCSEL 的稳定运行。用 SiO<sub>2</sub> 填充孔还可以增加光子晶体层的有效折射率，导致基本模式的分布转移到这一层，最终增强了导引光和光子晶体之间的耦合。

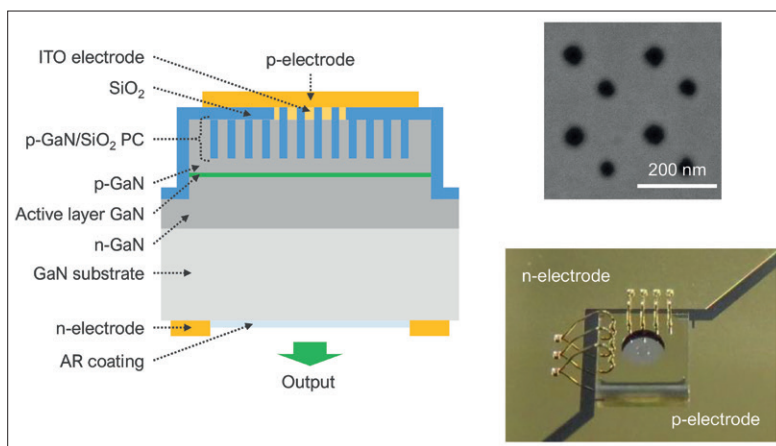
注意，添加 SiO<sub>2</sub> 也有一个缺点：减少了 p-GaN 层和光子晶体之间的折射率对比度。然而，这可

以通过增大光子晶体的填充因子来抵消。

在用 SiO<sub>2</sub> 填充孔之后，团队移除了 ITO 膜，除了一个用于电极的 300 微米直径的中心圆形区域，然后暴露了 n-GaN 层，然后添加电极和反射涂层（见图 PCSEL 的设计）。

在 500 纳秒脉冲和 1 千赫兹的重复频率下驱动，团队的 PCSEL 在电流密度为 3.89 千安培每平方米时功率输出急剧增加，并在大约 5 安培的驱动电流下提供了大约 50 毫瓦的最大输出。相应的壁插效率大约为 0.1%。

通过调整晶体晶格的尺寸，团队展示了它可以任意调节发射波长从 505.7 纳米到 520.5 纳米。



具有双晶格光子晶体的绿色发射PCSELS输出高达50毫瓦

Taguchi 说，他们的下一个目标之一是提高他们的 PCSELS 的壁插效率。这将通过优化光子晶体的设计和制造来实现，以增加光子晶体层的平面内耦合强度和垂直辐射。“同时，外延层将被优化以降低激光阈值。”

## 参考文献

N. Taguchi et al. Appl. Phys. Express 17 012002 (2024)

Advertiser	广告商名称	网址	页码
AIXTRON SE		www.aixtron.com	BC
CGB	北京华林嘉业科技有限公司	www.cgbtek.com	3
Evatec AG		www.evatecnet.com/cn	23
Park Systems		parksystems.cn/fx200	1
ABOUTET S.A.		www.raboutet.fr	7
Riber		www.riber.com	IFC

## 欢迎投稿

《化合物半导体》(CSC) 是针对中国化合物半导体及光电市场出版的专业杂志, 用简体中文出版。

本刊主要报道化合物半导体相关的材料、工艺、设备、器件、模块 / 组件、封测技术, 及其发展趋势和相关厂务设施。与读者一起紧跟行业发展, 共同面对在研发、制造过程中遇到的问题及挑战。

本刊的读者是活跃在化合物半导体及光电行业的技术管理人员、项目经理、科研人员、工程师以及从事开发、制造、工艺的专业人士。

本刊文章精选自英国物理协会著名杂志《Compound Semiconductor》, 翻译并编辑成形; 我们也报道全球平面显示制造商和研究机构的最新技术与资讯, 以及撰写其他与本地市场息息相关的新闻和文章; 并选编专业投稿。

本刊欢迎读者和供应商投稿, 文章一经采纳, 将在印刷版本和网上刊登。CSC 将为设计者和管理人员, 提供一个展现国内外厂商的最新成果的平台。

### 文章投稿指南

1. 文章主题突出、结构严谨、短小精悍, 中文字数不超过 3,000 字;
2. 文章最好配有两幅至四幅与内容相关的插图或表格; 插图与表格分别用图 1、图 2 或表 1、表 2 的次序编号, 编号与文中的图表编号一致;

3. 请注明作者姓名、职务及所在公司或机构的名称。作者人数以四人为限;
4. 请勿一稿多投;
5. 请随稿件注明联系方式 (邮编、地址、电话、电子邮件)。

### 新产品投稿指南

1. 新产品必须是中国市场新上市、可以在中国市场上买到;
2. 有关新产品来稿的内容应包含产品的名称、型号、功能、主要性能和特点、用途;
3. 短小精悍, 中文字数不超过 300 字;
4. 来稿请附产品照片。最好是在单色背景下简单的产品实物照片, 照片的分辨率不低于 300dpi;
5. 注明能提供进一步信息的人员姓名、电话、电子邮件。

优先刊登中文来稿 (翻译稿请附英文原稿)。来稿请用电子邮件寄到: minL@actintl.com.hk, lynnw@actintl.com.hk。

如果您有什么意见或建议, 或者有什么想法同本刊编辑探讨, 请不吝赐教。



[www.compoundsemiconductorchina.net](http://www.compoundsemiconductorchina.net)

## 行政及销售办公室 Administration & Sales Offices

### 行政人员 Administration

HK Office (香港办公室)  
ACT International (雅时国际商讯)  
Unit B, 13/F, Por Yen Buiding,  
No. 478 Castle Peak Road,  
Cheung Sha Wan,  
Kowloon, Hong Kong  
Tel: 852-28386298

Publisher (社长) - China  
Adonis Mak (麦协林)  
Adonis@actintl.com.hk

Deputy Publisher (副社长) - China  
Lisa Cheng (程丽娜)  
lisac@actintl.com.hk

Editor in China (中国版编辑)  
Min Lu (陆敏)  
minL@actintl.com.hk

Lynn Wang (王清玲)  
lynnw@actintl.com.hk

UK Office (英国办公室)  
Angel Business Communications Ltd.  
6 Bow Court, Fletchworth Gate,  
Burnsall Road, Coventry, CV5 6SP, UK  
Tel: +44 (0)2476 718 970

Chief Operating Officer  
Stephen Whitehurst  
stephen.whitehurst@angelbc.com  
Tel: +44 (0)2476 718970

### 销售人员 Sales Offices

Asia (亚洲)  
Floyd Chun (秦泽峰)  
floydchun@actintl.com.hk  
Tel: 852 2838 6298

China (中国)  
Lisa Cheng (程丽娜)  
lisac@actintl.com.hk  
Tel: 86 185 7156 2977

Mini Xu (徐若男)  
minix@actintl.com.hk  
Tel: 86 187 7196 7314

Phoebe Yin (尹菲菲)  
phoebey@actintl.com.hk  
Tel: 86 155 2754 0817

Ron Wang (汪毓翀)  
ronw@actintl.com.hk  
Tel: 86 186 9404 8156

Mandy Wu (吴漫)  
mandyw@actintl.com.hk  
Tel: 86 187 7196 7324

Grace Zhu (朱婉婷)  
gracez@actintl.com.hk  
Tel: 86 159 1532 6267

Cecily Bian (边团芳)  
cecilyb@actintl.com.hk  
Tel: 86-135 5262 1310

Taiwan, Singapore, Malaysia  
(台湾, 新加坡, 马来西亚)  
Floyd Chun (秦泽峰)  
floydchun@actintl.com.hk  
Tel: 852 2838 6298

### Korea (韩国)

Lucky Kim  
semieri@semieri.co.kr  
Tel: 82-2-574-2466

### US (美国)

Janice Jenkins  
jjenkins@brunmedia.com  
Tel: 724-929-3550

Tom Brun  
tbrun@brunmedia.com  
Tel: 724-539-2404

### Europe (欧洲)

Shehzad Munshi  
sm@angelbcl.co.uk  
Tel: +44 (0)1923 690215

Jackie Cannon  
jackie.cannon@angelbc.com  
Tel: +44 (0) 1923 690205

## —◆ 线下 ◆—

### 化合物半导体&半导体芯科技 综合论坛

#### 05月苏州 半导体先进技术创新发展和机遇大会

- 化合物半导体材料生长与设备技术 · 功率电子器件及应用 · 高功率电子器件可靠性和失效分析 · 超宽禁带器件:解决方案
- 先进封装工艺与键合技术 · 封装关键材料与创新

### 化合物半导体先进技术及应用大会

#### 10月常州 化合物半导体先进技术及应用大会

- 化合物半导体材料生长与设备技术 · 功率电子器件及应用 · 光电子器件及应用 · 先进显示与照明取得的进展 · AI趋势下高速光互联演进
- 光子器件可靠性和失效分析 · 超快通信射频器件新应用

### CHIP China晶芯研讨会

#### 11月厦门 第二届-半导体先进封测产业技术创新大会

- TGV的封装工艺与技术 · IP/SoC/3D/异构集成 · 封装关键材料与创新 · 应用需求驱动下,先进封测发展进入快车道专场会议
- 系统级SiP芯片,物联网下一个竞争高地 · 赋能光电产业发展新高度

## —◆ 线上 ◆—

### 化合物半导体先进技术及应用大会

确保SiC取得巨大成功

GaN功率应用,厚积薄发

MicroLED取得的进展

超宽禁带材料器件解决方案

光互联及光子集成电路

### CHIP China晶芯研讨会

先进封装工艺与键合技术

封装关键材料与创新

IP/SoC/3D/异构集成

先进半导体材料和器件的可靠性和失效分析

芯片与器件的测试和可靠性验证

## —◆ 定制专场论坛 ◆—

重点依据企业需求定制化会议主题,线上直播与线下执行双向选择,垂直听众定向邀约,充分发挥资源链接优势,突破原有格局,助力泛半导体产业客户实现多元化探索路径。

**论坛优势:推介目的性强 会议听众垂直 议题内容聚焦 直击产品核心**



线下会议



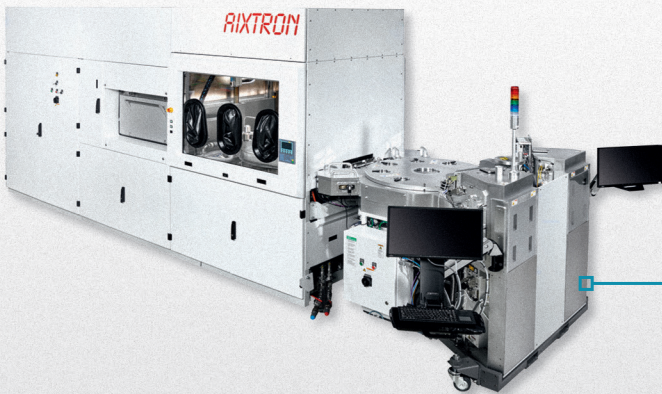
线上会议



# AIXTRON

## THE NEW G10 SERIES

Your Productivity Solution for All Advanced Epitaxy Materials



### G10-SiC

- ▶ 9x150 mm (6") or 6x200 mm (8")
- ▶ New hardware & process surpassing Single Wafer Reactor uniformities
- ▶ +50% productivity per fab area with large batch technology & small footprint

#### End Markets/Products:

EV inverters & charging infrastructure

### G10-GaN

- ▶ 8x150mm (6") or 5x200 mm (8")
- ▶ 1<sup>st</sup> fully automated compact GaN MOCVD cluster designed 100% for Si Power fabs
- ▶ Novel hardware solution for unmatched barrier uniformities and device yields

#### End Markets/Products:

Power Electronics & Wireless communication



### G10-AsP

- ▶ 8x150 mm (6") or 5x200mm (8")
- ▶ 1<sup>st</sup> fully automated AsP MOCVD system enabling 10x lower defect density
- ▶ Unmatched wavelength uniformity on all wafer sizes

#### End Markets/Products:

Micro LED, Optical Data communication, 3D-sensing & LiDAR

