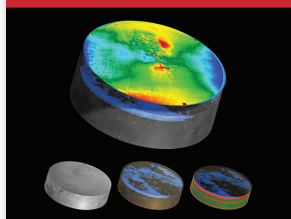


化合物半导体

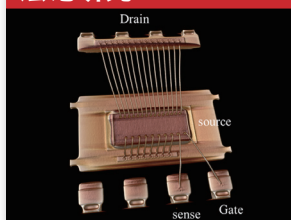
CS COMPOUND SEMICONDUCTOR CHINA

2026年 2/3月

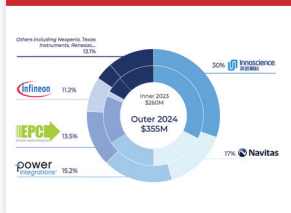
让SiC生产不再靠猜



面向自主创新的半导体芯片系统性分析方法论研究



GaN的支柱产业：消费电子



高带宽节能网络



UPrecision 华卓精科

混合键合设备

Hybrid Bonding Equipment

6/8/12吋 wafer HybridBonding



北京华卓精科科技股份有限公司



地址：北京市北京经济技术开发区科创十街19号院
电话 / Tel: 010-62780929
网址 / Web: www.u-precision.com
邮箱 / E-mail: sales@u-precision.com

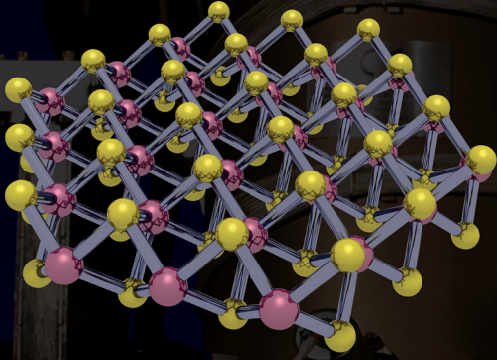
ACT INTERNATIONAL



ISSN 2789-2735

www.compoundsemiconductorchina.net

RIBER's COMPACT 21 SERIES



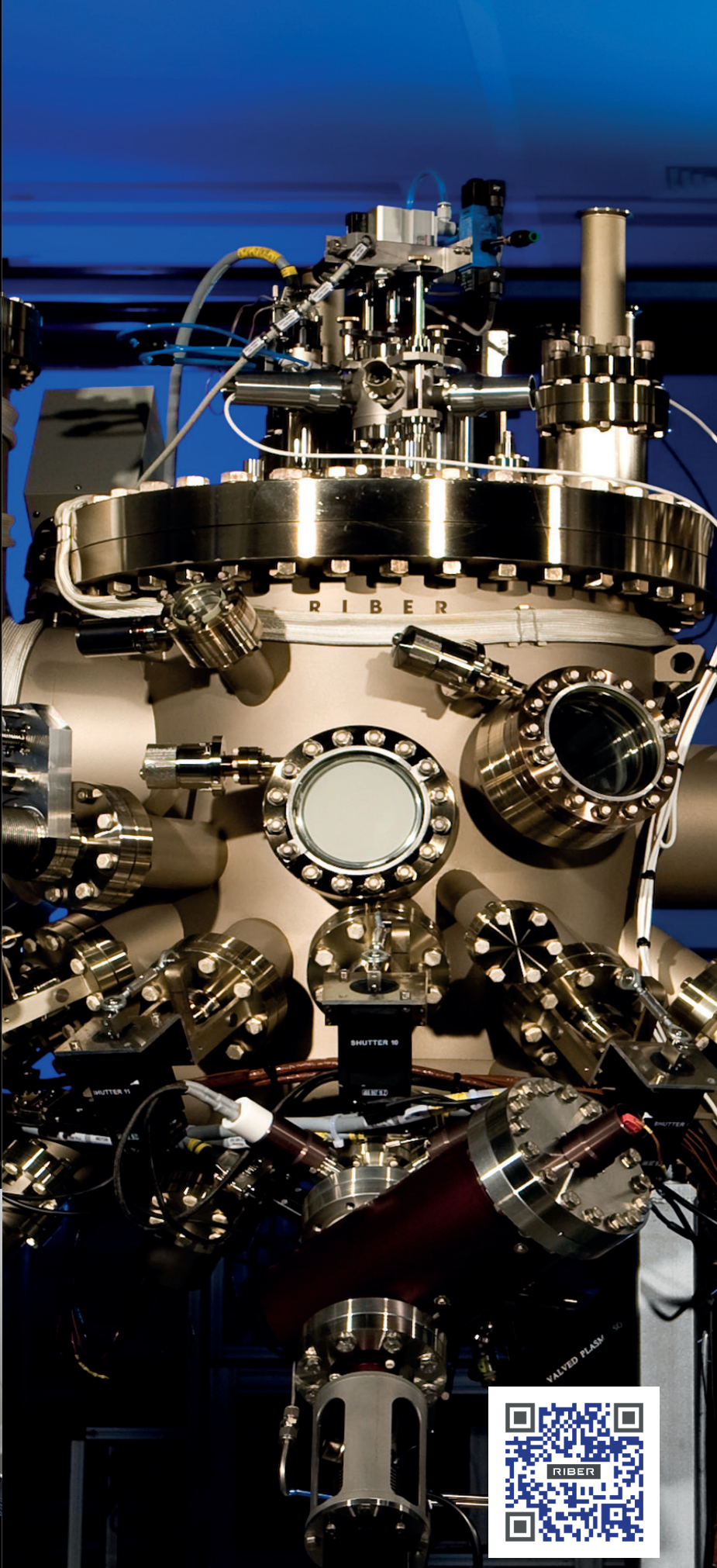
扩展您的研究 领域

小巧灵活

易于使用

高度集成

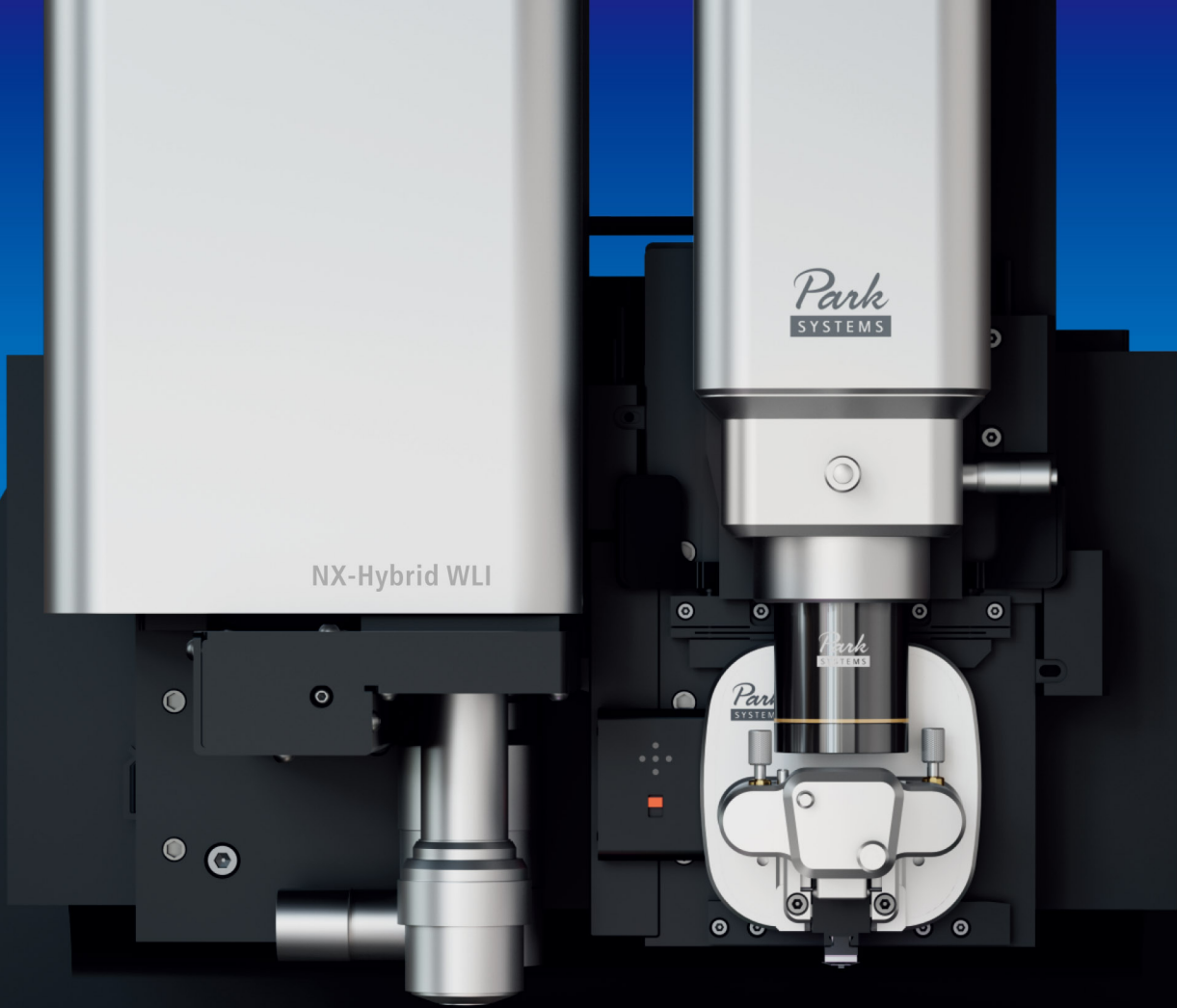
低使用成本



RIBER

INNOVATIVE SOLUTIONS FOR SEMICONDUCTOR INDUSTRY

info@riber.com
www.riber.com



实现白光干涉测量和AFM测量的完美融合
更好地服务半导体计量

Park NX-Hybrid WLI

AFM和WLI联用技术，Park NX-Hybrid WLI应运而生！

Park NX-Hybrid WLI是迄今为止世界首台内置WLI轮廓仪的工业自动化计量型原子力显微镜。

Park NX-Hybrid WLI产品集成了白光干涉仪(WLI)成像区域宽、速度快和原子力显微镜的纳米级分辨率测量的优点，将WLI和AFM技术无缝融合，开创半导体测量的新时代！



Park原子力显微镜
电话：400-878-6829
www.parksystems.cn/hybrid-wli

Park
SYSTEMS

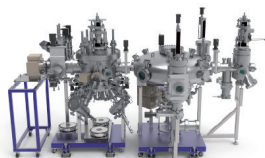
帕克
原子力显微镜

半导体薄膜物理沉积设备供应商

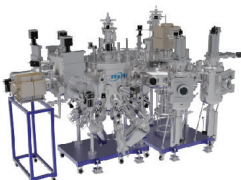
FERMI 费勉仪器

创立于2017年,提供设计开发、集成测试、售后服务等一站式供应服务平台。

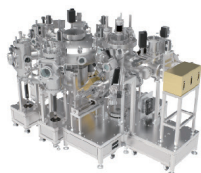
主营业务:半导体装备制造、精密零部件制造、不锈钢真空腔体焊接制造等。



MBE-800 cluster 分子束外延系统



MBE-1000 cluster 分子束外延系统



LFPC-600 真空解理和钝化系统



HLFP-800P 原子氢清洗钝化系统



PV-200C全自动磁控PZT薄膜生产线

费勉仪器科技(南京)有限公司
Fermi Instruments (Nanjing) Co., Ltd.

YIP HOTLINE 联系热线 **+86-25-5888 3672**

南京市江北新区智达路6号智城园区3号楼 info@fermi.com



费勉仪器公众号



费勉仪器官网

封面故事 Cover Story

08 垂直 GaN 晶体管: 起飞时刻

The vertical GaN transistor: Time for take-off

垂直 GaN 晶体管有很多优点。与其横向器件相比,它在给定芯片面积下提供更高的击穿电压和电流,同时具有更高的可靠性,并简化热管理。然而,初创公司将垂直 GaN 晶体管商业化的努力已告失败,如今是横向变体在商业上取得成功,部分原因在于它确立了一个“杀手级”应用——移动设备的快速充电。阻碍这种更优结构取得成功的是其同质衬底。GaN 衬底不仅价格高昂,而且尺寸受限,典型直径仅为 50 mm。这阻碍了在已具规模经济优势的 200 mm 生产线上进行器件制造,也无法使用更现代的加工工艺。为克服这些限制开辟道路的是麻省理工学院 Tomas Palacios 课题组孵化的 Vertical Semiconductor。Vertical Semiconductor 率先采用 200 mm 工程衬底来制造 GaN finFET,这种方法允许将芯片生产外包给多家具备硅 CMOS 能力的晶圆厂。

- Richard Stevenson, CS 杂志主编

编者话 Editor's Note

04 金刚石半导体: 中国能否绕过“高压魔咒”, 抢占第四代半导体制高点? Diamond Semiconductors: Can China Circumvent the "High-Pressure Constraint" to Capture the High Ground in Fourth-Generation Semiconductor Technology?

- 陆敏

业界动态 Industry

05 Navitas 发布 10 kW 直流-直流平台

Navitas unveils 10 kW DC-DC platform

05 英诺赛科与谷歌公司重大业务进展

Innoscence Announces Major Business Progress with Google Inc

05 歌尔光学亮相 SPIE, 首发 50°大视场角碳化硅光波导模组

Goertek Optics Debuts at SPIE with World's First 50°FOV Silicon Carbide Waveguide Module

06 AOI 选择牛津仪器公司扩大 InP 生产规模

AOI picks Oxford Instruments to scale InP production

06 新唐科技发布 379nm、1W 紫外激光二极管

Nuvoton releases 379 nm, 1W UV laser diode

07 Ligentec 和 X-FAB 拓展集成光子产品

Ligentec and X-FAB expand integrated photonics

07 我国 6G 技术试验有最新进展!

China Reports New 6G Trial Progress!

关于雅时国际商讯 (ACT International)

ACT 雅时国际传媒集团成立于1998年,在高增长的中国市场上为众多高科技领域提供服务。通过其 INTERNATIONAL 产品系列,包括印刷和数字媒体以及会议和活动,雅时国际为国际营销公司和本地企业提供了进入中国市场的机会。雅时国际的媒体品牌为电子制造、机器视觉系统、激光/光子学、射频/微波系统设计、洁净室/污染控制和半导体制造,化合物半导体,工业AI等领域的20多万名专业读者和受众提供服务,雅时国际也是一些世界领先的技术出版社和活动组织者的销售代表。雅时国际的总部设在香港,在北京、上海、深圳和武汉设有分公司。www.actintl.com.hk

关于《化合物半导体》

《化合物半导体》中国版(CSC)是全球最重要和最权威的杂志Compound Semiconductor的“姐妹”杂志,亦是中國唯一专注于化合物半导体产业的权威杂志,重点介绍国外先进技术和产业化经验,促进国内产业发展,为国内读者提供化合物半导体行业的专业知识。内容涵盖晶体的特性研究,器件结构的设计,生产中用到的材料、设备、软件、测量、厂房设施,以及有关市场分析和动态。



扫一扫
免费下载电子书

技术 Technology

- 10 让 SiC 生产不再靠猜
Taking the guesswork out of SiC production
- Scientific Visual 的 Ivan Orlov、Caroline Chèze、Frédéric Falise, 以及 PVA TePla 的 Markus Stöhr、Michael Schöler
- 15 面向自主创新的半导体芯片系统性分析方法论研究
Research on the Systematic Analysis Methodology of Semiconductor Chips
- 胡轩宇, 程鑫鑫, 杨淑雯, 樊雨佳, 宋笠, 王瑜璞, 麦志洪, 湖北九峰山实验室
- 22 GaN 的支柱产业: 消费电子
GaN's stalwart sector: Consumer electronics
- Richard Stevenson, CS 杂志主编
- 24 推动 PCSEL 迈向大规模量产
Progressing the PCSEL towards high-volume production
- Richard Stevenson, CS 杂志主编
- 28 高带宽节能网络
High-bandwidth energy-efficient networks
- Denise Powell (化合物半导体中心)、Hossein Safi (剑桥大学)、Mohamed Missous (集成化合物半导体公司)

科技前沿 Research Review

- 33 GaN: 降低 GaN p-n 二极管的导通电阻
GaN: Reducing the on-resistance of GaN p-n diodes
- 34 突破 10 kV 壁垒
Breaking through the 10 kV barrier
- 35 把 ScAlN 薄层电阻砍到新低
Slashing the sheet resistance of ScAlN
- 35 铂: p 型 SiC 的理想接触
Platinum: A promising contact for p-type SiC

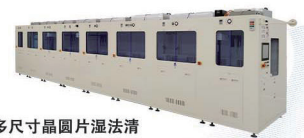
36 广告索引 Advertisement Index

《化合物半导体》编委会 (排名不分先后)

- 张国义教授 北京大学东莞光电研究院荣誉院长, 中国有色金属学会宽禁带半导体专委会顾问委员会委员
- 王新强教授 北京大学博雅特聘教授, 博导
- 孙 钱博士 中国科学院苏州纳米技术与纳米仿生研究所 研究院、博导、副主任
- 刘红超博士 安徽长飞先进半导体有限公司 首席科学家
- 李哲洋博士 怀柔实验室 资深技术专家 教授级高工, 博导
- 李顺峰博士 苏州半导体激光创新研究院 执行院长
- 佟存柱教授 中科院长春光学精密机械与物理研究所 常务副主任/研究
- 陈明祥教授 华中科技大学/武汉利之达科技 教授/首席专家
- 周贞宏博士 BelGaN CEO
- 张昭宇教授 香港中文大学 (深圳) 理工学院副教授 深圳半导体激光器重点实验室主任
- 孙海定博士 中国科学技术大学微电子学院 研究员、博导
- 钮应喜博士 中国科学院半导体研究所, 教授级高工
- 郑中屏博士 台湾工业研究院光电所资深研究员, 台湾鹏正光电创始人, 佛山照明LED事业部创始人

专注于化合物半导体、Si材料、集成电路 (IC) 微机电系统 (MEMS) 等领域

槽式湿法制程设备



用于批量式多尺寸晶圆片湿法清洗工艺, 清洗过程将晶圆直接放入工艺槽内, 无需片盒, 进一步提高晶圆的清洗效果。

单片湿法制程设备



主要用于多尺寸SiC等化合物半导体晶片、Si晶片等材料的单片腐蚀、清洗、刷洗工艺。

全自动晶圆倒角机



采用日本先进技术, 主要用于6"、8" SiC等化合物半导体晶圆片、Si晶圆片等的外圆倒角, 利用精密砂轮对晶圆片进行研磨整形加工。

CDS化学供给系统



为清洗设备供给化学药液的专业系统, 能够有效防止药液泄漏和环境污染。

北京华林嘉业科技有限公司
Beijing CGB Technology Co., Ltd.

网 址: <https://www.cgbtek.com>
电 话: 0316-7678695 400-650 7658

华东服务中心: 无锡市新吴区IC设计大厦B座1003-1004
总部地址: 北京市经济开发区科创十三街18号院30号楼
制造基地: 河北省廊坊市香河机器人产业园3期A栋

- (华南区) 负责人: 130 5158 6635
- (华东区) 负责人: 139 1127 1076
- (华中区) 负责人: 180 1536 7016
- (海外区) 负责人: 130 5158 7785
- (大项目部) 负责人: 139 1029 7918
- (技术支持) 负责人: 139 1127 9276



公众号

官网

金刚石半导体：中国能否绕过“高压魔咒”，抢占第四代半导体制高点？

从“终极半导体”到产业困局

当碳化硅和氮化镓仍在第三代半导体赛道激烈竞速时，一种被称为“终极半导体”的材料正悄然浮出水面——金刚石。作为第四代半导体的核心材料，金刚石凭借其在高温、高压、高频环境下的卓越性能，被业界寄予厚望。然而，这颗“半导体皇冠上的明珠”却面临着一个尴尬的现实：全球产业仍停留在宝石加工和热沉应用层面，真正面向半导体级单晶金刚石衬底的量产技术，几乎一片空白。

产业瓶颈：大尺寸衬底之困

然而，理想丰满，现实骨感。当前金刚石半导体产业面临的最大瓶颈，正是缺乏大尺寸、低成本的单晶衬底。全球范围内，聚焦半导体级金刚石材料和器件应用的项目屈指可数，国内产业化项目更是寥寥无几。

现有主流长晶技术陷入两难困境：高温高压法（HTHP）能在纵向上实现较厚生长，但横向尺寸受限；微波等离子体化学气相沉积法（MPCVD）虽能获得较大横向尺寸，但生长速度极慢、厚度难以突破。业界尝试将两者结合——以HTHP小晶体拼接作为MPCVD外延衬底——虽能获得“又大又厚”的材料，但成本居高不下，难以支撑半导体产业的规模化需求。

技术破局：液相法的降本逻辑

纵观半导体材料发展史，一个规律清晰可循：单纯依赖气相法，成本永远无法降至产业可接受水平。氮化镓衬底长期昂贵，正是因为困于氢化物气相外延（HVPE）气相法，直至氨热法等液相法取得突破，降本之路才见曙光；碳化硅物理气相传输法（PVT）成本压力巨大，正被迫向顶部籽晶溶液生长法（TSSG）等液相法转型；氮化铝同样因PVT法成本过高，也许也不得不探索氨热化法等液相路线。

金刚石亦遵循此逻辑。高温高压法本质上是高压液相法，虽能实现晶体生长，但数万大气压的设备要求和能耗成本构成巨大门槛。产业真正期待的是常压液相法——在常规压力下通过液态金属体系实现金刚石生长。

韩国突破：常压液相法的里程碑

2023年，韩国研究团队在《自然》杂志发表的重磅成果，为这一路径点亮了曙光。该团队采用铅-铁-镍-硅四元合金液态金属，以甲烷为碳源，在石墨坩埚中、约1075℃的常压条件下，成功生长出金刚石小颗粒晶体。

从技术原理看，这一突破的核心在于相图工程。金刚石作为碳的亚稳相，传统理论认为其合成必须依赖高压条件以跨越能垒。韩国团队巧妙利用液态金属中碳的过饱和特性，并通过硅元素构建界面过渡区——硅的 sp^3 杂化结构为液态碳向金刚石亚稳相转变提供了路径，实现了在常压条件下的亚稳相成核。这一创新绕过了传统相图对高压的刚性要求，为金刚石生长的“去高压化”奠定了理论基础。

中国机遇：从跟跑到并跑的关键窗口

令人警醒的是，这一突破性方向在国内尚未引起足够重视，公开报道寥寥无几。对于国内金刚石产业而言，这既是挑战，更是机遇。

展望未来金刚石半导体产业的技术路线图，常压液相法生长衬底+MPCVD单晶外延有望成为赛道标配。具体而言，首先通过常压液相法获得低成本、大尺寸的单晶金刚石衬底，再以此为基础进行MPCVD外延生长，最终获得满足半导体器件要求的高品质单晶薄膜。

对于国内从业者，亟需摒弃在低品质多晶、小尺寸单晶领域的同质化竞争，将资源集中于两大核心方向：一是常压液相法——从装备研发、生长机理到工艺控制的全链条突破；二是单晶MPCVD——高品质、大尺寸单晶金刚石薄膜的可控制备。

社长 Publisher

麦协林 Adonis Mak

adonism@actintl.com.hk

荣誉顾问 Honorary advisor

郝跃院士 Academician Hao Yue

主编 Editor in Chief

陆敏 Min Lu

MinL@actintl.com.hk

出版社 Publishing House

雅时国际通讯 ACT International

香港九龙 B,13/F, Por Yen Bldg,

长沙湾青山道478号 478 Castle Peak Road,

百欣大厦 Cheung Sha Wan,

13楼B室 Kowloon, Hong Kong

Tel: (852) 2838 6298

Fax: (852) 2838 2766

北京 Beijing

Tel/Fax: 86 10 64187252

上海 Shanghai

Tel: 86 21 62511200

Fax: 86 21 52410030

深圳 Shenzhen

Tel: 86 755 25988573

Fax: 86 755 25988567

武汉 Wuhan

Tel: 86 27 82201291

UK Office

Angel Business

Communications Ltd.

6 Bow Court,

Fletchworth Gate,

Burnsall Road, Coventry,

CV56SP, UK

Tel: +44 (0)1923 690200

Chief Operating Officer

Stephen Whitehurst

stephen.whitehurst@angelbc.com

Tel: +44 (0)2476 718970



ISSN 2789-2735

© 2026 版权所有 翻印必究

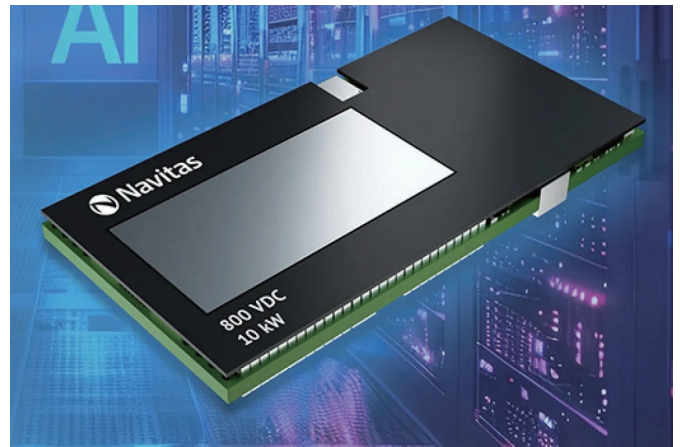
Navitas 发布 10kW 直流 - 直流平台

Navitas Semiconductor 发布了其所谓的突破性 10 kW DC-DC 电源平台，该平台可提供高达 98.5% 的峰值效率和 1 MHz 的开关频率，从而实现前所未有的功率密度，旨在支持下一代 AI 数据中心的快速、大规模扩展。

这款全 GaN 10 kW 800 V 至 50 V DC-DC 平台采用先进的 650 V 和 100 V GaNFast FET，以三电平半桥架构搭配同步整流技术，在全砖 (61×116×11 mm) 封装中可实现 98.5% 的峰值效率和 98.1% 的满载效率，功率密度达到 2.1 kW/in³。

由此，面向生产的平台可支持 10 kW 的 800 V 至 -50 V 和 +/- 400 V 至 -50 V 架构，集成了辅助电源和控制功能，简化了应用流程，并为下一代高压直流人工智能数据中心实现了高功率密度模块设计。更多信息，请阅读 Navitas 的白皮书《重新定义数据中心电源：面向下一代 800 VDC 基础设施的 GaN 和 SiC 技术》。

“该设计平台能够实现向高压直流数据中心供电基础设施的过渡，满足未来人工智能工作负载的电力需求，这些工作负载的每次查询计算量将增加 100 倍甚至 1000 倍，” Navitas Semiconductor 总裁兼首席执行官 Chris



为 800VDC 下一代 AI 数据中心提供 98.5% 的效率

Allexandre 表示。“Navitas 不断重新定义人工智能数据中心供电的可能性，这款 10 kW 直流 - 直流解决方案在效率、功率密度和可扩展性方面实现了突破，从而能够实现更快、更低温的运行，并使其更具可持续性。”

这款 10 kW DC-DC 平台正在通过合作开发接受主要数据中心客户的评估，并将于 3 月 22 日至 26 日在美国圣安东尼奥举行的 APEC 会议上在 Navitas 展位上首次亮相。

英诺赛科与谷歌公司重大业务进展

全球领先的氮化镓行业领导者英诺赛科（苏州）科技股份有限公司 (02577.HK, 简称：英诺赛科) 宣布，公司产品已完成了在谷歌公司相关 AI 硬件平台的重要设计导入，并签订了合规的供货协议。这再次彰显了英诺赛科在技术先进性、产品性能和质量等方面在氮化镓行业的领先地位。

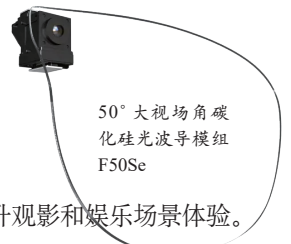
基于当前的项目开发与客户对接进展，英诺赛科将聚焦于 AI 服务器、数据中心等高增长潜力领域，积极与产业链合作伙伴协作，合规地开展相关产品的商业化落地，满足市场及客户需求。

歌尔光学亮相 SPIE，首发 50° 大视场角碳化硅光波导模组

F50Se 模组创新采用高折射率的碳化硅光波导材料，突破传统玻璃基底 30° 视场角的物理限制，达到 50° 超大视场角。同时，通过创新光栅设计与干法刻蚀工艺，有效消除 AR 光波导显示中常见的残影和彩虹纹干扰，显著提升视觉纯净度；搭配全彩小型化 LCoS 光机，可实现 1500 尼特以上入眼亮度。通过系列创新，为轻薄型 AR 眼镜提供兼具虚拟大屏、全彩色

与高亮度的关键光学解决方案，提升观影和娱乐场景体验。

歌尔光学还展示了多款核心产品：模组厚度仅 0.65 毫米的碳化硅刻蚀光波导模组 F30Se、轻量化全彩树脂光波导模组 F15Pi、适配户外强光和工业场景的 F25Ge 模组、轻薄化 MR Pancake 模组。未来，歌尔光学将持续深化材料与工艺的协同创新，助力 XR 设备迭代升级。



50° 大视场角碳化硅光波导模组 F50Se

AOI 选择牛津仪器公司扩大 InP 生产规模

等离子体处理解决方案开发商牛津仪器公司宣布与 Applied Optoelectronics (AOI) 达成等离子体设备供应协议，AOI 是一家提供先进光纤和混合光纤同轴网络产品的供应商，这些产品为互联网提供支持。该协议将为 AOI 位于德克萨斯州舒格兰的工厂提供多个蚀刻和沉积集群系统。

该协议将支持 AOI 在光电器件制造领域 InP 的扩张和技术进步，因为该公司正在迅速扩大规模，提高其在美国的生产能力。

随着 AOI 进入增长阶段，该公司正在升级其生产能力，来满足日益增长的高性能 InP 光电器件需求。牛津仪器公司



的等离子刻蚀和沉积工艺系统将发挥关键作用，为 AOI 提供全自动化的 3-4-6 英寸 InP 工艺生产系统。

“AOI 正在扩大其位于德克萨斯州的美国制造产能，用来满足人工智能数据中心对我们光收发器的需求。像牛津仪器这样的关键供应商将帮助我们继续升级我们的全自动化生产线，” AOI 高级副总裁兼北美总经理 Fred Chang 表示。“凭借我们双方的技术优势，我们可以加快 3 英寸至 6 英寸多种尺寸晶圆的加工速度，同时提高整体质量并降低成本。”

“AOI 一直是我们重要的长期合作伙伴，我们很高兴能够赢得他们的信任，成为他们生产扩张和技术升级的首选供应商。我们独特的高温静电吸盘 (ESC) 设计，能够实现先进的加工能力，是他们做出这一决定的关键因素。”牛津仪器等离子体技术公司美国销售和业务发展副总裁 Emiel Thijssen 表示：“AOI 还进行了广泛的供应商资格认证流程，包括参观我们在英国布里斯托尔新建的专用制造工厂，我们的技术和生产能力在那里受到了高度认可。”

“我们还投入巨资，以确保我们继续在德克萨斯地区提供世界一流的服务能力，重点关注备件供应，并扩大我们的现场服务和工艺工程团队，旨在支持该地区领先制造商 (如 AOI) 的快速扩张。”

新唐科技发布 379nm、1W 紫外激光二极管

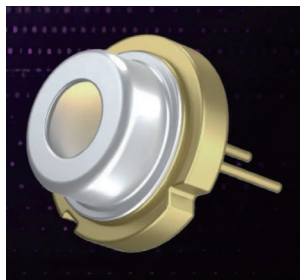
日本新唐科技 (Nuvoton) 公司已开始批量生产其高功率紫外半导体激光器 (379 nm, 1.0 W)，该激光器采用直径 9.0 mm 的 CAN 封装 (TO-9)，可提供业界领先的光输出。

据称，该产品通过专有的器件结构和先进的高散热封装技术，实现了短波长、高输出功率和长寿命 (这三个要素以前被认为是紫外半导体激光器难以实现的)。

因此，它有助于在先进的多芯片半导体封装的无掩模光刻技术中实现精细图案化和提高生产效率。

目前，在多个芯片之间形成布线连接的主流方法是使用汞光谱的 i 线 (365 纳米) 和光掩模的曝光技术。但人们对无掩模光刻技术的兴趣日益浓厚，该技术无需使用光掩模，即可根据设计数据直接绘制布线图案。

作为无掩模光刻技术的关键光源之一，半导体激光器面



高功率器件可在无掩模光刻技术中实现精细图案化和高通量，适用于先进的半导体封装

临着越来越大的需求，即波长更短、更接近 i 线 (365 nm) 且输出更高，以便实现更精细的布线并提高设备吞吐量。

挑战在于，紫外半导体激光器通常会因光电转换效率 (WPE) 低而产生大量热量，并且容易因紫外光而导致器件性能下降，因此难以在高输出水平 (超过 1.0 W) 下稳定运行。

为了满足这些要求，新唐科技采取了双管齐下的方法，既专注于“提高墙插效率 (WPE) 的器件结构”，又专注于“有效散热的高导热封装技术”，从而开发出一种成功结合了短波长、高输出和长寿命的产品。

除了优化发光层和光导层外，新唐科技还采用了专有的结构，能够精确控制掺杂分布。通过降低光吸收损耗和工作电压，可以更高效地将电能转换为光能。

为了提高散热性能，二极管采用了高导热材料制成的基板，此外，封装材料也经过改进，以降低热阻。因此，器件温度升高得到抑制，从而能够在高输出功率下稳定运行。

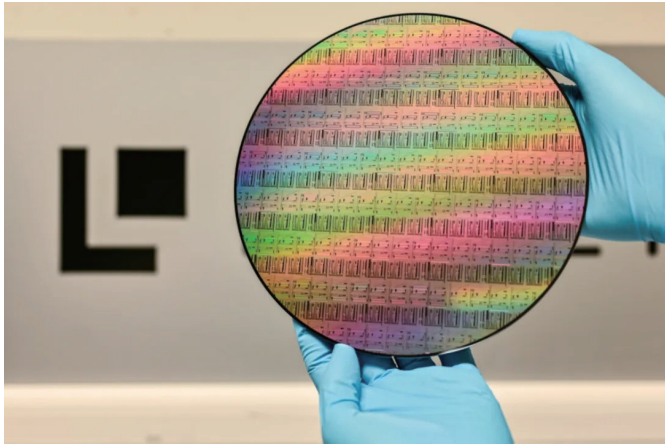
该产品已加入公司“基于半导体激光的汞灯替代品”产品线。

Ligentec 和 X-FAB 拓展集成光子产品

此次合作将投资于在 X-FAB 代工生态系统中扩展高速 TFLN-on-SiN 和 TFLN-on-SOI 技术。

Ligentec 和 X-FAB 正在扩大合作，旨在进一步加强其集成光子产品，并简化客户获取先进光子技术的途径。

该公告标志着他们在调整产品组合，来满足通信、计算、量子 and 传感市场不断增长的需求方面迈出了下一步。



作为此次合作拓展的一部分，双方将共同把 X-FAB 的 XPH90 硅光子 (SOI) 技术推向市场，并将其整合到 Ligentec 更广泛的光子平台产品组合中，从而创建一个涵盖 SOI 和成熟低损耗 SiN 技术的统一生态系统。Ligentec 将作为主要客户接口，为客户提供便捷一致的高带宽 SOI 解决方案及其成熟的低损耗 SiN 平台。

这类平台满足了广泛的应用需求，涵盖高速、大容量数据通信和电信，以及先进计算、量子计算和传感系统。SiN 技术持续获得大幅发展，并在多个市场拓展了应用范围，而

SOI 技术则为带宽和集成度要求高的数据通信和电信应用提供了专用解决方案。

该合作的核心支柱是实现 SiN 和 SOI 平台上的异构集成技术的产业化，重点在于集成关键的有源和无源器件，包括激光器、光放大器、高速调制器和光电探测器。此次合作将特别关注薄膜铌酸锂 (TFLN) 技术，以期为高性能的下一代通信和信号处理系统提供先进的电光性能。

为了实现这一愿景，此次合作还将投资于 X-FAB 代工生态系统中基于 200 毫米晶圆技术的高速 TFLN-on-SiN 和 TFLN-on-SOI 工艺的规模化应用。此举有助于构建从先进研发到工业化生产的清晰路径，并巩固欧洲在下一代光子集成领域的地位。

X-FAB 首席执行官 Rudi De Winter 表示：“我们与 Ligentec 合作，共同开发和销售 XPH90 SOI 技术及其低损耗氮化硅平台，是对市场对多功能、可扩展光子学需求的有力回应。通过促进这种异构集成，特别是与薄膜铌酸锂的集成，我们正在为量子计算以及下一代电信和数据通信系统提供必要的构建模块。此次合作促进了我们致力于发展稳健的、工业规模的、高产量欧洲光子供应链的目标。”

LIGENTEC 首席执行官 Thomas Hessler 表示：“我们的目标始终是实现从原型设计到批量生产的无缝过渡。通过扩大与 X-FAB 的合作，我们能够让客户更早地获得更广泛的技术栈，其中包括 X-FAB 的 XPH90 硅光子学 (SOI) 技术以及大批量薄膜铌酸锂 (TFLN) 集成技术。这项技术能够实现卓越的性能，并帮助我们的合作伙伴在传感、连接和计算应用领域保持创新领先地位。”

我国 6G 技术试验有最新进展!

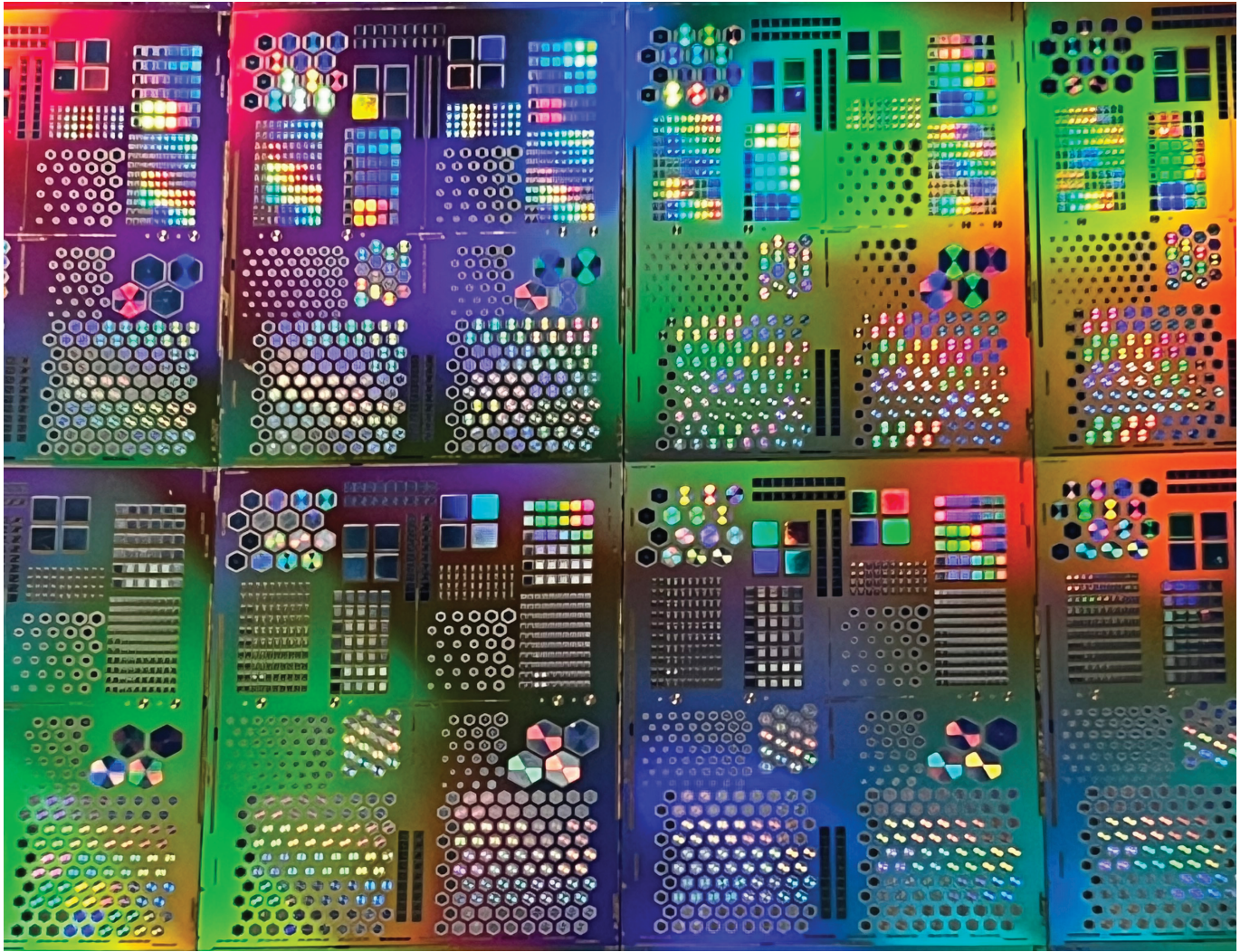
1月21日，国新办举行新闻发布会，介绍2025年工业和信息化发展成效。

工业和信息化部新闻发言人、信息通信发展司司长谢存



在会上介绍，目前，我国 6G 研发已完成第一阶段技术试验，形成了超 300 项关键技术储备，近期已经启动第二阶段 6G 技术试验。

记者从会上获悉，我国已建成 5G 基站 483.8 万座，全国所有乡镇以及 95% 的行政村已通 5G，5G 演进网络（也就是 5G-A）已覆盖超 330 个城市；在固定网络方面，建成千兆光网 10GPON 端口数达到 3162 万个，全国 2/3 的地市达到千兆城市标准，并已在部分城市开展万兆光网试点建设；在算力设施方面，建成万卡智算集群 42 个，智能算力规模超过 1590EFLOPS，位居全球前列，有力支撑我国人工智能产业快速发展。



垂直 GaN 晶体管： 起飞时刻

利用 200mm 晶圆厂，MIT 初创公司 Vertical Semiconductor 将在工程衬底上生产 finFET

作者：Richard Stevenson，CS杂志主编

垂直 GaN 晶体管有很多优点。与其横向器件相比，它在给定芯片面积下提供更高的击穿电压和电流，同时具有更高的可靠性，并简化热管理。

然而，初创公司将垂直 GaN 晶体管商业化的努力已告失败，如今是横向变体在商业上取得成功，部分原因在于它确立了一个“杀手级”应用——移动设备的快速充电。

阻碍这种更优结构取得成功的是其同质衬底。GaN 衬底不仅价格高昂，而且尺寸受限，典型直径仅为 50mm。这阻碍了在已具规模经济优势的 200mm 生产线上进行器件制造，也无法使用更现代的加工工艺。

为克服这些限制开辟道路的是麻省理工学院 Tomas Palacios 课题组孵化的 Vertical Semiconductor。Vertical Semiconductor 率先采用 200mm 工程衬底来制造 GaN finFET，这种方法允许将芯片生产外包给多家具备硅 CMOS 能力的晶圆厂。

该公司成立于去年，初期保持低调，于今年 10 月宣布已筹集 1100 万美元资金。这笔投资将用于在

晶圆代工线上开发商用器件，使这家初创公司能够瞄准数据中心市场。由于AI的发展，该市场能源需求急剧增长，而 GaN finFET 有望通过减少能量损耗和简化基础设施来产生影响。据 Vertical 称，其器件可将效率提高 30%，并将电源转换器的占位面积减少 50%。

值得注意的是，finFET 并非唯一的垂直 GaN 晶体管类别。十多年来，全球 GaN 研究界一直在探索不同的设计方案，包括电流孔径垂直电子晶体管和槽栅 MOSFET。

这两种设计都存在一个重大弱点：要么需要二次外延生长，要么需要包含 p 型 GaN 层——这些要求导致制造复杂度和成本上升，或者通道载流子迁移率较差。

Vertical 正在追求一种不同的设计——finFET。这类晶体管只需要 n 型 GaN 层，因此无需二次外延生长。

finFET 的另一个优势是备受青睐的常关型工作模式，这是因为狭窄的鳍片通道可确保在零偏压下所有电子都被耗尽。

早在 2019 年，对 Palacios 课题组生产的 1.2kV GaN-on-GaN finFET 进行基准测试时，采用一种包含所有可能导通和开关损耗的功率开关优值，突显了该设计优于所有最先进的硅和 SiC 功率晶体管以及大面积 GaN 研发器件的优势。

这一成功为 Vertical 奠定了核心技术基础，该公司由 Palacios 以及公司的 CEO 和 CTO——Cynthia Liao 和 Joshua Perozek 共同创立。

背景故事

虽然 Perozek 担任 CTO 的道路很典型——从 Palacios 课题组的研究人员晋升为初创公司的技术负责人，但 Liao 则来自一个截然不同的背景。

她在安大略省西安大略大学获得工商管理学位后，职业生涯的前十年从事能源基础设施以及能源和气候技

术工作。

“我作为中期职业 MBA 学生进入麻省理工学院斯隆学者项目。我的目标实际上是将我的经验转向更具创业性的道路，特别是利用我认为在麻省理工学院非常令人兴奋的技术，在气候和能源领域产生影响，”她说。

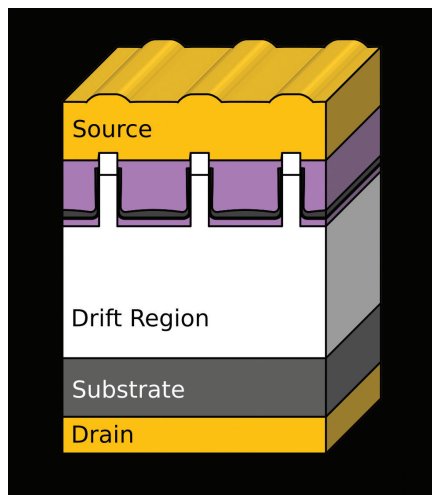
通过麻省理工学院的一门课程，Liao 认识了 Perozek 和 Palacios。受到该技术和其潜力的鼓舞，她开始支持这个实验室，与潜在客户交流。课程结束后，合作继续并取得了巨大成功，包括赢得比赛、获得初期支持以及进入加速器项目。

当 Liao 和 Perozek 于 2024 年夏季毕业时，他们决定成立公司。

在过去一年左右的时间里，Vertical 已获得资金，将支持其开发首批原型器件，计划于今年年底开始样品提供，然后推进推出所谓的完全集成解决方案。

为执行这些计划，Vertical 将与工程衬底供应商以及外延晶圆和晶圆代工服务提供商合作。

帮助弥合研发与量产之间过渡的是 Perozek 在 Palacios 课题组期间开展的工作，涉及将技术从研究实验室转移到 MIT 林肯实验室。这些努力促成了在 200mm 硅晶圆上首次制造出 GaN finFET。



Vertical 的 GaN finFET 在 200 mm 工程衬底的背面设有底部接触。

瞄准数据中心

Liao 和她的同事一直关注的另一个目标是与关键客户群体接触。

“我们正在与数据中心电源价值链的各个环节接触，并与客户合作，了解该架构如何持续演进，以满足这些 XPU 未来的需求，”她说。

数据中心对电源有各种需求，从低压负载点到固态变压器和固态断路器。

“我们很高兴能进入这些不同的应用领域，包括工业电源、电网接口和可再生能源技术。”她说。

她还看到了团队 finFET 在电动汽车中的机会，它们有望延长行驶里程，同时提供比现有器件更小的外形尺寸。

但从 Vertical 的角度看，这个市场有一个缺点：相对较长的认证周期，这阻碍了初创公司在功率电子领域站稳脚跟。

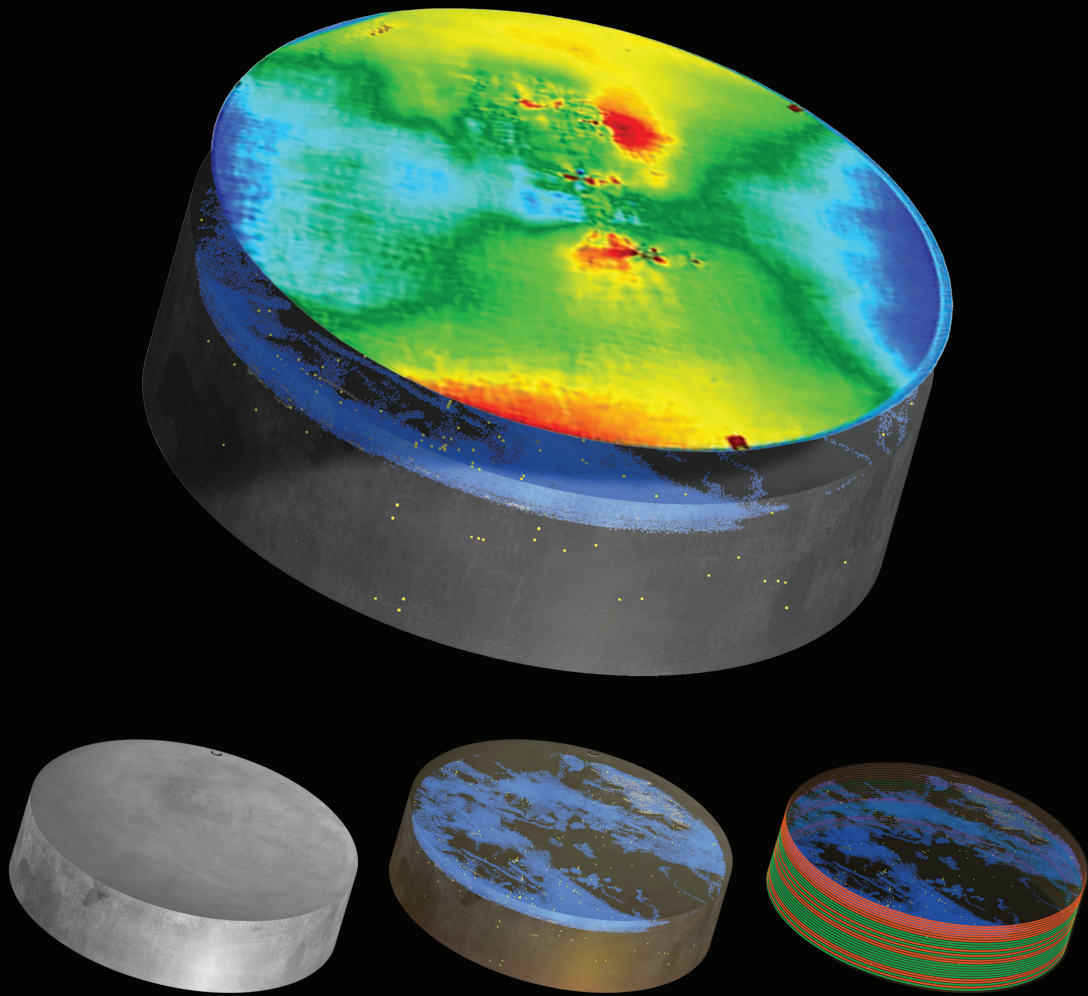
“我们的目标是将这些器件交到客户手中，然后致力于汽车生产所需的可靠性和认证工作，”Liao 解释道，并补充说尽管这是优先事项，Vertical 已开始与移动和车辆领域的客户接触。

Vertical 团队目前共有六名员工，预计在未来几个月将增加人数，正在开发一系列阻断电压从 100V 到 1,200V 的器件。

这些 GaN finFET 将以封装芯片形式出货。“如果客户需要裸片，我们很乐意提供。但我们发现封装形式更受欢迎，”她说。

随着时间的推移，Vertical 将扩展其产品范围，推出具有更高阻断电压的器件。这相对容易实现，因为由于在工程衬底上生长，承受更高电压所需的更厚 GaN 层不会引入显著的翘曲和应力。

但在未来 12 个月，Vertical 的重点将是与晶圆代工伙伴合作实现器件的规模生产，并创建通往认证的清晰路径。“这是我们的首要目标，”她说。☑



让 SiC 生产不再靠猜

借助计量学的最新进展，如今可在 SiC 晶圆（puck）切片之前就对其进行无损检测，提前发现决定良率与盈利能力的材料缺陷。

作者：Scientific Visual 的 Ivan Orlov、Caroline Chèze、Frédéric Falise，以及 PVA TePla 的 Markus Stöhr、Michael Schöler

在半导体行业，SiC 是一种变革性材料。这种宽带隙化合物凭借高电子饱和速度、高击穿场强、优异热导率和机械强度，正在推动电力电子、电动汽车、可再生能源和先进通信的创新，使二极管和晶体管能够在更高电压、更高频率和更极端温度下工作。

我们长期关注 SiC 的发展，并见证了过去三十年其令人震惊的进步，如今它已成为高效功率器件的支柱。我们深知 SiC 的潜力远不止于此，

许多预测表明，在可预见的未来，SiC 仍将是行业的核心。

尽管今天 SiC 几乎被专用于高性能功率器件，但其潜力已扩展到其他前景广阔的应用：AR 眼镜、先进封装中的中介层（interposer）、数据中心和 AI 硬件等。

所有这些应用都在推高对高质量低成本衬底的需求。SiC 材料的质量尤其是良率仍有巨大提升空间，然而晶体缺陷会损害器件性能并限制良率。

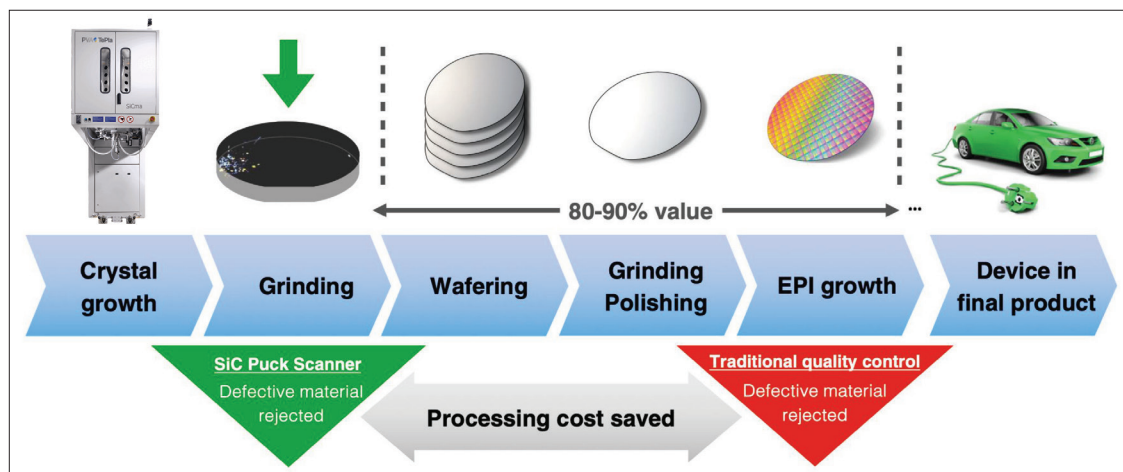


图1: 传统质量控制: SiC 产业链中首次全面缺陷检查发生在晶圆阶段(红色三角), 此时已投入大量资源。新型 SiC Puck Scanner 将质量控制前移至晶锭阶段(绿色三角), 显著节省加工成本。

举几个例子: 微管 (micropipe) 可能引发漏电和击穿; 基面位错和层错会导致双极退化; 多型区域可能造成提前失效。

为降低这些风险, 必须识别并剔除“致命”缺陷。但今天的做法是在晶圆阶段才进行全面缺陷检查(见图1)——我们认为为时已晚, 因为此时切片和大量成本已经投入。

下游器件商和终端用户很容易忽视这一问题的重要性, 因为缺陷材料在更早期已被筛除, 但相关成本已摊入每一片 SiC 晶圆。

要理解这一问题的重要性, 请注意: 衬底可占最终器件成本高达 40%, 而 SiC 材料良率可能低至 50%。因此, 仅在晶圆阶段检测“致命”缺陷, 仍是 SiC 大规模采用的一大成本障碍。

随着 SiC 应用加速, 行业面临紧迫问题: 制

造商如何在扩大晶圆直径的同时确保高衬底质量? 对此, PVA TePla 与 Scientific Visual 联合推出开创性计量方案, 重新定义 SiC 质量控制。

SiC 晶锭扫描仪

2025 年 9 月, 我们在韩国釜山“国际 SiC 及相关材料会议”上发布了全新的 SiC Puck Scanner。这是首套可在晶锭体积内直接进行无损三维缺陷映射的系统(见图2)。它利用先进层析技术, 在切片或任何高成本工序之前可视化关键缺陷, 堪称游戏规则改变者。

借助该设备, 次品晶锭可在昂贵切片前被剔除, 制造商得以将切片产能全部用于高等级材料。首次, 生产者可以采用可重复、量化的缺陷指标, 而非依赖主观目视。

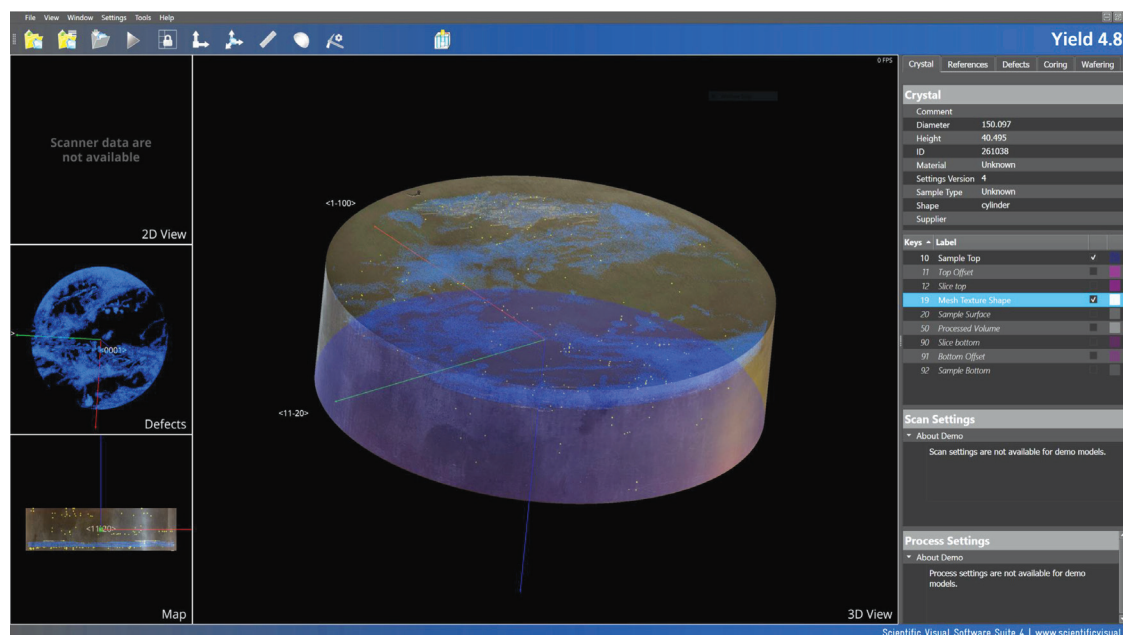


图2: SiC Puck Scanner 输出的3D缺陷图。图中晶锭用于端到端研究, 扫描以微米级分辨率揭示晶格缺陷, 包括多型、微管、空洞、包裹物、位错簇等; 不同颜色对应不同缺陷类型。

另一优势是，扫描仪使 SiC 衬底厂商摆脱“一刀切”决策，转而采用更个性化的切片策略。例如，利用精确缺陷坐标，制造商可优化切片方案，指定最佳切割高度。对于线锯切片，目标是把更多缺陷留在切口 (kerf) 中，从而将其排除在后续晶圆之外。这通过“智能切片” (Smart Wafering) 实现——一种嵌入 YieldPro 软件的计算机辅助专利算法，可计算晶锭在切片系统中的最佳偏移位置。举例而言，与“盲切”相比，我们在中低缺陷密度晶锭上实现了 $\geq 7\%$ 的优质晶圆增幅。

对于激光切片，该技术可识别合适切片区域，跳过缺陷过多、可能导致裂片偏斜的部分。通过减少加工量、交付更多高质量材料来最大化良率，而无需扩大晶体生长产能。此外，每颗晶锭都可按缺陷情况匹配最合适的应用。

体积缺陷映射让制造商可在生产链最早环节做出数据驱动决策。实践中我们发现，通过在早期剔除缺陷材料，可节省 50–60% 的切片成本，而非在加工后报废晶圆。此外，数字缺陷图提供透明质量数据，可与同事或客户共享。

晶锭扫描的收益远超直接成本节约。它还能加速块体 SiC 晶体生长的改进：每个晶体缺陷都是关于生长问题的信息，及时解读这些信息至关重要。

传统质量反馈环需经历“晶锭 → 切片 → 晶圆级检测 → 把结果反馈给晶体生长团队”，往往耗时数月，消息到达时早已错过采取纠正措施的时机。原始晶圆在晶锭中的序列也常丢失，阻碍缺陷形成机制的追溯。晶锭扫描保留这些信息，将反馈环缩短至仅数小时。如今，生长团队几乎可即时检查炉台产出 (仍需磨削)，并在下一生长周期前调整参数。首次，生产者可以定量衡量配方更改或炉台改造对缺陷减少的效果——毕竟，“可量化才能改进”。

除了在传统生产中驱动良率提升，我们还在开拓新的可能性。下面谈谈财务收益。

向下游看，外延就绪晶圆的价值由缺陷水平等成熟指标分级。若在晶锭阶段就知道缺陷分布，即可提前预测这些指标。该功能目前处于 beta 测试，已嵌入新扫描仪配套的 YieldPro 软件。用户可自定义晶圆等级——如 Prime、Production、Engineering——基于特定缺陷上限或行业标准。利用 3D 晶锭扫描，未来晶圆可在扫描后自动分类。这些分级协议可与下游合作伙伴共享。

该能力反过来让制造商评估晶锭加工盈利性，综合考虑缺陷水平、切片与抛光成本。例如，YieldPro 可构建“盈利性 vs. 晶圆厚度”曲线，评估不同厚度对财务收益的影响 (见图 3)。

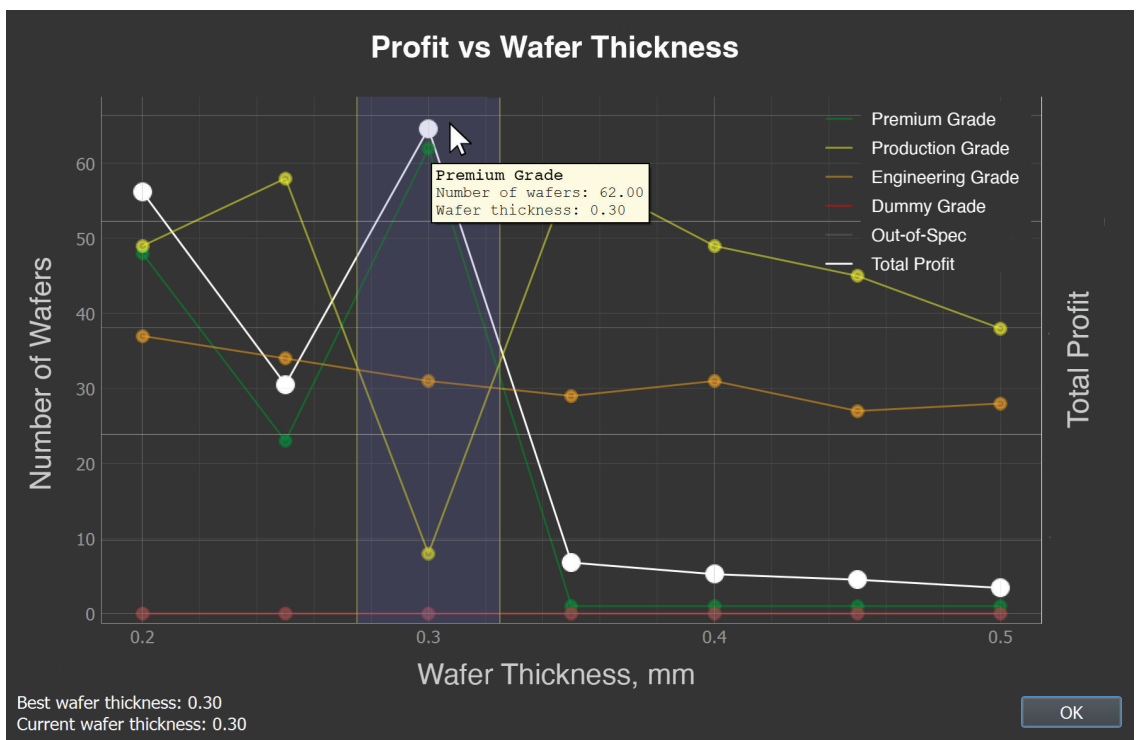


图3: 晶锭加工盈利性曲线: 考虑缺陷分布及切片/抛光成本, 利润随晶圆厚度变化。彩色曲线表示各等级晶圆数量, 白色曲线为总盈利。本例中, Premium-grade 晶圆最大数量对应厚度 0.30 mm。

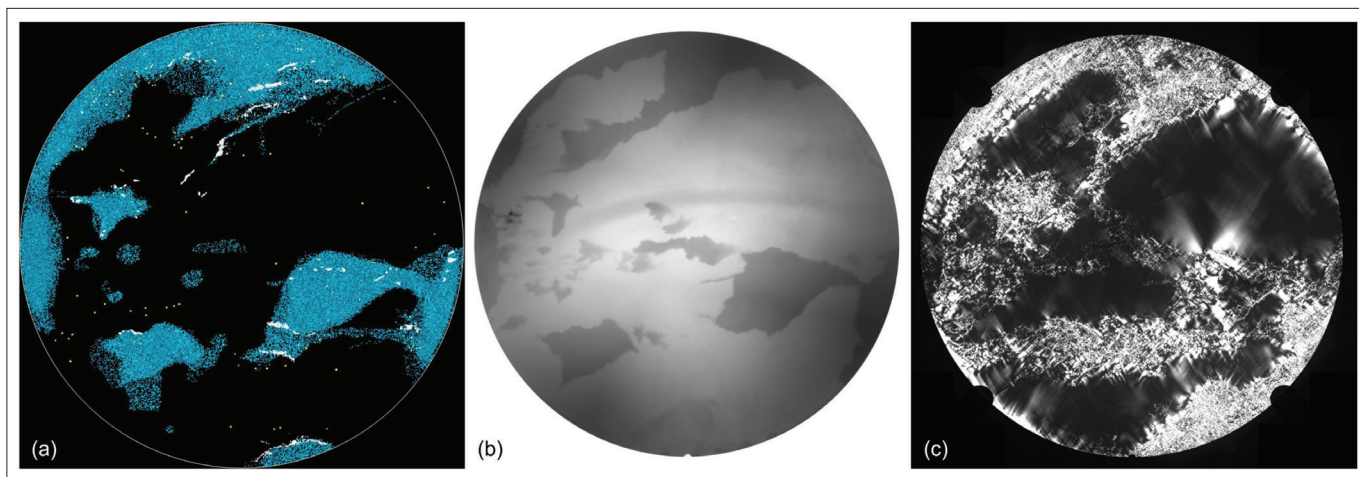


图4: 晶锭检测与晶圆检测结果对比示例: (a) 从3D晶锭数据中提取、深度1.62 mm、厚1 mm的切片层; (b) 对应晶圆在紫外光下的图像; (c) 同一片晶圆的位错与应力分析结果。

随着晶锭在生长厂与切片厂之间的贸易增加，客观评估其良率愈发重要。通过在切片前于晶锭级评估质量，SiC衬底制造商可让生产与特定订单、客户需求及市场定价对齐。

鉴于SiC Puck Scanner的显著收益，其快速获得关注并不意外。上游环节如今开始采用自动化质量控制，追随下游已建立的趋势。

案例研究：从晶锭到晶圆——数字可追溯实战

SiC Puck Scanner可检测多种缺陷：多型、微管、空洞、包裹物、位错簇、微裂纹等。虽然它不能替代切片后检测（某些微小缺陷仍可能漏检），但它提供了第一道关键防线。

在开发过程中，我们通过端到端案例持续评估其准确性。尽管大多数测试材料受NDA限制，我们获准披露一例涉及我们最厚晶锭的研究。

一颗直径150 mm、厚40.7 mm的SiC晶锭

经扫描生成全体积缺陷图，随后被切成1 mm厚片，并用传统方法（拉曼、紫外、近红外光致发光）检测。通过追溯每片晶圆在晶锭中的原始位置，我们将上述技术逐层重建并与初始晶锭关联。

结果证实，晶锭中检测到的缺陷与晶圆中观察到的缺陷高度相关（见图4、5）。表征揭示了多型区域、位错墙、包裹物等——但未发现单个小位错。

最终，晶圆通过SIRD SiC 200扫描红外退偏应力测量技术进行应力检查（见下文）。这使我们把体积缺陷结果与切片后应力测量整合进一个3D模型（封面图），研究内部缺陷与材料应力水平的关联，为多方法联合检测铺平道路。

SiC 晶圆应力计量：SIRD SiC 200 系统

PVA TePla的SIRD SiC 200扫描红外退偏仪可在晶圆级进行全自动、定量应力映射，适用于

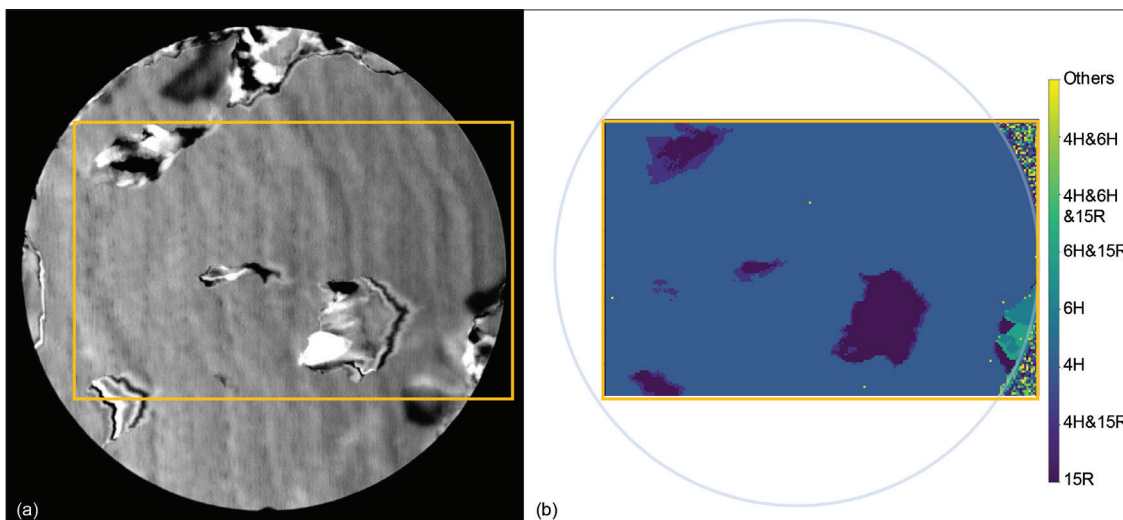


图5: 晶锭与晶圆检测关联示例: (a) SiC Puck Scanner在深度1.62 mm、厚65 μm处的原始图像; (b) 对应晶圆局部拉曼热图，厚度1 mm。

“ 碳化硅在电力电子和电动出行领域的成功，取决于在最早阶段就检测出缺陷。从成本角度来看，防止有缺陷的材料进入加工环节至关重要。令人欣慰的是，PVA 和 Scientific Visual 正在通过专用的计量工具来应对这一挑战。”

—— 约亨·弗里德里希 (Jochen Friedrich)，弗劳恩霍夫集成电路研究所 (Fraunhofer IISB) 材料部主任

各种掺杂和材料 (见图 6)。由于整个测量与评估基于配方且具备自动传片，无需操作员干预，确保大规模可靠性与重复性，支持 24/7 厂内生产。实现这一自动化水平颇具挑战，但我们在 300 mm 硅领域拥有逾 25 年经验。

量化晶圆内应力至关重要，因为应力与缺陷生长相关，并导致几何变形 (翘曲、bow)，显著降低良率并影响器件性能与可靠性。SIRD SiC 200 可在低至 100 Pa 水平检测应力，因此能快速、

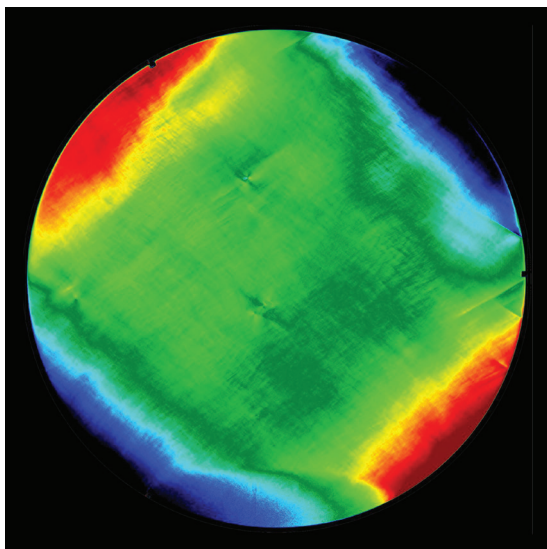


图6: SIRD SiC 200 系统测得的剪切应力分布图: 150 mm SiC 晶圆内剪切应力分布, 外缘可见大范围应力区, 内部较小应力区由缺陷引入。

无损、无操作员依赖地识别隐患，避免其演化为昂贵问题。

高灵敏度应力检测对制程控制至关重要，因为需捕捉应力场的微小变化以可靠监控每步工艺。此外，该灵敏度使检测晶圆内部缺陷 (从微管到螺位错) 成为可能——每个缺陷都会产生特征应力场。应力测量还为从晶体生长到外延沉积的每步工艺提供独特“指纹”，随着晶圆尺寸增大、工艺窗口收紧，这些信息愈发重要。

SIRD SiC 200 可部署于晶圆厂，全程监控 SiC 衬底生产：从晶体生长阶段的衬底应力测量，到外延监控中的缺陷检测。为每步工艺配置专用配方后，系统自动测量并分析晶圆，计算应力分布、缺陷计数等关键指标，无需操作员接入，全程通过 SECS/GEM 与天车系统，符合 SEMI GEM 300 标准。

先进计量将如它曾在汽车与电子制造业那样，深刻革命 SiC 晶体行业。悖论在于：尽管半导体后段已广泛采用自动计量、数字孪生、数据驱动质量反馈环，但前段——晶体生长、检测、切片——仍主要依赖直觉与手工。

我们欣喜地看到这一格局正在转变。Scientific Visual 与 PVA TePla 正携手塑造未来，交付可量化、真实价值的创新：早期缺陷检测、良率优化、客观质量分级，已不再是可选项——而是任何志在 SiC 领域竞争企业的必备。

借助我们的方案，制造商可减少浪费、提升产能、获得明显竞争优势。但采用先进计量不仅是提升质量——更意味着打造一条韧性、透明、面向未来的供应链。减少不必要的加工，意味着降低 SiC 衬底生产的环境足迹。随着行业演进，那些投资于早期检测与数字可追溯性的企业，将最有能力在创新与环境责任方面领先。

SiC 的未来取决于生产链最前端就开始的智能化与精准化。我们自豪地站在这一变革的最前沿。Sc

● 致谢:感谢 Lapmaster Wolters (瑞士、德国) 提供晶圆切片, Ntek Latent Technologies Inc. (中国台湾) 提供晶圆表面制备, VisionTec (新加坡) 提供光学与光致发光表征, 以及 PVA TePla Tech-Hub 团队 (德国) 提供拉曼测量。

面向自主创新的半导体芯片系统性分析方法论研究

摘要：随着半导体技术进入以异构集成和多样化材料为核心的后摩尔时代，产业竞争愈发激烈。在此背景下，深入理解先进商业芯片的技术实现，已成为驱动正向创新、优化工艺路径和构建知识产权战略的关键支撑。本文提出了一套系统性的半导体芯片综合分析方法论，该方法论采用从宏观到微观、多尺度联动的分析框架，融合先进的物理表征、电路功能与结构建模以及多物理场仿真技术，旨在全面揭示芯片从系统架构、功能模块、单元电路直至器件物理与材料特性的系统级设计实现与工艺特征。本文系统展示了如何将分析研究成果有效转化为工艺开发、TQV(Technology Qualification Vehicle) 验证芯片设计以及电路创新的具体指导，并最终形成体系化的知识产权布局与创新路径规划。本研究所构建的分析框架，能够系统揭示芯片的设计逻辑与制造特征，显著缩短技术研发周期，并为构建差异化技术路线提供关键决策依据。

关键词：芯片综合分析；物理表征；工艺开发；TQV 验证芯片设计；知识产权布局

作者：胡轩宇*，程鑫鑫，杨淑雯，樊雨佳，宋笠，王瑜璞，麦志洪
湖北九峰山实验室
*huxuanyu@jfsllab.com.cn

引言

当前，全球半导体产业正经历深刻变革。随着摩尔定律演进放缓，技术创新呈现出多维发展态势：一方面，先进制程继续向 3nm 及以下节点推进，FinFET、全环绕栅极晶体管（GAA）等新型器件结构不断涌现；另一方面，异构集成、Chiplet 等系统级创新成为提升芯片性能的重要路径^[1]。同时，SiC、GaN 等第三代半导体材料在功率、射频等领域展现出显著优势^[2]。这种技术多元化格局使得准确判断技术发展方向、合理规划研发路线变得愈发重要。

在这一背景下，对先进芯片进行系统性技术研究的价值日益凸显。对于企业决策者而言，通过深入研究先进产品，可以系统把握行业技术脉络，明晰创新方向，优化研发资源配置^[3]；对于研究所同仁，基于实证的系统分析能够有效支撑研究方向选择，提升科研成果的产业转化价值；对于高校教授，典型商用芯片案例可为教学

科研提供丰富素材，强化学生的工程实践能力。然而，传统的芯片分析研究往往存在研究维度单一、技术深度不足、与创新决策脱节等问题，难以满足各界的深层需求。

在芯片技术研究服务领域，国际知名机构各具特色。Tech-Insights 在先进工艺节点分析方面具有权威性，但其服务定价较高，且已退出中国市场；PDF Solutions 专注于良率分析和工艺优化，擅长数据建模；Yole Group 的系统级技术研究和成本分析服务近年来在业界广受认可^[4]。在国内研究机构中，部分企业在电路分析与专利研究方面积累了丰富的经验。这些机构虽然提供了多种选择，但往往侧重于特定技术环节，缺乏从深度技术认知到创新决策的全链条研究能力。

我们观察到，许多机构在技术决策过程中面临共同挑战：企业决策者难以将技术信息转化为产品规划依据，研究所同仁缺乏对产业技术真实水平的系统认知，高校科研团队对技术落地路径把握不

足。这些问题的根源在于技术认知与创新决策之间存在断层。为此，本文构建了一套全新的芯片系统性研究方法论，致力于打通从深度技术认知到创新布局的全流程，为各机构的科学决策提供体系化支撑。本文系统阐述了该方法的核心研究理念、技术框架与实践价值，旨在通过专业的技术与洞察，帮助各机构在复杂的技术环境中把握方向，在激烈的市场竞争中构建核心优势^[5]。

系统性分析方法论框架

本方法论建立在三个核心原则之上：多尺度性、关联性与闭环验证。多尺度性要求分析覆盖从系统级封装、芯片级布局、功能模块、标准单元直至原子尺度的器件结构，以确保系统性认知。关联性强调必须建立不同层级之间的因果联系，例如将特定性能瓶颈与关键路径的布线电容关联，或将器件可靠性表现与界面材料特性关联，从而形成对芯片设计的整体理解，避免陷入局部细节。闭环验证则要求所有通过物理分析得到的结论，都需通过电学测试或多物理场仿真进行交叉验证，确保研究结果的准确性与工程指导价值。这一原则体现了本文方法在技术创新指导方面的严谨性与实用性。

图1展现了本方法论的技术路线，这是一个迭代优化的闭环过程。从基于明确目标的研究对象选择开始，通过多层次的结构表征与电路功能建模，获取系统的物理参数与电路网表信息，进而指导 SPICE 建模、物理场仿真以及工艺验证

TQV 芯片的设计与制备。这些模型与测试结构构成了从技术研究到工程实践的关键桥梁，使理论认知能够有效指导工艺开发。最终，通过模型仿真与结构测试数据的对比验证，提炼出对工艺优化、知识产权布局和创新设计具有直接指导价值的技术洞见。这些洞见又可反馈至新一轮的研究过程中，形成持续完善的技术创新体系。这一系统性的研究方法不仅为各层级技术人员提供了深度的技术洞察，更重要的是为机构决策者提供了全面的创新评估依据，支撑其制定科学的技术投资与研发策略。

研究目标的战略选择与定义

目标芯片的选择直接决定了研究的价值，这是一个需要综合考虑技术前瞻性、市场影响力和知识产权布局等多维度因素的决策过程。我们重点选取具有代表性的国际先进芯片产品，通过深入研究这些技术标杆，为国内产业的技术突破与创新提供参考。在评估过程中，我们主要从三个维度进行考量：技术代表性关注芯片是否采用了业界领先或具有特色的技术节点、器件架构或封装方案；市场影响力考察产品在目标应用领域是否具有行业引领地位；知识产权密集度则评估该领域是否存在重要的专利布局机会。例如，在快充市场领域，我们选择研究集成了 GaN HEMT 与驱动电路的先进功率 IC，这类产品代表了功率半导体技术的最新发展方向；在人工智能计算领域，我们重点关注采用 Chiplet 技术的高性能 AI 加速器，这类芯片体现了先进封装和异构集成的技术趋势。

我们建议各机构决策者在选择研究目标时，紧密结合自身的技术发展规划与资源投入计划，选择那些能够为团队带来显著技术提升与创新价值的产品进行深入研究。对于企业决策者，应重点关注与自身产品路线图存在竞争或互补关系的先进产品；对于研究所同仁，应着眼于前沿技术的系统跟踪与创新机会识别；对于高校教授，则应结合教学科研需求选择具有代表性的技术案例。通过与专业研究团队建立长期合作关系，各机构可以构建系统的技术研究数据库，持续追踪行业技术发展动态，为自主创新提供持续支撑。

在明确研究目标后，需要根据芯片的技术特征制定差异化的研究方案。对于高性能计算芯片，研究重点应置于其互连架构、高级缓存层次

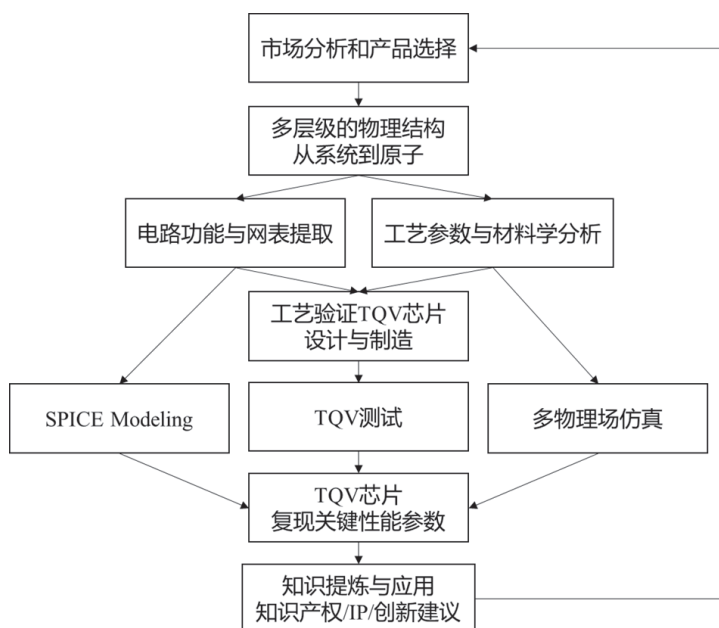


图1：产品系统性分析方法论框架

以及通过硅通孔和微凸点实现的三维集成技术，这些特征直接决定了芯片的整体性能表现。而对于高压功率器件，则需要聚焦于其元胞结构、终端耐压设计、栅氧质量以及宽禁带半导体外延层的材料特性，这些因素影响着器件的可靠性表现与效率水平。通过这种有针对性的研究维度定义，可以确保研究资源获得最优配置，同时保证最终成果的技术深度与创新指导价值。我们的专业研究团队能够根据各机构的具体需求与条件，提供从全芯片系统分析到关键模块深度研究的差异化方案，确保每一项投入都能获得最大的技术创新回报。

多级级的芯片结构研究实践

系统级分析是理解芯片整体架构的起点，通过非破坏性的 X 射线计算机断层扫描与超声波扫描显微镜等先进表征手段，我们可以清晰解析芯片的封装结构，准确识别其采用的集成技术方案，如图 2 所示。这一研究阶段为封装工程师提供了宝贵的设计参考，包括先进的互连方案、热管理策略和信号完整性保护措施。系统级分析旨在厘清各个功能裸片的空间布局、互连方式以及电源分配网络的整体规划，这些信息为后续深入的芯片级分析提供了重要的系统上下文。随着先进封装技术的发展，系统级分析的重要性日益凸显，特别是在 2.5D/3D 集成等复杂架构中，互连拓扑与热管理设计往往成为影响系统性能的关键因素。

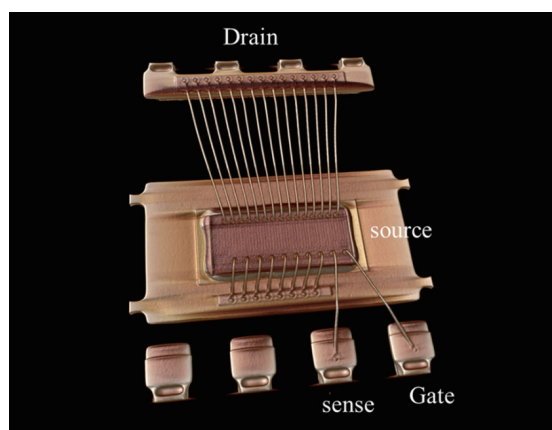


图2: XRM扫描封装信息

在完成封装分析后，通过精密的样品制备流程去除封装材料，就可以开展芯片的全局规划分析，如图 3 所示。这一层面的研究成果为设计工程师提供了完整的芯片架构洞察，包括电源网络设计、时钟树分布和模块布局策略等关键信息。

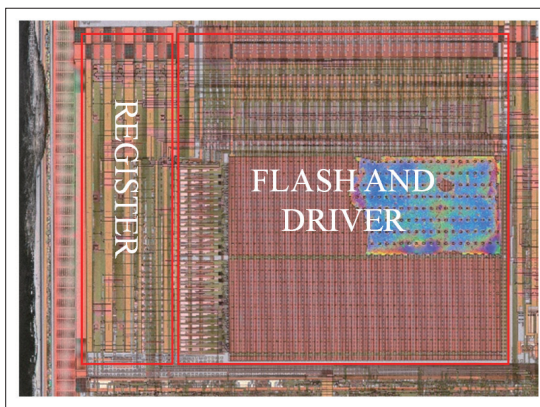


图3: 芯片架构分析

借助高分辨率的光学显微镜 (OM) 和电子显微镜 (SEM) 对顶层金属进行成像与分析，我们可以深入理解设计者在全局规划层面的技术思路。这一阶段需要重点关注电源网络的金属宽度与密度分布，这直接影响芯片的 IR Drop 性能；同时要分析时钟树的布线拓扑，理解其时序控制策略；还需要观察数据总线与模拟 / 数字模块间的物理隔离方案，评估其信号完整性设计水平。这些宏观规划决策在很大程度上决定了芯片的最终性能表现与可靠性水平，是体现设计团队工程经验与技术积淀的重要维度。

随着研究层次的深入，我们进入到功能块级微架构解析层面，这一阶段的研究直接关系到核心知识产权的理解与创新机会的识别。这部分研究成果对设计人员具有极高的参考价值，可以帮助他们理解先进电路的设计理念与性能优化方法。如图 4 所示，通过精密的逐层表征与 OM/

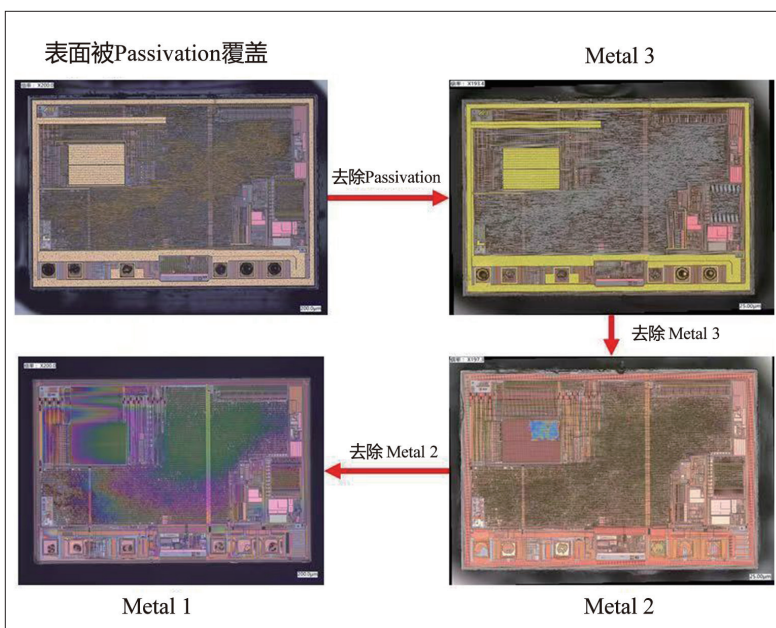


图4: 后端金属互连的逐层去层

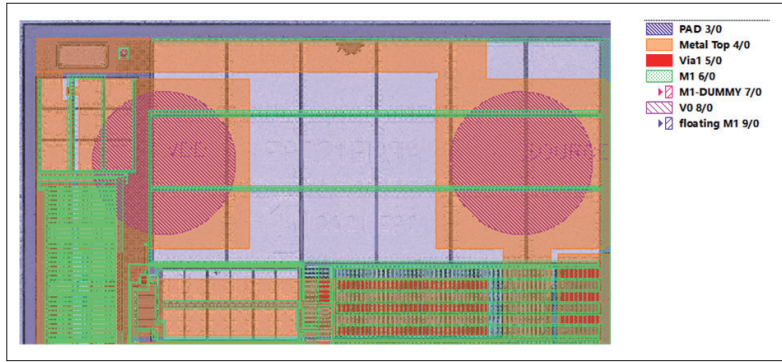


图5: SEM图像转换为GDS版图

SEM 成像技术，逐步揭示每层版图的布线规律与元件分布特征，我们可以将物理版图与系统架构知识有效关联，理解设计实现原理。例如，在现代 CPU 核的研究中，我们可以识别出不同的流水线阶段、执行单元以及各级缓存的物理实现方式；在电源管理单元的分析中，可以解析其低压差线性稳压器或开关电源控制器的电路布局特点。这一阶段的关键在于识别那些为追求极致性能或功耗而进行的全定制电路设计，这些设计体现了厂商独特的技术积累与创新理念，为后续自主创新提供了重要参考。

标准单元库的分析构成了数字芯片基础研究的重要环节，这部分工作为设计人员提供了可直接参考的标准单元库信息，同时为工艺工程师揭示了制程能力的关键参数。如图 5 展示的那样，通过自动化或半自动化的图像处理软件，可以将 SEM 图像转换为标准的 GDSII 版图文件，并进一步重构出完整的电路网表。在这个过程中，我们

不仅能够获取反相器、与非门、触发器等基本单元的驱动能力与版图尺寸，更能精确测量出该工艺节点的标准单元高度等关键设计规则，这些数据为后续的设计迁移与工艺优化提供了直接的参考依据。在现代芯片设计中，标准单元库的优化程度直接影响到芯片的功耗、性能和面积指标，因此这一层面的研究对技术创新具有重要的实践指导意义。

最底层的器件级与材料学分析是连接物理实现与工艺技术的关键桥梁，这一深度研究为工艺开发人员提供了详尽的工艺参数和材料特性数据，是工艺优化和良率提升的重要依据。需要借助聚焦离子束 (FIB) 和透射电子显微镜 (TEM) 等尖端设备制备并观察纳米精度的定点剖面样品。在硅基先进工艺分析中，我们精确测量 FinFET 的鳍宽、栅长、栅间距等关键尺寸，分析高 K 金属栅的堆叠结构，并通过能谱仪分析元素组成分布。在化合物半导体如 GaN HEMT 的研究中，我们重点关注其 AlGaIn 势垒层厚度、Al 组分、栅极凹槽形态以及钝化层质量，这些参数直接决定了二维电子气浓度与击穿电压特性，如图 6 所示。此外，二次离子质谱技术能够提供从表面到体内 ppb 量级的掺杂元素深度分布信息，这些数据对理解工艺机理、指导工艺创新具有不可替代的价值。

从物理实现到设计理念的建模与验证

基于深度研究获得的海量数据，我们需要系统地总结出关键工艺特征清单，这份详尽的清

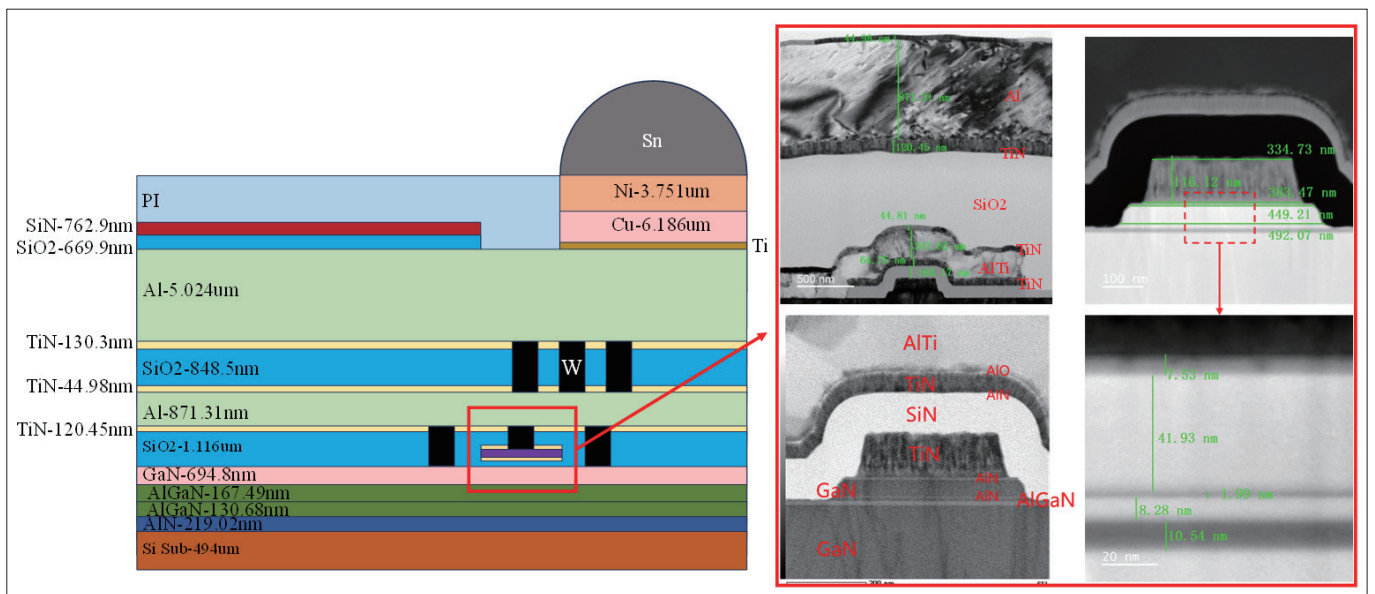


图6: 截面分析工艺参数及材料特性

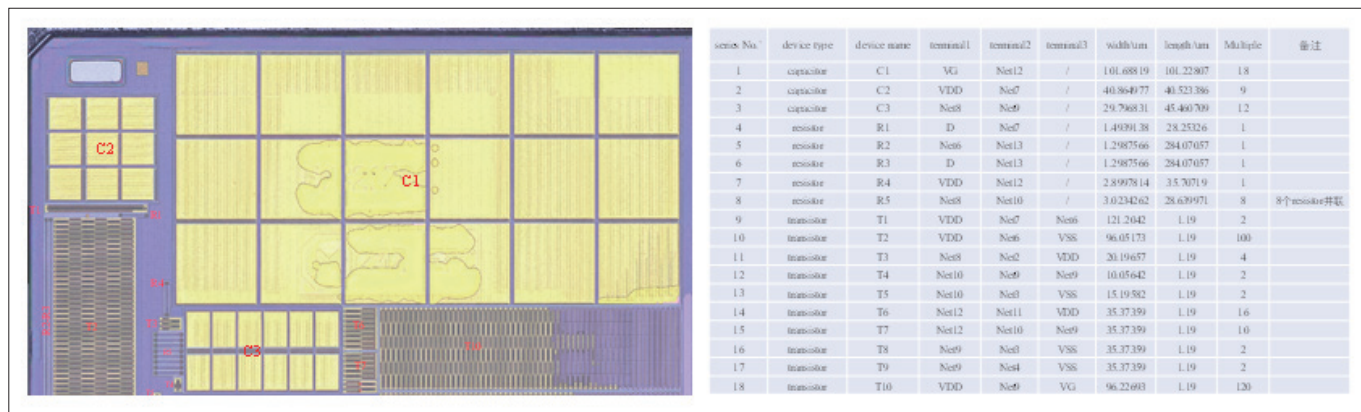


图7: 器件分布与Device List

单为工艺开发团队提供了明确的工艺开发目标和参数范围，大幅缩短工艺调试周期。这个清单包含了金属栅尺寸和材料、接触孔尺寸、介电层厚度、外延层厚度与掺杂等核心参数，例如图7所示。这份系统化的工艺特征清单不仅为晶圆厂进行工艺开发提供了宝贵的数据参考，更重要的是为后续的技术创新奠定了数据基础。在实际应用中，我们基于这些参数设计定制化的TQV验证芯片，用于芯片制造技术的开发与合格认证。这些测试芯片包含晶体管，电容阵列，电阻链，通

孔链等各种测试结构，它们的分析结果能够为IC设计工程师提供关键的IC设计流程的物理与电性基础。通过在自有或合作工艺线上的验证与调试，最终实现从“技术研究”到“创新制造”的能力跨越，这个过程中积累的经验对建立自主可控的制造体系具有重要意义。

电路功能建模与网表重构是理解芯片设计思想的关键环节，这个过程将抽象的物理结构转化为可理解的功能描述。这部分工作使得设计团队可以高效学习并理解成熟产品的电路架构、模块

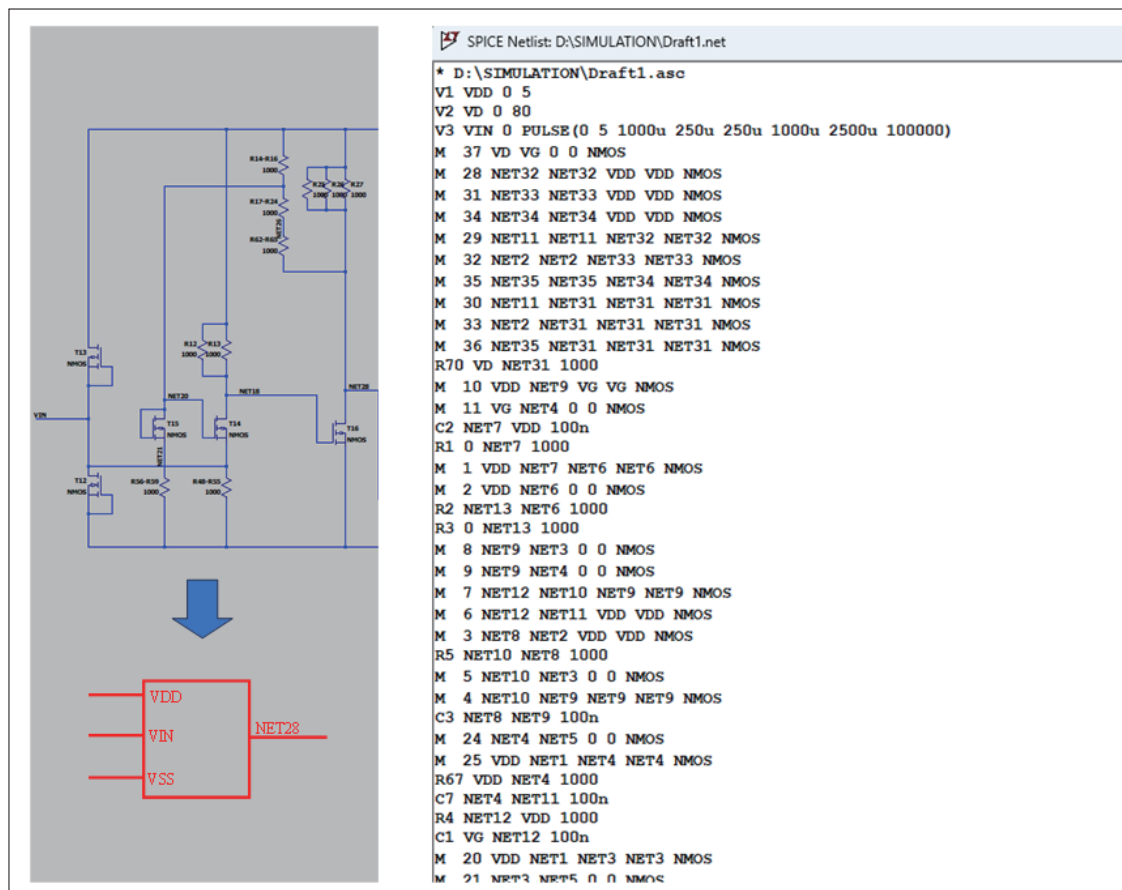


图8: 电路图与网表

构成和实现技巧，能够显著降低前期探索的不确定性，为自主创新提供理论基础，加速创新产品的开发进程。现代 EDA 工具虽然能够辅助完成大部分自动化建模工作，但真正的挑战在于处理全定制设计的模拟 / 射频电路、识别层次化设计中的模块功能以及校正重构过程中可能产生的电气连接错误。这些挑战要求研究人员不仅需要熟练掌握工具使用技巧，更需要具备深厚的电路设计知识，才能进行有效的人工校对与功能推理。如图 8 所示，最终生成的高质量电路网表不仅是研究成果的直接体现，更是后续仿真验证和创新设计的基础，其准确性直接关系到整个研究项目的技术创新价值。

多物理场仿真与实验数据的闭环验证是确保研究结果可靠性的重要手段，也是深化技术理解的有效途径。这些仿真分析结果为各个技术团队提供了可靠的设计依据和性能预测，显著降低产品开发风险。如图 9 所示，在电学性能验证方面，我们将获取的器件物理参数输入 TCAD 工具，仿真其 IV、CV 特性曲线，并与通过纳米探针或 FIB 电路修改获取的实测数据进行对比分析。同时，将重构的数字电路网表导入 SPICE 仿真器，并导入基于测试数据建立的器件模型，进而通过仿真验证其逻辑功能与时序特性。在可靠性及多物理场效应评估方面，我们利用有限元分析工具，基于芯片的真实三维结构进行热 - 力 - 电多物理场耦合仿真。例如，通过模拟大功率工作条件下的芯片结温与热应力分布，评估其热设计余量；分析封装材料与硅芯片间因热膨胀系数不匹配导致的应力集中现象，预测潜在的分层或开裂风险。这种多维度、多物理场的验证方法极大地提升了研究结果的可靠度与工程指导价值，为技

术创新提供了坚实的仿真基础。

综合知识产权分析与创新路径规划

在完成技术研究的基础上，我们需要将所有技术发现——包括独特的电路拓扑、器件结构以及特定的工艺步骤——与国际专利数据库进行系统性比对。这项工作为企业的知识产权团队提供了清晰的专利布局指导和风险预警，通过绘制详细的专利地图，我们可以系统识别出目标芯片可能涉及的核心专利及其权利要求范围，这种全景式的知识产权分析为后续的技术开发提供了重要的法律风险预警。在这个过程中，我们不仅要评估自身研发活动的自由操作空间，更要重点标注竞争对手的知识产权布局，这些信息企业的技术创新战略具有至关重要的参考价值。现代芯片产业的知识产权布局日益复杂，需要专业技术背景与法律知识的深度融合才能做出准确判断与创新规划。

基于全面的性能表征、面积效率分析和成本估算，我们可以对目标芯片进行客观的竞争力评估。这些研究结论为企业的产品规划和技术决策提供了重要参考，通过将分析结果与自家产品或业界其他标杆进行详细对标，能够明确其在性能、功耗、面积和成本等方面的相对优势与创新空间。更重要的是，这个对标过程能够揭示出现有技术尚未充分探索或解决的“创新空白点”，这些技术空白点正是实现技术超越和差异化创新的宝贵机会。企业可以围绕这些空白点进行系统的专利布局，构建自身的技术护城河。这种基于深度技术研究的专利策略既能够有效管控侵权风险，又可以为企业的长期创新发展奠定坚实的知识产权基础。

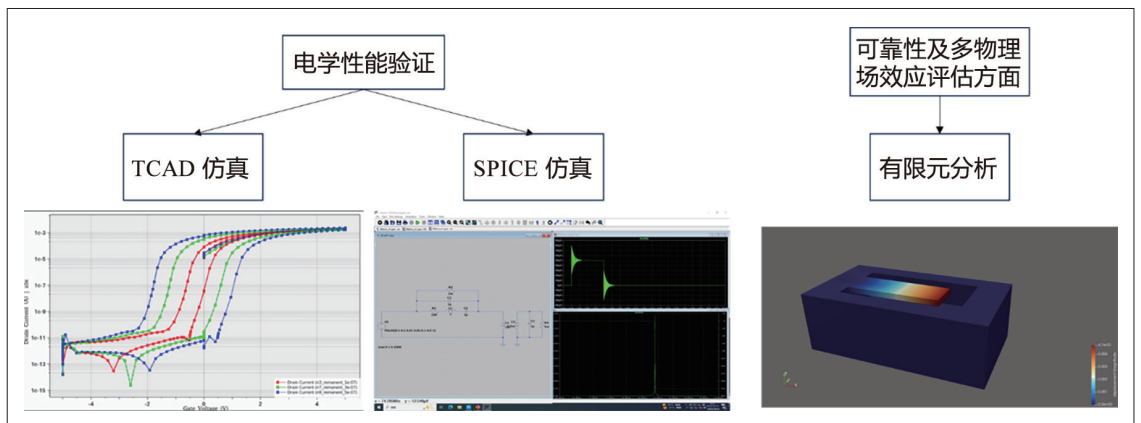


图9: 闭环验证模拟仿真

我们致力于通过与各机构建立深度研究合作关系，将技术研究成果转化为实实在在的创新能力。对于企业决策者，我们提供基于研究的技术解决方案；对于研究所同仁，我们提供前沿技术洞察与创新方向建议；对于高校教授，我们提供教学研究案例与科研合作机会。我们的工作不仅仅是提供分析报告，更重要的是帮助各机构建立起持续创新的体系化能力。最终，所有的研究洞察都需要转化为具体的、可执行的战略建议，才能充分发挥其价值。在电路层面，我们可以提出一种功能等效但实现方式不同的逻辑结构来开辟新的技术路径；在器件层面，可以建议采用新型的终端耐压结构或栅极堆叠方案来提升产品性能；在系统层面，可以优化电源分配网络以降低整体功耗。这些具体的技术建议为研发团队提供了明确的技术攻关方向，确保创新活动既保持技术先进性又具备商业可行性。此外，基于技术趋势分析和市场需求预测，我们还可以为企业规划中长期的技术发展路线，帮助其在激烈的市场竞争中构建持续创新优势。

结论与展望

本文详细阐述了一套系统性的半导体芯片综合研究方法论，这套方法论已经为众多合作方提供了全方位的技术创新支持，帮助他们在产品开发中优化技术路径，加速创新进程。该方案通过多尺度、关联性、闭环验证的研究流程，成功实现了对商业芯片设计思想、工艺技术和材料选择集合的系统性理解。这种方法论不仅揭示了现有产品的技术实现细节，更重要的是展示了如何将这些信息转化为指导工艺开发的 TQV 验证芯片

设计和自主创新的实践方案。通过实际案例的应用验证，本方法论已被证明是连接“技术认知”与“创新能力”之间的重要桥梁，为企业的技术追赶和创新突破提供了行之有效的路径。在当前全球芯片产业竞争格局下，这种深度研究能力正在成为企业构建核心竞争力的关键组成部分。

我们诚挚地邀请各企业决策者、研究所同仁和高校教授与我们开展深度合作。通过建立长期稳定的合作关系，我们可以为各机构提供持续的技术跟踪与创新研究服务，助力其在激烈的技术竞争中保持领先地位。我们相信，通过专业的技术研究与创新指导，能够帮助各机构在半导体领域取得更大的技术突破与商业成就。

展望未来，随着 Chiplet、存算一体、光子集成等新范式的快速发展，芯片技术研究的复杂度和重要性都将进一步提升。面对这些新的技术趋势，我们需要在现有方法论的基础上持续创新，特别是在研究效率和深度方面寻求突破。下一步，我们将重点探索人工智能与机器学习技术在自动化图像识别、网表功能自动标注以及海量研究数据智能挖掘方面的应用，这些技术的引入将极大提升研究工作的效率与准确性。我们将持续投入研发，不断提升方法论的完备性与自动化水平，为产业界与学术界提供更加优质高效的技术研究工具与洞察。同时，随着量子计算、神经形态计算等新兴技术的发展，本方法论也需要相应演进，以适应对新器件原理和架构的解析需求。我们相信，通过持续的方法论创新和技术工具升级，芯片信息技术研究将在未来半导体产业发展中发挥更加重要的创新引领作用，为全球技术创新提供强有力的方法论支撑。CS

扩展阅读

- ▶ 张荣，刘明，祝宁华等。超越摩尔时代的集成新路径与新技术—第 393 期“双清论坛”学术综述 [J]. 中国科学 (信息科学), 2025, 55(6): 1350-1371.
- ▶ 张波，邓小川，陈万军等. 宽禁带功率半导体器件技术 [J]. 电子科技大学学报, 2009, 38(5): 618-623.
- ▶ Samuelson, Pamela, and Suzanne Scotchmer. "The law and economics of reverse engineering." Yale LJ 111 (2001): 1575.
- ▶ Yole Group. Semiconductor at the Heart of Automotive's Next Chapter – Automotive White Paper, Vol. 2[R/OL]. (2025-09-19). <https://www.yolegroup.com/>
- ▶ McKinsey & Company. Semiconductors have a big opportunity—but barriers to scale remain[EB/OL]. (2025-04-21).

GaN 的支柱产业：消费电子

虽然 GaN 功率器件制造商对 AI 和 EV 带来的机会充满热情，但快充充电器将是本十年及以后的主导应用

作者：Richard Stevenson, CS杂志主编

拿起主流 GaN 功率器件制造商的几篇新闻稿，很容易发现一个共同主题——与 AI 相关的巨大机会，以及在较小程度上与 EV 相关的机会。这两种应用都需要以高功率密度高效传输高电压，这正是 GaN 所擅长的。

考虑到领先 GaN 功率器件制造商对 AI 和 EV 的狂热兴奋和高度重视，很容易陷入假设这些应用已经很重要的陷阱——即使现在不占主导地位，很快也会占据主导。

鉴于此，Yole Group 的最新 GaN 报告提供了宝贵的、急需的现实检验。是的，EV 和 AI 市场增长非常迅速——但它们被消费电子市场所淹没了，并且在本十年内这种情况不会改变。

根据 Yole Group 在其《2025 年 GaN 功率报告》中的最新预测，2024 年消费电子市场相关销售额达 2.5 亿美元，将以 35% 的复合年增长率 (CAGR) 增长至 2030 年的 15.3 亿美元。相比之下，同一时期内“电信与基础设施”和“汽车、移动”领域的复合年增长率将更高。预计到 2030 年，这两个领域的复合年增长率分别为 53% 和 73%，相应

年销售额将增长至 3.84 亿美元和 5.4 亿美元。

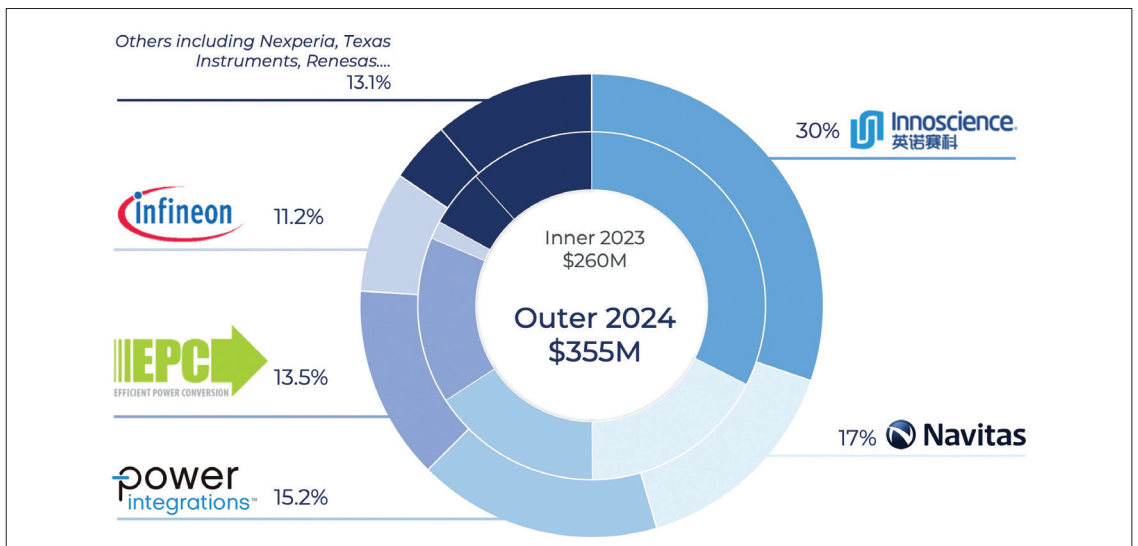
Yole Group 化合物半导体技术与市场分析师 Roy Dagher 对这些趋势进行了解释，他指出 2024 年约有 70% 的 GaN 功率器件收入来自消费电子领域，这一比例到 2030 年将下降至 53%。

在消费电子领域内，快充充电器占据主导地位，2024 年份额约为 90%。然而，该领域正在多元化发展，GaN 功率器件在“白色家电”（包括冰箱、冰柜和电视等家用电器）中的部署正在增加。“我们相信未来几年将大规模增长，”他说。

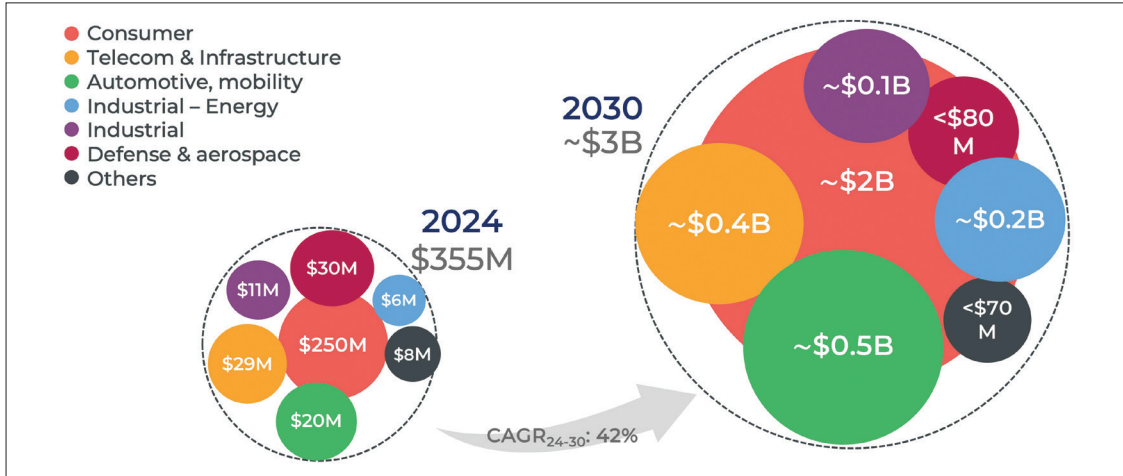
消费电子领域还包括用于过压保护的 GaN 器件。英诺赛科正在推广这一应用，采用双向开关技术，可用一个器件替代两个器件。

为了客观看待 AI 市场的现状，2024 年 GaN 功率器件在电信与基础设施领域的销售额仅为 2900 万美元。在当今的数据中心中，这些器件提供 DC-DC 和 AC-DC 转换。

Yole Group 所称的“汽车、移动”领域甚至更小，去年收入仅为 2000 万美元。在这个市场中，GaN 器件用于汽车中的 DC 转换以及激光雷



2023-2024 年 GaN 器件厂商市场份额。来源：《Power GaN 2025》报告，Yole Group



GaN 功率器件市场按终端应用划分。来源：《Power GaN 2025》报告(初步结果), Yole Group

达系统的电源。Yole Group 预测，到 2030 年，用于激光雷达系统的 GaN 功率器件销售额将产生约 2 亿美元的收入。

利润率很重要

对任何芯片制造商来说，销售只是等式的一部分。利润率也至关重要，这解释了为何对 AI 和 EV 有如此高的兴趣。

据 Dagher 称，消费电子是新进入者的首选市场。其吸引力之一是快速上市。

“竞争非常激烈，” Dagher 说。“利润率很低，因为那里有很多参与者。价格被不断压低。”

更高利润的承诺不仅限于 EV 和数据中心市场，还延伸到工业应用。它们包括电机驱动 (EPC 和英飞凌正在瞄准该领域) 以及光伏 (Enphase 在其逆变器中部署 GaN 功率器件)。

大厂玩家

在 GaN 功率器件生产商名单上，中国芯片制造商英诺赛科位居榜首，2024 年市场份额为 30%，预计今年将略有上升。

Dagher 将这一成功归因于多个因素，包括高产能以及英诺赛科领先所有竞争对手向 200mm 衬底迁移。

“他们采取通过降价和增加产量来抢占市场份额的策略，” Dagher 指出，并补充说英诺赛科还受益于强大的国内供应链。

追赶者中的佼佼者包括：Navitas、Power Integrations、EPC；2023 年 3 月收购 GaN Systems 的英飞凌；以及 2024 年夏季收购 Transphorm 的瑞萨。

考虑到名单中所有这些公司以及较小的参与者时，Dagher 指出一个趋势是向垂直整合发展。

“公司正试图控制从外延到封装的整个供应链，”他说。

为支持这一说法，Dagher 指出无晶圆厂公司 Navitas 最近聘请了一位高级外延总监。他还指出，采用 fab-lite 商业模式并与 Vanguard 和 Episcil 合作的 EPC 拥有自己的外延生产线；而 Power Integrations 正在进行自己的外延生长。

“存在一些代工服务可以帮助这些公司走很长的路。但未来，IDM 模式将控制大部分市场份额。”

虽然寻找代工伙伴的公司不再能与台积电合作，但还有许多其他公司为 GaN 功率器件生产提供这些服务，包括一些新进入者，如 GlobalFoundries、PSMC、Polar Semi 等。

Dagher 预测未来几年的另一个趋势是 GaN 产品阻断电压的提高，使其能够直接与 SiC MOSFET 和 IGBT 竞争。

这方面的努力将推动 GaN 达到 1200 伏及以上，包括引入多级拓扑。还有 EPC 的器件堆叠方法，该公司称之为串联输出并联拓扑，用于提高数据中心产品的阻断电压。这方面的进一步创新包括安森美发布的 GaN-on-GaN 垂直晶体管，以及 PI 在蓝宝石上生长的器件。

“PI 今天已经商业化 1250 伏产品。他们计划在数据中心使用它，” Dagher 说，并指出该公司还生产了工作电压为 1700 伏的变体——但只能处理低功率。

性能和 / 或价格的提升也可能来自工程衬底的引入，如 Qromis 的 QST 平台，以及英飞凌在 300mm 硅晶圆上生产器件的努力。

因此，虽然未来五年内 GaN 的主导应用不太可能改变，但功率电子行业的这一部分肯定不会停滞不前。USC

推动 PCSEL 迈向大规模量产

通过开发和改进 PCSEL，光电子器件制造商正在为这一极具前景的激光器类别的商业成功奠定基础

作者：Richard Stevenson, CS杂志主编

将一项器件从概念阶段推向盈利的大规模量产是一个漫长而复杂的历程。在催生出一项有前景的新型器件类别的“尤里卡”时刻之后，需要制造首枚芯片并进行研发，这往往需要多年资金支持，通常通过识别潜在的“杀手级”应用来获得。随后必须改进设计和工艺，使该器件满足性能、良率、成本和可靠性等一系列要求，然后才能推出具有竞争力的产品并实现可观销售额。如果这项新兴器件需要通过取代现有技术才能在市场取得成功，那么最后这一步将尤为棘手——因为新竞争者必须在性能上以显著优势压倒对手，才能打动负责采购的系统工程师们。

在此背景下，PCSEL（光子晶体表面发射激光器）——这种具有光子结构的单模面发射激光器，以其卓越的光束轮廓、极窄的发散角以及随发光区域尺寸扩展的功率特性——究竟取得了多大进展？

虽然这个问题无法给出确切答案，但近期参加第二届国际PCSEL研讨会的专家们可以提供有见地且经过深思熟虑的答案。该研讨会于2025年11月10-12日在英国格拉斯哥举行，与第14届国际光子与电磁晶体结构研讨会同期举办。会上，多家企业和大学详细介绍了PCSEL性能的进展。而在社交活动中（包括一次愉快的当地酒厂参观），一些低调的与会者透露，他们也在推动这项前景光明的面发射激光器的开发，无论是致力于拓展激光产品组合的公司，还是专门推广该器件的初创企业。显而易见，PCSEL发展势头强劲，大量工作

正为其商业成功铺平道路。

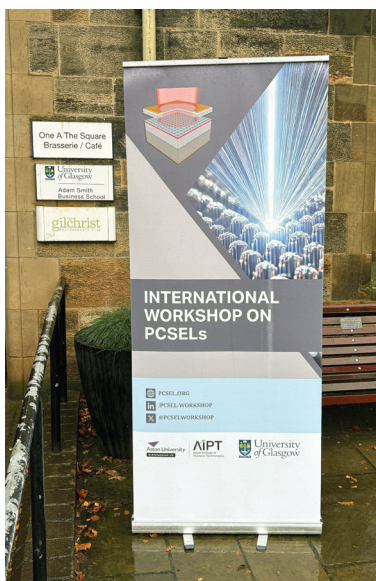
这些进展的奠基工作很大程度上要归功于京都大学的野田进（Susumu Noda），他是PCSEL开发的领军人物，也是1999年发表在《应用物理快报》上首次阐述该器件的论文的合著者。自这一开创性概念提出以来，野田团队已在多个方面取得长足进步，包括研制出众多器件，实现了更高功率，并扩展了材料体系和光谱范围。

野田在联合会议上发表了主旨演讲，介绍了PCSEL的众多潜在应用，包括将其用作汽车、农业机械和机器人所用激光雷达的光源；PCSEL在材料加工领域的应用；以及在自由空间通信中的应用（包括水下和太空远距离通信）。事实上，PCSEL可应用的场景如此之多，反而造成了“选择过多”的困境——面对如此众多的机会，究竟该从何处入手可能成为一大挑战。

正如主旨演讲所预期的那样，野田涵盖了广泛内容，重点介绍了二十多年来开创性研究的关键里程碑。虽然其中许多内容对在场听众来说并不陌生，但尚未发表的最新成果对他们而言则是全新的信息。基于发射直径3 mm的强劲光源，野田及其同事刚刚推出了直径10 mm的变体，发射波长约为940 nm。这些光源最初在1000 A脉冲驱动下产生超过500 W的光功率，而最近连续波输出功率已达到500-1000 W，PCSEL的热管理得益于其与热沉的键合。

目前，最高效的PCSEL电光转换效率约为25-30%。野田表示，通过采用多结结构，有望实现更高的效率值，可能高达60%。

这位PCSEL先驱对未来做出了诱人的展望，声称有可能制造出发射直径3 cm、功率达15-20 kW的器件。这类光源将成为当今CO₂激光器极具吸引力的替代品——CO₂激光器体积庞大（典型尺寸约为1.5×0.4×0.5米），效率仅约10%。



第二届国际PCSEL研讨会于11月10日至12日举行，与第十四届国际光子与电磁晶体结构研讨会同期召开。部分报告在格拉斯哥大学进行，其余报告以及两场海报展示则在附近的格罗夫纳酒店举行。



会议第一晚，主办方为与会代表安排了克莱德赛德酿酒厂的导览参观。

野田团队的核心成员井上拓也 (Takuya Inoue) 聚焦于主旨演讲中提到的其中一项应用，就 PCSEL 在卫星通信中的动态控制发表了演讲。井上解释说，卫星通信涉及 1000 公里以上的距离传输，数据速率介于 1 Gbit/s 至 100 Gbit/s 之间。由于光束发散，只有部分从发射器发出的光线能到达探测器，因此光源必须产生至少 1W 的光功率。

在谈到对发射器的要求时，井上指出：“尺寸、重量和功率必须尽可能小。”但这些并非传统发射器的属性——传统发射器包含体积大且笨重的掺铒光纤放大器，还包含多个组件，造成种种阻碍。

PCSEL 凭借其高功率和极窄的光束发散角，在这一应用中展现出巨大潜力。但可能实现什么样的调制速度呢？

井上和同事们已对这个问题研究数年，初期工作确定了瓦级工作状态下直接带宽超过 3 GHz。采用正交幅度调制后，已实现 256QAM 信号在 2Gbit/s 的传输。

最近，该团队研究了两段式 PCSEL 实现的相干自由空间光通信，该结构在增益区采用了两种具有略微不同晶格常数的光子晶体。通过在两个区段注入反相调制电流并施加相同的偏置电流，团队产生了瓦级频率调制信号，同时抑制了幅度调制。这一成功将该 PCSEL 用作相干自由空间光发射器奠定了基础，即使在激光功率衰减 80 dB 的情况下也能实现 Gbit/s 级信号传输。在如此大衰减下取得的成功（对应卫星通信中的链路损耗），使井上声称其团队直接调制的 PCSEL 有潜力为未来的卫星通信提供紧凑的自由空间光发射器。

除了领导全球领先的 PCSEL 开发团队外，野田还激励并支持多家日本光电子制造商开发该器件，其中包括滨松光子学公司。该公司于 2017 年推出了首款商用 PCSEL（可在互联网上找到该产品的数据手册 L13395-04，但没有价格信

息，表明它可能已被停产）。

滨松公司持续开发其 PCSEL 产品，目标是实现需要图案化光源的应用。在激光器开发过程中，已解决的其中一个问题被描述为“网格噪声”——这源于器件层中基模与高阶模之间的光子带反交叉现象。

在 PCSEL 研讨会上，该公司发言人黑坂义贵 (Yoshitaka Kuorsaka) 向与会代表表示，这些模式现已被消除。关于解决方案的细节很少，但涉及对外延结构的改变。另一个已解决的问题是零阶噪声，通过修改光子晶体结构引入额外的相位来消除。

黑坂及其同事最近的研究重点是在同一正方形晶格中嵌入两个区域的结构。团队制作了具有 90° 相位差的水平条纹图案，当光束叠加时，每个图案区域的条纹强度比会连续变化。基于这一演示，黑坂声称这项工作为可动态变化的多通道光图案铺平了道路。

在黑坂相关的工作中，其同事广濑和佳 (Kazuyoshi Hirose) 详细介绍了基于 PCSEL 的片上图案发生器产生的微图案投影。这些投影可用于三维形貌测量（即表面轮廓测量），高质量图案对实际应用至关重要。

InP 基 PCSEL

另一家与野田团队合作的日本光电子巨头是住友电气工业公司。该公司致力于提高发射波长 1.3 μm 和 1.55 μm 的 InP 基 PCSEL 的性能，将此类器件视为传感、自由空间通信和通信用光源的有前景的候选方案。

住友公司的 PCSEL 功率在过去几年中显著提升。2022 年，采用双晶格结构的设计产生了 200mW 的光输出功率。次年引入金属镜后输出功率翻倍，而最新的 PCSEL 由于采用了平面内异质结构，发射功率已达 700mW。

住友发言人伊藤佑树 (Yuhki Itoh) 向与会代表介绍，团队首先通过从单晶格切换到双晶格以增加垂直辐射，从而实现了 200mW 功率。这一改进使斜率效率提高了 25 倍。

引入金属镜带来了输出功率的又一次飞跃，这一举措改善了载流子注入并减少了不需要方向的发射。得益于这些优势，发射波长约为 1330 nm 的 InP 基 PCSEL 在 25°C 时产生了以下性能：斜率效率 0.4 W/A；输出功率超过 400 mW；70°C 时超过 150 mW；25°C 时电光转换效率超过 24%；边模抑制比超过 70dB。采用相同设计的发射波长 1.5 μm 器件在 25°C 时产生 300 mW 连续波输出，短脉冲驱动时峰值功率达 32 W。

为解决自热导致漏光的局限性，伊藤及其同事最近引入了平面内异质结构。这一改进通过减小器件边缘附近空气孔的尺寸实现，从而导致光子带边频率降低，最终增强了平面内光限制。通过这一修改，输出功率攀升至 700mW，25°C

时电光转换效率为 27%。

伊藤和同事还研究了其 PCSEL 的可靠性。结果令人鼓舞，在 105°C 下驱动器件 2500 小时未观察到性能退化。

将这些 PCSEL 与高功率 DFB 激光器进行基准比较也得出了令人鼓舞的发现，包括更高的电光转换效率、更高的边模抑制比和窄得多的光束发散角。

进入蓝光领域

PCSEL 的大部分开发工作都涉及 GaAs 和 InP 材料体系。但要获得更短波长，这些发射器必须采用 GaN 基材料体系制造。

在日本，已投入大量精力开发基于 GaN 及其合金的面发射激光器。十多年前，日亚公司在 GaN 基 VCSEL 性能方面取得了多项早期突破，包括首个产生超过 1 毫瓦功率的器件。最近，其他日本光电子领军企业也登上了头条，索尼和斯坦利电气在 2019 年西部光电展上分别宣布了 15.4 mW 和 22.2 mW 的令人印象深刻的输出功率。同年晚些时候，斯坦利电气在《应用物理快报》上发表论文，详细介绍了 16×16 阵列的瓦级蓝光发射器。

鉴于在 GaN 基 VCSEL 上取得进展的困难——主要由于制造反射镜的问题（没有理想的晶格匹配材料组合同时具备高折射率对比度和良好的电导率）——斯坦利电气也开始开发 GaN 基 PCSEL 就不足为奇了。斯坦利电气的江本明 (Mei Emoto) 在格拉斯哥介绍了该公司与京都大学研究人员合作进展。

江本首先将近期努力置于背景中，解释说野田团队制造了首个 GaN 基 PCSEL，于 2008 年报道了该成果。那项开创性的 PCSEL 具有约 70 kA/cm² 的极高阈值。该开创性器件的弱点包括谐振不足、大散射损耗和低斜率效率。

为制造更高性能器件，江本及其同事改用正方形晶格以增强光限制，优化了谐振腔尺寸，并开发了无 SiO₂ 的制造工艺。此外，他们通过使用 GaN 衬底来改进晶体质量。通

过这些改进，孔周期约为 200 nm 的 PCSEL 阈值电流约为 2.6 kA/cm²。

引入增强垂直发射和平面内谐振的双晶格后，进一步提升了性能。采用这一改进，团队制作出输出 1W 的单模 PCSEL，从直径 300 μm 的圆形区域发射波长 431 nm 的光。

通过将发光区域直径扩大到 500 μm，实现了更高功率。采用这一改变，输出功率超过 2 W，斜率效率达 0.5W/A。江本透露，那一代 PCSEL 存在的一个问题是，随着器件电流增大，光束发散角会略微变宽。为解决此问题，团队修改了高功率 PCSEL 的设计，增加破坏性干涉以截止高阶模。经过这一优化，PCSEL 具有稳定基模，阈值电流仅为约 1.8 kA/cm²，斜率效率 0.6 W/A，输出功率超过 2 W。

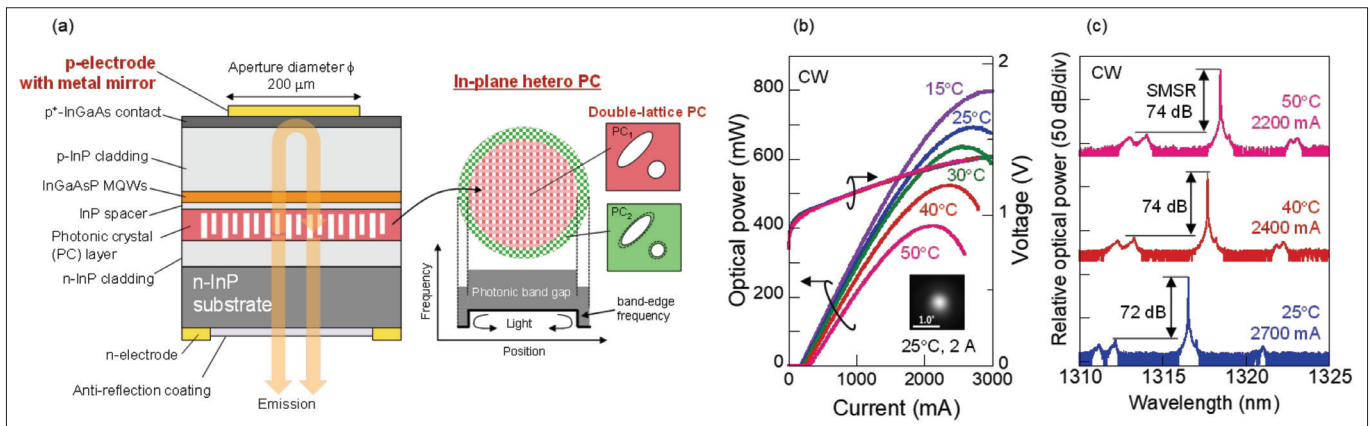
最新成果可能更令人印象深刻。虽然江本未透露太多细节，但发光区域直径已增至 1 mm，发散角仅为 0.01°。

江本在演讲结束时展示了团队 PCSEL 如何用于水下激光雷达，在 10 米范围内工作，并透露他们刚刚与日亚公司展开合作开发这类器件。

英国的努力

在英国（本次研讨会的主办国），也有开发 PCSEL 的努力。这包括华为公司在其传奇的研发机构——位于伊普斯维奇的布拉格研究中心（此前由 BT 和康宁公司拥有，最近更名）——的研究人员正在研究这些器件。相关工作集中在 InP 基 PCSEL，主要用于光通信。

代表华为 PCSEL 研发团队的萨米尔·里哈尼 (Samir Rihani) 认为，通信行业几十年来一直在推动激光器创新，驱动了 20 世纪 70 年代分布式布拉格反射器激光器的开发，以及始于 20 世纪 90 年代的数据时代 VCSEL 的首个杀手级应用。而如今，随着机器学习和人工智能的发展，应用需要大规模并行数据传输，这为紧凑、高功率、理想情况下多波长工作的激光器提供了机会——而这些要求可由 PCSEL 满足。



住友电气工业一直在研发发射波长为 1.3 μm 与 1.55 μm 的 InP 基 PCSEL。(a) 这类 InP 基 PCSEL 的结构示意图；(b) 光-电流-电压特性曲线（附远场图样插图）；(c) 连续波工作状态下的激光光谱。

为此，里哈尼及其同事开发了一款基于 InP 的四通道多波长 PCSEL，工作在约 1330 nm 波长。该光源电光转换效率为 16%，每通道功率为 45 mW（驱动电流 250 mA/通道）。该 PCSEL 工作温度可达 85°C，斜率效率为 0.24 W/A。

据里哈尼介绍，团队的四通道 PCSEL 具有良好的通道均匀性，通道平坦度小于 1dB，满足多波长光源的要求。研究人员已证明通道间隔为 0.6 nm，为 32 通道光源奠定了基础。

里哈尼的同事大卫·穆迪（David Moodie）介绍了在诺丁汉大学研究人员合作下开发的 1550 nm 异质晶格 PCSEL。穆迪解释说，该设计的动机是通过降低平面内损耗来提高电光转换效率。

此外，穆迪及其同事试图优化从光子晶体到 p 型金属反射器的往返相位。该研究涉及在添加 p 型接触之前，对 p 型 InP 进行 0 nm、61 nm、122 nm 或 183 nm 的刻蚀。

为制造异质晶格 PCSEL，团队定义了一个占据 200 μm 方形区域的内部晶格，采用双晶格设计——其中一个晶格在垂直和水平方向上偏移四分之一周期（477 nm）。除了这个填充因子为 12.6% 的内部晶格外，工程师们还形成了占据 300 μm × 300 μm 其余区域的第二个光子晶体。该光子晶体填充因子为 15.5%，圆形孔径的周期为内部填充因子的一半。

穆迪表示，最佳结果来自未进行 p 型刻蚀的 PCSEL。对于这些器件，引入异质晶格使斜率效率提高了 34%，提升了输出功率，改善了线性度，并确保激光器在更高电流下仍保持单模工作。

异质晶格 PCSEL 在高达 85°C 下实现了单模激光。对这些 PCSEL 的测量记录在 25°C 和 55°C 时功率分别为 249 mW 和 145 mW。在 2.5 A 驱动下，边模抑制比在两种温度下均超过 65 dB。穆迪告诉格拉斯哥的与会代表，团队还在开发 1300 nm PCSEL，并取得了“良好”进展。



在一座由教堂改建而成的场所——现今名为 Òran Mór——举行了会议晚宴。

鉴于研讨会的举办地点——它位于 PCSEL 先驱企业 Vector Photonics 的“后院”——该公司没有任何报告（包括任何海报展示）难免会引起一些关注，尤其该公司最初拥有非常高的公众知名度。在其头五年中，该公司经历了重大变革，包括四位联合创始人中的两位（包括 CEO 以及销售和市场总监）离职。虽然这样的剧变可能暗示公司陷入动荡，但不宜过度解读这些发展。Vector 正在招聘新员工，包括一些与会者，并且正在取得进展。由于相关工作涉及商业机密，这限制了分享成果的机会，也解释了其参与度有限的原因。

现状

第二届国际 PCSEL 研讨会以全体代表就这一激光器商业化的潜在障碍进行讨论而结束。关于该器件的可制造性没有重大担忧，当其生产转向更大衬底时，将能够使用更好的工具来提高良率和降低成本。

证明可靠性也可能不是重大障碍。初步结果令人鼓舞。除了本报告中已经描述的住友公司的成果外，中国科学院长春光学精密机械与物理研究所的研究也令人振奋——基于 25°C 脉冲工作（10 kHz，4.75 ns）的测试，推算寿命超过 8000 小时；在 85°C 下使用相同脉冲条件进行的加速老化寿命测试在 240 小时内未观察到明显退化，表明寿命为 3288 小时。然而，寿命测试尚无标准，这可能阻碍商业成功。

在许多应用中，电光转换效率是关键指标。对于 PCSEL，最佳成果约为 30%。相比之下，GaAs 基激光二极管的这一数字超过 70%。对于后者，效率在约 20 年前有所提高，这得益于 DARPA 资助的 SHEDS 项目（超高效二极管光源）。该工作包括识别和量化损耗机制，为美国公司提供了资金，使其在 18 个月内将效率从约 50% 提高到 65%。如果成功，后续资金将用于实现 80% 的目标。也许类似地关注 PCSEL 损耗的根源并加以解决，也能推动该领域效率的提升？野田透露，其团队最近在效率方面取得了大幅提升，结果即将发表，这为该领域带来了希望。

PCSEL 面临的最大问题是它的“杀手级”应用将是什么。但与其识别这一点，也许需要先学会走再跑——即找到一个能够实现相对适中量产规模的市场，为瞄准更大成功提供平台。

虽然对这个关键问题缺乏答案可能令人沮丧，但值得注意的是，与会者中有许多是工业界研究人员。如果他们已为 PCSEL 识别出潜在市场，为什么要与竞争对手分享这一关键进展？

因此，当代表们在 2027 年再次聚首参加第三届国际 PCSEL 研讨会时，至少有一位商业先驱可能已开始享受这一极具前景的激光器类别所带来的商业成功，该领域仍在多个方面持续进步。CS

高带宽节能网络

VCSEL 阵列有望以太比特数据速率提供极其高效的 LiFi 通信

作者：Denise Powell（化合物半导体中心）、Hossein Safi（剑桥大学）、Mohamed Missous（集成化合物半导体公司）

在一个高度关注提升能源生产以满足未来需求的世界里，许多人忽视了降低能源消耗所带来的好处。但在我们往往更清楚这一点，他们将器件和材料优化视为能够在系统层面提高功率转换效率、并最终降低整体能源的需求。

数据中心能耗在未来几年将大幅增长的预测不太可能让您感到惊讶。根据国际能源署的数据，2024 年全球数据中心能源使用总量约为 415 太瓦时，相当于全球消耗的 1.5%——而到 2030 年，需求预计将超过两倍，达到 945 太瓦时，主要受 AI 赋能数据中心的驱动，其能源需求预计将增长四倍。爱立信在其白皮书中发布了相关的额外见解，该文件预测数字服务的能源使用将持续每年增长 10%，直到 2030 年，届时将达到约 1,100 太瓦时。为了更直观地理解这些数字，2023 年苏格

兰的能源消费总量为 64.5 太瓦时。

如此速度的能源增长显然是不可持续的。这导致麦肯锡预测，仅在美国，由于 AI 就绪容量的需求，数据中心能源供应赤字将超过 15 吉瓦。这种观点并非异类，许多网络来源声称需求将超过供应，导致某些地区出现电力限制。这是一个远远超出净零排放理念的问题；我们根本没有未来所需的能源生产能力。

不幸的是，能源并不是通信行业面临的唯一问题。另一个问题是射频无线网络正变得日益拥堵，原因是 4K 视频流以及日益增长的物联网连接设备——到 2030 年，使用中的设备预计将达到 400 亿台。在连接设备密度高的地方，如智慧城市或智能工厂环境中，背景噪声水平更高，因此每个设备需要更强的信号。



拥堵的射频网络很大程度上是“最后一英里”问题。如今，将高速连接输送到一栋建筑未必是一个重大挑战，但确保特定网络上每台设备都有高速连接正变得越来越困难。而做不到这一点是不可接受的，因为 AI 赋能的工业 4.0 解决方案要求机器人和传感器的高速、不间断连接。

如果 AI 革命要成为现实，就必须立即推出将低功耗与高传输速度相结合的弹性室内网络。值得庆幸的是，基于化合物半导体的解决方案可以满足这些要求，解决了能源使用日益增长和对高数据速率需求的双重问题。

超越射频

理想的解决方案必须满足相当多的条件。它必须基于具有以下特点的架构：低能耗；为超大容量连接提供高带宽；具有弹性、安全性和可扩展性；并提供更低的所有权和运营成本。

根据这一标准清单，光无线通信（OWC）是一个有吸引力的候选方案。与射频解决方案相比，这项技术使用光来传输数据，提供远更广阔的频谱以实现更大的灵活性、抗干扰性、成本效益和易于部署的优势。

OWC 的视距通信特性既有优点也有缺点。这一特性使其具有超高安全性，传输被限制在特定范围内，特别是在进入受限的场所——但这在开放空间中可能导致问题，因为链路可能被阻断或受环境影响。

请注意，当室内应用对安全性要求极高时，OWC 可以轻松与额外的安全措施相结合，例如量子密钥分发。

在 OWC 市场中，增长最快的部分是光保真技术，通常简称为 LiFi。创造这个术语的是剑桥大学学者 Harald Haas，他于 2011 年在一次 TED 演讲中首次展示了 LiFi，当时他采用常规 LED 进行数据传输。2012 年，Haas 共同创立了 pureLiFi 公司，在这家初创企业担任首席科学官，这是第一家将 LiFi 技术商业化的组织。pureLiFi 成立后的次年，在与海尔斯的创新英国部分资助项目之后，推出了 Li-1st 系统。

最新一代的 LiFi 系统调制红外光以传输数据。这种通信形式提供的速率远高于目前已部署的 WiFi 系统，后者实际数据速率约为 1Gbit/s。请注意，对于室内网络，不应过分关注公布的 WiFi 速度，因为它们几乎没有相关性，除非路由

器在任何时刻都只供一台设备使用。任何曾使用 Speedtest 等应用程序沮丧地测试过家庭 WiFi 速度的人，都不幸地熟悉共享带宽在繁忙网络中的缺点。

用 LiFi 补充 WiFi 可能对未来的交互产生非凡影响，无论是与人、机器、设备还是系统。

通过多功能性实现弹性

虽然 LED 可能看起来是 LiFi 的最佳选择，允许普通照明基础设施兼作收发器（需进行一些基础设施改造），但这些发射器在可实现带宽方面的性能是次优的。在这方面，激光器远更具吸引力，基于激光的 LiFi 提供的传输速度比 LED 高出百倍。

并非所有激光源都适用于 LiFi，甚至 OWC。关键标准是低能耗、高带宽、易于制造、可靠性和可扩展性——而根据这一标准，真的没有能与 VCSEL（垂直腔面发射激光器）匹敌的。

VCSEL 在大多数 OWC 网络中部署的优势包括高调制速度、良好的功率转换效率、易于制造，以及显著更低的每元件制造成本。

对于边发射和分布式反馈激光器，输出功率随芯片长度线性扩展，并需要由更高功耗的更笨重子系统提供支持。VCSEL 通过垂直于衬底平面的垂直光发射避免了这些问题。相对容易将许多 VCSEL 组合成阵列，在芯片面积没有显著增加的情况下提高输出功率。

VCSEL 的另一个特性是其高斯光束轮廓。这使得比 LED 实现的链路效率更高，因为功率较小的光源也能提供相同的光学传输功率。

VCSEL 令人印象深刻特性清单上的另一项是其在器件架构方面的巨大灵活性。设计工程师可以考虑从单模器件到叠层结的各种方案；可选的外延和器件选项非常丰富；还有阵列配置。

完全在 REASON 范围内

在为量子钟和磁力仪开发小众单模 VCSEL 之后，英国合作伙伴曼彻斯特的集成化合物半导体公司 (ICS) 和加的夫的化合物半导体中心 (CSC) 与剑桥大学的 LiFi 团队联手，在 Haas 的领导下开展未来电信研究。

我们一起开展了一个为期两年的项目，名为 REASON：

为开放网络实现使能架构和解决方案。该项

自由科学技术创新部部分资助——预算总额接近1200万英镑，并受益于全英国学术界、研究技术组织和行业重量级参与者的支持——我们一直致力于重塑开放网络架构的未来，努力方向聚焦于开放性和更大灵活性。

为了说明我们活动的规模，VCSEL 开发加上新颖的调制技术，已被纳入六个工作包中某一工作包下的三个研究方向之一。我们在该工作包中的重点是为多接入网络开发定制器件解决方案，包括先进射频、光无线和光纤技术。另外两个方向包括 GaN 射频功率放大器和 InP 光学集成电路。

传输海量数据的一个有吸引力的选择是空间复用。对于这种传输形式，它是增加聚合数据吞吐量的关键，人们倾向于使用可单独寻址的单片 VCSEL 阵列架构。但这种光源在磊晶和器件制造方面都带来了挑战。为了确保紧密匹配的发射器，确保均匀的磊晶和制造工艺至关重要。

通过 REASON 项目，我们开发了小型、5×5 可寻址 VCSEL 阵列（见图 1 和图 2）。我们从 940 nm 开始，然后发展到 980 nm 和 1060 nm。

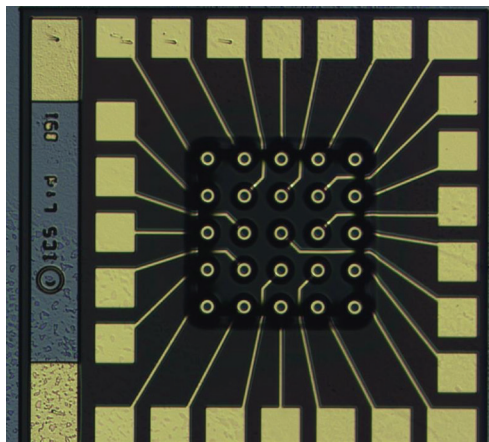


图1: 5×5 可寻址 VCSEL 阵列。

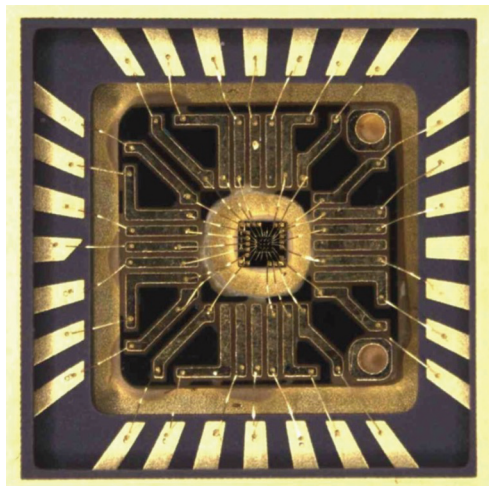


图2: 安装在用于表征的原型封装 VCSEL 阵列。

在量子项目的基础上，ICS 为三个波长平台设计了磊晶结构和新器件布局，并进行了阵列制造。CSC 贡献了高均匀性磊晶工艺，这对量子器件的形成至关重要，也有利于阵列匹配。剑桥大学团队设定了阵列规格，应用调制技术，并集成光束整形，以在定制的 OWC 链路中表征 VCSEL 阵列性能。

我们性能最佳的器件是发射波长为 940 nm 的 VCSEL。这些 VCSEL 在 12-16 mA 驱动电流下达到了每元件 5-10 mW 的输出功率目标，阈值为 1.2 mW，3 dB 带宽为 10 GHz。值得注意的是，这些器件采用成熟工艺生产，证明了

用于 OWC 的基本单片阵列的可行性。其制造不需要对磊晶工艺或器件平台开发进行重大优化。1060 nm 的变体由于在该波长下磊晶工艺未完全优化而遭受光学损耗。

使用定制调制和复用技术，剑桥大学团队展示了单片 VCSEL 阵列的创纪录自由空间聚合数据速率，超过 300 Gbit/s，能耗接近商用 WiFi 系统的一半。这些结果为我们在向 1200 nm 推进以提升人眼安全性的持续合作开发提供了有希望的平台。

激光的人眼安全阈值普遍认为在 1400 nm 左右。对于更远的红外波长，辐射被角膜吸收而不会聚焦到视网膜上。

根据理论研究，激光源的允许峰值功率不仅随波长变化，还随光束腰变化，后者可通过调节 VCSEL 的孔径宽度来控制。激光源的最大传输功率直到约 1150 nm 都呈线性增加。超过该波长，最大传输功率在回到线性增长之前会呈指数增长直到 1200 nm。

允许峰值功率曲线同时依赖于波长和光束腰，为系统和器件设计师提供了基于应用优化系统性能和成本的显著灵活性。对于室内应用，用于 LiFi 的 VCSEL 阵列理想情况下应发射波长大于 1200 nm 的光。然而，可以调整器件和驱动参数以确保在较低波长下激光器也是人眼安全的。

得益于 VCSEL 架构的多功能性，研究人员可以探索相当多的不同机会。例如，在 QFoundry 项目期间开发的其中一个用于扩大量子光子元件制造能力的离散单模 850 nm VCSEL，已被班戈大学团队在 2.5 m OWC 链路中进行了表征。这项工作涉及与现成的多模 VCSEL 进行比较。由 ICS 使用 CSC 磊晶制造的 QFoundry VCSEL 优于现成变体，具有更低的相对强度噪声和两倍的数据速率——38 Gbit/s⁻¹，相比之下多模器件为 19 Gbit/s⁻¹——在人眼安全的约 1 mW 传输光功率下。

基于我们的结果，我们将基于 VCSEL 的架构视为迈向 Tbit/s⁻¹ 通信网络的可能途径。有理由认为，基于 VCSEL 的 LiFi 可以支持 6G 和快速增长的 AI 赋能数据中心的可持续基础设施，用于后光纤范式，同时解决日益严重的射频网络拥堵问题。在未来几年，对低延迟网络的需求将增加。它们对于扩展现实沉浸式技术至关重要，这些技术包括增强现实、虚拟现实和混合现实体验，

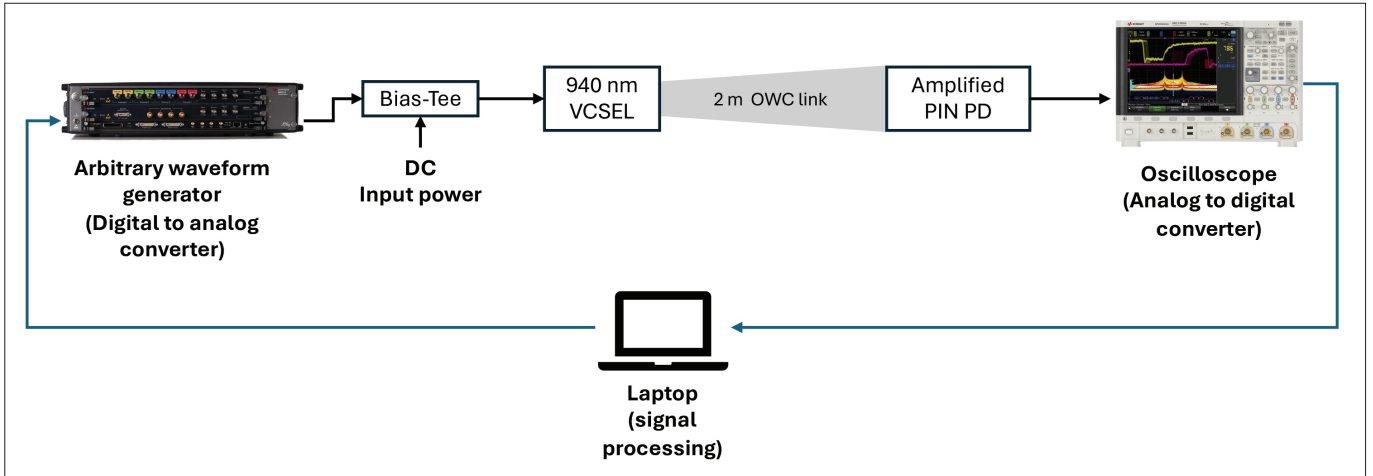


图3: 剑桥大学为数据传输而开发的自由空间链路架构示意图。

以及全息通信。提供超高带宽的基于 VCSEL 的 LiFi 系统为广泛采用多用户设置提供了途径，而不会影响用户体验质量。

我们预计基于 VCSEL 的 LiFi 通信网络的部署和广泛采用将遵循典型的新技术采用产品生命周期。从磊晶开发到器件平台、封装和系统优化，供应链的各个层面都仍有工作要做。封装技术将在最小化寄生电容方面发挥重要作用，而基于 VCSEL 的 LiFi 将需要新的定制封装解决方案。

原型器件已经在带宽与功耗方面提供了阶跃式变化。因此，当第一代系统可用时，它们可能会在利润更高、带宽绝对关键的应用中被采用。后续几代产品将致力于在器件级别提高带宽，同时优化调制方案。

最终，尽管标准已经接纳了 LiFi，但在建立适当的商业模式方面仍有工作要做，需要跨基础设施和网络提供商的协作互动，以确保 LiFi 成为商业和住宅建筑中的主流技术。

化合物半导体可以兼得通信蛋糕

今天，关于净零排放和 AI 的价值有很多争论。但化合物半导体从业者应该以开放的心态欢迎这些革命。

毫无疑问，未来网络需要拥抱发射器技术的融合，其中大多数将涉及化合物半导体，包括基于 GaAs、GaN 和 InP 的架构。随着这些网络的推出，有充分理由减少光纤使用，并通过高效的 OWC 网络向更低功耗系统迁移。朝这个方向转变有可能改善数据中心的资本支出和运营支出。

提供相同输出功率下更低功耗的低成本 VCSEL 阵列 OWC 架构，也可以帮助提供通信链

路的卫星网络。这些链路的部署正在快速增加，而在太空中人眼安全不是问题，从而在器件和系统设计上提供更大灵活性。

最近，全球政治格局发生了重大转变，更多国家希望在关键技术的制造方面拥有更强的国内能力。这种剧变为英国电信基础设施中能够提供弹性和增强安全特性的主权组件带来了紧迫性。实现这一目标并非易事，因为历史上通信供应链之间的互动水平不高。我们开创性的 REASON 项目通过建立从材料和器件开发到系统开发商和网络运营商的协作，帮助解决这一弱点。

我们的工作构成了我们行业努力的一部分，确保化合物半导体将抢占通信领域的每一块蛋糕。无论是长距离还是短距离链路，有线还是无线网络，III-V 族器件，包括用于 LiFi 的 VCSEL，都是关键技术。CS

扩展阅读

- ▶ K. Katsaros et al., “AI-Native Multi-Access Future Networks – The REASON Architecture”, IEEE Access 12 178586 (2024)
- ▶ I. N. O. Osahon et al., “Neural Network Equalisation for High-Speed Eye-Safe Optical Wireless Communication with 850 nm SM-VCSELs”. Photonics 11 772 (2024)
- ▶ M. D. Soltani et al., “Safety Analysis for Laser-Based Optical Wireless Communications: A Tutorial,” Proc. IEEE 110 1045 (2022)
- ▶ H. Kazemi et al, “Achieving 70 Gb/s Over a VCSEL-Based Optical Wireless Link Using a Multi-Mode Fiber-Coupled Receiver,” J. Light Technol. (2025)



**SEMICON[®]
CHINA**

Co-located with **FPDCHINA**

国际半导体专业展

March 25-27, 2026
SNIEC, Shanghai, China

TRANSFORM
TOMORROW
跨界全球 · 芯芯相联



SEMICON China
小程序重磅上线!

- 观众注册
- 展位地图
- 展商名录
- 同期论坛
- 邀请函
- 现场活动
- 新闻中心
- 更多



微信扫描上方小程序码
点击右上角“...”
选择“添加到我的小程序”

GaN : 降低 GaN *p-n* 二极管的导通电阻

垂直 GaN 功率器件可从镁注入和超高压退火实现的更好 *p* 型接触中获益

来自北卡罗来纳州立大学、Adroit Materials 以及波兰高压物理研究所的工程师们，通过镁注入形成的垂直 *p-n* GaN 二极管，将其比导通电阻降低了九个数量级。

团队发言人 Spyridon Pavlidis 表示，这一改进通过将镁沉积和退火结合到接触堆叠中实现，使其器件的性能与外延 GaN 二极管相当。

该合作团队的二极管结合了优异的整流比和极高的电流密度，以及创纪录的低微分比导通电阻。

这一突破将有助于开发需要与镁注入 *p* 型 GaN 接触的垂直 GaN 器件。

“离子注入是半导体器件加工工艺‘工具箱’中的关键部分，因为它能够实现选择性区域掺杂，” Pavlidis 说。“这对于制造高性能晶体管和二极管（如 MOSFET、结势垒肖特基二极管等）是必需的。通过控制器件中掺杂剂的引入位置，我们可以控制电流流向并管理电场。”

该团队的工作有助于克服与采用镁注入实现 *p* 型掺杂的 GaN 器件相关的许多障碍。这些挑战包括：通过后注入退火实现足够的掺杂激活和缺陷缓解；由于退火过程中不希望的扩散而对最终掺杂分布进行控制；防止 GaN 表面分解并在退火后保持电学性能；以及在注入结构上形成高质量接触。

超高压退火可产生更高的激活能，还能防止表面分解，但无法提供低电阻 *p* 型接触。

为解决这一问题，Pavlidis 及其同事研究了在注入 *p* 型 GaN 上进行物理气相沉积和纯镁退火的影响。

这种方法此前已被证明可在低掺杂 *p* 型 GaN 上形成低电阻接触，成功归因于多种机制，包括：镁和镓的互扩散有助于形成重掺杂 *p* 型层；金属-半导体界面处势垒高度的降低；以及形成镁插层氮化物超晶格，通过极化引入电离受主。

为进行研究，团队制备了两种垂直二极管——一个对照组和一个镁退火变体。器件制造首先将 *n* 型 GaN 衬底装入 MOCVD 腔室，沉

积厚度为 5 μm 、硅掺杂浓度约为 $4 \times 10^{16} \text{cm}^{-3}$ 的 GaN 漂移层。随后进行镁注入，使用 25keV 和 75keV 的离子能量，剂量分别为 $4.4 \times 10^{13} \text{cm}^{-3}$ 和 $2 \times 10^{14} \text{cm}^{-3}$ ，倾斜角为 7° ，形成约 100 nm 的初始方框分布。样品在氮气中于 1300 $^\circ\text{C}$ 、400 MPa 条件下退火 100 分钟。

电子束蒸发镍和金为对照器件添加了阳极接触，而镁退火样品则通过光刻技术在注入镁层上热蒸发约 60nm 纯镁形成。两种接触随后都进行了退火。

电流-电压特性曲线显示，对照器件表现出预期特征，在阳极偏压低于 2V 时电流呈指数增长，在更高偏压下出现反向偏置 *p* 型肖特基电流限制区。与此形成鲜明对比的是，采用镁退火接触电流密度可重复的提高了 10^9 倍（正向电压超过 5V 时）。

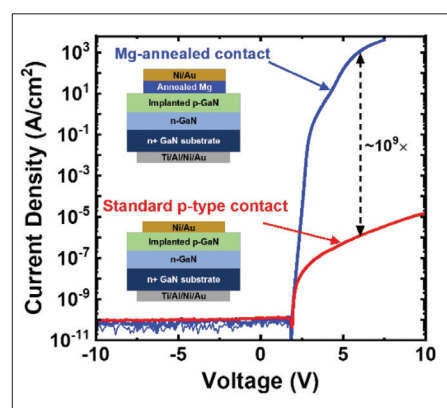
团队将这些改进归因于通过镁退火 *p* 型接触增加了空穴传导。在正向偏压下，提取的导通电阻在约 1 kA/cm^2 导通电流密度下为 $0.65 \text{ m}\Omega \cdot \text{cm}^2$ 。这据称是镁注入 *p-n* 二极管的最低导通电阻，可与垂直 GaN-on-GaN 外延 *p-n* 二极管相媲美。整流比超过 10^{12} 。

电容-电压测量在对照器件中识别出与 *p-n* 结串联的 *p* 型肖特基接触。采用镁退火接触后，这一不期望的特征消失，使载流子能够通过阳极接触注入 *p-n* 结。

Pavlidis 及其同事现在正在改进接触工艺并降低二极管的导通电压。“除了 *p-n* 二极管，我们现在正在将注入和接触技术的结合应用于更先进的垂直 GaN 器件。”

参考文献

M. A. Hasan et al. Appl. Phys. Express 18 091002 (2025)



镁退火改善了 *p-n* 二极管的性能，使其受益于移除与 *p-n* 结串联的 *p* 型肖特基接触。

突破 10 kV 壁垒

多鳍 HVPE 垂直 Ga₂O₃ 晶体管首次实现超过 10 kV 击穿电压

日本 Novel Crystal 公司的工程师宣称，他们制造出了首款阻断电压超过 10 kV 的垂直 Ga₂O₃ 晶体管。

团队表示，关键诀窍在于用 HVPE（氢化物气相外延）生长外延层时，把生长面从 (001) 切换到 (011)，从而抑制氯掺入，最终获得厚度 >50 μm、施主浓度 <5×10¹⁵ cm⁻³ 的轻掺 n 型 Ga₂O₃ 层。

制造流程首先把重掺 n 型 (011) β-Ga₂O₃ 衬底装入 HVPE 腔室，淀积 85 μm 轻掺 n 型 Ga₂O₃ 外延层。电容-掺杂测试显示，该层掺杂浓度为 1.8×10¹⁵ cm⁻³。

随后进行硅离子注入与热扩散退火，在表面形成 650 nm 重掺 n 型层（浓度 1×10¹⁶ cm⁻³-8×10¹⁸ cm⁻³），再注入硅并 900°C 氮气快速退火 1 min，获得 200 nm 深、硅浓度约 6×10¹⁹ cm⁻³ 的源接触层。

接下来用 PECVD 淀积 SiO₂，电子束蒸发 Cr 并光刻，定义鳍的尺寸与位置；干法刻蚀实现近垂直侧壁，再用 HF 处理 15 min 去除 SiO₂/Cr 掩模与等离子体损伤。

- 完成多鳍晶体管（结构细节见图）还需：
 - PECVD + ALD 生长 SiO₂

- 定义 Cr 掩模并干法去除
- 在鳍顶蒸发 Ti/Au 源极，背面蒸发 Ti/Au 漏极

SEM 显示，鳍宽 0.5 μm，周期 5 μm，长度 70 μm。

器件布局含 14 条内鳍（其中 10 条接源极，作为有源区）和 4 条外鳍；如此设计使所有源下鳍具有相同 FET 特性。

工程师将源极后缩几微米，避免干法刻蚀微负载效应导致的鳍边变形处源-栅短路。

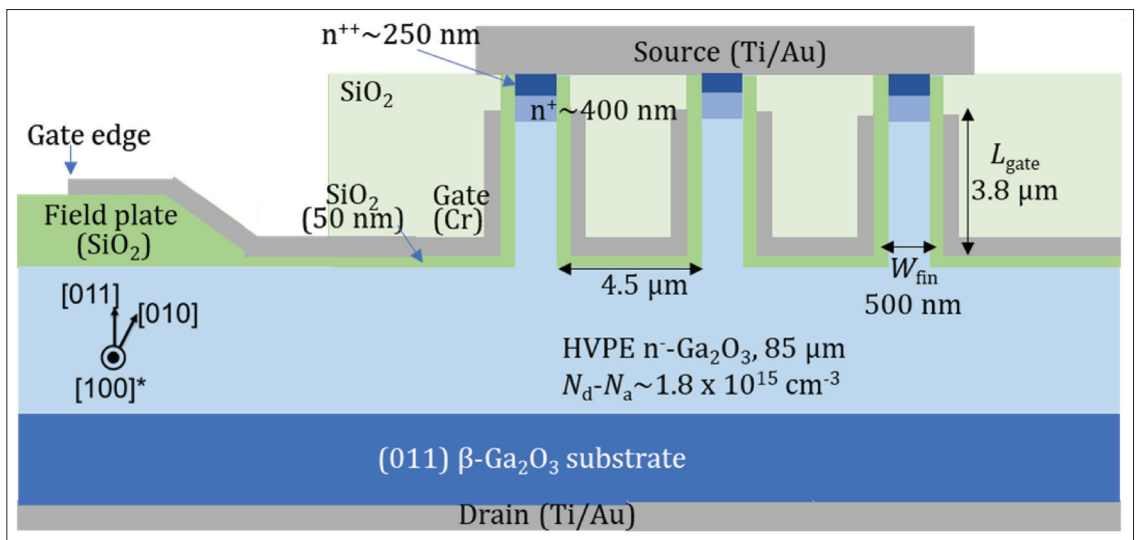
该晶体管有源区 45 μm×70 μm，最大漏极电流密度 15.1 kA cm⁻²，比导电阻 289 mΩ·cm² (VGS = 3 V)，阈值 0.68 V，常关型，开关比 >10⁷，亚阈摆幅 77 mV/dec。

关态击穿测试在氟惰性液体中进行，阻断电压 >10 kV（设备上限），对应鳍沟中心电场估计 2.55 MV/cm。

发言人 Daiki Wakimoto 表示，下一步将引入镁保护环 + 异质 p 型终端，使功率优值超越 SiC。

参考文献

D.Wakimoto et al. Appl. Phys. Express 18 106502 (2025)



Novel Crystal 采用一系列淀积、光刻与刻蚀步骤，打造出这款创纪录的多鳍器件。

把 ScAlN 薄层电阻砍到新低

钢表面活性剂助力 MBE 生长 ScAlN/GaN 异质结，薄层电阻仅 137 Ω/\square

中国团队（北京大学、东莞松山湖材料实验室、量子物质协同创新中心）宣称，他们利用钢表面活性剂 + 1 nm 超薄 AlN 插入层，将 ScAlN/GaN 异质结构的薄层电阻降至 137 Ω/\square ，刷新纪录。

北京大学发言人王萍指出，该成果同时实现高载流子密度与高迁移率，且基于大尺寸、低成本蓝宝石衬底，可无缝衔接 GaN、硅及 CMOS 产线。

王萍表示，低薄层电阻与高 2DEG 迁移率对高频 GaN HEMT、射频前端、微波功放的增益与功率效率至关重要；陡峭界面与优异结构相干性亦有利于铁电晶体管、非易失存储与可重构逻辑。

北大团队此前已在 ScAlInN 合金与异质结中采用钢表面活性剂，发现痕量钢可显著改善界面质量、畴结构与台阶流外延。

最新研究在等离子体增强 MBE 系统完成，使用 Knudsen 源供 Ga、Al、Sc，Veeco RF 源供氮。

原子力显微镜显示，20 nm ScAlN (Sc 0.18-0.23) 表面

形貌平滑，台阶清晰；Sc 含量升高后，表面由 GaN 螺旋台阶流转变为原子级平整岛状形貌。

为进一步提升界面质量，团队在 ScAlN 势垒与 GaN 沟道之间插入 1 nm AlN 夹层，抑制界面粗糙度散射，增强电子迁移率。

电学测试 (10 nm $\text{Sc}_{0.21}\text{Al}_{0.79}\text{N}/1\text{ nm AlN}$) 给出：

- 薄层电阻 137 Ω/\square
- 电子迁移率 1020 $\text{cm}^2\text{V}^{-1}\text{s}^{-1}$
- 面电子密度 $4.5 \times 10^{13}\text{ cm}^{-2}$

王萍透露，下一步将制备 HEMT、铁电 FET、多态非易失存储原型，并探索极化工程与畴壁控制器件，实现高频性能与非易失可编程融合。

团队亦计划把钢辅助生长扩展至大尺寸 SiC、 Ga_2O_3 、金刚石等衬底，对接工业级 GaN 电子与未来超低功耗智能系统。

参考文献

L. Yang et al. Appl. Phys. Lett 127 152101 (2025)

铂：p 型 SiC 的理想接触

用铂取代传统 Ti/Al，可把 p 型欧姆接触退火温度从 1000°C 直降到 600°C

京都大学团队提出低温工艺：在 p 型 SiC 上制备铂接触，600°C 退火即可实现 $3.2 \times 10^{-5}\text{ }\Omega\cdot\text{cm}^2$ 的低接触电阻，且表面粗糙度仅 1.41 nm，远低于 Ti/Al 1000°C 退火后的 10-40 nm。

背景：p 型 SiC 上难以获得低阻欧姆接触，因金属功函数需大于 p-SiC，而 Ti/Al 1000°C 退火虽可达 $10^{-6}\text{-}10^{-4}\text{ }\Omega\cdot\text{cm}^2$ ，却伴随电极熔化、表面粗糙与器件退化。

流程：

1. 在 4H-SiC (0001) n 型衬底上外延 10 μm N 掺杂 n 型层，500°C 注入 Al 离子，形成 200 nm 箱型掺杂 (Al 浓度 $8.2 \times 10^{19}\text{-}3.0 \times 10^{20}\text{ cm}^{-3}$)，1750°C 氩气退火激活。
2. 1300°C 湿氧 2h 去除表面富 Al 非均匀区，溅射 150 nm Pt。
3. 分别 400/600/800°C 退火对比。

白光干涉仪显示，600°C 与 800°C 样品 Pt 电极 RMS 粗糙度分别为 1.41 nm 与 7.04 nm，600°C 显著抑制表面粗糙。

圆环传输线模型测试 (载流子密度 $8.3 \times 10^{19}\text{ cm}^{-3}$) 表明，600°C 样品电流最大且呈完美欧姆特性，接触电阻最低 $3.2 \times 10^{-5}\text{ }\Omega\cdot\text{cm}^2$ ，与 1000°C Ti/Al 相当。

电容-电压测试表明，接触电阻升高伴随势垒高度增加。

XRD 发现 Pt 与 SiC 中的 Si 反应生成 Pt 硅化物，而 C 原子留在 Pt/SiC 界面附近。

XPS 深度剖析结合文献认为，真正降低电阻的不是硅化物，而是界面富集的非晶 sp^2 碳——它在 p-SiC 带隙下半部引入多重缺陷能级，捕获空穴，使费米能级下移并减薄势垒。

团队下一步将在垂直功率器件上验证铂接触的长期可靠性，并优化镁/铂复合终端结构。

参考文献

K. Kuwahara et al. Appl. Phys. Express 18 101003 (2025)

Advertiser	广告商名称	网址	页码
AIXTRON SE		www.aixtron.com	BC
CGB	北京华林嘉业科技有限公司	www.cgbtek.com	3
FERMI	费勉仪器科技(上海)有限公司	www.fermi.com	2
Riber		www.riber.com	IFC
Park Systems		www.parksystems.cn/hybrid-wli	1
SEMICON China 2026		http://host.semiconchina.org/zh	32
U-PRECISION TECH	华卓精科	www.u-precision.com	FC

欢迎投稿

《化合物半导体》(CSC)是针对中国化合物半导体及光电市场出版的专业杂志,用简体中文出版。

本刊主要报道化合物半导体相关的材料、工艺、设备、器件、模块/组件、封测技术,及其发展趋势和相关厂务设施。与读者一起紧跟行业发展,共同面对在研发、制造过程中遇到的问题及挑战。

本刊的读者是活跃在化合物半导体及光电行业的技术管理人员、项目经理、科研人员、工程师以及从事开发、制造、工艺的专业人士。

本刊文章精选自英国物理协会著名杂志《Compound Semiconductor》,翻译并编辑成形;我们也报道全球平面显示制造商和研究机构的最新技术与资讯,以及撰写其他与本地市场息息相关的新闻和文章;并选编专业投稿。

本刊欢迎读者和供应商投稿,文章一经采纳,将在印刷版本和网上刊登。CSC 将为设计者和管理人员,提供一个展现国内外厂商的最新成果的平台。

文章投稿指南

1. 文章主题突出、结构严谨、短小精悍,中文字数不超过 3,000 字;
2. 文章最好配有两幅至四幅与内容相关的插图或表格;插图与表格分别用图 1、图 2 或表 1、表 2 的次序编号,编号与文中的图表编号一致;

3. 请注明作者姓名、职务及所在公司或机构的名称。作者人数以四人为限;
4. 请勿一稿多投;
5. 请随稿件注明联系方式(邮编、地址、电话、电子邮件)。

新产品投稿指南

1. 新产品必须是中国市场新上市、可以在中国市场上买到;
2. 有关新产品来稿的内容应包含产品的名称、型号、功能、主要性能和特点、用途;
3. 短小精悍,中文字数不超过 300 字;
4. 来稿请附产品照片。最好是在单色背景下简单的产品实物照片,照片的分辨率不低于 300dpi;
5. 注明能提供进一步信息的人员姓名、电话、电子邮件。

优先刊登中文来稿(翻译稿请附英文原稿)。来稿请用电子邮件寄到: minL@actintl.com.hk, lynnw@actintl.com.hk。

如果您有什么意见或建议,或者有什么想法同本刊编辑探讨,请不吝赐教。

行政及销售办公室 Administration & Sales Offices

行政人员 Administration

HK Office (香港办公室)
ACT International (雅时国际商讯)
Unit B, 13/F, Por Yen Buiding,
No. 478 Castle Peak Road,
Cheung Sha Wan, Kowloon, Hong Kong
Tel: 852-28386298

Publisher (社长) - China
Adonis Mak (麦协林), adonis@actintl.com.hk

Editor in China (中国版编辑)
Min Lu (陆敏), minL@actintl.com.hk

Lynn Wang (王清玲), lynnw@actintl.com.hk

UK Office (英国办公室)
Angel Business Communications Ltd.
6 Bow Court, Fletchworth Gate, Burnsall
Road, Coventry, CV5 6SP, UK
Tel: +44 (0)2476 718 970

Chief Operating Officer
Stephen Whitehurst
stephen.whitehurst@angelbc.com
Tel: +44 (0)2476 718970

销售人员 Sales Offices

China (中国)
Shanghai (上海)
Hatter Yao (姚丽莹), hattery@actintl.com.hk
Tel: 86 139 1771 3422

Shohan Shen (沈璟晓), Shohans@actintl.com.hk
Tel: 86 176 2122 8315

Amber Li (李歆), amberli@actintl.com.hk
Tel: 86 182 0179 0167

Beijing (北京)
Cecily Bian (边团芳), cecilyb@actintl.com.hk
Tel: 86 135 5262 1310

Hong Kong (香港)
Floyd Chun (秦泽峰), floyd@actintl.com.hk
Tel: 852 2838 6298

Taiwan (台湾)
Simon Lee (李若龙), simonl@actintl.com.hk
Tel: 852 2838 6298

Asia (亚洲)
Korea (韩国)
Lucky Kim, semieri@semieri.co.kr
Tel: 82-2-574-2466

US (美国)
Janice Jenkins, jjenkins@brunmedia.com
Tel: 724-929-3550

Tom Brun, tbrun@brunmedia.com
Tel: 724-539-2404

Europe (欧洲)
Shehzad Munshi, sm@angelbcl.co.uk
Tel: +44 (0)1923 690215

Jackie Cannon
Jackie.cannon@angelbc.com
Tel: +44 (0) 1923 690205

CSC Webinar

1/4/12月
线上

- 大数据与AI驱动的高级半导体智能检测
- “内卷”与突围：如何破除SiC产能过剩？
- Micro-LED：显示技术的下一个“风口”
- PIC的新应用
- GaN下一个增长极
- 超宽禁带器件：最终解决方案？
- 面向未来通信：5G-A与6G的射频前端革新

化合物半导体先进技术及应用大会

6月
苏州

- 解锁GaN功率电子的下一个增长引擎
- 为SiC产业重新赋能
- Micro-LED：如何赢得市场青睐？
- 创新与布局：如何推进表面发射光电子器件？
- 释放超宽禁带材料的潜力

CSC化合物深研会

9月
无锡

主题：破局·增效·可持续——化合物半导体的下一代技术与市场格局

- 破局与突围：SiC产能与可持续发展
- 后台积电时代，GaN市场谁主沉浮？
- 800V HVDC下的价值链博弈：器件供应商如何破局？
- 超宽禁带半导体的“破晓”时刻：氧化镓与金刚石的产业化路径
- 异质集成：超越“摩尔定律”的化合物半导体新范式
- 化合物半导体的“绿色”与可持续性：机遇与挑战并存

化合物半导体先进技术及应用大会

10月
常州

- SiC：迈向8/12英寸与成本效益的规模化之路
- 如何颠覆现有GaN射频市场格局？
- 超宽禁带器件：氧化镓等的潜力与散热瓶颈突破
- 射频设计革新：AI赋能与3D异质集成挑战
- AI+光显：从算力提升到沉浸式交互体验
- PIC：从光通信到量子与传感的跨界革命

芯界深研会

4月
武汉

主题：半导体先进封测技术

- 从互连材料到基板技术的挑战与解决方案
- 高精度贴片/键合设备的核心挑战
- AOI+AI深度学习在纳米级缺陷检测中的应用
- 工艺缺陷的检测与定位、类型分析及闭环优化

CHIP China晶芯研讨会

5月
苏州

- TGV技术推动封装应用创新发展
- 面板级封装技术加速崛起进程
- AI驱动光电合封呈现新态势
- 3D封装助力AI算力提升
- 先进封装优化终端设备体验
- 2.5D封装设计实现成本管控
- 混合键合技术持续发展升级
- 推进先进互连技术国产化
- 攻关先进封装新装备技术

芯界深研会

8月
合肥

主题：共筑先进半导体制造芯生态

- 车规级SiC模块封装技术研发
- SiC功率半导体产品研发及制造
- 车规半导体SMT贴片与激光焊接协同优化
- 车规芯片供应短缺：产业链如何构建弹性保障体系？
- 宽禁带功率半导体：新能源领域的下一代核心器件
- 未来芯片与先进制造：制程突破与产能保障的联动
- 3D堆叠创新：解锁高密度集成新可能
- 功率半导体新材料应用：重构高能器件技术格局

*以上主题暂定，请以会议举办议题为准



AIXTRON

THE G10 SERIES



G10-SiC

SiC power epi production
platform with 150/200 mm
wafer size flexibility

Your **Productivity Solution**
for All Advanced Epitaxy Materials

