化合物半导体

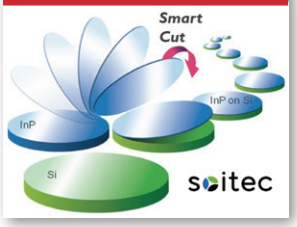
COMPOUND SEMICONDUCTOR CHINA

2026年 6/7月

PCSEL与VCSEL的优缺点



InP HBT的新基础



非对称结构催生卓越SiC超结器件



加速硅基氮化镓射频功率放大



常州臻晶半导体有限公司

液相法碳化硅单晶生长装备



液相法碳化硅单晶炉　　籽晶粘接炉

联系我们

地址：常州市武进国家高新技术产业开发区武宜南路377号19号厂房一层东

联系电话：19952805727

扫码联系我们

ISSN 2789-2735

www.compoundsemiconductorchina.net

传感
满足半导体技术大趋势

InP
GaAs-GaSb

RIBER's 生产型分子束外延系统

多片 3” | 多片 4” | 多片 6”

易于获得高性能 P/Sb/As 红外激光器和探测器：

- 防护
- 安保
- 环境监控
- 医疗传感







RIBER

RIBER

INNOVATIVE SOLUTIONS FOR SEMICONDUCTOR INDUSTRY

info@riber.com
www.riber.com

ACT INTERNATIONAL

国际知名媒体授权
报道全球高新科技信息



免费索阅

服务于机器视觉设计、电子制造、激光/光电子、射频/微波、化合物半导体
半导体制造、洁净及污染控制、电磁兼容等领域的专业读者及与会者

品牌会议

VisionCon 视觉系统设计技术会议

SSOTC

EDICON Electronic Design Innovation Conference 电子设计创新大会

AI 工业技术及应用研讨会

LaserFocusCon 激光聚会

CSCON CHINA

CHIP China 晶芯研讨会

CleanRooms China

国际代理

CQ Publishing (Japan)　Chomdan (Korea)　Pan Global (Europe)

Endeavor Business Media (USA)　Horizon House (USA)　Angel Business Communications (UK)

目录

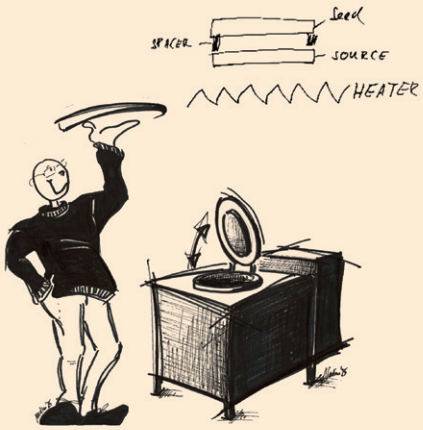
Contents

07 封面故事 Cover Story

采用台式近空间PVT的SiC衬底
SiC substrates with table-top closed-space PVT

自世纪之交以来，SiC的商业生产受益于巨大的技术进步。在这段时间里，衬底直径从仅仅50 mm扩展到200 mm，而且首批300 mm也刚刚展示出来了。然而，尺寸并非一切。质量至关重要——而这是150 mm和200 mm SiC衬底的一个问题，缺陷密度，特别是位错的普遍存在，阻碍了基于SiC的功率器件的性能和可靠性。解决这一问题的是一种被称为近空间（CS）PVT的改进技术。采用这种有吸引力的替代方案，生长室的激进设计确保了低得多的径向热梯度——比标准PVT低一个数量级。除了这一优势外，轴向温度梯度在CS-PVT中可以比标准PVT大得多。

- Peter Wellmann，来自埃尔朗根-纽伦堡大学（FAU）



编者话 Editor's Note

04 **范式转移：第三代半导体从电动汽车走向AI与具身智能的战略演进**
Paradigm Shift: The Strategic Evolution of Third-Generation Semiconductors from Electric Vehicles to AI and Embodied Intelligence

- 陆敏

业界动态 Industry

05 **总投资52亿元，九峰山半导体生产制造基地项目启动招标**
Total Investment of 5.2 Billion Yuan: Jiufeng Mountain Semiconductor Manufacturing Base Project Launches Bidding

05 **总投资约230亿！安意法半导体项目新进展**
Total Investment of Approximately 23 Billion Yuan! New Progress on Anssem Semiconductor Project

06 **又一里程碑！晶镓半导体受让山大AlN技术，成为全球唯一同时拥有GaN与AlN自主知识产权的衬底厂商**
Jingjia Semiconductor Acquires Shandong University AlN Technology, Becoming the World's Only Substrate Manufacturer with Independent IP for Both GaN and AlN

06 **交付突破500万颗！全球首款量产终端硅基氮化镓射频芯片实现规模化商用**
Deliveries Exceed 5 Million! The World's First Mass-Produced Silicon-Based GaN RF Chips Achieve Large-Scale Commercialization

关于雅时国际商讯 (ACT International)

ACT INTERNATIONAL 雅时国际传媒集团成立于1998年，在高增长的中国市场上为众多高科技领域提供服务。通过其产品系列，包括印刷和数字媒体以及会议和活动，雅时国际为国际营销公司和本地企业提供了进入中国市场的机会。雅时国际的媒体品牌为电子制造、机器视觉系统、激光/光子学、射频/微波系统设计、洁净室/污染控制和半导体制造，化合物半导体，工业AI等领域的20多万名专业读者和受众提供服务，雅时国际也是一些世界领先的技术出版社和活动组织者的销售代表。雅时国际的总部设在香港，在北京、上海、深圳和武汉设有分公司。www.actintl.com.hk

关于《化合物半导体》
《化合物半导体》中国版(CSC)是全球最重要和最权威的杂志Compound Semiconductor的“姐妹”杂志，亦是中国唯一专注于化合物半导体产业的权威杂志，重点介绍国外先进技术和产业化经验，促进国内产业发展，为国内读者提供化合物半导体行业的专业知识。内容涵盖晶体的特性研究，器件结构的设计，生产中用到的材料、设备、软件、测量、厂房设施，以及有关市场分析和动态。

扫一扫
免费下载电子书

化合物半导体
COMPOUND SEMICONDUCTOR CHINA
2026年 6/7月

目录

Contents

技术 Technology

10 PCSEL与VCSEL的优缺点
The pros and cons of PCSELs and VCSELs=
- Richard Stevenson，CS杂志编辑

15 InP HBT的新基础
A new foundation for the InP HBT
- Abhitosh Vais，来自imec

18 非对称结构催生卓越SiC超结器件
Asymmetry spawns superior SiC superjunctions
- ROHM公司的饭笥大辅、白贺弘明、奥村优、森清吾和中野佑树

23 加速硅基氮化镓射频功率放大
Accelerating GaN-on-silicon RF power amplification
- 新加坡南洋理工大学和新加坡科技研究局的Geok Ing Ng

26 碳化硅外延工艺中颗粒产生及改善研究
Research on Particulate Contamination and Its Suppression During SiC Epitaxy
- 邱孟逊、赵志飞、王克超、王翼，南京电子器件研究所

科技前沿 Research Review

29 释放AlN缓冲层HEMT的潜力
Unlocking the potential of AlN-buffer HEMTs

30 硅基氮化镓HEMT能否用于未来的手机?
GaN-on-silicon HEMTs for next-generation handsets?

31 GaN：提升光功率转换器效率
GaN: Boosting the efficiency of optical power converters

32 广告索引 Advertisement Index

《化合物半导体》编委会 （排名不分先后）

张国义教授 北京大学东莞光电研究院荣誉院长，中国有色金属学会宽禁带半导体专委会顾问委员会委员
王新强教授 北京大学博雅特聘教授，博导
孙 钱博士 中国科学院苏州纳米技术与纳米仿生研究所 研究院、博导、副主任
刘红超博士 安徽长飞先进半导体有限公司 首席科学家
李哲洋博士 怀柔实验室 资深技术专家 教授级高工，博导
李顺峰博士 苏州半导体激光创新研究院 执行院长
佟存柱教授 中科院长春光学精密机械与物理研究所 常务副主任/研究
陈明祥教授 华中科技大学/武汉利之达科技 教授/首席专家
周贞宏博士 BelGaN CEO
张昭宇教授 香港中文大学（深圳）理工学院副教授 深圳半导体激光器重点实验室主任
孙海定博士 中国科学技术大学微电子学院 研究员、博导
钮应喜博士 中国科学院半导体研究所，教授级高工
郑中屏博士 台湾工业研究院光电所资深研究员，台湾鹏正光电创建人，佛山照明LED事业部创建人

全球知名权威杂志
Compound Semiconductor的中国版

化合物半导体
COMPOUND SEMICONDUCTOR CHINA



双月刊，每期发行覆盖30,000名专业读者，并在全国重点产业活动赠阅。

提供关于全球化合物半导体行业的深入分析和及时信息报道，是化合物半导体材料和器件业专业人士重要的信息源。

免费索阅



CS CHINA CON 化合物半导体 先进技术及应用大会

由雅时国际商讯主办，会议专注搭建全球化合物半导体行业范围内产、学、研、政信息交流和商务合作的精准交流平台，着眼行业前沿议题，洞悉行业最新需求，汇集国内外领先跨国科技，与专家学者共探行业发展方向，共同探讨化合物半导体产业开拓创新的解决之道。

范式转移：第三代半导体从电动汽车走向AI与具身智能的战略演进

在过去十年中，碳化硅（SiC）与氮化镓（GaN）主要被视为新能源汽车优化能效的关键组件。然而，随着通用人工智能（AGI）的爆发式增长以及机器人技术的跨代演进，半导体行业正经历一场深刻的范式转移。从马斯克与 OpenAI 的法律博弈到 Anthropic 的极速扩张，这一系列标志性事件在 2026 年将全球资本与技术路线之争推向了顶峰。

基于“多维影响矩阵”分析，我们发现第三代半导体正从汽车行业的“附属品”进化为支撑 AGI 运行的“物理载体”。这种重心转移不仅是市场的选择，更是算力与物理实体结合的必然结果。AI 算力的爆发不仅对电力能源转换效率提出了苛刻要求，更在具身智能（机器人）领域将半导体材料的需求边界推向了极度轻量化与高度集成的物理限界。这一战略转型标志着行业正式进入由底层材料定义的“硬核 AI 时代”。

需求逻辑的必然性：在 AI 服务器电源领域，从传统硅基向 GaN 切换已成为“必答题”。尤其是在 800V DC 架构转换中，GaN 器件带来的效率增益直接决定了机柜的功率密度极限与 PUE 表现。商业溢价与产能倾斜：由于 AI 电源的毛利率远高于民用快充，全球 GaN 巨头正调整排产策略，优先满足高壁垒的数据中心需求。这种“量价齐升”的局面使高阶 GaN 进入了为期 1-2 年的暴利期。

800V 架构转换效率提升：大幅降低高压转换过程中的热损耗，直接降低算力中心的运营成本。极致功率密度：实现电源模块小型化，为高密度机架腾出更多空间部署 AI 加速芯片。

供应安全保障：确立了数据中心核心功率器件的自主可控地位，形成了基于 GaN 的算力基础设施护城河。电源端的爆发仅是这场变革的序幕，更大规模的供应链平移正在具身智能领域同步发生。

当特斯拉宣布停产 Model S/X 旗舰车型，并将年度资本支出（CAPEX）翻倍至 200 亿美元以冲刺 Optimus 机器人量产时，全球第三代半导体供应链的结构性调整已正式启动。

产能重估：原本为高端电动汽车（EV）准备的超高规格 SiC 供应链并未因车型更迭而萎缩。相反，这些成熟产能被迅速转化为机器人专用级半导体供应链。机器人对电机驱动和电池管理系统（BMS）的高压要求与高性能 EV 存在高度的“技术同源性”。

8 英寸衬底的降本甜蜜点：为了满足机器人大规模商业化对成本的敏感性，天岳先进（SICC）、三安等材料巨头加速落地 8 英寸 SiC 衬底。8 英寸晶圆带来的单片产出增加，正是大幅降低人形机器人宏观风险溢价的核心驱动力。

这种“供给侧平移”利用了已有的车规级技术积淀，极大地降低了人形机器人的技术门槛，使得具身智能的物理落地从愿景转变为可交付的商业实体。

面向未来，SpaceXAI 计划于 2026 年 6 月 12 日进行历史上最大的 IPO（募资达 800 亿美元），其核心战略是将算力中心搬上星链（Starlink）卫星，构建“太空分布式主权算力”。在真空环境下，传统散热技术的失效成为限制 AI 芯片运行的终极瓶颈。

散热极限的终极方案：传统的对流散热在真空中无法实现，金刚石外延技术（GaN-on-Diamond）凭借其极高的热导率，成为解决太空算力热管理难题的唯一路径。

随着 Optimus 等机器人对轻量化、微型化的追求达到极致，半导体封装技术正由“分立器件”向“三维集成”进化。从分立到功率 IC：“GaN 功率 IC 晶圆级封装（WLCSP）”正在崛起。通过将驱动电路、高精度传感器与 GaN 开关垂直集成在同一颗芯片内，机器人关节的机电一体化架构得到了彻底颠覆。

未来 5 年内，全球半导体产业的胜负手将聚焦于工艺端的最后攻坚：能够率先解决 8 英寸高良率外延以及金刚石低压液相抑制石墨化难题的企业，将拥有瓜分万亿级市场的门票。一个由材料科学引领的产业纪元已经开启，这不仅是技术的跃迁，更是全球半导体价值链的彻底重构。



化合物半导体
COMPOUND SEMICONDUCTOR CHINA

社长 Publisher
麦协林 Adonis Mak
adonism@actintl.com.hk

荣誉顾问 Honorary advisor
郝跃院士 Academician Hao Yue

主编 Editor in Chief
陆敏 Min Lu
MinL@actintl.com.hk

出版社 Publishing House
雅时国际商讯 ACT International
香港九龙 B,13/F, Por Yen Bldg,
长沙湾青山道478号 478 Castle Peak Road,
百欣大厦 Cheung Sha Wan,
13楼B室 Kowloon, Hong Kong
Tel: (852) 2838 6298
Fax: (852) 2838 2766

北京 Beijing
Tel/Fax: 86 10 64187252
上海 Shanghai
Tel: 86 21 62511200
Fax: 86 21 52410030
深圳 Shenzhen
Tel: 86 755 25988573
Fax: 86 755 25988567
武汉 Wuhan
Tel: 86 27 82201291

UK Office
Angel Business
Communications Ltd.
6 Bow Court,
Fletchworth Gate,
Burnsall Road, Coventry,
CV56SP, UK
Tel: +44 (0)1923 690200
Chief Operating Officer
Stephen Whitehurst
stephen.whitehurst@angelbc.com
Tel: +44 (0)2476 718970

ACT INTERNATIONAL

ISSN 2789-2735
© 2026 版权所有 翻印必究

总投资 52 亿元，九峰山半导体生产制造基地项目启动招标

据“家在武汉新城”公众号消息，近日，九峰山半导体生产制造基地项目工程总承包（EPC）正式启动招标，项目位于科技一路以南、苏湖路以东，计划工期 730 天，总投资额约 52 亿元。

据了解，该项目是九峰山科技园的核心组成部分。九峰山科技园于今年 4 月签约落户光谷，总建筑面积 35.3 万平方米，可承载 8 英寸 MEMS、12 英寸硅基氮化镓等先进产线落地，整体预计于 2028 年 6 月建成投用。

目前，以九峰山实验室为核心、面积约 14 平方公里的化合物半导体产业创新街区正全速推进，16.8 万平方米的孵化加速及制造基地即将建成，力争 3 年内引进培育上下游企业 100 家。

总投资约 230 亿！安意法半导体项目新进展

据重庆建工三建官微消息，近日，安意法半导体项目 V2/V3 配套工程顺利完成全部建设任务，并正式移交甲方后续分包单位，为安意法半导体项目整体竣工及核心生产线调试投产奠定了坚实基础。

据悉，该项目位于重庆高新区西永微电子产业园已投产的高精芯片厂区内，由重庆三安半导体和意法半导体共同建设，分为芯片厂和衬底厂两部分，集碳化硅衬底、外延、芯片研发、制造与销售于一体。

2023 年 6 月三安光电与意法半导体共同宣布在重庆成立 8 英寸碳化硅晶圆合资制造厂（安意法半导体有限公司，简称安意法），全面落成后预计总投资约为 230 亿元人民币，将成为国内首条 8 英寸车规级碳化硅功率芯片规模化量产线。

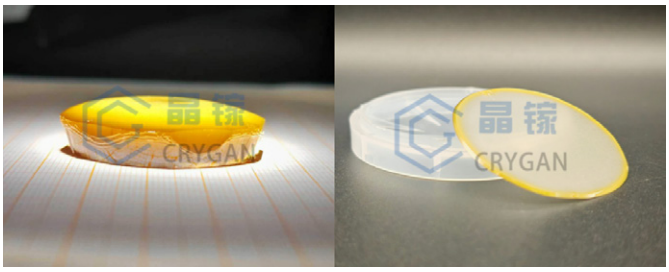


又一里程碑！晶镓半导体受让山大 AlN 技术，成为全球唯一同时拥有 GaN 与 AlN 自主知识产权的衬底厂商

近日，山东晶镓半导体有限公司成功受让山东大学“高质量氮化铝单晶衬底制备技术”，标志着国产超宽禁带半导体核心材料产业化取得重要突破。项目流程规范、技术产权明晰，具备全面产业化落地条件，此次技术落地，成为我国超宽禁带半导体关键材料国产化进程中的标志性里程碑。

氮化铝（AlN）单晶衬底是新一代超宽禁带半导体器件的关键基础材料，凭借优异的导热、绝缘及耐候性能，广泛应用于高功率微波器件、电力功率器件、高端光电芯片等领域，覆盖 5G 通信、新能源、高端装备、航空航天等战略性新兴产业。长期以来，国内高品质氮化铝单晶衬底量产能力不足，原料纯度低、晶体扩径难、精密加工精度差、生长设备兼容性弱等瓶颈导致高端产品高度依赖进口，成为掣肘我国超宽禁带半导体产业链自主安全发展的关键短板。

立足国内外产业刚需，攻坚克难解决技术难题，山东大学新一代半导体材料集成攻关大平台张雷教授团队聚焦行业卡脖子难题深耕技术攻关，自主定制晶体生长设备与配套热场控制系统，接连攻克高纯原料精制、杂相多晶剔除、晶体形核结构改良、衬底片高精度抛光等一系列关键工艺，搭建起全覆盖自主专利体系。依托自研技术生产的 AlN 单晶大幅削减晶体内部残余应力，衬底片型平整度、晶体品质大幅提升，各项性能参数，满足下游芯片外延生产工艺的高标准需求，具备成熟的产业化转化条件。



受让方晶镓半导体，此前已实现氮化镓（GaN）衬底全链条自研落地与规模化量产，坐拥完整 GaN 自主知识产权。本次成功引入山东大学氮化铝（AlN）单晶衬底材料制备技术，意味着企业同时掌握半导体两大核心衬底材料自研技术，成为全球范围内唯一同时具备 GaN、AlN 全套自主知识产权的衬底生产厂商，独家技术壁垒夯实企业全球化竞争底气，也为国内半导体供应链自主可控筑牢关键一环。

本次产学研技术落地，是晶镓半导体补齐产品矩阵、完善核心衬底材料产业布局的重要一环。后续企业将加速氮化铝（AlN）产线搭建、工艺调试与量产爬坡，稳步推进氮化铝（AlN）单晶衬底规模化投产；同步迭代优化现有 GaN 量产工艺，推动两大核心半导体材料协同研发、产能互补。展望未来，晶镓半导体将凭借独家双材料自主技术优势，持续冲击海外厂商长期垄断格局，助推国内高端半导体材料全面国产替代提速。

交付突破 500 万颗！全球首款量产终端硅基氮化镓射频芯片实现规模化商用

6 月 5 日消息，据媒体报道，中国电科 55 所自主研发的全球首款面向智能终端量产的硅基氮化镓射频芯片，近日累计交付量已突破 500 万颗。

空天地一体化信息网络是支撑未来 6G 通信、商业航天、低空经济及应急通信的核心底座。其中，低成本、高性能的功率放大器（PA）芯片被誉为该网络的“信号心脏”，直接决定着通信系统的传输速率、覆盖范围与稳定性。

当前，我国商业航天、低空经济、6G 研发及信息通信产业正加速发展，对低成本高性能射频芯片的需求呈现爆发式增长。为破解新一代空天地一体信息通信射频芯片在产业指数级增长中面临的低成本与高性能之间的矛盾，中国电科 55 所联合其下属南京国博电子股份有限公司，锚定国家重大战略需求，集中力量开展硅基氮化镓全链条关键技术攻关。

科研团队历经数年攻坚，先后突破了材料外延制备、芯片自主设计、成套工艺验证、产品可靠性测试等一系列技术瓶颈，成功研发出适配多场景的系列化产品。产品覆盖卫星载荷通信分系统、低空平台通信终端与数传模组、地面信关站及智能终端射频芯片等多个关键品类。

据悉，该系列硅基氮化镓射频芯片具备高功率、高效率、超宽频、高可靠等突出性能，能够精准匹配空天地一体化通信对射频功放芯片在高效率与高线性度方面的严苛技术要求。这一突破有效破解了高端射频芯片的产业化难题，为构建全域、全时、无缝的空天地通信网络提供了坚实支撑，也推动着全球无缝通信与万物互联的产业愿景加速落地。

台式近空间 PVT 生长 SiC

大面积、高质量的 SiC 晶锭可以用台式近空间 PVT 工具生产，该工具提供理想的热梯度

作者：PETER WELLMANN，埃尔朗根-纽伦堡大学（FAU）

自世纪之交以来，SiC 的商业生产受益于巨大的技术进步。在这段时间里，衬底直径从仅仅 50 mm 扩展到 200 mm，而且首批 300 mm 也刚刚展示出来了。

然而，尺寸并非一切。质量至关重要——而这是 150 mm 和 200 mm SiC 衬底的一个问题，缺陷密度，特别是位错的普遍存在，阻碍了基于 SiC 的功率器件的性能和可靠性。

这个棘手问题的根源是什么？简而言之，就是在最先进的物理气相传输（PVT）反应器中，SiC 在 2000°C 结晶过程中存在的过大径向热梯度（更多细节见图 1 和抽拉框“（CS-）PVT 生长 SiC 的基础知识”）。

解决这一问题的是一种被称为近空间（CS）PVT 的改进技术。采用这种有吸引力的替代方案，生长室的激进设计确保了低得多的径向热梯度——比标准 PVT 低一个数量级。除了这一优势外，轴向温度梯度（这是所有基于 PVT 的晶体生长系统中结晶的驱动力）在 CS-PVT 中可以比标准 PVT 大得多。

多年来，SiC 晶锭的期望尺寸已经发生了变化，越来越与 CS-PVT 的能力相吻合。随着 SiC 衬底直径从 100 mm 增加到 150 mm 再到现在的 200 mm，晶锭的形状逐渐从圆柱体变为扁平圆盘。这体现在晶体高度与直径之比从 1:1 下降到 1:5 甚至更低。预计这一趋势将继续，随着已经开始的晶圆直径扩大到 300 mm，长径比预计将进一步下降到 1:8 或 1:10。

虽然可以重新设计 PVT 腔室中生长室的形状，使其更适合生产扁平圆柱体，但有一个令人信服的理由支持从这种晶体生长技术转向 CS-PVT。

为了帮助这一转变，我们在埃尔朗根 - 纽伦堡大学（FAU）的团队开发了一种紧凑的台式 CS-PVT 工具（见图 2）。这种多功能的生长室可以轻松集成到洁净室设施中以进行器件制造；部署在更大的 SiC 晶圆生产线中；以及添加到学术研究环境中。

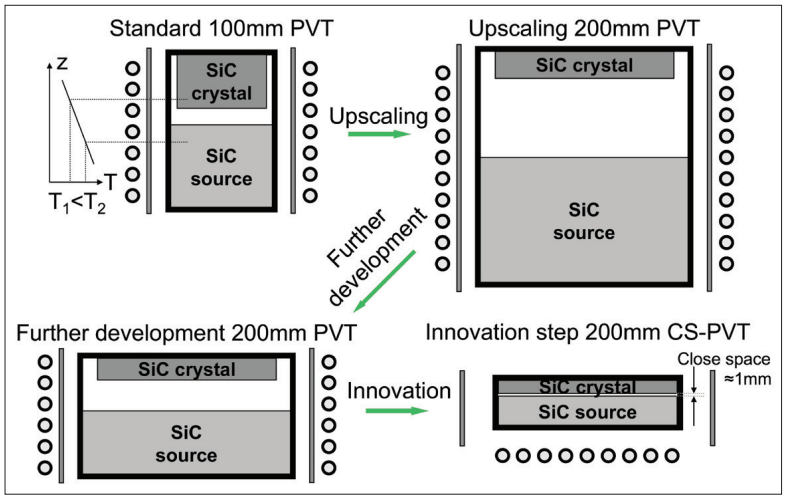


图1：在引入CS-PVT之前标准PVT的演变。

CS-PVT 的特殊之处是什么？

与使用惰性气体控制生长速率的标准 PVT 不同，CS-PVT 倾向于采用真空条件。另一个关



图2：德国纽伦堡大学（FAU）新开发的生长设备示意图，专用于SiC厚层和体晶的CS-PVT生长。左图为CS-PVT底部加热器的基本概念草图，右图为TableTopCS设计方案。

键区别源于生长室的几何设计，即有机会利用高得多的轴向温度梯度，而无需改变低的径向温度梯度。得益于这两个杠杆，生长工程师可以降低晶体生长界面处的生长温度——例如，将其从2050°C 降低到 1900°C——同时保持标准 PVT 中使用的生长速率。因此，CS-PVT 实现的结晶质量应该至少与标准 PVT 一样好，甚至可能更高。

大多数 CS-PVT 工具的一个特点是晶体生长界面与固体 SiC 源之间的间距厚度仅约 1 mm。这种配置，连同真空环境和约 1900°C 的相对较低生长温度，创造了一种弹道质量传输模式。这是一种不同于标准 PVT 的运作方式，在标准 PVT 中气相类似于具有布朗分子运动的理想气体。在 CS-PVT 中，基于 SiC 的气体种类——主要是硅、Si_2C 和 SiC_2——从源到籽晶无相互作用地移动，防止气体种类之间发生气相反应。

通过弹道质量传输进行晶体生长是有利的，为挥发性掺杂剂（如受主铝）提供了有利的掺杂条件。在理想气体环境中，铝会由于其分压高于基于 SiC 的气体种类而扩散出去。因此，在弹道生长模式中，所有受主都从升华表面转移到结晶界面，实现了明确且高浓度的掺杂。

当今的电力电子采用所谓的 4H-SiC 多型体，具有六方晶体结构。这与 SiC 开发早期的关注点有所不同，当时重点在 3C-SiC 上，这是一种具有立方晶体结构的多型体。由于体块 3C-SiC 的加工被证明特别具有挑战性，4H-SiC 被追求用于电力电子的 SiC 多型体。然而，这种情况可能会逆转，这要归功于 CS-PVT——它是一种提供比其标准对应物高得多的轴向梯度的生长技术，而且由于生长温度较低，生长条件有利于稳定结晶。

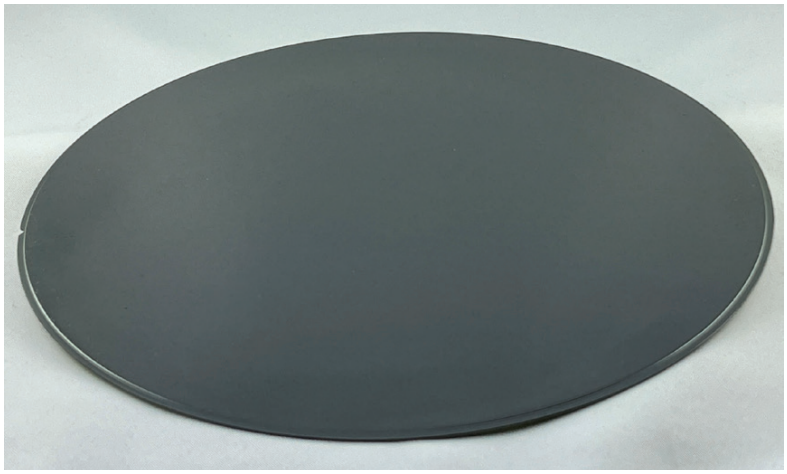


图3：在200 mm 籽晶片上生长的200 µm 厚（直径196 mm）n 型4H-SiC（4° 偏角）CS-PVT 外延层示例。

虽然围绕 CS-PVT 的努力一直针对高质量、具有成本效益的 4H-SiC 生产，但未来对 3C-SiC 的需求可能由这种生长技术来满足。

一种新的 CS-PVT 工具

为了充分利用 CS-PVT 工艺的优势，我们开发了一种新设备，其特性利用了这种生长过程的优势。由于生长室的扁平设计，我们集成了一个底部加热器，以最高效率加热系统。我们设计的另一个优势是能够生长高纯度 SiC 层的超高真空（UHV）能力——我们可以达到低至 10^{-8}mbar 的真空水平。此外，我们的系统是一个台式装置（见图 2），因此它可以轻松集成到洁净室设施中以进行器件制造，或部署在更大的 SiC 晶圆生产线或学术研究环境中。

我们的初步结果突出了我们的 TableTop CS 系统制备厚单晶 n 型 4H-SiC 层的能力（见图 3，展示了一块 200 mm SiC 衬底，上面沉积了厚度约 150 µm 的 CS-PVT n 型层）。该层以约 300 µm hr^{-1} 的速率生长。我们预计进一步的工艺优化可能会将生长速率降低到约 100 µm hr^{-1} 到 150 µm hr^{-1}，但这仍然是一个相当高的数值。

尽管源到籽晶的距离通常约为 1 mm 左右，但用 CS-PVT 可以生产出厚度为数毫米的 SiC 晶体。为了实现这一点，在固体 SiC 源被消耗的过程中，其顶面必须随着新生长晶体向下延伸到自由空间而同步降低。采用这种方法，SiC 源与新生长 SiC 层或晶体之间的空间保持恒定。

使用这种方法，我们已经生长了厚度超过 6 mm 的 SiC 晶体。虽然我们尚未探索晶体厚度的技术极限，但 10 mm 的数值应该是可行的。然而，从工艺稳定性的角度来看，可能困难的是达到 40 mm 的晶锭高度，这是标准 PVT 中可以获得的数值。

胜过 PVT？

由于晶锭高度的潜在减少，当采用 CS-PVT 工艺制造 SiC 衬底时，它需要比 PVT 生产的多三到四倍的晶锭才能生产出相同数量的晶圆。然而，虽然两种技术的生长速率相似，CS-PVT 有一个关键优势——生长室的加热和冷却速度快得多。这一优势源于在加热和冷却步骤中进行热流入和热流出，这得益于最小的径向温度梯度。后者确保了在 CS-PVT 中 SiC 晶体弯曲和开裂是不太可能

的。不过，请注意，这在标准 PVT 中可能是一个问题。所有这些因素的结果是，用 CS-PVT 生产衬底的加工时间与 PVT 大致相等，甚至可能更短。

CS-PVT 相对于其传统对应物的另一个好处是较低的生长温度。从约 2050°C 降低到 1900°C 可带来显著的节能效果，同时降低热区所用石墨部件的降解速率。

还有可能在一次生长过程中使用多个堆叠的生长坩埚。这种削减成本的机会加强了从 PVT 转向 CS-PVT 将降低 SiC 衬底生产成本的观点。

胜过 CVD？

CS-PVT 的另一个机遇是生产厚的本征 4H-SiC 漂移层，通常在 100 µm 到 500 µm 之间，这可能是阻断电压超过 3 kV 的功率电子器件的核心。

如今，用于 SiC 功率器件的最先进的本征 4H-SiC 层是通过 CVD 形成的，使用 1600 至 1700°C 的生长温度和硅烷和丙烷前驱体。由于工艺不稳定性，如长时间生长后无意中的颗粒掉落，漂移层厚度限制在 30 µm 到 50 µm。转向 CS-PVT 消除了这一障碍，以及潜在的限幅因素——漂移层的纯度。为了研究这一机遇，我们正在将 CS-PVT 的探索扩展到本征 SiC 层的外延生长，通过为我们的新 TableTop CS 生长机配备 UHV 能力。

我们即将利用 CS-PVT 技术的努力还将针对生长数毫米厚度范围的 SiC 圆盘，用于制造 4H-SiC 晶圆；以及沉积 100-300 µm 范围内的薄层，用于功率电子器件。第三项发展战略将专注于生长 100 µm 至 1 mm 厚度范围的 SiC 材料，用于新型光子学应用，其中特殊的多型体和掺杂剂将具有重要意义。CSc

扩展阅读

- P. J. Wellmann “Review of SiC crystal growth technology”, Semicond. Sci. Technol. 33 103001 (2018)
- F. La Via et al. “New Approaches and Understandings in the Growth of Cubic Silicon Carbide”, Materials 14 5348 (2021)
- S. Strüber et al. “Close space physical vapor transport growth of SiC, doped layers and thin crystals”, J. Cryst. Growth 677128474 (2025)

（CS-）PVT 生长 SiC 的基础知识

SiC 晶锭的成熟制造工艺是 PVT——它基本上是一种升华生长工艺。采用这种技术是因为与硅、GaAs 和 InP 不同，SiC 不能使用著名且成熟的方法（如 Czochralski、Bridgman 或垂直梯度凝固生长）从熔体中生长。

使用 PVT 方法进行 SiC 气相生长的开发可以追溯到研究人员 Yu Tairov 和 Valeri Tsvetkov。这对研究者在 1978 年引入了这一技术，当时他们在列宁格勒电气工程研究所工作，在一篇开创性的论文中写下了这一方法。

SiC 的 PVT 涉及在高于 2000°C 的密闭坩埚（通常是致密石墨）中升华源材料（通常是 SiC 粉末）。结晶随后在稍冷的籽晶界面处进行（见图 1，标准 100 mm PVT 的示意图）。

对从源到晶体顶部生长界面的质量传输至关重要的是轴向温度梯度。在生长室的典型 3D 构型中，建立质量传输的高轴向温度梯度伴随着径向温度梯度。后者通常为每厘米十分之几开尔文，这一条件通过略微凸起的生长界面支持高结晶质量。如果径向温度梯度超过这一条件，晶体上强烈的热诱导应力可能导致切片过程中开裂。

随着晶圆直径从 100 mm 增加到 200 mm，现在有 300 mm 开发的报道，建立小的径向梯度越来越具有挑战性。

解决这一问题的是 CS-PVT，它基本上采用与标准 PVT 相同的晶体生长工艺。然而，扁平的 CS-PVT 生长室设计有助于实现具有小径向温度梯度的热条件。得益于这一宝贵优势，CS-PVT 有望成为大面积 SiC 晶圆生产的重要技术，具有高结晶质量，这对电力电子和新型光子学至关重要。

PCSEL 与 VCSEL 的优缺点

VCSEL 是一项成熟的技术，已在两个杀手级应用中使用，但它存在一些弱点，而 PCSEL——一种即将商业化的有前景的技术——正好解决了这些问题

作者：RICHARD STEVENSON，CS杂志

边发射激光器无疑是一种成功的产品。多年来，它们已被部署于各种各样的应用中，包括光网络和切割与焊接，并将创造价值数十亿甚至数百亿美元的销售额。但它们存在明显的弱点：调制速率不够高；测试和封装远非易事；生产成本高；产量中等；而且发射光斑不是理想的圆形光束。

解决所有这些问题的方案是面发射激光器。其中最著名、最成熟的是 VCSEL（垂直腔面发射激光器），它已量产多年，并在两个“杀手级”应用中找到了用武之地：短距离光链路，以及智能手机中用于面部识别的光源。

VCSEL 的一个关键限制在于其光谱范围。大批量产品发射红外光，通常在 850 nm 或 980 nm，光学增益由一对反射镜支持，每面反射镜由交替生长的 GaAs 和 AlGaAs 层构成。扩展光谱范围需要生产在可见光或更远红外区域发射的反射镜，但很难找到兼具导电性、足够折射率对比度以及晶格常数足够接近以确保高质量外延层的材料组合。

PCSEL——即光子晶体表面发射激光器的简称——通过面内反馈实现光学增益，从而避免了这一问题。得益于这种设计，PCSEL 能够在更宽的光谱范围内实现发射。

目前尚不清楚的是，PCSEL 何时能开始规模应用并创造可观的销售额。许多应用都可能落地，但这类激光器将在哪里产生商业影响？与此同时，VCSEL 的进步在继续，通过最小化应变并帮助扩展光谱范围的新工艺推动性能提升。

今年 CS International 会议（于 4 月 21 日至 22 日在布鲁塞尔机场喜来登酒店举行）的演讲者对这些问题及更多话题提供了深入见解。在这次业界和学术界领袖的乐观聚会上，演讲详细介绍了：将 GaAs 基 VCSEL 的生产衬底从 GaAs 转向锗衬底的优点；刻蚀如何为生产 InP VCSEL 反射镜提供有吸引力的解决方案；PCSEL 用于基于光的高速通信的演示；以及 PCSEL 可能在哪些方面表现出优势的机遇。



Peter Smowton 是卡迪夫大学的学者，同时担任化合物半导体研究所董事总经理，负责监督将 VCSEL 生产衬底从 GaAs 转向锗的相关工作。

转换衬底

虽然 GaAs 为 GaAs 基 VCSEL 的生产提供了有效的衬底，但它并不完美。GaAs 与 AlGaAs 之间存在微小但显著的晶格失配，当生长具有数十层的高反射率分布布拉格反射镜（DBR）时，这种应变被放大，导致外延片不再平整。

提供了一种有吸引力的替代方案的是锗衬底，其晶格常数介于 GaAs 和 AlAs 之间。

这一方法由 IQE 及其合作者率先开创。工作仍在继续，化合物半导体研究所董事总经理 Peter Smowton 在 CS International 会议上提供了最新进展。

他告诉与会代表，当今 VCSEL 的标准制造平台——即 3D 传感和通信领域需求量很大的 VCSEL——是 150 mm GaAs 衬底。

“我们预计它将转向 200 mm，事实上自 2022 年以来，200 mm 衬底上的 VCSEL 材料已经可

用，”Smowton 说，并补充说 IQE 是这一突破的幕后推手。

他指出，与 GaAs 衬底相关的担忧不仅限于外延片翘曲。“砷化镓在很大程度上没有被回收，而且很难回收，所以这是一个环境问题。此外，90% 的镓来自中国，另外 10% 来自俄罗斯，所以这有些问题。”

相比之下，虽然 60% 的锗来自中国，但来源很多，而且可以回收这种材料。此外，除了减少晶片翘曲外，锗衬底更加坚固，为使用更薄的衬底和减少晶片破裂开辟了可能性；而且衬底尺寸可达300 mm，为更大的规模经济提供了一条路径。

然而，尽管有这些优点，VCSEL 制造商仍不愿意转向锗，因为它更昂贵——对于 200 mm 规格，价格是 GaAs 的两倍。器件制造商肯定不会在会导致 VCSEL 性能显著下降的情况下做出转换。而为了看看是否如此，Smowton 及其同事一直在评估一种被称为相当通用的 940 nm 发射结构的性能，该结构具有用于电流限制的单氧化层。VCSEL 已在 150 mm 和 200 mm 直径的 GaAs 和锗衬底上生产出来。

当这种 VCSEL 结构生长在 150 mm GaAs 上时，晶片翘曲在 130 μm 到 150 μm 之间，而对于 200 mm 规格，翘曲超过 200 μm。对于锗，也存在翘曲，但变形大大减小。

所谓“快速制造”结构已在化合物半导体研究所生产出来，150 mm 晶片上有 150,000 个器件，200 mm 规格上有 280,000 个。

对 150 mm 衬底上 VCSEL 的比较表明，锗提供了更优的热阻抗。在考虑其他指标时，这两种发射器产生的特性被 Smowton 称为“几乎完全相同”。

鉴于锗衬底相对于 GaAs 的价格较高，Smowton 及其同事研究了在更薄基底上的 VCSEL 性能，这可能降低成本——它们分别是原厚度的三分之二和三分之一。在这项工作中，VCSEL 针对最薄的衬底进行了优化。

对于在 675 μm 和 450 μm 厚度衬底上生产的 VCSEL，发射波长和阈值电流密度的分布图是相似的（见图 1）。对于在 225 μm 厚衬底上的激光器，分布范围更大，存在漏电器件区域，这是由于翘曲影响了在传导炉中的加工。“如果是在对流炉中，那就不会有问题，”Smowton 评论道。

对于 200 mm 材料的研究，团队采用了针对 GaAs 衬底优化的 VCSEL 生产工艺。锗上生长的 VCSEL 在发射波长和阈值电流密度上的分布略宽。当考虑阈值电流不超过 5 mA 时，GaAS 上的良率为 97%，而锗上为 93%。

对这一结果进行评论时，Smowton 表示仍有工作要做，包括需要优化 200 mm 锗的外延生长。

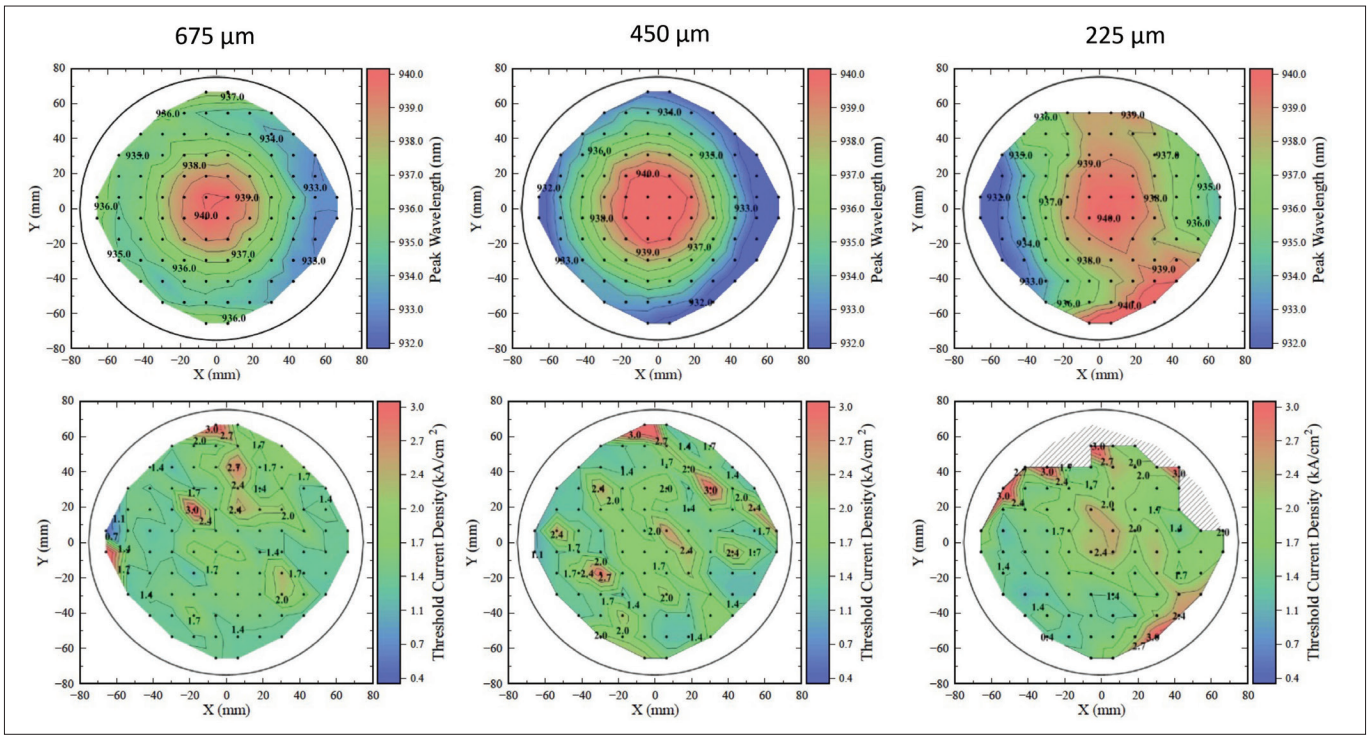


图1：在不同厚度150 mm锗衬底上生长的GaAs VCSEL的波长（上行）和阈值电流密度（下行），驱动电流为5 mA。所有VCSEL的台面直径约为49 μm，氧化孔径约为14 μm。更多详情请参见S J Gillgrass等人，J. Phys. Photonics 7 035033 (2025)。

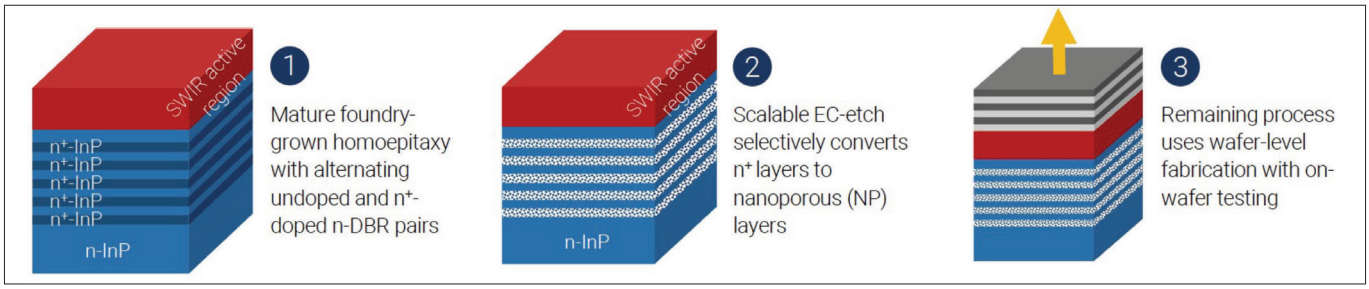


图2：InPhred正在开创使用电化学刻蚀来生产基于InP的VCSEL。

InP VCSEL

发射波长在1.1 μm以上的VCSEL是下一代传感、数字健康和数据中心光互连的有吸引力的候选方案。但要达到这一光谱领域，器件设计者必须放弃基于GaAs的传统材料体系。

多年来，人们一直在努力解决这个问题。进展包括康宁（Corning）和Vertilas生产的VCSEL，其特点是外延DBR与InP晶格匹配；具有应变有源区的VCSEL，如日立使用的稀氮化物和柏林工业大学开创的InAs量子点；以及在InP衬底上具有气隙DBR的变体，这是安捷伦（Agilent）追求的设计。最近，Vertilas转向了双介质反射镜，许多其他团队则追求与AlGaAs DBR的晶圆键合。

耶鲁大学衍生公司InPhred正在开创另一种基于晶格匹配InP的方法。

代表该公司在今年CS International会议上发言的是公司首席科学家Jung Han，他同时也是耶鲁大学的学者，他解释说核心技术可以追溯到大约15年前开展的涉及电化学刻蚀的工作。

据Han介绍，当n型GaN置于溶液中并对电解液施加负偏压时，电子从价带注入到导带。这在表面产生空穴，削弱了半导体，导致氧化和刻蚀。

“当一切操作正确时，你可以在原本单晶完美的半导体中创造出非常、非常微小的气泡或空隙，”Han补充说。“一旦你引入这些微小的纳米级气泡，半导体的折射率就会非常、非常快速地下降。”

由于刻蚀取决于材料的导电性，如果将电化学工艺应用于具有交替重掺杂层和未掺杂层的InP叠层，所得结构将具有交替的低折射率纳米多孔层和高折射率pristine层（见图2）。

“如果厚度合适，它将给你一个具有几乎99.9%反射率的DBR阻带，而且你可以调节这个阻带，”Han兴奋地说。

除了晶格匹配之外，反射镜还受益于相对较少的交替层数。由于折射率对比度高达1.0，大约10对反射镜即可实现约99.5%的反射率。

Han解释说，VCSEL制造工艺始于结构的外延生长，其中包括一个隧穿结。工程师然后形成一个台面（mesa），用离子注入定义一个孔径，并形成一个光学孔径。然后暴露侧壁，进行电化学刻蚀，再进行钝化、金属化，并添加p型DBR（所有这些步骤都在图3中说明）。

使用这种方法，InPhred的工程师已经生产出发射波长从1300 nm到1700 nm的VCSEL，使用几乎相同的工艺。峰值功率转换效率超过29%；具有10 μm直径孔径的发射器的阈值电流密度为

Han补充道：

“当一切操作都恰到好处时，你可以在原本单晶完美无缺的半导体中制造出非常、非常微小的气泡或空洞。一旦引入这些纳米级微小气泡，半导体的折射率就会非常、非常迅速地下降。”



耶鲁学者兼InPhred首席科学家Jung Han开发了一种电化学刻蚀技术，可用于制备晶格匹配的InP DBR（分布式布拉格反射镜）。

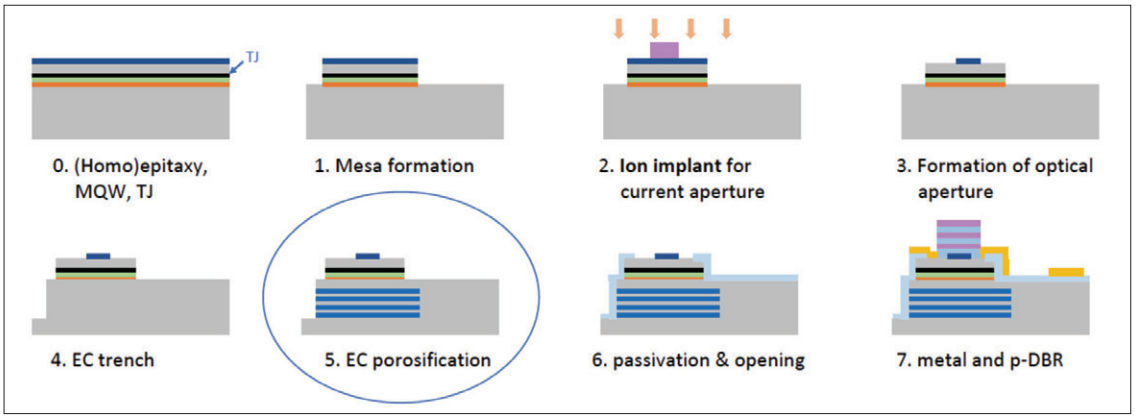


图3：InPhred 生产 VCSEL 的工艺流程。

1.0-1.4 kA cm^{-2}；而且 VCSEL 已通过 Telcordia 468 可靠性测试，涉及在 85°C 下运行 2,000 小时。

Han 还展示了具有少数几个孔径的线性 VCSEL 阵列的初步结果。令人鼓舞的是，输出功率与孔径数量成正比。

据这位首席科学家称，公司 InP VCSEL 的主要应用是 3D 传感、飞行时间测量。对于 1400 nm 以上的光源，发射处于人眼安全范围，而且检测背景更安静。

这家初创公司瞄准的另一个应用是光互连，在该领域它将与硅光子学等竞争。

据 Han 称，InP VCSEL 是该领域的有力竞争者，它将电信波长兼容性与 VCSEL 的晶圆级制造能力和封装简单性结合在一起。当用于 AI 硬件时，它们有望提供高能效的单模光链路，性能优于 GaAs VCSEL 和硅光子学。

用于 Li-fi 的 PCSEL……

今年 CS International 会议的另一位演讲者、Vector Photonics 首席执行官 Richard Taylor，赞扬了 PCSEL 的优点，认为它们以表面发射的形式因子提供了边发射器的性能。据说这带来了几个关键优势，包括：波长灵活性；高光束质量；线宽设计；以及制造大规模相干阵列的机会。

Taylor 解释说，Vector 有一种独特的 PCSEL 生产方法。“传统方法是含有空隙的结构，你先刻蚀光栅，然后进行外延再生长，并将空气结构封装在光子晶体中，”这位 Vector CEO 说。“我们所做的非常相似，只是我们填充了孔洞，拥有一个全半导体平台。”

据 Taylor 称，从器件中去除充满空气的结构提高了可重复性、可制造性和可靠性。这些增益得以实现，是因为当存在空隙时，它们会增加器件特性的变异性。

Vector 已经用各种材料体系生产了 PCSEL，但在 CS International 会议上，Taylor 只讨论了与 InP 制成的发射器相关的突破。“我们已经有了封装在 TO cans 中的器件，我们可以做 WDM（波分复用），而且与 DFB 相比，我们有相对较好的光输出功率，”Taylor 说，并补充说器件已在真实系统中进行了演示。

最近，工作方向已转向研究激光器的可靠性。“我们之前展示了 2,500 小时，最近将加速因子提高到 1,500 小时以上达到 100。”提高这个因子的原因是了解这些 PCSEL 的失效机制。Taylor 补充说：“如果有人知道如何在激光器中强制产生失效模式可以帮助我们，请告诉我们，因为事实证明它们非常坚韧。”

除了高可靠性之外，Vector 的 PCSEL 通过对光栅的调谐提供了出色的发射波长控制。亚纳米级精度是可能的，再加上卓越的可重复性，一块 3 英寸 InP 晶圆上的结果突出了这一点，该晶圆提供了数千个 PCSEL。“我们在不同器件尺寸中随机选择了 60 个，”Taylor 说，并补充说他们发现发射波长的变化仅为 ±0.1 nm。

PCSEL 的一个有前景的应用是具有挑战性的环境（如战区和灾区）中的激光自由空间光通信。为了展示这项技术的能力，Vector 正在与 Fraunhofer UK 合作构建自由空间光通信系统。

据 Taylor 称，PCSEL 非常适合这项任务，其大发射面积能够实现高输出功率，低发散角有助于信号的检测。

第一个系统受驱动电子设备的限制，以 50 $Mbits^{-1}$ 的速度在 200 m 距离上传输数据。此后，速度已提高到 700 $Mbits^{-1}$，而且该合作伙伴关系很快有望在超过 1 km 的距离上达到每秒千兆比特。



Vector Photonics 由其首席执行官兼联合创始人Richard Taylor领导，已经证明PCSEL可以在数百米的距离上提供自由空间传输。使用Fraunhofer UK设计和制造的系统，已实现500 m距离上50 Mbits^{-1}的数据传输。这是一个真实世界的结果，传输跨越克莱德河，从格拉斯哥科学中心到克莱德赛德酿酒厂。

PCSEL 具有很大潜力的另一个应用是安全通信。最近，Vector 展示了 PCSEL 如何传输轨道角动量，这是量子密钥分发系统的第一步。

据 Taylor 称，产生轨道角动量源的传统方法是通过外部 Q 板引导激光发射——但这需要一个大而笨重的系统。

与英国化合物半导体应用联盟（Compound Semiconductor Applications Catapult）合作，Vector 减小了轨道角动量源的尺寸，最初是基于光纤的系统，最近是通过 3D 打印波片。波片最初打印在玻璃上，现在直接打印在器件上。

……还有其他应用?

PCSEL 的另一个先驱是华为位于英国伊普斯威奇的布拉格研究中心。代表该设施发言的首席技术官 Graham Berry 解释说，它开发和制造边发射器和表面发射器。“我们相对中立，我们倾向于根据性能和封装光学来选择技术。”

Berry 专注于为面向 AI 的数据中心选择互连光源，他说两种主要方法是要么在单一波长上实现高数据速率，要么采用复用和一系列波长。“归根结底，总功耗将是决定性的赢家，”Berry 争辩说。

他指出，PCSEL 提供了一种低成本的封装途径，具有多种数据传输选择，包括多光纤推入式连接器和光纤阵列。对于这些技术，850 nm VCSEL 并不理想，因为它不适合单模光纤——要做到这一点需要非常小的孔径——而且发射超出了截止窗口。

对于 PCSEL，发射器的直径可以小到几微米，最大可达 10 mm。对于所有这些尺寸，它都是单模的。“所以，你有一个用于高功率、中功率的平台，可能还有某种慢速和快速的形式，”Berry 说，他指出 PCSEL 的另一个优点是它往往避免灾难性光学损伤，这得益于发射器面积的功率扩展。

此外，PCSEL 提供非常高的光束质量和窄光束发散角。“如果你想实现无透镜并开发真正小尺寸的微光学器件，能够将透镜从系统中取出是一个相当不错的优势，”Berry 争辩说。

PCSEL 的一个缺点是它的阈值电流密度，由于随面积缩放，往往高于边发射器。“当你追求最后的每一点电光转换效率时，这个阈值可能会反过来对你造成一点影响，”Berry 警告说，他指出不可能生产出孔径像 VCSEL 那么小的 PCSEL，因为在直径低于 20 μm 时会出现光泄漏。

对于 PCSEL，由于迄今为止生产的器件数量有限，很难评估可靠性。“但目前没有危险信号，”Berry 说。

更详细地讨论 PCSEL 取代 VCSEL 的潜力，Berry 考虑了孔径低于 3.5 μm、可提供单模操作并可能瞄准 1 pJ bit^{-1} 的 VCSEL。他指出，虽然用这种设计的 VCSEL 实现 40 GHz 带宽具有挑战性，但已在实验室中实现。然而，小孔径可能会影响可靠性。

链路长度也是一个问题。对于 850 nm VCSEL，连接通常限制在 60 m，但有潜力延长到 100 m。转向 1060 nm VCSEL 会延长链路距离，使用多芯和单模光纤分别可以达到 500 m 和 2 km。

将这些优缺点与 PCSEL 进行比较，Berry 评论说：“我们在 PCSEL 上的最佳点是在 200 到 400 微米之间，作为高功率光源。”PCSEL 的另一个优点是它适合波分复用。“挑战在于斜率效率。”

PCSEL 还可以作为硅光子学的外部光源，小型可插拔规格中的器件提供 200 mW 到 400 mW。“400 毫瓦可以支持硅光子学中大约 8 个通道，”Berry 说，并补充说：“如果你能上到 800 毫瓦，你就有可能完成全部 16 个通道。

对于这个应用，Berry 认为激光效率至少需要达到 25%，这是在至少 50°C 的工作温度下实现的性能。华为团队离这些要求不远了，PCSEL 在该温度范围内可能产生 300 mW，而且住友电工最近的工作表明这类激光器能够实现 800 mW 的输出功率。

因此，PCSEL 无疑具有很大的前景，在许多市场中都有机遇。但它们是否能享受到与 VCSEL 一样大的销售额，还有待观察。CSC



InP HBT 的新基础

将 InP HBT 与 Soitec 的 SmartCut 技术相结合，为先进通信系统创造了一种经济高效、可持续的 InP-on-silicon 技术

作者：ABHITOSH VAIS，IMEC

整个世纪以来，通信系统一直在将可用频谱推向更高的值。这一发展方向促进了更高的带宽；并最终实现高数据速率、低延迟和能效提升。

这一趋势没有减弱的迹象，对更快速数据连接的需求强劲。但构成这些通信系统骨干的半导体技术现在正处于一个拐点。令人担忧的是，目前用于关键系统组件（如功率放大器（PA）模块）的技术不再能够满足通信系统在如此高频率下工作时的性能和能效要求（见图 1）。受这一限制的驱动，人们正在探索新材料和新器件来满足这些需求。

用硅基 III-V 族加速通信

在化合物半导体家族中，基于 III-V 族的器件，特别是 HBT（异质结双极晶体管），是下一代高速通信系统的有力竞争者。后一类器件已经创造了数十年的可观销售额，生长在小型原生 GaAs 衬底上的 GaAs/InGaP HBT 已广泛应用于手机中，这得益于其相对于其他材料组合的多项优势。

然而，用于高速通信系统（如 6G 和先进有线应用）的技术需要更好的射频性能。特别是，它们需要在多项关键指标上表现出色——即截止频率 ft 和 fmax、输出功率（Pout）和功率附加效率（PAE）——同时提供以显著更低的成本进行大批量生产的机会，以及在电路设计中的灵活性，并拥有更小的芯片尺寸。

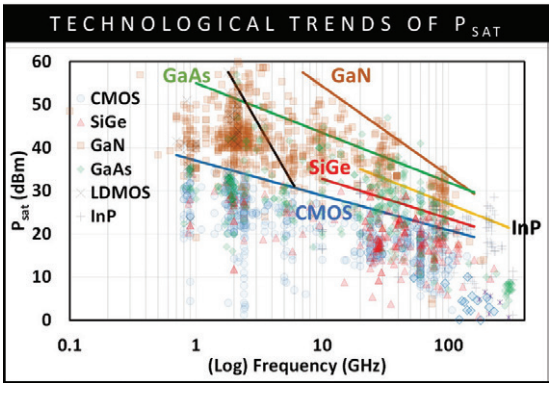


图1：不同技术在不同工作频率下的输出功率Psat技术趋势。实线仅用于引导视线。[H. Wang et al., “Power Amplifiers Performance Survey 2000-Present,” [Online]. Available: https://gems.ece.gatech.edu/PA_survey.html

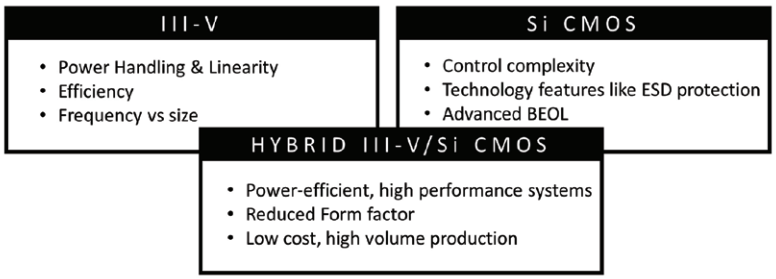


图2：III-V 族和硅 CMOS 各有优势。当在混合技术中结合在一起时，它们可以为未来的射频应用提供解决方案。

通过在硅衬底上集成 III-V 族材料，使用最先进的 CMOS 后道工序（BEOL）来布线复杂的控制信号，可以满足所有这些要求（见图 2）。

在考虑是否采用这种方法时，应当注意将 III-V 族材料（如 GaAs 或 InP）与硅集成时存在一个重大挑战：大的晶格失配。由于这一问题，外延生长会产生缺陷，随后的集成会导致有缺陷的材料系统和令人不满意的性能。

规避这一问题的一个选择是一种异质集成形式，它将 III-V 族前道工序（FEOL）和 CMOS 后道工序制造过程分开，并使用倒装芯片键合来随后将模块连接起来。这是一种在硅上提供高质量 III-V 器件的运作方式，但代价是大量浪费珍贵的 III-V 材料。鉴于这种材料的地缘政治意义和稀缺性，技术的成本和可持续性可能会决定其可用性。

一种混合 III-V/CMOS 技术

考虑到这一担忧，一个有吸引力的替代方案是将薄 III-V 薄膜从原生 III-V 衬底转移，而不是将整个衬底键合到目标硅晶圆上。采用这种方法，薄 III-V 薄膜为生长高质量 III-V 器件叠层提供了基础。

Soitec 最近开发的将 InP 薄膜从原生衬底转移到硅目标晶圆的工艺为希望探索这种方法的人提供了帮助。这是一种可扩展到 200 mm 和 300 mm 硅晶圆的技术，并允许原生衬底在多个转移周期中重复使用。该技术的优势包括保持 InP 在硅上的质量，并消耗极少量的原生衬底，从而确保它是一种环境可持续的解决方案。

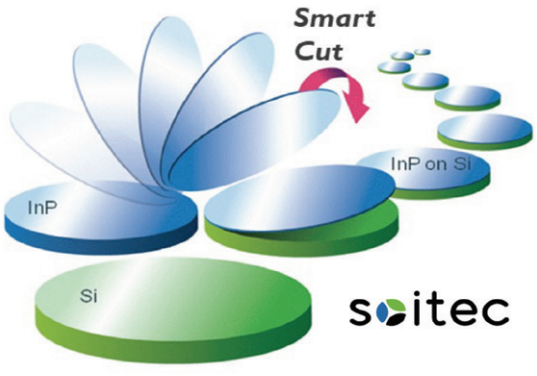


图3：将 InP 薄膜转移到硅衬底上的 Smart-Cut 工艺示意图。[B. Ghyselen 等人，2023 年国际化合物半导体制造技术会议论文集（2023）]。

在 imec，我们的团队正在采用这种方法。在我们的工作中，我们正在开发一种混合 III/V-CMOS 技术，该技术利用 InP-on-silicon 晶圆作为基础，在 200 mm 硅晶圆上制造 InP HBT。在这一领域取得成功将提供。

规模化的工艺控制和高体积集成能力与 CMOS 的结合。这些属性可能成为 InP HBT 的游戏规则改变者，InP HBT 目前受限于类似实验室的生产环境。我们的进展有望为满足未来通信应用的高性能和可扩展性需求提供经济高效的解决方案。

生长 InP HBT 叠层

我们工作的起点是 Soitec 的 100 mm InP-on-silicon 衬底，其特点是厚度约为 0.5 µm 的 InP 薄膜被转移到 100 mm 硅晶圆上。我们将这些工程衬底装入 MOCVD 腔室并生长 InP HBT 叠层。

为了检查外延层的质量，我们使用两种常见的表征技术：原子力显微镜（AFM），用于表面质量；以及高角环形暗场扫描透射电子显微镜（HAADF-STEM），用于外延质量。使用 AFM，我们发现 InP-on-silicon 结构和在 InP 上生长的结构的均方根粗糙度（表面质量的度量）是相似的。在两种平台上，均方根粗糙度约为 0.13 nm，这一数值表明外延生长良好（见图 4（a）中的 AFM 扫描图）。

HAADF-STEM 图像（见图 4（b））提供了外延生长质量的额外证据。界面锐利且无缺陷。

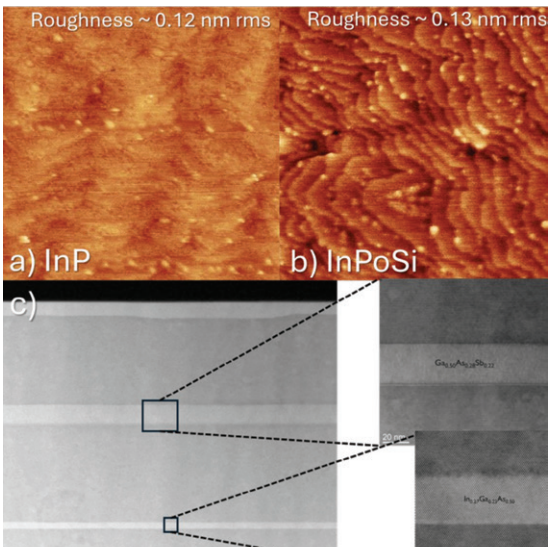


图4：InP 和 InP-on-silicon 衬底上器件顶面的 2 µm x 2 µm 原子力显微镜扫描图（a）（及相应的均方根（rms）值（b））。（c）在 InP-on-silicon 上生长的 InP HBT 叠层的高角环形暗场扫描（HAADF-S）透射电子显微镜（TEM）图像，插图分别为：（上）InP/GaAsSb/InP 界面；（下）InP/InGaAs/InP 界面。

我们使用经过验证的高质量 HBT 叠层来制造器件。对这些晶体管进行评估，以评估其电学性能和外延叠层的性能。

我们的研究考虑了传输特性，使用 Gummel 图进行分析。分析这些数据使我们能够提取多项指标，包括直流电流增益（β）、电流 - 电压特性的理想因子（n 基极 /c 集电极），以及异质结的漏电流。理想因子和漏电流是评估外延和异质结的良好指标，直流电流增益是器件性能的良好指标。

性能基准测试

当我们比较在 Soitec 平台上制造的器件与对照组的基极电流理想因子时，我们发现没有明显差异。这突出了我们 InP-on-silicon HBT 的良好质量。

在研究漏电流时我们获得了类似的结果，但在 1 V 基极 - 发射极电压下的峰值直流电流增益 β 方面发现了一个差异：在原生衬底上的 HBT 为 30，而在 InP-on-silicon 上的约为 56。我们将这种变化归因于基极层有效掺杂的差异，这一观点得到了传输线测量的支持，这些测量确定了两种衬底上基极层的薄层电阻和接触电阻率。掺杂差异源于 InP 和 InP-on-silicon 衬底表面有效生长温度的变化，这是异质器件中存在厚埋氧层的后果。通过仔细校准为 InP-on-silicon 衬底上生长的外延层进行基极掺杂水平，可以使两种形式的 HBT 的增益匹配。

评估器件性能的另一个指标是击穿电压。较高的击穿电压是一种宝贵的优势，因为它往往决定了系统的工作极限——而且更高的击穿电压是更高功率产生的关键。我们未观察到 InP 和 InP-on-silicon 衬底上 HBT 的击穿电压有任何明显差异。这一发现进一步证实了 InP-on-silicon 衬底上外延生长的质量。

仅使用直流指标来评估射频应用的技术是不够的。射频评估是必不可少的，但需要特殊的测量结构。此外，使用专用校准结构和正确的数据分析策略对测量装置进行仔细校准也至关重要。

为了满足这些标准，我们在 InP 和 InP-on-silicon 衬底上制造了射频器件和结构，用于 HBT 的射频表征。这使我们能够确定 InP-on-silicon 晶圆对射频性能的影响。

这项工作的一个关键发现是，两种衬底上的 HBT 的截止频率都高达约 140 GHz。虽然这一性能尚未达到最先进水平，但它证实了 InP-on-silicon 衬底为 InP HBT 的制造提供了良好的替代方案，因为性能没有退化。

自热效应与热管理

HBT 在射频和毫米波频率下产生高效、线性功率方面具有巨大潜力。但这些高输出功率密度带来了一个问题——有源器件区域产生大量热量。随着温度升高，由热量产生驱动，器件性能可能下降，在最坏的情况下，芯片甚至可能烧毁。因此，必须有一条从器件甚至整个芯片高效散热的途径。

虽然 GaAs 和 InP 基 HBT 比硅 CMOS 和双极器件具有更优异的高速性能和更高的驱动电压，但它们更容易受到自热效应的影响。这一问题源于 III-V 材料的相对较差的热导率，包括内部 III-V 三元化合物。例如，InGaP、InGaAs 和 GaAsSb 的热导率都比硅低一个数量级。这些因素导致了严重的热问题，可能降低器件性能并影响器件可靠性。因此，热管理是实现高性能 InP HBT 异质集成的关键。

除了与 III-V 材料相关的这些问题外，InP-on-silicon 衬底还含有 SiO_2 层，这是另一种不良热导体。有人担心这可能会加剧 InP-on-silicon 衬底上 HBT 的热管理问题。为了研究氧化层对 InP-on-silicon 衬底热性能的影响，我们使用内部 3D 热模拟器进行了广泛的热模拟。这项工作表明，该氧化层的厚度在定义 InP-on-silicon 衬底散热效率方面起着重要作用。我们还注意到，将氧化层厚度减小到 50-100 nm 以下会显著降低其影响，使这种结构等效于没有氧化层的结构。

我们的模拟提供的这些见解是实现基于 InP HBT 的高速通信系统的热高效 InP-on-silicon 解决方案的重要一步。在这些发现的鼓舞下，我们正在 InP-on-silicon 衬底的实际实现上投入大量精力。前景看起来是积极的。

我们毫不怀疑，III-V 族在硅上的经济高效、可持续集成对于未来高速通信系统的成功至关重要。目前 InP 和 / 或转移衬底上的最先进技术可能无法满足大批量生产应用中的一些要求——但 InP-on-silicon 衬底有望提供一种可持续的解决方案。

我们的工作已经证明，在 InP-on-silicon 上制造的器件可以提供与在 InP 上形成的器件相似的性能；而且采用 InP-on-silicon 基础的 InP HBT 技术可能是满足未来应用的高性能和可扩展性需求的经济高效解决方案。CSC



非对称结构催生卓越 SiC 超结器件

通过突破传统性能极限，非对称 SiC 超结结构提升了功率转换效率

作者：饭笥大辅、白贺弘明、奥村优、森清吾、中野佑树，ROHM公司

全球电力消耗正在激增，这主要受到电动汽车日益普及以及数据中心需求不断增长的推动。为了增加电力供应，同时应对与碳足迹相关的担忧，许多国家正在加强其可再生能源系统。然而，这方面的努力应与功率转换效率的提升齐头并进，因为每一个百分点的微小提升都能确保所发出的电能被尽可能高效地利用。

在这方面取得成功的关键在于碳化硅（SiC）器件的普及，它如今已成为现代化电能基础设施的核心。得益于其固有的材料优势，包括宽禁带、高临界电场和优异的热导率，SiC 器件即使在需要处理高电压和高温的情况下也能高效运行。

在多样化的 SiC 器件架构家族中，超结结构备受关注。这是一种有望突破比导通电阻与击穿电压之间长期权衡瓶颈的有前途的方法，而这种瓶颈传统上一直制约着器件性能。

在用于可再生能源转换器和电动汽车逆变器的中压系统中，即使是比导通电阻的适度降低，也能在系统层面带来有意义的效率提升。但在这项工作中取得成功并非易事，因为通过实验试错来优化 SiC 超结结构既昂贵又缓慢。所涉及的工艺步骤——例如沟槽填充外延、向沟槽侧壁注入离子，以及外延生长和离子注入的反复循环——要求极高，且对制造变异性非常敏感。由于这些挑战，理论评估是不可或缺的。当使用可靠的计算模型时，可以加速设计周期并阐明潜在的物理极限，从而为更高效、更具成本效益的制造提供坚实基础。

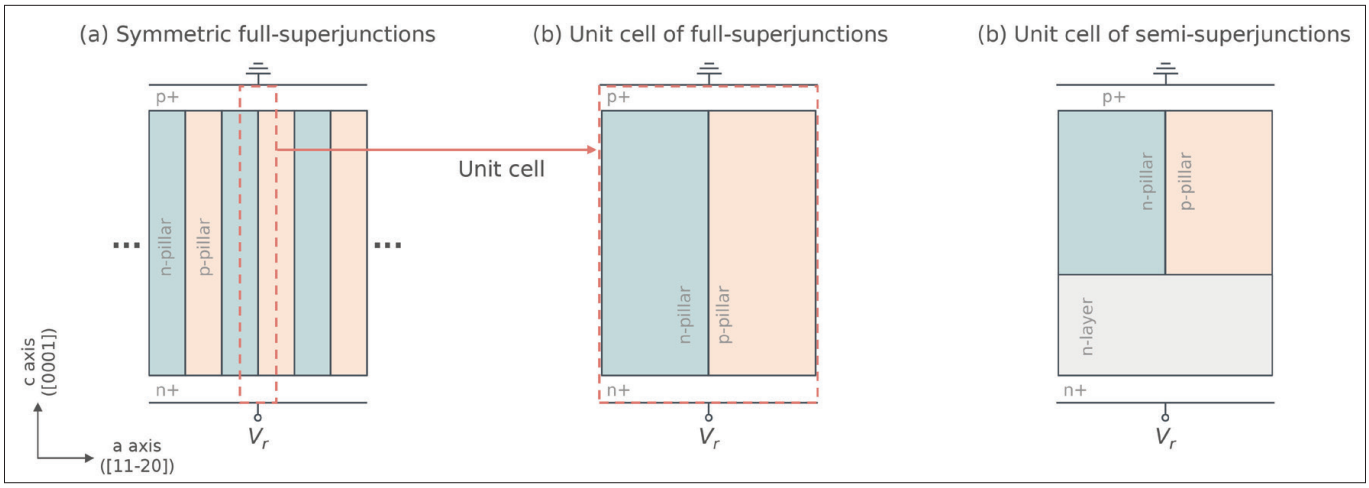


图1：SiC超结器件在反向偏压下的截面示意图。图(a)和(b)展示了全超结结构，其柱状区贯穿整个漂移层；图(c)则为半超结结构，其柱状区仅部分延伸至漂移层中，下方还设有一个额外的漂移区。

最初，超结概念以全超结的形式出现，其n型和p型柱贯穿整个漂移层（见图1(a)、(b)）。随后出现了改进方案，如半超结，它在柱下方增加了一个额外的漂移区（见图1(c)）。

全超结的设计空间已被彻底探索，研究考虑了柱掺杂、柱宽度和超结区深度。其制造极具挑战性，涉及极其复杂的工艺，包括多次高能注入步骤，结合外延生长或使用沟槽填充外延。

相比之下，半超结对实际器件而言更为实用。然而，尽管如此，针对这些结构的理论研究相对较少，这一空白我们正在ROHM加以填补。我们的研究促成了非对称SiC超结器件的设计，能够突破传统的性能极限。

一个特别重要但在SiC超结研究中常被忽视的因素是碰撞电离各向异性。尽管它对SiC超结的击穿行为有着强烈影响，但优化研究往往将碰撞电离视为各向同性——这是一个令人困扰的疏忽，在理论与控制器件性能的真实物理之间留下了显著的鸿沟。

碰撞电离各向异性

与硅形成鲜明对比的是，SiC在碰撞电离系数方面表现出明显的晶体各向异性。这种变化源于其晶体结构，因为产生额外传导载流子所需的激发能量随晶体学方向显著变化。因此，电子和空穴经历不同的雪崩产生率，这取决于运动轴，例如在[0001]和[11$\bar{2}$0]方向之间。事实上，电子沿a轴的碰撞电离系数显著大于沿c轴的系数（见图2(a)）。由于这种各向异性，SiC器件进入雪崩击穿的时间早于传统各向同性模型的预测。因此，在评估临界电场附近的器件行为时，必须仔细考虑与碰撞电离相关的各向异性。

对于超结器件，考虑与碰撞电离相关的各向异性尤为重要。在这些器件中，交替排列的n型和p型柱形成了独特的二维电场分布。柱之间存在电荷补偿，导致横向耗尽，从而在柱界面处产

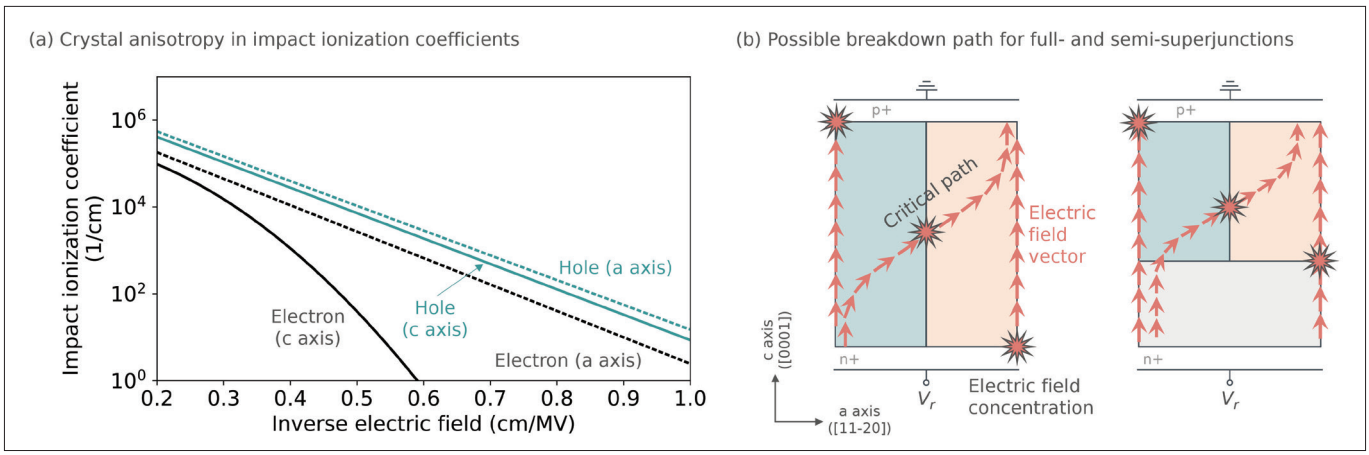


图2：SiC超结中的碰撞电离各向异性及击穿路径。(a) 电子碰撞电离沿a轴方向远强于c轴方向，突显了晶体各向异性的重要性；(b) 柱状区中心及界面附近出现强电场集中，击穿路径通常沿着这些高场区延伸。

生较大的电场峰值。这些峰值与各向异性的碰撞电离过程强烈相互作用，如图 2(b) 所示。

在这些条件下，存在多种电击穿的轨迹路径。路径可能穿过 n 型或 p 型柱的中心，或沿着柱界面蜿蜒行进，在那里存在高度集中的局部电场。在这些变化中，蜿蜒路径往往会触发最早的击穿。这是由 SiC 超结中沿 a 轴方向的强电场与碰撞电离系数的显著各向异性之间的强耦合所驱动的。

当模拟或理论模型忽略各向异性时，通常付出的代价是对阻断电压的高估。这一疏忽的产生是因为沿界面路径的实际电离率显著高于各向同性模型中假设的电离率。忽略各向异性的优化研究产生的一个不受欢迎的严重后果是，它们会得出关于 SiC 超结器件性能上限的误导性结论。为了确保在制造前进行有意义的设计和优化，准确捕捉各向异性碰撞电离与超结电场结构之间的相互作用至关重要。

超越对称

传统上，基于理论和 TCAD 的 SiC 超结分析倾向于假设对称的几何结构，即等宽的柱和匹配的掺杂浓度。这种方法提供了数学上的简便性，因为对于对称几何结构，电荷平衡很容易满足，且解析处理更为容易。然而，这些模拟与实际器件之间存在脱节——后者很少保持理想的对称性，因为制造工艺会在几何形状和掺杂方面引入不可避免的变化。

在实践中，非对称性会影响比导通电阻和阻断电压。例如，加宽 n 型柱可以通过增强电导来降低电阻，但这可能伴随电荷平衡的扰动以及 n 型柱中心顶部附近电场集中度的增强。不幸的是，这种电场局部化可能会被 n 型和 p 型柱之间掺杂浓度的差异所放大。

这些效应共同决定了实际器件的性能，因此预测模型必须以物理一致的方式将它们纳入考虑。尽管先前的研究已经从比导通电阻与阻断电压之间权衡的角度研究了非对称半超结几何结构，但它们未能提供系统性的见解，包括碰撞电离各向异性所起的作用。

我们团队的先前工作通过为对称半超结器件开发理论模型，迈出了弥合这一差距的初步步伐。那种特定的方法明确考虑了碰撞电离各向异性，为理解对称结构在考虑碰撞电离各向异性时的性能极限提供了清晰的见解。

我们初始模型的弱点在于对称性仅代表一种特殊情况。为了准确反映实际器件，必须使用能够处理任意非对称性的更通用框架。通过开发这样的模型，我们揭示了偏离完美对称性如何影响静态性能特征，并定义了对称区域之外可达到的比导通电阻与阻断电压之间的权衡关系。

优化设计的另一个优势在于稳定了超结区域内的电场分布。我们的研究表明，在优化后的半超结结构中，导致电击穿的主导因素是 p-n 柱状区界面处的电场集中。

统一框架

我们取得进展的关键在于开发了一个统一的计算框架，该框架能够为具有任意几何非对称性的 SiC 超结器件提供性能评估。这一框架的基石是推导出泊松方程的精确解。该解提供了电场分布的闭式表达式，作为位置、掺杂浓度和柱宽度的函数。通过这种方法，电场可以被后续引用，使我们能够量化阻断电压，而无需依赖计算密集型的离散数值计算。

同时，我们构建了比导通电阻的解析公式。该模型考虑了掺杂剂的不完全电离，以及依赖于掺杂水平的迁移率退化。

通过结合这些表达式，我们能够在短短几秒钟内、仅使用标准 CPU，就分析广阔设计空间中比导通电阻与阻断电压之间的权衡关系。相比之下，TCAD 模拟通常需要数小时。

我们的统一模型将计算效率与清晰的物理洞察相结合。它揭示了几何参数和掺杂浓度如何共同塑造电场分布，并阐明了哪些因素支配着击穿和传导过程。得益于这些宝贵特性，我们的框架作为制造前设计优化的强大工具，能够快速探索潜在器件结构，并为工艺工程师提供有意义的理论指导。

非对称优势

使用我们的统一计算模型，我们系统地研究了几何非对称性如何影响比导通电阻与阻断电压之间的关系。我们的研究结果表明，精心设计的

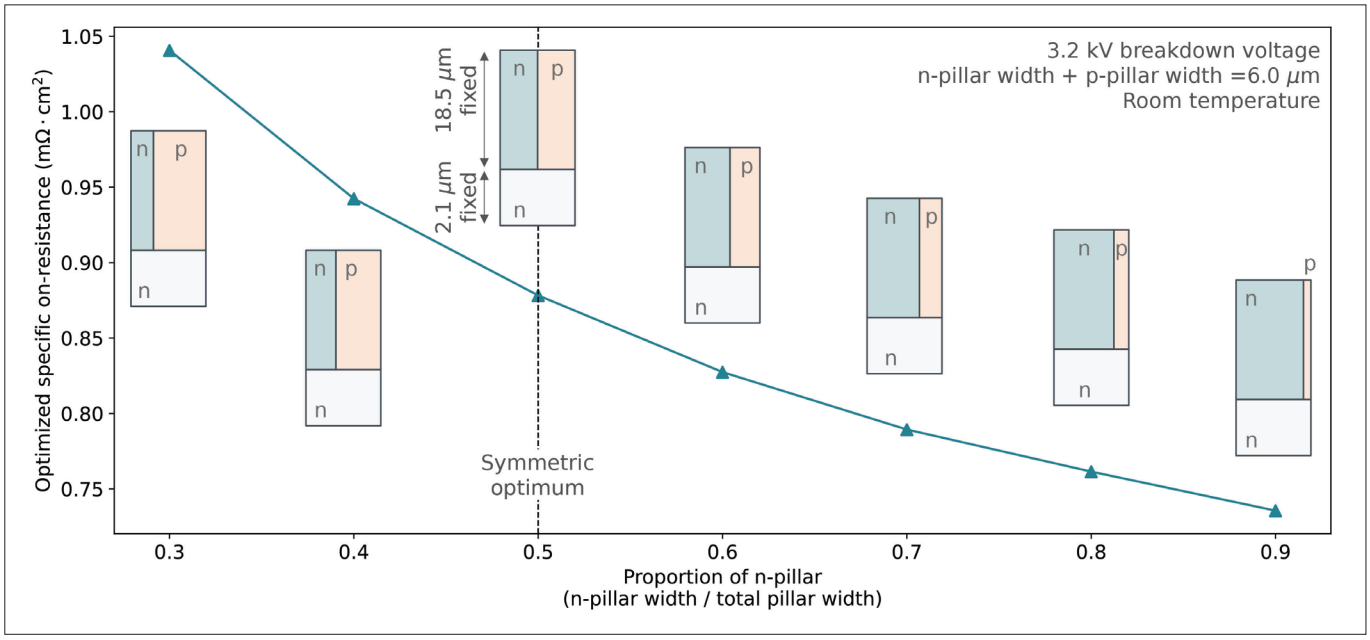


图3：通过非对称几何优化实现的半超结性能提升。n型柱状区比例为0.5对应完全对称的情况，这也是传统性能最优解。采用更宽的n型柱状区和更窄的p型柱状区的非对称几何结构，可以在此对称极限之外进一步降低比导通电阻。

非对称半超结器件超越了对称器件的性能，并有效突破了传统设计极限。

突出这一趋势的是一组对称与非对称几何结构的比较，这些几何结构维持 3.2 kV 的击穿电压，并具有 6 μm 的柱间距（见图 3）。在这种情况下，我们将优化的比导通电阻绘制为 n 型柱比例的函数，n 型柱比例定义为 n 型柱宽度除以总柱宽度。我们保持整体器件间距不变。比例为 0.5 的曲线代表完全对称的情况，这是对称半超结器件的理论最优值。该图还显示，加宽 n 型柱同时缩窄 p 型柱可以在不牺牲阻断电压的情况下降低比导通电阻。这一收益不容小觑——它比对称最优值低达 16%。最大的收益在 p 型柱极窄时实现，对应于 n 型柱比例为 0.9 的情况。

我们已将此分析扩展到多个电压等级（结果摘要见图 4）。对于每个电压等级，我们都绘制了在非对称几何结构下比导通电阻的最大降低幅度。最优增益总是出现在 n 型柱比例为 0.9 时。我们发现，在采用精细调谐的非对称几何结构时，广泛的电压等级都能在比导通电阻方面获得有意义的改善。2.2 kV 器件的增强效果最高，其比导通电阻可降低 19%。

为了理解这些改善的根源，我们从研究导致这些改善的设计参数开始。这包括调查当几何形状偏离对称时器件性能如何演变。考虑 3.2 kV 的情况，当 n 型柱比例变大时，我们发现当 p 型柱掺杂密度增加且 n 型柱掺杂密度降低时，性能得到改善。这种掺杂的偏移是为了在更宽的 n 型柱和更窄的 p 型柱构型下维持电荷平衡所必需的。

我们能够解释这种状态背后的物理原理。当 n 型柱更宽时，这通过增加载流子的横截面积来增强电导，从而降低比导通电阻（见图 5(a) 的下方面板）。同时，当降低 n 型柱掺杂并提高 p 型柱掺杂以保持电荷平衡时，这会抑制不完全电离并提高室温下的载流子密度。请注意，这种调整还能提高电子迁移率，进一步促进比导通电阻的降低。这些正面效应是显著的——它们共同超过了通常与降低 n 型柱掺杂密度相关的电阻增加。

优化设计的另一个好处是稳定了超结区域的电场分布。我们的工作表明，优化的半超结器件

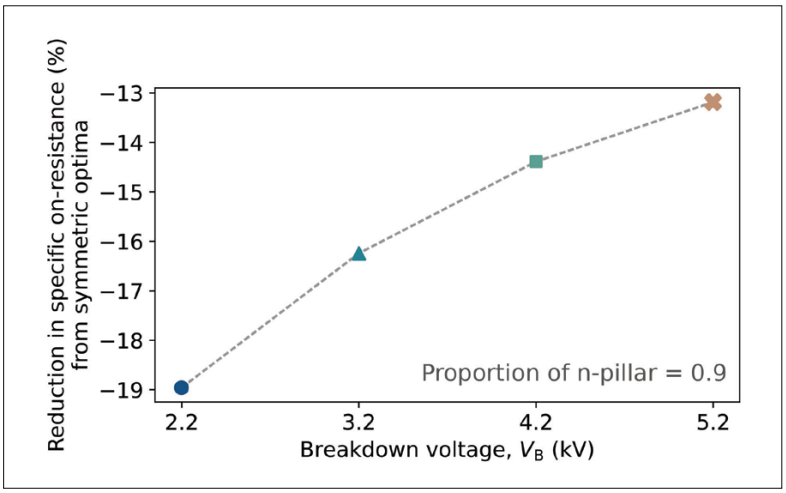


图4：不同电压等级下采用非对称几何结构获得的最大比导通电阻优化效果。与传统优化对称半超结相比，所有电压等级均展现出显著改善，其中最优情况出现在n型柱状区比例为0.9时。

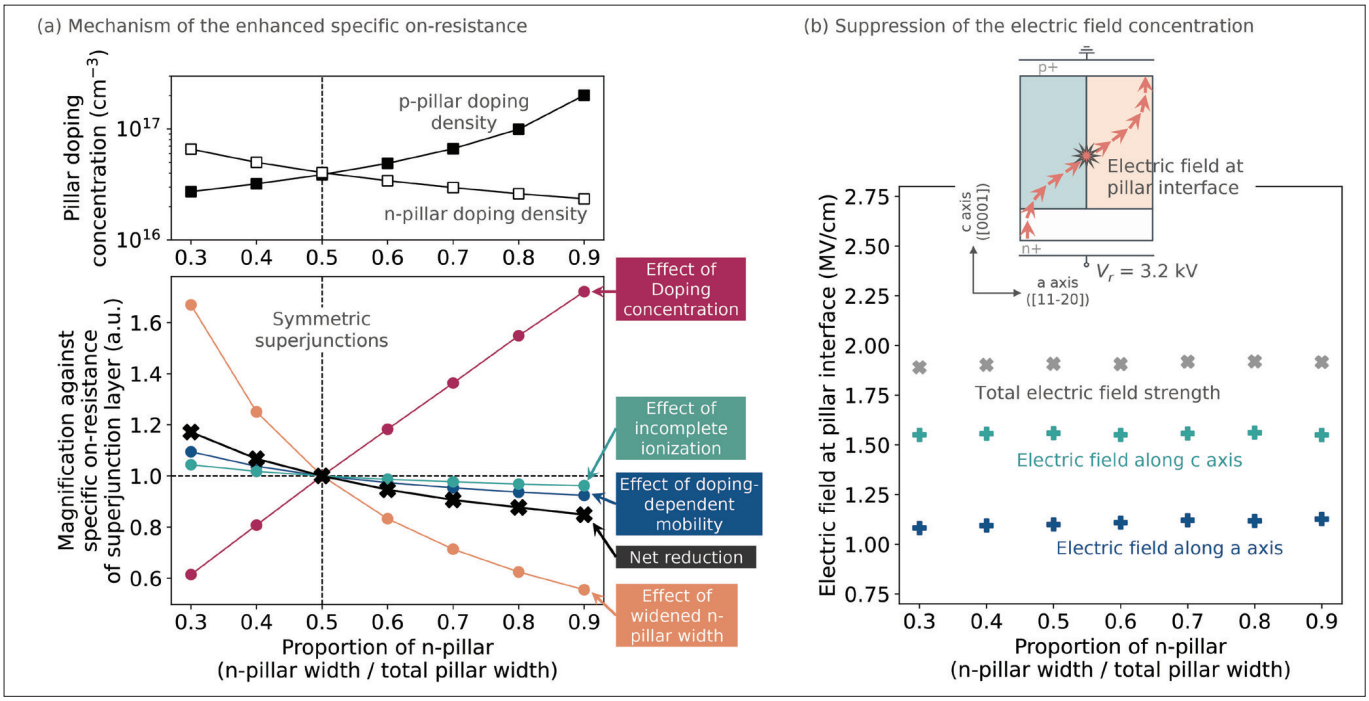


图5：非对称半超结比导通电阻降低的机理及其对击穿特性的影响。(a) 当p型柱状区掺杂浓度提高而n型柱状区掺杂浓度降低时，比导通电阻得到改善，图中展示了相对于对称情况的关键影响因素，包括掺杂浓度、不完全电离、迁移率和柱状区宽度。(b) 尽管存在这些变化，柱状区界面处的电场集中程度在n型柱状区比例变化范围内基本保持不变，从而使器件在获得更低比导通电阻的同时仍能维持其击穿电压。

中电击穿的主要贡献者是 p-n 柱界面的电场集中（见图 5(b)）。根据我们的计算，SiC 的 a 轴和 c 轴方向的电场分量以及总场强在 n 型柱比例范围内基本保持不变。这是一个令人欣喜的发现，表明即使在高度非对称的几何结构中，阻断电压也能保持稳定。

我们可以得出结论，由此产生的器件构型在保持与对称设计相当的高击穿电压的同时，提供了显著更低的比导通电阻。这一发现突出表明，几何形状是一个强大的设计变量，可以在碰撞电离各向异性的条件下用于提升 SiC 超结器件的性能，并由高效的计算框架提供支持。

展望未来

展望未来，我们预计这种各向异性感知建模与非对称设计的结合将对 SiC 超结器件的未来产生重大影响，为分立器件路线图和量产设计规则提供指导。当制造商将这种框架尽早嵌入开发流程时，他们将缩短迭代周期，降低工艺风险，并有机会探索通过单纯的试错方法探测成本将高得令人望而却步的更高电压工作模式。

本工作基于新能源产业技术综合开发机构（NEDO）补助项目 JPNP21014 所获得的结果。

扩展阅读

- D. Iizasa et al. “Performance transition from full- to semisuperjunction geometries in 4H-SiC” J. Appl. Phys. 137 065706 (2025)
- D. Iizasa et al. “Outperformance of asymmetric 4H-SiC superjunction geometry beyond the optimal limit of symmetric design” in 2025 37th international symposium on power semiconductor devices and ICs (ISPSD) (IEEE, Kumamoto,Japan, 2025), pp. 521–524
- D. Iizasa et al. “Theory of asymmetric geometry control for enhanced on-resistance in 4H-SiC semi-superjunction devices” semicond. Sci. Technol. 40 125010 (2025)
- C. Wang et al. “Performance limit and design guideline of 4H-SiC superjunction devices considering anisotropy of impact ionization” IEEE Electron Dev. Lett. 43 2025 (2022)



加速硅基氮化镓射频功率放大

将功率放大推至 100 GHz 以上，使硅基氮化镓高电子迁移率晶体管成为亚太赫兹 6G 通信的有力候选者

作者：Geok Ing Ng，新加坡南洋理工大学和新加坡科技研究局

随着人工智能的惊人飞跃驱动人类进入超连接时代，部署支持这一革命的稳健基础设施至关重要。这意味着需要升级数据中心和电信网络的能力，后者需要支持约 1 Tbit/s 的极高 6G 数据速率。这一要求将通过大规模部署工作在亚太赫兹范围内的紧凑型蜂窝基站阵列来实现——必须采用这一频段，因为只有在那里才能实现数十 GHz 带宽的信道，而这在相对未被探索的亚太赫兹频率下才有可能。

这些频率的产生和放大技术的发展所带来的好处将超越电信网络。进步还将惠及：高度自动化的智能工厂，帮助雷达传感器实现毫米级精度检测；以及支持开发和生产工作在 D 波段（110 GHz 至 170 GHz）及更高频率的测试仪器。

考虑到所有这些因素，人们对工作在 D 波段的低成本、高性能半导体产生巨大兴趣也就不足为奇了。这是多种成熟的化合物半导体技术可以触及的频率范围，特别是磷化铟（InP）异质结双极晶体管（HBT）和碳化硅基氮化镓（GaN-on-SiC）高电子迁移率晶体管（HEMT）。

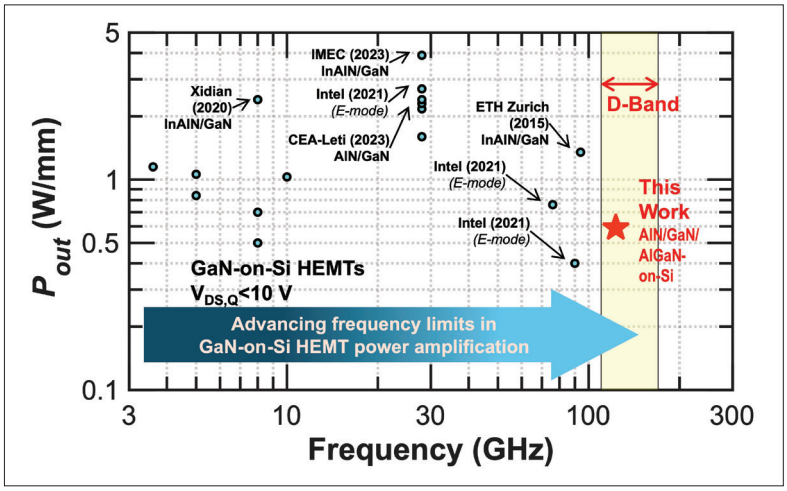


图1：硅基氮化镓输出功率（Pout）随频率变化的基准比较。据作者所知，本工作首次将硅基氮化镓HEMT功率放大的频率极限推进到D波段。

另一个候选者是硅基氮化镓 HEMT，这是一个相对较新的竞争者，尚未受到太多关注。与竞争对手相比，它所提供的是 III-N 异质结构优异材料特性与大直径（最大 300 mm）硅衬底的广泛可用性的引人注目的组合，后者能够实现大幅成本降低，从而推动这些超高频系统的广泛采用。

多年来，硅基氮化镓 HEMT 技术的快速进步未能与功率放大频率范围的扩展同步。这仍局限于 Ka 波段（26.5 GHz - 40 GHz）和 W 波段（75 GHz - 100 GHz）——这一局限表明，推动硅基氮化镓 HEMT 用于 D 波段功率放大存在巨大机遇（见图 1）。

每个高性能氮化镓晶体管的制造都关键在于外延结构和器件设计。D 波段硅基氮化镓 HEMT 也不例外。

应对这一挑战的是我们的团队，由南洋理工大学的研究人员领导，并有新加坡各机构的贡献，包括新加坡国家氮化镓半导体转化与创新中心、新加坡科技研究局（A*STAR）、微电子研究院、新加坡 - 麻省理工学院联合研究技术联盟以及新加坡国立大学。

我们在射频硅基氮化镓 HEMT 方面的最新进展，涉及在史无前例的频率下进行放大，借鉴了我们先前在这些器件方面的专业知识。

我们拥有使用 MOCVD 生长原位 SiN/AlN/GaN/AlGaN 异质结构的丰富经验。这些外延层堆叠具有仅 5 nm 厚的 AlN 势垒层——它提供强极化，产生 1.7 ×10^{13} cm^{-2} 的高电荷密度。我们的设计还结合了 AlGaN 背势垒层，通过确保优异的载流子限制来提供良好的 " 垂直缩放 "。

我们 HEMT 的一个特点是其原位 SiN 层，设计用于两个目的：钝化和栅介质。通过施加薄钝化层，我们希望表面钝化与寄生电容之间取得平衡。我们将我们的设计视为 D 波段硅基氮化镓 HEMT 的“有根据的猜测”最优方案。

我们晶体管的制造始于使用氯基电感耦合等离子体反应离子刻蚀来提供台面隔离。然后我们形成了合金化的 Ti/Al/Ni/Au 欧姆接触，提供 0.3 Ω mm 的接触电阻。不过，通过 MBE 或 MOCVD 形成的再生长接触可以实现更低的电阻。我们采用 Ni/Au 堆叠形成 T 型栅，在 300 °C 下进行 10 nm 厚的 Al_2O_3 原子层沉积之前定义栅极。

得益于薄钝化结构，包括与 AlN/GaN 堆叠原位生长的 5 nm 厚 SiN 以及 10 nm 厚 Al_2O_3，我们的 HEMT 具有良好的电流崩塌特性。这在确保可能限制高频性能的寄生电容保持尽可能低的同时实现。

我们器件的尺寸为栅长 140 nm，源漏间距 1.3 μm。我们使用小的栅指宽度——2×16 μm——以减少沿宽度方向的信号传播延迟，从而实现增益提升。

我们的器件提供了出色的直流特性，包括最大漏极电流 2.0 A/mm、导通电阻 1.1 Ω mm 和最大跨导 0.65 S/mm。击穿电压为 35 V，受栅极漏极边缘击穿限制。根据漏极电压 10 V 时的射频小信号测量，以及使用小信号模型建模，截止频率和最大振荡频率分别为 112 GHz 和 205 GHz。

这项工作的亮点是在 D 波段的射频大信号性能，使用片上 D 波段无源负载牵引系统测定。这些测量使用矢量网络分析仪（VNA，Agilent N5247B）及 VNA 扩展器（VDI WR6.5）作为信号源获得。

我们的下一步是提升硅基氮化镓（GaN-on-silicon）高电子迁移率晶体管（HEMTs）在高频功率放大方面的性能。这些工作包括对外延工艺的改进，重点在于降低硅基氮化镓衬底的射频损耗，以及通过减少 AlN/GaN 异质结构中的界面互混来提高迁移率。

我们在123 GHz的基频采用无源调谐器（Focus W1701100BV）进行源和负载调谐。校准按VNA扩展器、输入耦合器、调谐器、探针、功率源和功率接收器的顺序进行。完成功率校准后，信号源提供的功率范围为-10至10 dBm。

对我们HEMT的测量采用5 V的漏源电压，这是一个有利于移动用户设备的供电电压。使用连续波（CW）AB类操作，并针对最佳功率附加效率（PAE）进行调谐，我们记录到最大输出功率为0.53 W/mm，相应的PAE为2.3%。将漏源电压提高到10 V，最大输出功率提升至0.67 W/ mm，相应的PAE为1.3%（见图2）。峰值漏极效率为27.5%。

射频大信号性能的基准比较显示，我们的硅基氮化镓HEMT与工作在相似漏源电压下的碳化硅基氮化镓HEMT相比表现出有前景的性能（见图3）。此外，我们将硅基氮化镓HEMT功率放大的频率极限扩展到了D波段。得益于这些令人鼓舞的结果，硅基氮化镓HEMT技术是亚太赫兹功率放大的有力竞争者。我们将这些成果归因于适用于高频HEMT的外延结构与充当薄钝化和栅介质的原位SiN层的结合。

我们的下一步是提升硅基氮化镓HEMT在高频功率放大方面的性能。这些工作包括对外延的改进，将集中于降低硅基氮化镓衬底的射频损耗，以及通过减少AlN/GaN异质结构中的互混来提高迁移率。我们还计划探索高频HEMT中的常见特性，如再生长接触和深晶体管缩放（栅长和源漏间距）。此外，我们将优化器件布局。

据我们所知，我们首次展示了硅基氮化镓HEMT在100 GHz以上频率进行功率放大的可行性。这项工作确立了硅基氮化镓HEMT作为低成本亚太赫兹6G蜂窝基础设施、数据中心测试仪器等的强有力候选者地位。我们希望这项工作能为将6G连接变为现实做出modest贡献。CS

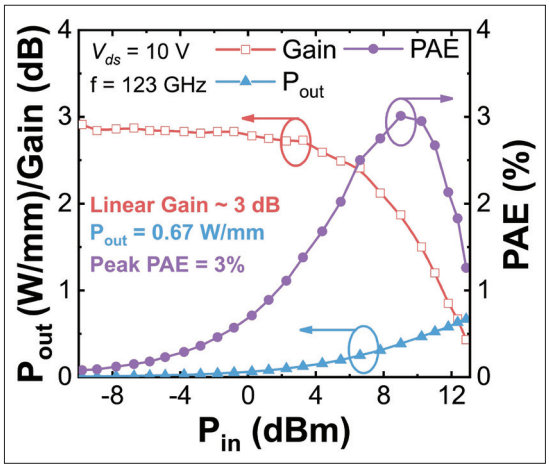


图2：在123 GHz、连续波（CW）模式及漏源电压V_{ds}=10 V条件下的射频大信号性能。实现了0.67 W/mm的最大输出功率。

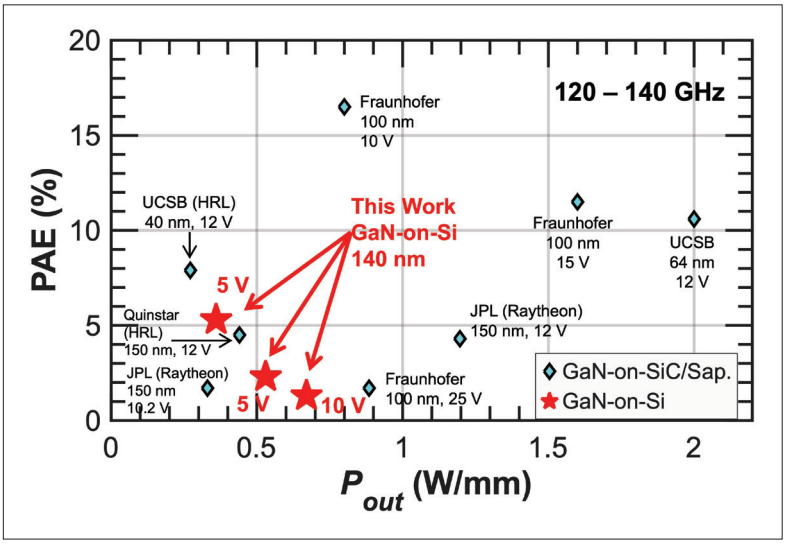


图3：在120 GHz至140 GHz范围内，GaN HEMT和MMIC射频大信号性能的基准比较，从功率附加效率（PAE）和输出功率（P_{out}）两个维度进行评估。图中标注了栅长和漏源电压。代工企业名称如与发表单位不同，则以括号注明。除非特别说明，所有外延结构均为金属极性。除本工作（采用外部负载/源阻抗调谐的GaN HEMT）外，所有报道均为预匹配GaN单片微波集成电路（MMIC）。对于MMIC，输出功率按末级晶体管的栅极总周长进行归一化。

*本工作部分由新加坡科技研究局（A*STAR）在研究、创新与企业2025（RIE2025）制造、贸易与连通性（MTC）计划下资助，奖项编号M21K6b0134；部分由新加坡国家研究基金会（NRF）/A*STAR在RIE2025 MTC计划下资助，拨款编号M23WSNG001。*

扩展阅读

- H. Li et al. “GaN-on-Si HEMT for D-Band Power Amplification Demonstrating 0.67 W/mm at 10 V,” IEEE Electron Device Lett. 46 1749 (2025)

碳化硅外延工艺中颗粒产生及改善研究

作者：邱孟逊、赵志飞、王克超、王翼，南京电子器件研究所

碳化硅（SiC）作为第三代宽禁带半导体材料，在热导率、临界击穿场强、工作温度、饱和电子漂移速度等方面具有非常优异的材料特性。

在 SiC 外延工艺过程中可能产生多种缺陷，目前已知的就有十几种之多。其中，存在一些宏观形貌缺陷，如三角形缺陷、胡萝卜缺陷和掉落物等。随着衬底质量提升、外延工艺的不断优化，因外来颗粒物直接或间接导致的缺陷已占据了致命缺陷（导致器件直接失效的缺陷）的一半以上，比如掉落颗粒物缺陷、部分三角形缺陷等，是影响 SiC 外延质量和器件性能的关键因素。

因此，有效抑制 SiC 外延片颗粒物类缺陷的生成，对于提升器件的性能和可靠性具有重要意义。针对上述问题，本文研究了 SiC 外延工艺过程中的颗粒物来源，并针对颗粒物控制提出改进方法。

颗粒物的种类和来源

洁净车间内可能产生的污染，按照种类分的话主要有：颗粒污染、金属污染、有机物污染、静电放电等。

颗粒污染的来源主要包括人员、外延设备、环境、原辅材料和耗材、工艺方法等。

如图 1 所示，本文以颗粒污染的来源为脉络逐个分析颗粒物类缺陷产生的原因及改善方法。

颗粒物来源及其改善方法

工艺方法 本文主要探讨除工艺方法以外的影响因素，不在这里展开论述。

人员 人员是洁净车间最大污染源。本文用颗粒测试仪做了四种状态的测试实验：1、无人走动；2、附近有一人缓慢走动；3、附近有一人快速走动；4、裸露在外的手指放置于空气采样口上方约 1 cm 处。

测试数据如表 1 所示：

可得出实验结论：必须穿戴好超净服、手套等，并减少人员数量和走动，即使需要走动，也必须平稳走动。

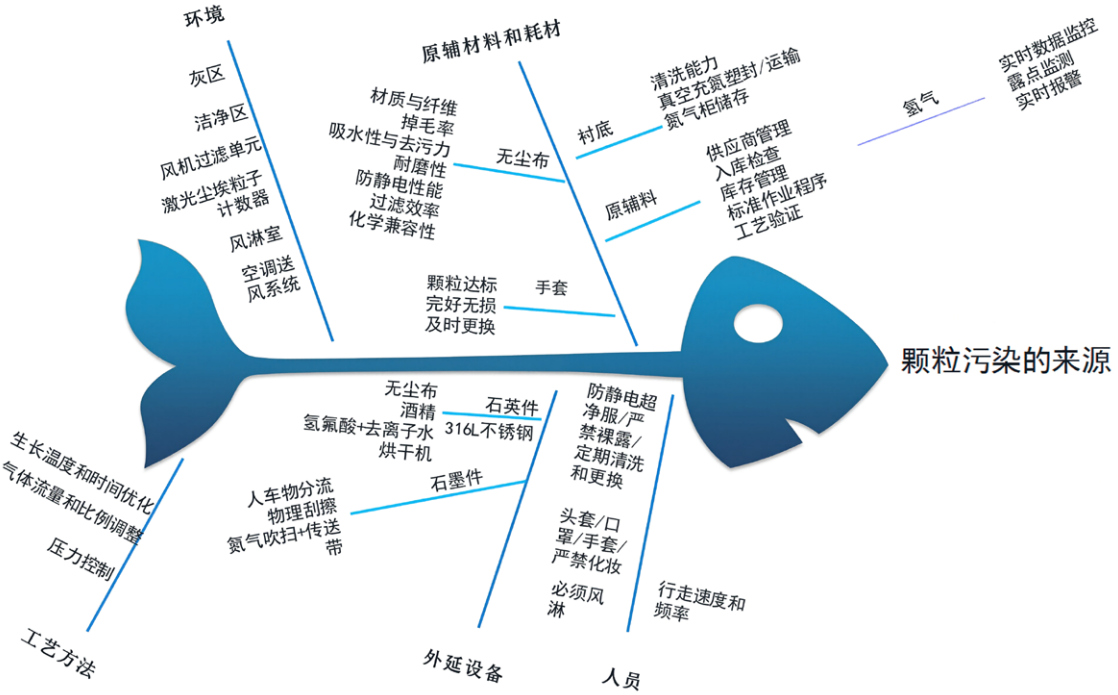


图1：SiC 外延颗粒污染的来源示意图

表1：百级洁净车间四种场景下颗粒度测试数据比对

颗粒尺寸（μm）	1	2	3	4
0.3	43	99	376	4913
0.5	21	71	213	440
1.0	7	50	92	114
5.0	0	0	35	7
10.0	0	0	28	0

环境 ISO 14644 是是国际化标准组织（ISO）关于洁净车间和受控环境的标准。洁净车间的灰区一般要求 ISO 6(千级)，洁净区一般要求 ISO 4，不能低于 ISO 5（百级）。

还要合理规划风淋室、洁净区、灰区等区域，设计合理的人流、物流路线，调整好每个房间的压差比。

原辅材料和耗材 原辅材料主要有单晶衬底、氢气、氩气、硅源（TCS）、碳源、氮气等，耗材主要有石墨件、石英件等。原辅料和耗材要严把入口关和使用关，其它主要的注意事项有：

衬底：衬底的清洗、运输和储存。

工艺气体：工艺气体的纯度要求和管道系统的气密性必须满足。

石墨件：石墨件是核心部件，不仅是加热元件，作为衬底载具，在整个工艺过程中直接和衬底接触。

石英件：清洗石英件目前主要采用混合溶液漂洗的方法。

无尘布：优质和劣质无尘布的区别是比较明显的，好的无尘布纤维细腻，结构紧密，不掉毛，吸水性好，耐摩擦，防静电，过滤效率高，吸附能力强，可以有效清洁设备和腔体，避免因其质量不佳反而带来新的颗粒污染。

设备

SiC 外延设备复杂性较高，包括真空系统、温度控制系统、气体输送和流量控制系统、先进且种类繁多的监测和反馈控制系统、机械机构和运动控制系统等。

为了改善 SiC 外延的颗粒问题，针对石墨件清洁，本文专门设计了一套设施，如图 2 所示。

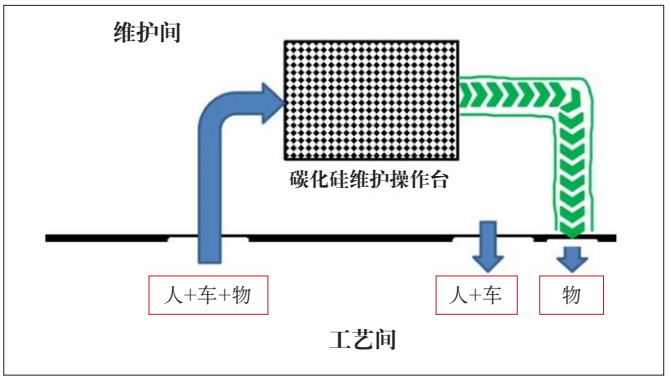


图2：人车物分流路线和石墨件清洁设施

该套设施特制了一套石墨件清洁和吹扫的装置，做到了人车物的合理分流。这套石墨件清洁和吹扫装置主要包含有 N_2 吹扫系统、三级处理腔（刮擦、一次吹扫、二次吹扫）、防静电抽风、颗粒回收，等等。

设备维护的常规流程如图 3a 所示：

从上图可以看出，在 PM 前后系统都需要氩气充抽的操作。前者是为了将系统内的氢气置换成氩气，降低腔体内的外延生长残留物，便于拆腔作业；后者则是为了将腔体内的空气置换成氩气，同时抽除腔体中的维护时产生的大量细小颗粒。

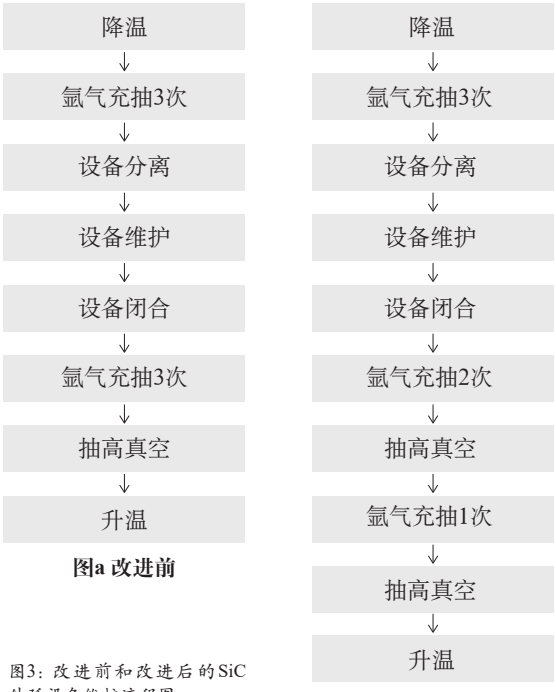


图3：改进前和改进后的SiC外延设备维护流程图

将清洁好的石墨件安装完毕，设备重新合体以后，腔体需要通过二次氩气充抽，同时为了更好的去除腔体内的颗粒和气密性检测，系统还需要进行抽高真空（High Vacuum）的作业。SiC 外延设备抽高真空管路如图 4 所示。

抽高真空相对比较耗时，一般要 1 小时左右，设备状况差时甚至需要 2 小时。在满足抽除颗粒的前提下，为了减少 SiC 外延设备每次维护后抽高真空所消耗的时间，结合前面的氩气置换进行综合考量，将常规的采用 3 次氩气充抽置换 + 高真空（比如 0.002 mbar）的方法（模式 1），改进成 2 次充抽置换 + 高真空（比如 0.008 mbar）+1 次充抽置换 + 高真空”这样的两次高真空模式（模式 2，如图 3b 所示），设备 PM 所消耗的时间不仅明显缩短，且颗粒抽除的效果更佳。

下面我们从理论上证明此结论，根据理想气体状态方程：

$$pV=nRT \quad (1)$$

p 是压力，V 是体积，n 是气体的物质的量，R 是摩尔气体常数（R=8.314 J/（mol · K），T 是热力学温度

因为 V 不变，R 不变，T 不变，所以根据公式（1）可知，n 和 p 成正比。

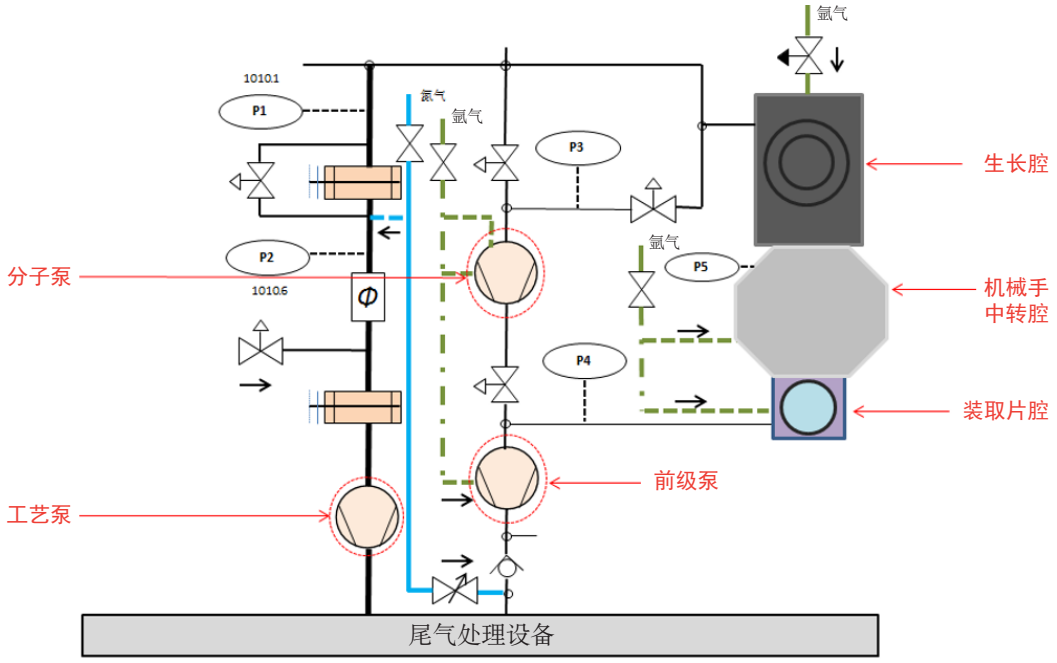


图4：SiC 外延设备抽高真空管路示意图

依照公式（1）可计算出充抽效果的对比数据：

表4：充抽效果对比数据

模式	内容	残余气体
模式 1	充抽 3 次 + 高真空 0.002 mbar	$2*10^{-5}$atm
模式 2	充抽 2 次 + 高真空 0.008 mbar+ 充抽 1 次 + 高真空 0.008 mbar	$6.4*10^{-12}$atm

抽选某次试验数据如表 5 所示（表中数值单位：mbar），模式 1 达到目标高真空值 0.002mbar 耗时约 57 分钟，模式 2 两次达到目标高真值 0.008mbar 共耗时约 36 分钟。

根据自己的实际需要，模式 2 的目标真空值是可以调整的，真空值越高，效果就越好，真空值越低，就越节省时间，具体操作时可根据目的在一定区间内调整。

按照模式 2，因为高真空目标值的降低，系统对于涡旋式真空泵的要求也降低了，涡旋式真空泵的维护频次也就会降低，实测可以降低 1 倍以上。

结果与讨论

在按照模式 2 可取得表 4 所示的改善，进一步按照图 2 的内容，在同一台设备上设计了三个不同的维护场景，进行连续跟踪试验：

条件 1 未使用图 2 的设施，按照常规流程更换石墨件；

条件 2 使用图 2 的设施清洁和吹扫石墨件；

条件 3 未使用图 2 的设施，也未更换石墨件。

得到的试验数据如表 6 所示：

表6：三次试验数据对比

条件	致命缺陷（个）	掉落物（个）
条件 1	6.29	5.38
条件 2	3.67	4.8
条件 3	13.27	7.36

上表数据都是试验期间的平均数据。从上表数据可得到以下试验结论：

（1）使用图 2 的设施可明显改善致命缺陷和颗粒数；

（2）在用的石墨件，在图 2 的设施中清洁以后，比换新的石墨件效果更好；

（3）不管是否更换石墨件，使用图 2 的设施对颗粒都有明显的改善；

采用模式 2 的充抽和高真空模式，使用专用石墨件维护设施，SiC 外延片的颗粒数从平均 13.27 个降到 3.67 个，掉落物从平均 7.36 个降到 4.8 个，抽高真空需要的时间从 57 分钟降到 36 分钟，反应腔充抽后的残余气体从 $2*10^{-5}$atm 降到只有 $6.4*10^{-12}$atm。而且模式 2 还可以提高涡旋式真空泵运行的稳定性，大大降低涡旋式真空泵的维护频次和成本。

经过本文所述的改进以后，设备维护的效果和效率都明显提升。经过初步的估算，SiC 设备维护成功率从 60%~75% 提高至 90% 以上，SiC 外延产品合格率也随之提升。

表5：模式1和模式2所消耗的时间对比

模式	10 min	**18 min**	20 min	30 min	40 min	50 min	**57 min**
模式 1	0.022		0.0073	0.0042	0.0030	0.0023	**0.002**
模式 2	0.022	**0.008**					
模式 2 比模式 1 节省时间 21 分钟，相比模式 1，高真空阶段的时间节省了（57-18*2）/57=36.8%							

释放 AlN 缓冲层 HEMT 的潜力

减少电流崩塌并提升阻断电压，使 AlN 缓冲层 HEMT 的连续波输出功率翻倍

Soctera 和 Trinix Technology 的工程师声称在 AlN 缓冲层 HEMT 的连续波（CW）输出功率方面取得了大幅提升。

据团队发言人、Soctera 首席技术官 Reet Chaudhuri 介绍，在此次成功之前，AlN 缓冲层 HEMT 的连续波输出功率一直低于 6 W/mm，这导致人们对这项有前景的技术持怀疑态度。虽然由于 AlN 优异的热导率有很多乐观的理由，但令人失望的输出功率引发了人们对 GaN 与 AlN 界面处二维空穴气和陷阱的担忧。

“我们表明 6 W/mm 并非固有极限，展示了 AlN 缓冲层 HEMT 在整个频谱范围内超过 11 W/ mm 的创纪录高输出功率，”Chaudhuri 说。

前几代 AlN 缓冲层 HEMT 一直受到电流崩塌和 / 或击穿的限制。在提高性能的努力中，工作一直集中于减少色散，方法包括引入 δ 掺杂背势垒。然而，成功往往伴随着击穿电压的折衷。

Chaudhuri 及其同事认为，他们正在开辟新天地，在提高击穿电压的同时减少电流崩塌，这可能是通过减少表面陷阱实现的。“这些综合因素使我们能够获得比以往报道的 AlN 缓冲层 HEMT 更高的连续波输出功率。”

这类晶体管的制造始于将 100 mm 半绝缘 SiC 衬底装入 MOCVD 腔室并沉积金属极性异质结构。外延层堆叠包括 AlN 缓冲层、非掺杂 GaN 沟道层和 AlGaN 势垒层。

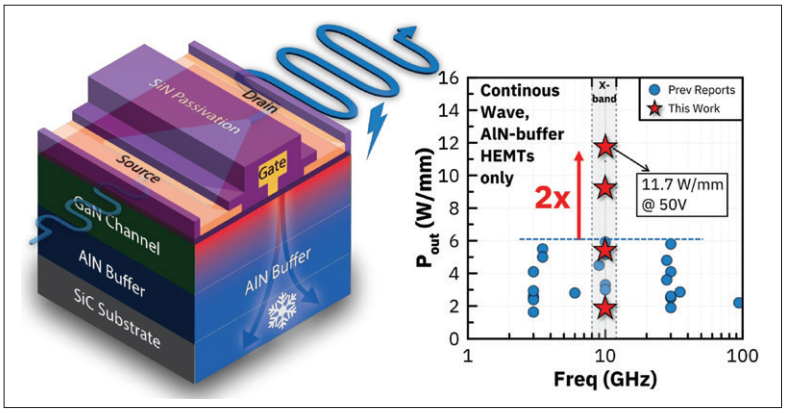
为了确定从二维电子气（2DEG）沟道到 SiC 衬底的热阻，团队采用了频域和稳态瞬态反射法。这揭示了 5.5 m^2·K/GW 的热阻，约为标准 HEMT（在 SiC 衬底上具有 1.5 μm 厚 GaN 缓冲层）的三分之一。

根据对 AlN 缓冲层异质结构的室温霍尔效应测量，2DEG 密度约为 1×10^{13} cm^{-2}，迁移率约为 1700 $cm^2\cdot V^{-1}\cdot s^{-1}$。

使用这些外延片，Chaudhuri 及其同事制造了具有 SiN 钝化层、2 μm 源漏间距和 2×100 μm 栅宽的双指 HEMT。

对这些器件的测量确定了 98 V 的击穿电压，以及在 50 V 漏源电压下 11.7 W/mm 的峰值连续波输出功率。最大输出功率随工作偏压几乎线性增加。

与其他 AlN 缓冲层 HEMT 的最大连续波输出功率进行基准比较显示，该团队的晶体管在整个频谱范围内产生最高的输出功率，达到先前记录值的两倍。



Soctera 的 AlN 缓冲层 HEMT 实现了开创性的连续波（CW）输出功率密度，这一成就归功于先进的制备工艺流程。

Chaudhuri 表示，Soctera 正在积极将其技术商业化，这将把电学和热学协同优化的 GaN 功率放大器（PA）推向市场。“这些功率放大器专为下一代通信网络设计，在尺寸、重量、功耗和成本方面提供显著优势，并减少对外国供应的依赖。”

Soctera 与美国本土供应链合作开发的初始“可采样”功率放大器计划于今年年底推出。

该公司将继续开发其器件技术。接下来的工作将集中于利用源连接场板来增强击穿电压和功率处理能力，同时优化器件设计以实现最大热性能。

“在制造方面，我们正集中于扩大生产规模、最大化良率并确保整个晶圆的高均匀性，因为我们正朝着大批量生产迈进，”Chaudhuri 透露。

参考文献：

R. Chaudhuri et al. IEEE Electron. Dev. Lett. 47 680 (2026)

硅基氮化镓 HEMT 能否用于未来的手机?

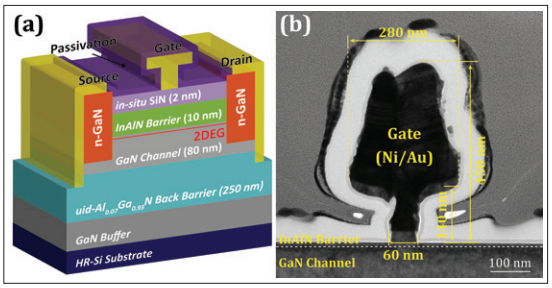
具有高功率附加效率、高功率密度和低噪声放大的 GaN HEMT 可用于下一代智能手机

A*STAR、南洋理工大学和 Soitec 之间的合作声称在用于无线通信的硅基氮化镓 HEMT 开发方面取得了新突破。该团队的晶体管结合了发射 / 接收模块的两个关键特性，即高效率和低噪声，尽管其缩放水平被描述为中等（栅长为 100 nm）。

由于这些优势，GaN HEMT 成为替代 GaAs HBT 的有力候选者，后者是十多年来手机射频前端模块中的主流半导体技术。据预测，无线通信将转向需要更高频率范围更高带宽的更高速率，这一不可逆转的趋势有利于更宽带隙的晶体管技术。

据团队发言人、来自 A*STAR 国家氮化镓半导体转化与创新中心的谢庆银介绍，硅基氮化镓 HEMT 相对于 HBT 的另一个优势是其更高的功率密度，这是功率放大器（PA）中受重视的特性。“考虑到向后兼容的问题，同一芯片面积必须支持广泛的频段，因此功率密度成为一个关键参数。”谢争辩道。

据这位 A*STAR 研究人员介绍，硅基氮化镓 HEMT 的另一个优势是其更高的击穿电压，这有望实现更稳健的技术，可以简化片上保护电路。由于硅基氮化镓 HEMT 可以使用 300 mm CMOS 兼容的硅基氮化镓工艺制造，这些晶体管可以满足大众市场、低成本组件的需求。



面向毫米波应用的硅基氮化镓高电子迁移率晶体管技术采用了 T 形栅和双层钝化结构。

晶体管的生产涉及对 MOCVD 生长的 150 mm 外延片进行加工，外延片具有高电阻率硅衬底。异质结构具有针对射频性能优化的碳掺杂 GaN 缓冲层、250 nm 厚非故意掺杂 $Al_{0.05}Ga_{0.95}N$ 背势垒层、80 nm 厚沟道层、10 nm 厚 InAlN 势垒层和 2 nm 厚 SiN 帽层。

InAlN 势垒层提供强极化和低栅极到沟道距离，能够实现改进的二维电子气控制；超薄的 GaN 沟道层和 AlGaN 背势垒层增强了电子限制，有效抑制了短沟道效应并降低了沟道噪声。

HEMT 的制造涉及刻蚀、光刻、MBE 再生长 n 型 GaN、T 型栅极形成、Al_2O_3 原子层沉积和 SiN 等离子体增强化学气相沉积。使用这些步骤，团队生产了源漏间距为 2 μm、栅宽为 2×25 μm、栅长为 60 nm、100 nm 和 150 nm 的 HEMT。

对这些器件的表征确定了最大漏极电流为 1.58 A mm^{-1}、导通电阻为 1.48 Ω · mm、阈值为 -2.9 V。在 10 V 漏源电压下工作，对于 100 nm 栅长的 HEMT，截止频率和最大振荡频率分别为 100 GHz 和 254 GHz。在栅源偏压为 -2.8 V 的连续波操作下，100 nm 栅长的 HEMT 产生 1.19 W mm^{-1} 的饱和输出功率密度、62.3% 的功率附加效率和 11.1 dB 的线性增益。

该团队还评估了被描述为“出色”的低噪声性能。在 10 GHz 至 40 GHz 范围内，最小噪声系数小于 1.4 dB，表明这种 HEMT 可以作为低噪声放大器（LNA）部署在下一代智能手机中。

“未来，如果使用这种硅基氮化镓工艺的射频开关性能有前景，那么这种硅基氮化镓工艺理论上可以用于 LNA、PA 和开关，从而形成单片集成的发射 / 接收模块，”谢说。“由于寄生参数更低，这种片上解决方案是毫米波通信所期望的。”

该团队的一个计划是优化这些器件以在低电压下实现更高性能，这可以通过缩短源漏距离同时保持栅长和其他工艺特性来减小导通电阻来实现。“其次，我们将探索增强型晶体管；第三，我们希望表征这些晶体管的线性度。”谢补充道。

参考文献：

Y. Zhuang et al. IEEE Electron. Dev. Lett. 47 482 (2026)

GaN：提升光功率转换器效率

基于 GaN 的光功率转换器坚固耐用，能够在高温下工作，现在的效率已超过 60%

当需要电力但无法通过电网或电池供电时，光功率转换器提供了一种有吸引力的替代方案。这项技术一直聚焦于砷化镓（GaAs）和磷化铟镓（InGaP），但氮化镓（GaN）在多个方面具有优势——现在，得益于日本光电子先驱日亚化学（Nichia）的努力，其功率转换效率已超过 60%。

据该团队介绍，从传统 III-V 材料转向 GaN 及其相关合金的一个显著优势是优异的温度稳定性，无论是对于光功率转换器还是光源（可能是基于 GaN 的 LED 或激光二极管）。此外，由于 GaN 具有高导热性和高抗辐射性，它非常适合在恶劣环境中工作，如航空航天领域。

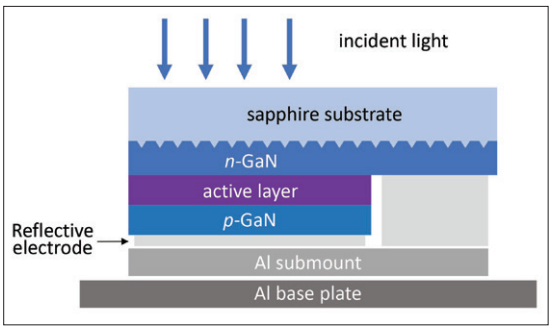
光功率转换器的开发工作可以借鉴使用相同材料体系制造的太阳能电池的开发成果。对于基于 GaN 的太阳能电池，InGaN/GaN 多量子阱通常用作吸收层，必须收集宽发射光谱。对于光功率转换器，一个关键区别是需要针对单一波长优化吸收。

为了在这些指标——以及填充因子和吸收效率指标——方面实现显著提升，日亚化学的工程师利用了为高功率 LED 产品开发的技术。这包括借鉴公司在蓝宝石衬底上高质量 GaN 外延生长的经验。

据日亚化学称，其生产的光功率转换器具有类似于高功率 LED 的器件结构。该转换器的核心采用 MOCVD 形成，其活性层由 60 对 2 nm 厚的 $In_{0.12}Ga_{0.88}N$ 和 2.3 nm 厚的 GaN 组成。这种设计具有约 420 nm 的吸收边，是为了在吸收效率与高质量外延生长之间取得平衡而选择的。

光功率转换器芯片尺寸为 1.4 mm×1.4 mm，采用倒装芯片键合到 AlN 基板上，反射电极位于后侧面，因此光从蓝宝石衬底侧入射。光入射面未镀膜。采用这种设计，入射光可以在内部反射多次，有助于整体吸收。

在 -2 V 偏压下，反向漏电流低至 20 nA/cm^2，表明晶体质量良好。根据反向漏电流的温度依赖性，日亚化学的工程师得出结论：陷阱辅助的热激活载流子传输占主导地位。



日亚化学（Nichia）的光功率转换器设计类似于高功率 LED 的结构。

光电测量确定了外量子效率在 400 nm 处达到约 80% 的峰值。在更短波长下，效率下降，这是由于 n 型 GaN 中吸收损失增加所致；在更长波长下，活性层吸收减少拉低了效率。

使用内部 401 nm 激光器和 96 W/cm^2 的照明强度，填充因子为 86.2%，功率转换效率为 60.1%。在 20 W/cm^2 至 96 W/cm^2 的照明强度范围内，功率转换效率保持在 60% 以上，在 45 W/ cm^2 时达到 60.2% 的峰值。

日亚化学的工程师还评估了 96 W/cm^2 照明强度下功率转换效率的温度依赖性。虽然该效率随温度升高而下降，但在 125 °C 时仍高达 55.6%。

根据紫光激光二极管效率超过 45% 的报告，研究人员声称端到端传输效率接近 30% 是可行的，使用的技术非常适合大规模生产。

对于光功率转换器和太阳能电池，高吸光度必须与高填充因子齐头并进——对于基于 GaN 的器件，这是具有挑战性的，因为厚的多量子阱往往会降低材料质量和载流子传输。另一个潜在限制是接触电阻不够低，无法在高强度照明下维持性能。由于这些问题，在日亚化学取得突破之前，GaN 光功率转换器报告的最高功率转换效率约为 43%，仅在 5 mW/cm^2 的功率密度下实现。

参考文献：

H. Ogawa et al. Appl. Phys. Express 19 021009 (2026)

广告索引 Advertisers & Web Index

化合物半导体 COMPOUND SEMICONDUCTOR CHINA

Advertiser	广告商名称	网址	页码
Riber		www.riber.com	IFC
Evatec AG		evatecnet.com/cn	5

欢迎投稿

《化合物半导体》（CSC）是针对中国化合物半导体及光电市场出版的专业杂志，用简体中文出版。

本刊主要报道化合物半导体相关的材料、工艺、设备、器件、模块 / 组件、封测技术，及其发展趋势和相关厂务设施。与读者一起紧跟行业发展，共同面对在研发、制造过程中遇到的问题及挑战。

本刊的读者是活跃在化合物半导体及光电行业的技术管理人员、项目经理、科研人员、工程师以及从事开发、制造、工艺的专业人士。

本刊文章精选自英国物理协会著名杂志《Compound Semiconductor》，翻译并编辑成形；我们也报道全球平面显示制造商和研究机构的最新技术与资讯，以及撰写其他与本地市场息息相关的新闻和文章；并选编专业投稿。

本刊欢迎读者和供应商投稿，文章一经采纳，将在印刷版本和网上刊登。CSC 将为设计者和管理人员，提供一个展现国内外厂商的最新成果的平台。

文章投稿指南

1. 文章主题突出、结构严谨、短小精悍，中文字数不超过 3,000 字；
2. 文章最好配有两幅至四幅与内容相关的插图或表格；插图与表格分别用图 1、图 2 或表 1、表 2 的次序编号，编号与文中的图表编号一致；
3. 请注明作者姓名、职务及所在公司或机构的名称。作者人数以四人为限；
4. 请勿一稿多投；
5. 请随稿件注明联系方式（邮编、地址、电话、电子邮件）。

新产品投稿指南

1. 新产品必须是中国市场新上市、可以在中国市场上买到；
2. 有关新产品来稿的内容应包含产品的名称、型号、功能、主要性能和特点、用途；
3. 短小精悍，中文字数不超过 300 字；
4. 来稿请附产品照片。最好是在单色背景下简单的产品实物照片，照片的分辨率不低于 300dpi；
5. 注明能提供进一步信息的人员姓名、电话、电子邮件。

优先刊登中文来稿（翻译稿请附英文原稿）。来稿请用电子邮件寄到：minL@actintl.com.hk，lynnw@actintl.com.hk。

如果您有什么意见或建议，或者有什么想法同本刊编辑探讨，请不吝赐教。

eFOCUS VIDEO Magazine Webcast
www.compoundsemiconductorchina.net

行政及销售办公室 Administration & Sales Offices

行政人员 Administration

HK Office (香港办公室)
ACT International (雅时国际商讯)
Unit B, 13/F, Por Yen Buiding,
No. 478 Castle Peak Road,
Cheung Sha Wan, Kowloon, Hong Kong
Tel: 852-28386298

Publisher (社长) - China
Adonis Mak (麦协林), adonis@actintl.com.hk

Editor in China (中国版编辑)
Min Lu (陆敏), minL@actintl.com.hk

Vivi Zhang (张雨微), viviz@actintl.com.hk

UK Office (英国办公室)
Angel Business Communications Ltd.
6 Bow Court, Fletchworth Gate, Burnsall Road, Coventry, CV5 6SP, UK
Tel: +44 (0)2476 718 970

Chief Operating Officer
Sukhi Bhadal
sukhi bhadal@angelbc.com

销售人员 Sales Offices

China (中国)
Shenzhen (深圳)
Shanghaihai (上海)
Annie Liu (刘映妮), anniel@actintl.com.hk
Tel: 86 135 9024 6961

Bingo Mai (麦镜超), bingom@actintl.com.hk
Tel: 86 133 6020 1191

Beijing (北京)
Cecily Bian (边团芳), cecilyb@actintl.com.hk
Tel: 86 135 5262 1310

Hong Kong (香港)
Taiwan (台湾)
Simon Lee (李若龙), simonl@actintl.com.hk
Tel: 852 9437 2779

US（美国）
Janice Jenkins, jjenkins@brunmedia.com
Tel: 724-929-3550

Tom Brun, tbrun@brunmedia.com
Tel: 724-539-2404

Europe（欧洲）
Shehzad Munshi, sm@angelbcl.co.uk
Tel: +44 (0)1923 690215

Jackie Cannon
Jackie.cannon@angelbc.com
Tel: +44 (0) 1923 690205



全球知名权威杂志

Compound Semiconductor的中国版

化合物半导体

COMPOUND SEMICONDUCTOR CHINA

《化合物半导体》

双月刊，每期发行覆盖30，000名专业读者，并在全国重点产业活动赠阅。

提供关于全球化合物半导体行业的深入分析和及时信息报道，是化合物半导体材料和器件业专业人士重要的信息源。

CS CHINA CON 化合物半导体先进技术及应用大会

由雅时国际商讯主办，会议专注搭建全球化合物半导体行业范围内产、学、研、政信息交流和商务合作的精准交流平台，着眼行业前沿议题，洞悉行业最新需求，汇集国内外领先跨国科技，与专家学者共探行业发展方向，共同探讨化合物半导体产业开拓创新的解决之道。



www.compoundsemiconductorchina.net

ACT INTERNATIONAL

CS CHINA CON

化合物半导体 太仓 先进技术及应用大会

Compound Semiconductor Advanced Technology and Application Conference

2026年10月29–30日
Oct 29-30, 2026

太仓玛丽蒂姆酒店
Maritim Hotel Taicang Garden

议题范围

Forum Topics

1. AI算力光互连全栈技术：从InP/GaAs光芯片、硅光CPO到先进封装耦合
2. InP/GaAs光芯片量产攻坚：外延、封测与AI算力基础设施供给保障
3. 碳化硅全产业链自主可控：衬底突破、外延设备国产化与核心工艺创新
4. 氮化镓功率器件：AI电源、具身智能与车规应用的高效能量转换
5. 超宽禁带材料（氧化镓、金刚石、AlN）的制备突破与器件前沿
6. Micro-LED光通信与AR衍射光波导：量产突破与跨界应用
7. 高功率密度封装、高效散热管理与系统级可靠性设计
8. 化合物半导体在具身智能与AI算力基础设施中的融合应用生态

演讲&赞助咨询

刘映妮 Annie Liu anniel@actintl.com.hk 135 9024 6961

主办单位：雅时国际商讯　　支持单位：太仓市科技招商有限公司

官方媒体：《化合物半导体》《半导体芯科技》《微波杂志》

添加微信咨询