

# 化合物半导体

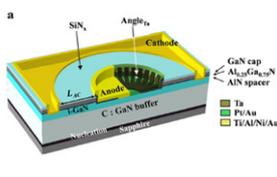
**CS** COMPOUND SEMICONDUCTOR CHINA

2024年 6/7月

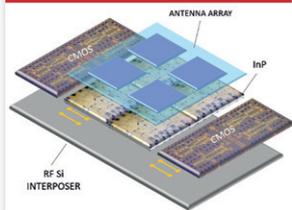
如何整合硅和 III-V 族



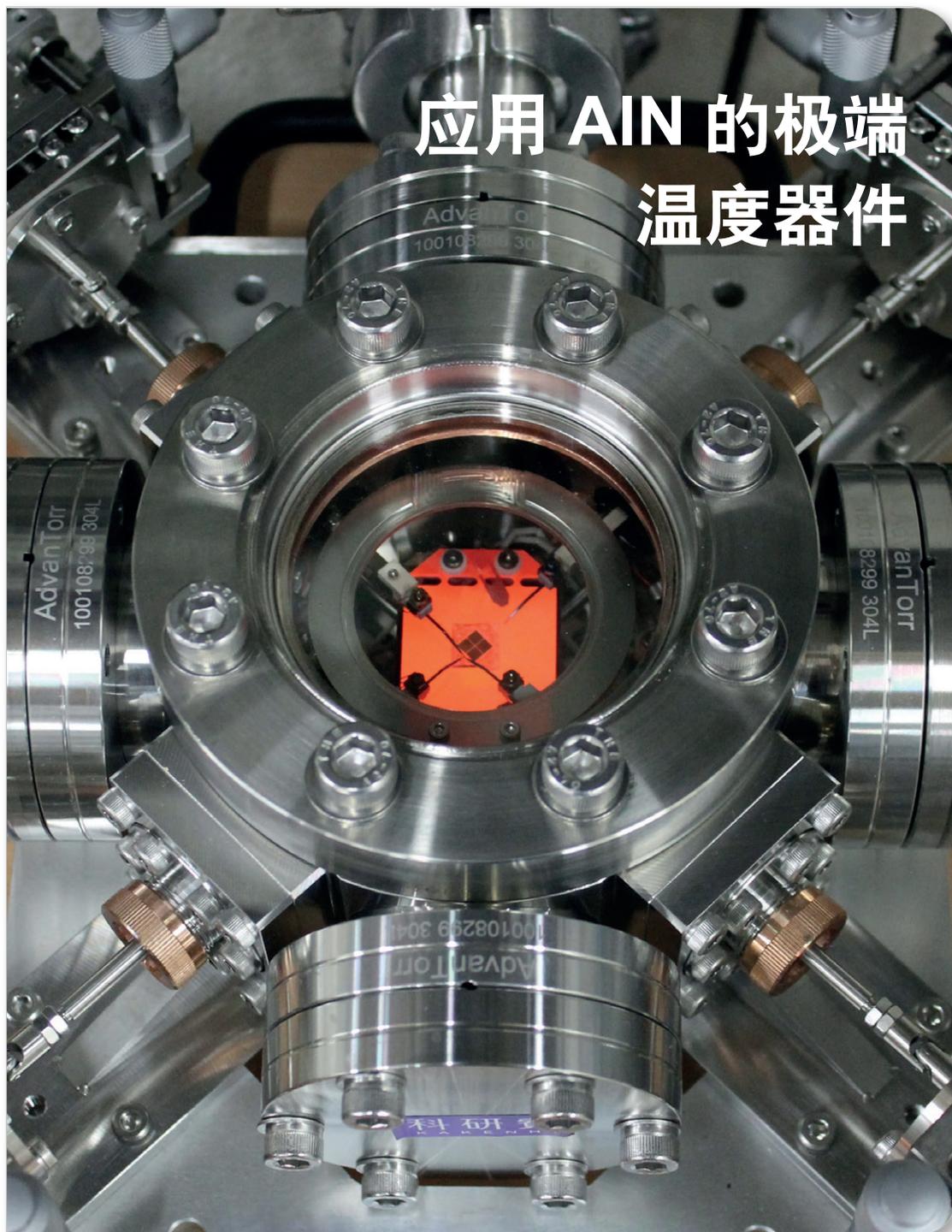
双势垒阳极结构实现0.36 V导通电压时10 kV击穿电压的横向GaN肖特基势垒二极管



扩展5G和6G的III-V技术



MBE：改变硅基氮化镓射频的游戏规则



ACT INTERNATIONAL



ISSN 2789-2735

www.compoundsemiconductorchina.net

# 化合物半 导体钝化

ZnSe  
SiN  
Oxide

RIBER's **CPS**  
钝化工具

超高真空阻  
止氧化

激光表面钝化

台面侧壁钝化

化合物半导体钝化

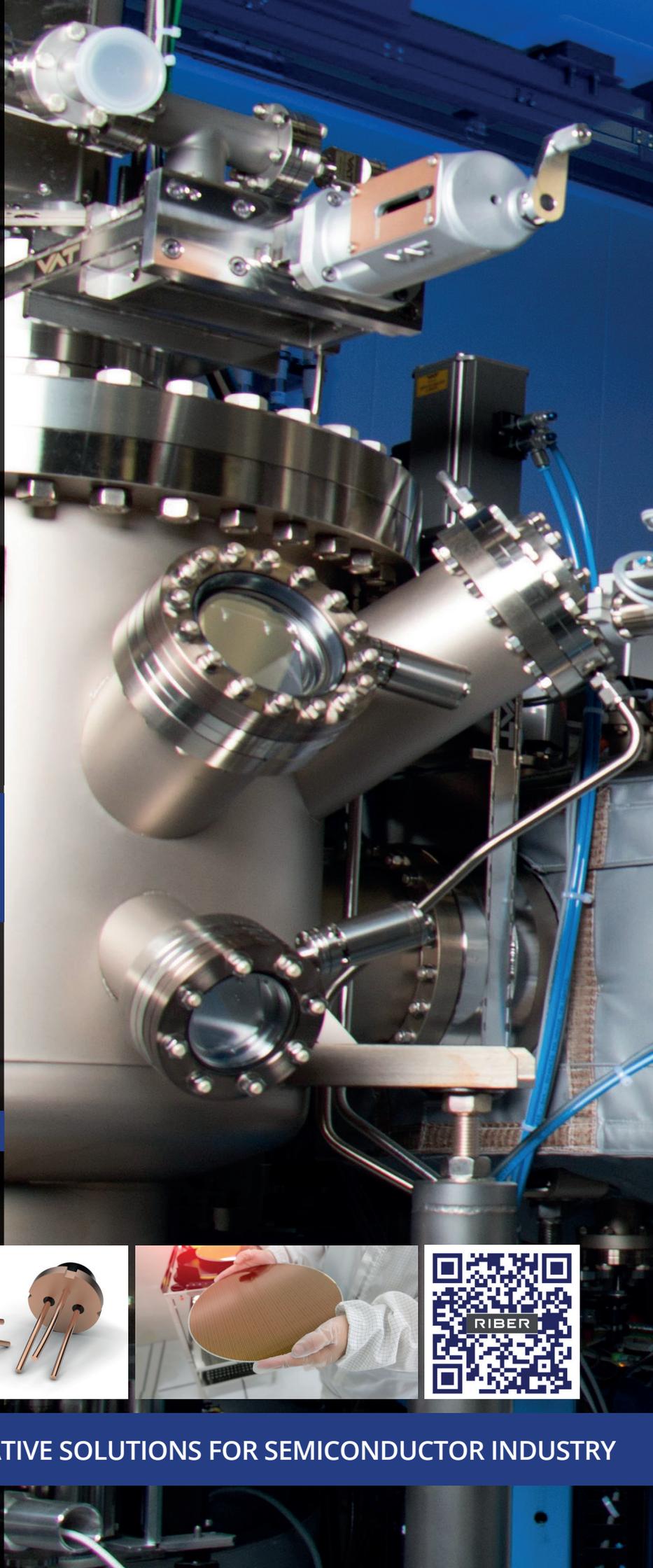
合作单位



**RIBER**

INNOVATIVE SOLUTIONS FOR SEMICONDUCTOR INDUSTRY

info@riber.com  
www.riber.com



# 国际知名媒体授权 引领全球高新科技信息



服务于机器视觉设计、电子制造、激光/光电子、射频/微波、化合物半导体  
半导体制造、洁净及污染控制、电磁兼容等领域的专业读者及与会者

## 品牌会议



## 国际代理

CQ Publishing (Japan)

Chomdan (Korea)

Pan Global (Europe)

Endeavor Business Media (USA)

Horizon House (USA)

Angel Business Communications (UK)

## 封面故事 Cover Story

### 27 应用AlN的极端温度器件 Extreme-temperature devices using AlN

许多人类活动正在扩展到极端环境，通常是为了开发资源。这使得探索向各个方向发展，包括地下深处、海洋深处和深空。在所有这些环境中，温度都是极端的——金星表面、深井钻探以及工作中发动机内部空间的温度都超过300°C。GaN的有效施主浓度高达 $10^{16} \text{ cm}^{-3}$ ；不可能形成p型Ga<sub>2</sub>O<sub>3</sub>层；金刚石在700°C左右开始与氧气发生反应。与之形成鲜明对比的是，AlN没有明显缺陷，并且具有热稳定性和可控掺杂性。由于这些特性，我们筑波大学的团队一直将所有注意力都集中在AlN上，旨在开发极端温度器件。

- Hironori Okumura, 筑波大学

## 编者话 Editor's Note

### 04 硅光子集成芯片技术和产业化进展 Progress in Silicon Photonics Integrated Chip Technology and Industrialization

- 陆敏

## 业界动态 Industry

### 05 2024半导体先进技术创新发展和机遇大会圆满收官！千人盛会“燃”爆全场，60+重要报告，首发最新技术成果！ The 2024 Advanced Technology Innovation and Development Conference for Semiconductors has concluded successfully! A grand gathering of a thousand people has ignited the whole venue, with more than 60 important presentations and the first release of the latest technological achievements!

### 08 VECSEL是迈向量子互联网的一步 VECSELS are a step towards the quantum Internet

### 08 ST宣布50亿欧元在意大利新建8英寸SiC工厂 ST announces a new 8-inch SiC factory in Italy with an investment of 5 billion euros

### 09 英飞凌德国功率半导体工厂最终建设许可获批，投资50亿欧元 Infineon's German power semiconductor factory has finally received construction permission, with an investment of 5 billion euros

### 09 三菱电机熊本SiC晶圆厂将提前5个月投运 Mitsubishi Electric's Kumamoto SiC wafer factory will be put into operation five months ahead of schedule

### 10 NCT生长出6英寸氧化镓晶体 NCT grows 6-inch gallium oxide crystal

### 10 麻省理工学院和PhotonDelta发布PIC路线图 MIT and PhotonDelta announce PIC roadmap

## 九峰山实验室专栏 JFS Laboratory Column

### 11 氧化镓材料综述 Overview of Gallium Oxide Materials

- 黄俊, 孟标, 刘兴林, 徐少东, 彭若诗, 袁俊, 魏强民, 九峰山实验室

关于雅时国际商讯 (ACT International)

ACT 雅时国际传媒集团成立于1998年，在高增长的中国市场上为众多高科技领域提供服务。通过其产品系列，包括印刷和数字媒体以及会议和活动，雅时国际为国际营销公司和本地企业提供了进入中国市场的机会。雅时国际的媒体品牌为电子制造、机器视觉系统、激光/光子学、射频/微波系统设计、洁净室/污染控制和半导体制造，化合物半导体，工业AI等领域的20多万名专业读者和受众提供服务，雅时国际也是一些世界领先的技术出版社和活动组织者的销售代表。雅时国际的总部设在香港，在北京、上海、深圳和武汉设有分公司。www.actintl.com.hk

关于《化合物半导体》

《化合物半导体》中国版(CSC)是全球最重要和最权威的杂志Compound Semiconductor的“姐妹”杂志，亦是中国唯一专注于化合物半导体产业的权威杂志，重点介绍国外先进技术和产业化经验，促进国内产业发展，为国内读者提供化合物半导体行业的专业知识。内容涵盖晶体的特性研究，器件结构的设计，生产中用到的材料、设备、软件、测量、厂房设施，以及有关市场分析和动态。



扫一扫  
免费下载电子书

宽禁带半导体国家工程研究中心专栏 WBS Column

20 超宽禁带半导体材料与器件研究进展  
Research Progress on Ultra-Wide Bandgap Semiconductor Materials and Devices

- 何云龙, 陆小力, 孙静, 张金凤, 郑雪峰, 马佩军, 马晓华, 郝跃,  
宽禁带半导体国家工程研究中心

技术 Technology

32 如何整合硅和III-V族  
How to integrate silicon and III-Vs

- Eugene Fitzgerald, Fayyaz Singaporewala, Daniel Lepkowski和 Johanne Chu, New Silicon公司

36 双势垒阳极结构实现0.36 V导通电压时10 kV击穿电压的横向GaN肖特基势垒二极管

A lateral AlGaIn/GaN Schottky barrier diode with 0.36-V turn-on voltage and 10-kV breakdown voltage by using double-barrier anode structure

- 南京大学: 徐儒, 陈鹏\*, 刘先程, 陈敦军, 谢自力, 叶建东, 修向前, 张荣\*, 郑有科\*  
南京信息工程大学: 徐儒, 赵见国, 万发雨, 常建华  
江苏能华微电子科技发展有限公司: 朱廷刚

43 扩展5G和6G的III-V技术  
Scaling III-V technologies for 5G and 6G

- Nadine Collaert,来自IMEC

48 MBE: 改变硅基氮化镓射频的游戏规则  
MBE: A game changer for GaN-on-silicon RF

- 来自Easygan公司的 ANDRE BONNADOT, ELODIE CARNEIRO 和 STEPHANIE RENNESSON 和来自CNRS-CREA CÔTE D'AZUR大学的 FABRICE SEMOND

科技前沿 Research Review

53 GaN VCSELs: 生产流程的精细化  
GaN VCSELs: Refining the production process

54 在N极性GaInN上实现低接触电阻  
Realising a low contact resistance on N-polar GaInN

55 Ga<sub>2</sub>O<sub>3</sub>: 提高栅极介电性能  
Ga<sub>2</sub>O<sub>3</sub>: Improving the gate dielectric

56 广告索引 Advertisement Index

《化合物半导体》编委会 (排名不分先后)

- 张国义教授 北京大学东莞光电研究院常务副院长, 中国有色金属学会宽禁带半导体专业委员会常务副主任
- 王新强教授 北京大学博雅特聘教授, 博导
- 孙 钱博士 中国科学院苏州纳米技术与纳米仿生研究所 研究院、博导、副主任
- 刘红超博士 安徽长飞先进半导体有限公司 首席科学家
- 李哲洋博士 怀柔实验室 资深技术专家 教授级高工, 博导
- 李顺峰博士 苏州半导体激光创新研究院 执行院长
- 佟存柱教授 中科院长春光学精密机械与物理研究所 常务副主任/研究员
- 陈明祥教授 华中科技大学/武汉利之达科技 教授/首席专家
- 周庆宏博士 BelGaN CEO
- 张昭宇教授 香港中文大学(深圳) 理工学院副教授 深圳半导体激光器重点实验室主任
- 孙海定博士 中国科学技术大学微电子学院 研究员、博导
- 钮应喜博士 中国科学院半导体研究所, 教授级高工
- 郑中屏博士 台湾工业研究院光电所资深研究员, 台湾鹏正光电创建人, 佛山照明LED事业部创建人
- 郑小鹿博士 营口天维半导体制造有限公司创办人, 功率半导体材料和器件的行业独立顾问



专业半导体  
设备制造商

专注于化合物半导体、  
硅材料、集成电路 (IC)、  
微机电系统 (MEMS)  
等领域。



北京华林嘉业科技有限公司  
Beijing CGB Technology Co., Ltd

网 址: <http://www.cgbtek.com>

电 话: 0316-7678695 400-650-7658

北方制造基地: 河北省廊坊市. 香河机器人产业园三期A栋  
华东服务中心: 无锡市新吴区IC设计大厦B1003-1004

耿彪 13910297918  
gengbiao@cgbtek.com  
郭生钢 13911279276  
sgguo@cgbtek.com  
牛沈军 13911271076  
niushenjun@cgbtek.com



## 硅光子集成芯片技术和产业化进展

近日，中国科研团队成功开发出可批量制造的新型“光学硅”芯片引发了业界高度关注，团队联合开发了超低损耗钽酸锂光子器件微纳加工方法，结合晶圆级流片工艺，成功制备出钽酸锂光子芯片。而该芯片所展现出的特性有望为突破通信领域速度、功耗、频率和带宽四大瓶颈问题提供解决方案，并在低温量子、光计算、光通信等领域催生革命性技术。这不仅标志着硅光子技术的又一里程碑，也预示着该领域将为未来通信、计算和传感等应用带来革命性的影响。硅光子集成芯片技术，作为微电子和光电子技术融合的产物，是现代信息技术发展的关键驱动力之一。它通过在硅基材料上集成光电子元件，实现了光信号的生成、调制、传输和检测等功能，对于提高数据传输速率、降低能耗、减小体积具有重要意义。根据知名咨询机构的研报，2024年硅光子市场规模约25亿美元，预计到2029年将达到89.6亿美元，年复合增长率为29%。

硅光子技术的发展可以追溯到20世纪70年代的贝尔实验室，当时科学家们开始探索在硅基材料上集成光电子元件的可能性。1980年代，随着微电子工艺的进步，硅光子技术开始获得实质性的发展。到了21世纪初，随着互联网和移动通信的爆炸性增长，硅光子技术迎来了快速发展期。关键技术进步主要包括光波导的设计与制造、高效率的光调制器和探测器及光电子集成平台的开发。硅光子集成芯片技术在量子通信领域的最新研究进展主要集中在以下几个方面：超导硅光子芯片，南京大学与中山大学的研究人员合作开发了一种基于超导硅光子学的芯片，首次实现了独立于测量设备的量子密钥分发(MDI-QKD)系统。单光子探测器(SNSPD)，单光子探测器是量子密钥分发(QKD)的关键元件，非常适合光子芯片集成以实现实用和可扩展的量子网络。通过利用集成光波导的SNSPD独特的高速特性，可以显著提高量子通信系统的性能。全芯片QKD系统，尽管光源和SPD(单光子探测器)的集成仍然具有挑战性，但近年来已有一些基于硅的QKD器件的原理验证演示报告。这表明硅光子技术在全芯片QKD系统中的应用前景广阔。集成微腔光梳驱动的新型硅基光电子片上集成系统，北京大学王兴军教授课题组和加州大学圣芭芭拉分校John E. Bowers教授课题组在《自然》杂志上报道了由集成微腔光梳驱动的新型硅基光电子片上集成系统，这一突破为硅光子技术在量子通信中的应用提供了新的可能性。全光纤集成和硅光子集成技术，清华大学电子工程系张巍教授结合硅光子集成、微纳光电材料和光纤光学，通过“全光纤集成”和“硅光子集成”的技术路线发展光量子器件和光量子芯片，以此为基础推动量子通信、量子成像和量子网络的技术创新和实际应用。代表性公司如Intel、台积电和Luxtera等，都在硅光子技术的发展上做出了重要贡献。这些公司不仅推动了技术的进步，还通过商业化应用，加速了硅光子技术的产业化进程。目前全球硅光子芯片市场的主要生产商包括Luxtera、OpenLight和思科等。其中，Luxtera以其创新的CMOS光子器件技术占据较大市场份额；OpenLight则在集成激光器和调制器的技术应用方面表现突出；根据Yole的数据，Luxtera在硅光子市场中的占有率为35%。他们曾研发世界第一款CMOS光子器件。OpenLight已经开发出了多项技术，可将磷化铟集成到硅光子芯片中，用来制造驱动光子电路的集成激光器、调制器等。这些技术的应用使得OpenLight在硅光子芯片的集成和性能方面具有显著优势。

展望未来，这一领域也面临着不少挑战。技术层面上，如何进一步提高集成度、降低成本、提升性能是当前的主要难题，还包括解决硅光子集成芯片生产中的热、光和电串扰问题。产业层面上，封装和测试环节也是硅光子芯片产业链中的关键部分，这些环节需要高度精确的操作和复杂的设备支持，以确保芯片的性能和可靠性。随着量子计算、人工智能等新兴技术的发展，硅光子技术有望进一步融合，形成更加高效、智能的光电子系统。硅光子集成芯片技术，作为光电子领域的前沿技术，正逐渐成为推动信息技术发展的关键力量。



社长 Publisher

麦协林 Adonis Mak  
adonism@actintl.com.hk

荣誉顾问 Honorary advisor

郝跃院士 Academician Hao Yue

主编 Editor in Chief

陆敏 Min Lu  
MinL@actintl.com.hk

出版社 Publishing House

雅时国际通讯 ACT International  
香港九龙 B,13/F, Por Yen Bldg,  
长沙湾青山道478号 478 Castle Peak Road,  
百欣大厦 Cheung Sha Wan,  
13楼B室 Kowloon, Hong Kong  
Tel: (852) 2838 6298  
Fax: (852) 2838 2766

北京 Beijing

Tel/Fax: 86 10 64187252

上海 Shanghai

Tel: 86 21 62511200  
Fax: 86 21 52410030

深圳 Shenzhen

Tel: 86 755 25988573  
Fax: 86 755 25988567

武汉 Wuhan

Tel: 86 27 82201291

UK Office

Angel Business  
Communications Ltd.  
6 Bow Court,  
Fletchworth Gate,  
Burnsall Road, Coventry,  
CV56SP, UK  
Tel: +44 (0)1923 690200  
Chief Operating Officer  
Stephen Whitehurst  
stephen.whitehurst@angelbc.com  
Tel: +44 (0)2476 718970

ACT  
INTERNATIONAL



ISSN 2789-2735

© 2024 版权所有 翻印必究

# 2024 半导体先进技术创新发展和机遇大会圆满收官！千人盛会“燃”爆全场，60+ 重要报告，首发最新技术成果！

5月22-23日，“2024 半导体先进技术创新发展和机遇大会”在苏州·狮山国际会议中心成功举办。大会由雅时国际 (ACT International) 主办，国家第三代半导体技术创新中心 (苏州)、宽禁带半导体国家工程研究中心、宽禁带半导体器件与集成技术全国重点实验室、国家集成电路特色工艺及封

装测试创新中心承办。本次会议分为“化合物半导体先进技术及应用大会”和“CHIP China 晶芯研讨会”两个分会，共3场论坛形式进行，由西安电子科技大学、武汉大学院士领衔，众多专家精英携手带来超60场高质量演讲专题，同时会议还开设有展示专区，有100+ 参展商、1000+ 参会代表赴会，

向业界展示他们的新技术、新成果。

本次大会是极具规模性的双日多论坛会议，近千人次参加，共襄泛半导体产业的举世盛会。大会虽已落幕，但其学术精华值得细细品味。为期2天的会议学术汇报高潮迭起，展区瞬间亮点不断，整场会议“热”力十足！让我们一起回顾精彩瞬间！



会场合影

## 大咖云集，精彩绝伦

5月22日上午9时开幕仪式正式开始，由ACT雅时国际商讯旗下《化合物半导体》&《半导体芯科技》杂志负责人程丽娜女士主持开幕仪式。雅时国际商讯总裁 麦协林、《化合物半导体》杂志主编 陆敏 博士分别发表大会致辞。仪式结束后，正式进入演讲环节，由中国科学院院士 & 西安电子科技大学教授 郝跃率先开场，众多专家精英携手，给大家带来了多场精彩绝伦的专业报告。



郝跃 院士



沈波 教授

此次大会主会场由郝跃 - 中国科学院 院士 西安电子科技大学 教授；沈波

- 北京大学 理学部副主任，长江特聘教授担任主持人。

### 《宽禁带半导体电子器件与材料的发展思考》

郝跃 - 中国科学院 院士 西安电子科技大学 教授



郝跃院士在本次演讲中介绍了半导体市场的发展趋势、技术革新和国际竞争情况，强调了集成电路在半导体市场中的主导地位，并详细分析了宽禁带半导体的发展前景。他还提到了美国在半导体技术方面的新举措，以及中国在相关领域的追赶和优势。他对未来半导体技术的发展方向提出五大思考，包括紧紧抓住难得的历史机遇，将能做到的做到极致，进一步发挥宽禁带半导体优越的特性，适度竞争、大力协同等，尤其强调了加强创新和前沿布局，比如全球开始 6G 标准制定，到 2030 年全面应用，要在毫米波氮化镓半导体器件方面及早布局。

### 《压电 AlN 薄膜材料及应用》

刘胜 中国科学院 院士 - 武汉大学 动力与机械学院教授 / 院长

孙成亮 - 武汉敏声新技术有限公司 董事长



武汉大学及武汉敏声在氮化铝 (AlN) 及钪掺杂铝 (ScAlN) 薄膜的研究上取得了令人瞩目的成果。面对高端压电 MEMS 传感器领域的严峻挑战，成功制备了高质量的 ScAlN/AlN 薄膜样品，并通过全面的表征测试平

台验证了其卓越性能。这些薄膜在射频滤波器、声学传感器等领域展现出巨大的应用潜力。武汉敏声不仅优化了制备工艺，降低了成本，还在 IP 设计和工艺路线上拥有自主知识产权，为我国在 MEMS 传感器领域的自主创新提供了有力支撑。

### 《GaN 基第三代半导体的底层技术：大失配异质外延》

沈波 - 北京大学 理学部副主任，长江特聘教授



本次报告中，沈波教授在分析大失配异质外延物理本质基础上，重点介绍了北京大学近年来在氮化物大失配异质外延生长及缺陷控制研究上取得的进展，包括：(1) 蓝宝石衬底上 AlN、高 Al 组分 AlGa<sub>N</sub> 及其量子阱结构的外延生长和 p 型掺杂；(2) Si 衬底上 GaN 及其异质结构的外延生长和缺陷控制。

### 《“离子刀” - 半导体材料异质集成解决方案》

欧欣 - 中科院上海微系统与信息技术研究所 研究员



在智能时代，异质集成技术为微电子领域带来了革命性的新型材料方案。通过“万能离子刀”技术，欧老师团队成功实现了高质量 SiC 单晶薄

膜与硅或其他低成本、多晶 SiC 材料的异质集成，这一创新技术不仅大幅降低了单片成本，还为 8 英寸 SiC 技术提供了创新解决方案。在光学领域，异质集成技术也展现出了巨大的潜力，开辟了新的赛道，它将为智能时代的发展提供强大的动力，推动我国在微电子技术领域实现换道超车，引领未来科技的发展潮流。

### 《SiC 功率器件的关键技术与标准建设》

姚晨 - 湖南三安半导体有限责任公司 资深 SiC 应用专家



姚总表示，SiC 功率器件随着近几年新能源汽车市场的快速增长得到广泛的应用，但是 SiC 不像 Si 基器件有数十年的成熟发展，SiC 功率器件在器件开发端以及产品应用端还存在一定的挑战，需要半导体先进技术不断地创新与发展。同时车规半导体的可靠性关系到汽车的安全，所以需要持续更新的、与实际应用紧密相关的标准来进行车规半导体器件的可靠性保证，促进行业的健康发展。湖南三安半导体凭借垂直整合的优势，不仅在关键技术上持续投入，并且与优秀的客户协同创新，促进 SiC 在新能源领域中的应用。

### 《原子力显微镜在化合物半导体应用》

潘涛 - Park Systems 应用总监



潘总监表示，随着中国在化合物半导体领域不断的发展和研究，尤其在化合物半导体的晶圆生长技术、器件制造与应用开发都取得了一系列突破。对于相关制备过程中的晶圆生长，衬底及外延等 wafer 亚纳米级微观形貌粗糙度及缺陷检测需求也愈加迫切。相比常规光学检测分辨率低，Park NX20 工业型原子力显微镜 (AFM) 广泛应用于 III - V 族，II - VI 族化合物半导体及 SiC 形貌粗糙度计量及缺陷检测等。他在本次演讲介绍了在化合物半导体的相关应用。

更多演讲精华请扫描下方二维码获取：

化合物半导体先进技术及应用大会



CHIP China 晶芯研讨会



扫码回顾现场精彩瞬间



最后，本次大会取得圆满成功的背后，更要感谢下列赞助商、产学研机构、媒体们给予的鼎力支持，让我们的会议更加丰富、充实。我们 2025 年再会！



主办单位：雅时国际商务

承办单位：

国家第三代半导体技术创新中心(苏州)、宽禁带半导体国家工程研究中心

宽禁带半导体器件与集成技术全国重点实验室、国家集成电路特色工艺及封装测试创新中心

官方媒体：《化合物半导体》《半导体芯科技》

合作企业：

支持媒体：

## VECSEL 是迈向量子互联网的一步

“量子互联网”前景广阔。它可以连接量子计算机以提高其性能；以防黑客攻击的方式加密通信；同步原子钟以进行卫星导航或科学实验所需的高精度测时。但是，要在现有的光纤网络中实现量子互联网，需要量子频率转换器将光子波长调整到电信波段（1550 nm）。Fraunhofer IAF 现已开发出一款单模 GaSb VECSEL（垂直外腔面发射激光器），输出功率高达 2.4W，可作为低噪声泵浦源实现量子频率转换。1550 nm 玻璃纤维标准与迄今实现的量子比特（qubit）系统波长之间的差异是一个障碍，因为量子比特大多在可见光谱范围或近红外光谱范围内。研究人员需要借助量子频率转换来克服这一障碍，量子频率转换可以改变光子的频率，同时保留其他所有量子特性。这样就能转换到 1550 nm 电信范围，实现量子态的低损耗远距离传输。联合项目 HiFi（基于创新激光器、光纤、生产技术的最高保真度高集成度量子频率转换器）由德国联邦教育与研究部（BMBF）资助，在该项目中，研究人员正致力于实现所有必要的技术，为初始测试轨道提供效率高、噪声低的量子频率转换器（QFK）。弗劳恩霍夫应用固态物理研究所（IAF）成功开发出基于 GaSb 的 VECSEL，为



Fraunhofer 团队开发出用于量子频率转换的 2.4W GaSb VECSEL

该项目做出了贡献。这类 VECSEL 是一种光泵浦、面发射半导体激光器，带有外部谐振器和用于选择波长的腔内滤波器。

### 输出功率 2.4 W，绝对频率稳定度低于 100 kHz

HiFi 子项目协调员、Fraunhofer IAF 光电部门负责人 Marcel Rattunde 解释道：“我们开发的 VECSEL 是 HiFi 的部分内容，它是光谱窄带泵浦源，根据所用量子比特的输出波长，可具体覆盖 1.9 至 2.5  $\mu\text{m}$  的波长，输出功率高达 2.4 W，绝对波长稳定度低于 2 fm。这相当于频率稳定度小于 100 kHz，明显低于频率稳定度等级  $1\text{E}-9$ 。这一成果创下了此类激光器的国际纪录。” Marcel Rattunde 补充道：“与项目合作伙伴 MENLO Systems GmbH 的密切合作使这一成果成为可能。我们一起将盘形激光器锁定到一个频率梳上，而频率梳又耦合到一个 10 MHz 的参照上。”在实验中，研究人员将发射波长精确设定为萨尔兰大学光纤链路演示实验的目标波长（2062.40 nm），Fraunhofer IAF 已将激光器模块移交给萨尔兰大学。除了功率大小的调整，Fraunhofer IAF 在 HiFi 项目中最重要研究任务是精确了解激光器的模式行为，并识别和消除噪声源。

### 使用泵浦激光器进行量子频率转换

在量子频率转换中，通过非线性光学晶体中的差频过程从信号光子中去除泵浦光子的能量。为确保低噪声过程，泵浦光子的能量必须低于目标波长（通常为 1550 nm），否则泵浦激光器会因寄生效应而在输出信号中产生光子。将 Fraunhofer IAF 开发的 VECSEL 与 MENLO 频率梳相结合时，可满足量子频率转换的高要求，因为其窄带宽和波长稳定性可防止泵浦波长的波动，从而防止量子比特目标波长的变化。如果出现超过自然线宽的偏移，量子比特将不再是不可区分的，这将消除后续量子力学处理的基本要求。

## ST 宣布 50 亿欧元在意新建 8 英寸 SiC 工厂

大半导体产业网消息，自意法半导体（STMicroelectronics）官方获悉，当地时间 5 月 31 日，意法半导体宣布，将在意大利卡塔尼亚新建一座大批量 200mm 碳化硅（SiC）工厂，用于功率器件和模块以及测试和封装。新碳化硅工厂的建设是支持汽车、工业和云基础设施应用中碳化硅器件客户向电气化过渡并寻求更高效率的关键里程碑。据悉，该项目预计总投资约为 50 亿欧元（约合人民币 392.61 亿元），意大利政府将提供约 20 亿欧元的补助支持。新工厂的目标是在

2026 年投入生产，到 2033 年达到满负荷生产，满产状态下每周可生产多达 15,000 片晶圆。声明中称，碳化硅园区将作为意法半导体全球碳化硅生态系统的中心，整合生产流程的所有步骤，包括碳化硅衬底开发、外延生长工艺、200mm 前端晶圆制造和模块后端组装，以及工艺研发、产品设计、先进的研发实验室、模具、电源系统和模块，以及完整的封装能力。这将是首次在欧洲实现 200mm 碳化硅晶圆的大规模生产。

## 英飞凌德国功率半导体工厂最终建设许可获批，投资 50 亿欧元

大半导体产业网消息，自英飞凌 (Infineon) 官网获悉，当地时间 5 月 30 日，英飞凌宣布其位于德国德累斯顿的全新智能功率半导体工厂已进入最后阶段建设，萨克森州总理迈克尔·克雷奇默 (Michael Kretschmer) 在访问期间已正式递交了该工厂的最后一份建筑许可。据悉，新工厂的投资额达 50 亿欧元，按计划于 2026 年开始生产。该工厂主要用于生产模拟 / 混合信号和功率类产品，产品用于汽车工业和可再生能源领域。将创造大约 1000 个高素质工作岗位，旨在增

强欧洲的供应链安全。Michael Kretschmer 表示，英飞凌在德累斯顿的第四个生产模块是加强欧洲在微电子领域韧性的又一个重要基石，这是实现欧盟委员会将欧洲在全球芯片生产中所占份额提高到 20% 目标的又一步。声明中称，通过对新工厂的投资，英飞凌将在萨克森州首府额外创造 1000 个就业岗位。该项目将根据《欧洲芯片法案》寻求资助，英飞凌的目标是获得约 10 亿欧元的资金补助。

## 三菱电机熊本 SiC 晶圆厂将提前 5 个月投运

近日，三菱电机在业绩说明会上表示，为响应强劲的市场需求，公司位于熊本县正在建设的 SiC 晶圆厂将提前开始运营。该工厂的投运日期从 2026 年 4 月变更为 2025 年 11 月，运营时间提前了约 5 个月。此前消息，2023 年 3 月，三菱电机宣布增加投资约 1000 亿日元 (约合人民币 46.6 亿元)，其

中大部分将用于新建 8 英寸 SiC 晶圆厂，并加强相关生产设施。新工厂将包括熊本县紫穗 (Shisui) 地区的自有工厂，将生产大直径 8 英寸 SiC 晶圆，并引入具有最先进能源效率和高水平自动化生产效率的洁净室。此外，该公司还将加强其 6 英寸 SiC 晶圆的生产设施，以满足该领域不断增长的需求。

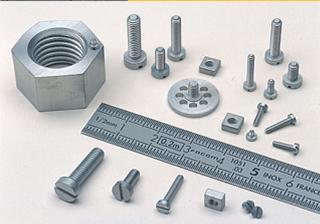


**Large stock of Molybdenum and Tantalum**

**All parts made according to drawings in these materials**

### MICRO-MECHANICS ON STRATEGIC MATERIALS

- In stock for all vacuum and ultra vacuum applications : **Molybdenum and Tantalum screw products** (screws, nuts, rings) « Usable in Clean Rooms »
- In stock for laboratory machines : **Standard substrate support** (Molybloc)  
Dimensions :
  - 1 ½ inches
  - 2 inches
  - 3 inches
 Possibility of substrate support with cavity and washer, on request and according to drawings
- Stock of platens blanks for all types of MBE from various manufacturers.
- « Usable in clean rooms » **Platens and washers** produced according to drawings.







**RABOUTET SA**

Avenue Louis Armand • B.P. 31 • 74301 Cluses Cedex FRANCE  
T. +33 (0)4 50 98 15 18 • info@raboutet.fr  
[www.raboutet.fr](http://www.raboutet.fr)

## NCT 生长出 6 英寸氧化镓晶体

Novel Crystal Technology (NCT) 是一家 Ga<sub>2</sub>O<sub>3</sub> 技术专业公司，其首次利用垂直布里奇曼 (VB) 法成功生长出 6 英寸 Ga<sub>2</sub>O<sub>3</sub> 单晶。这一成果表明，在为基于 Ga<sub>2</sub>O<sub>3</sub> 的功率器件提供尺寸更大、品质更高的半导体晶圆方面，NCT 迈出了重要一步。用于 Ga<sub>2</sub>O<sub>3</sub> 单晶的垂直布里奇曼生长法（如上图所示）由信州大学开发，成功实现了 2 英寸及 4 英寸晶体的生长。NCT 收购并扩展了他们的技术，以开发更大直径的晶体。与 NCT 现有的导模 (EFG)



垂直布里奇曼法为尺寸更大的高品质晶圆铺平道路

法相比，垂直布里奇曼法具有多项优势。垂直布里奇曼法以圆柱形生长晶体，进而大大降低了衬底切割的相关成本。此外，垂直布里奇曼法还可以生产各种晶体取向的衬底，而不受晶体各向异性的限制。此外，与导模法相比，垂直布里奇曼法生长的受控热环境可使晶体品质更优，缺陷最少。最后，衬底内的掺杂均匀性有望得到改善，从而与硅等其他半导体的行业标准保持一致。NCT 与日本产业技术综合研究

所 (AIST) 对垂直布里奇曼法晶体和导模法晶体进行了比较评估，结果显示晶体品质有显著提高。同步辐射 X 射线形貌分析证实，在导模法生长的晶体中观测到了高密度缺陷，相比之下，垂直布里奇曼法生长的晶体中缺陷极少。这清楚地证明了垂直布里奇曼法在生产高品质 Ga<sub>2</sub>O<sub>3</sub> 衬底方面的优越性。NCT 成立于 2015 年，制造用于功率器件的 2 英寸及 100 毫米 Ga<sub>2</sub>O<sub>3</sub> 衬底和外延片。这些产品已投入市场，并被世界各地的大学、研究

所、功率器件公司所采用。NCT 正在积极开发尺寸更大的衬底，如 6 英寸衬底。除衬底外，NCT 还着眼于生产更广泛的 Ga<sub>2</sub>O<sub>3</sub> 器件。该公司已经开始提供首个 Ga<sub>2</sub>O<sub>3</sub> 肖特基势垒二极管的样品，鉴定试验预计于 2024 年 9 月完成。

这项研发计划的部分资金来自日本科学技术振兴机构 (JST) 的“通过目标驱动研发实现适应性和无缝性技术转让计划” (A-STEP)。

## 麻省理工学院和 PhotonDelta 发布 PIC 路线图

由荷兰 PhotonDelta 基金会和美国麻省理工学院 (MIT) 微光子学中心牵头，来自世界各地的 400 多家技术、学术、产业组织为新的集成光子学路线图 (IPSR-I) 做出了贡献。IPSR-I 全面概述了批量制造光子集成电路 (PIC) 的主要技术差距，并详细分析了集成光子学产业为发挥其潜力而需要克服的挑战。光子学与电子学的集成是制造更小、更快、更节能设备的关键因素。这一集成有望扩展功能并创造大量新应用，有助于在自动驾驶汽车、数据电信、医疗保健等许多领域取得重大进展。集成光子学也是产生、处理、检测光的技术，用于传感和通信应用。PhotonDelta 首席技术官 Peter van Arkel 表示：“让集成光子学行业和学术界的所有研发资源支持解决 IPSR-I 确定的技术差距，将有助于以惊人的方式解决巨大的社会挑战。路线图的核心是集成光子学行业团结一致应对核心挑战的全球方法。要就这些技术差距达成共识，对如此多元化的贡献者群体来说是非常具有挑战性的。从结果来看，这绝对是值得的。”麻省理工学院材料科学与工程系 Lionel Kimerling 及 Thomas Lord 教授表示：“电光集成能够从根本上改变众多行业，并释放出一系列改变我们生



400 多家机构为集成光子学计划做出贡献

活的新技术。要将这一愿景转化为大批量制造，需要一个深思熟虑的计划，该计划建立在不同领域、组织、国家的众多专家的知识基础之上。这正是 IPSR-I 所取得的成就——它勾勒出了一条清晰的前进道路，并为未来 15 年扩展性能和应用指明了一条创新的学习曲线。”

完整路线图可从以下网址下载：[www.photondelta.com/ipsri-2024/](http://www.photondelta.com/ipsri-2024/)

# 氧化镓材料综述

作者：黄俊，孟标，刘兴林，徐少东，彭若诗，袁俊，魏强民

## 1、引言

随着人工智能、新能源汽车、工业机器人及航空航天装备等战略性新兴产业的快速发展，以硅、锗、砷化镓、磷化铟为代表的第一、二代半导体电子器件由于其材料的物理极限，逐渐无法满足高频高效、绿色环保、智能制造等新质生产力关键需求，发展宽禁带半导体材料（如：氮化镓（GaN）、碳化硅（SiC）、氧化镓（ $\beta$ -Ga<sub>2</sub>O<sub>3</sub>））及器件已成为全球半导体领域研究新赛道和新的产业焦点。相比于 SiC 和 GaN， $\beta$ -Ga<sub>2</sub>O<sub>3</sub> 具有更大的临界场强、更高的击穿电压、更低的导通电阻以及更低的衬底价格，被认为是制备下一代先进电力电子器件、多功能光电器件及信息集成器件极具希望的材料，受到学术界和产业界的高度重视。

## 2、氧化镓单晶生长技术

氧化镓具有  $\alpha$ ,  $\beta$ ,  $\gamma$ ,  $\delta$ , 和  $\kappa$  ( $\epsilon$ ) 五种同分异构体，如图 1 (a) 所示，其中采用熔体法制备的  $\beta$ -Ga<sub>2</sub>O<sub>3</sub> 热稳定性最好，是目前主流的研究方向，但其它四种亚稳相由于独特性能也获得了日益增长的关注，如  $\alpha$ -Ga<sub>2</sub>O<sub>3</sub> 禁带宽度更大， $\kappa$ -Ga<sub>2</sub>O<sub>3</sub> 具备压电特性等等。

如图 1 (b) 所示， $\beta$ -Ga<sub>2</sub>O<sub>3</sub> 属于单斜晶系，C2/m 空间群，晶格常数为  $a=12.214 \text{ \AA}$ ， $b=3.0371 \text{ \AA}$ ， $c=5.7981 \text{ \AA}$  和  $\beta=103.83^\circ$ 。晶胞中包含两种类

表1: Si、GaAs、SiC、GaN、 $\beta$ -Ga<sub>2</sub>O<sub>3</sub>材料特性

	Si	GaAs	4H-SiC	GaN	$\beta$ -Ga <sub>2</sub> O <sub>3</sub>
带隙(eV)	1.1	1.4	3.3	3.39	4.8~4.9
电子迁移率(cm <sup>2</sup> /V·s)	1400	8000	550	600	300
电子饱和速度(×10 <sup>7</sup> cm/s)	1	2	2	2	2.42
击穿电场(×10 <sup>8</sup> V/m)	0.3	0.4	2.5	3.3	8
热导率(W/cm·K)	1.5	0.55	2.7	2.1	0.27
巴利加优值(μmE <sub>c</sub> <sup>3</sup> )	1	5	340	870	3444

型的 Ga 原子 (GaI, GaII) 和和三种类型的 O 原子 (OI, OII, OIII)。 $\beta$ -Ga<sub>2</sub>O<sub>3</sub> 低的晶体对称性导致许多物理性质具备强烈各向异性，包括热导率、声子振动模式、有效质量、带隙、表面形成能以及载流子输运等<sup>[1]</sup>。

$\beta$ -Ga<sub>2</sub>O<sub>3</sub> 单晶可以通过多种熔体法制备：浮区法<sup>[2]</sup>、提拉法<sup>[3]</sup>、导模法<sup>[4]</sup>、垂直布里奇曼法<sup>[5]</sup>、铸造法<sup>[6]</sup>、冷坩埚法<sup>[7]</sup>。其单晶衬底的制备及研发，在近二十年呈现飞速的发展。目前，导模法生产的 4 英寸  $\beta$ -Ga<sub>2</sub>O<sub>3</sub> 单晶衬底已经实现了商用，导模法、垂直布里奇曼法和铸造法实现了 6 英寸  $\beta$ -Ga<sub>2</sub>O<sub>3</sub> 单晶衬底技术突破，提拉法、冷坩埚法也成功制备出 2 英寸  $\beta$ -Ga<sub>2</sub>O<sub>3</sub> 单晶<sup>[8-10]</sup>。

### 2.1 浮区法

浮区法 (Floating Zone method, FZ) 是一种不使用坩埚、仅靠表面张力支撑熔体定向凝固形成单晶的生长方法<sup>[2]</sup>。采用大功率卤素灯加热，利用镜面反射将热量汇聚原料棒底端，使其融化，籽晶与料棒以熔区连接，通过定向运动的方式结晶并逐渐形成棒状单晶。近期，为了克服传统卤素光学系统中熔区面积小导致的晶体尺寸受限问题，激光二极管浮动区法 (LDFZ) 被开发出来，以较低功率的激光加热 (~20 kW) 代替传统卤素灯加热，可实现直径长达 30 mm 的  $\beta$ -Ga<sub>2</sub>O<sub>3</sub> 晶体。

浮区法生长晶体过程中，由于整个过程无坩埚，因此生长气氛中能够使用高纯度氧，有效抑制  $\beta$ -Ga<sub>2</sub>O<sub>3</sub> 高温分解和挥发，同时光学系统难以形成较大的熔区，因此适合制备小尺寸、高纯度的晶体，适用于研究院所进行科研探究，不适合产业化应用。

### 2.2 提拉法

提拉法 (Czochralski meth-

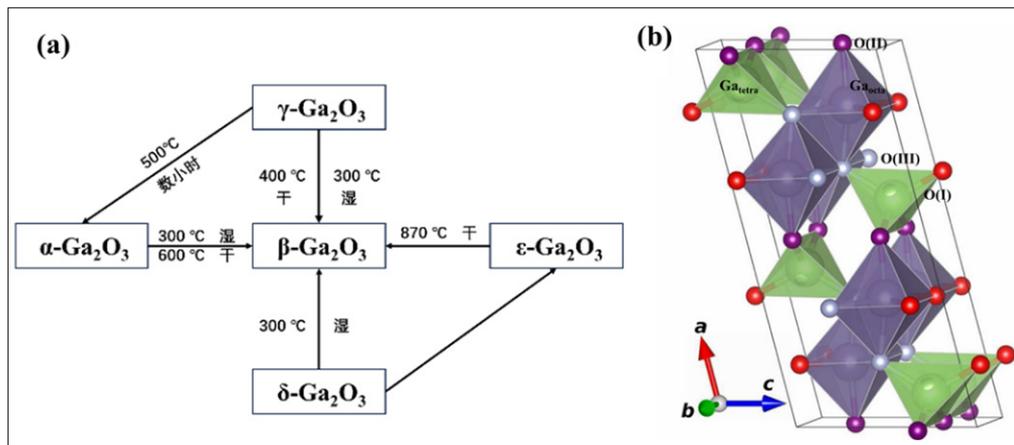


图1: (a)  $\beta$ - $\text{Ga}_2\text{O}_3$  五种晶型之间的相互转化, (b)  $\beta$ - $\text{Ga}_2\text{O}_3$  晶体结构

od, CZ) 作为一种传统的晶体生长方法, 已成功应用于硅单晶、蓝宝石及石榴石单晶等商业化晶体生长。铍金坩埚在中频感应下成为发热源, 在一定加热功率下使坩埚内粉末原料熔化。经过引晶、缩颈、放肩、等径生长完成晶体生长过程。

提拉法生长出的柱状晶体可获取较大尺寸 (010) 面取向的  $\beta$ - $\text{Ga}_2\text{O}_3$  衬底, 且孪晶相对较少, 晶体质量相对较高。但提拉法晶体生长过程中,  $\beta$ - $\text{Ga}_2\text{O}_3$  挥发分解情况严重, 挥发后的产物凝结在籽晶表面, 在引晶及缩颈过程中干扰新生晶体的生长。同时, 高浓度氧含量在抑制原料挥发的同时会加剧坩埚损耗, 增加生产成本。由于在旋转提拉过程中易出现螺旋生长, 因此提拉法目前主要应用于 2 英寸  $\beta$ - $\text{Ga}_2\text{O}_3$  单晶制备, 更大尺寸晶体生长仍在进一步完善中。

### 2.3 导模法

导模法 (Edge-defined film-fed growth method, EFG) 是目前高质量商用  $\beta$ - $\text{Ga}_2\text{O}_3$  衬底制备技术, 与提拉法相比, 其技术特点主要体现在金属坩埚中模具的使用, 可以减少熔体对流及表面悬浮物的影响。铍金坩埚中的粉末通过中频感应加热转变为熔体状态, 再由狭缝的毛细作用转移到模具上表面, 通过引晶、缩颈、放肩、等径生长等工艺, 最终得到与籽晶具有相同取向的板状晶体, 经过衬底加工形成晶圆。

由于  $\beta$ - $\text{Ga}_2\text{O}_3$  晶体的解理面为 (100) 和 (001), 这两个晶面均和 [010] 方向平行, 同时 [010] 方向具有两次旋

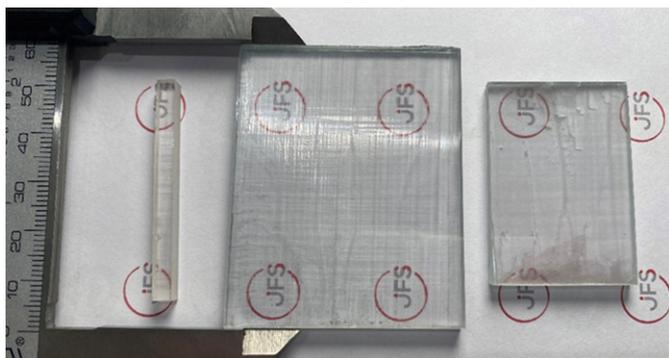


图2: 湖北九峰山实验室采用导模法生长的2英寸 $\beta$ - $\text{Ga}_2\text{O}_3$ 单晶衬底

转轴和垂直于此方向的对称面, 热导率沿 [010] 方向最大, (010) 面的生长速率最快, 考虑到这些各向异性的影响, 提拉方向往往采用 [010] 方向, 这样可以使单晶生长均匀, 不易开裂。正因如此, 导模法很难获取大尺寸 (010) 晶面的衬底。在生产成本方面, 与 SiC、GaN 衬底相比, 通过导模法制备的  $\beta$ - $\text{Ga}_2\text{O}_3$  衬底成本更低 (6 英寸  $\beta$ - $\text{Ga}_2\text{O}_3$  单晶衬

底是同尺寸 SiC 成本的三分之一), 这也是  $\beta$ - $\text{Ga}_2\text{O}_3$  目前的优势所在。未来, 通过优化并改进工艺大幅度降低成本, 将更有利于推动  $\beta$ - $\text{Ga}_2\text{O}_3$  商业化。

2024 年 3 月湖北九峰山实验室, 使用导模法实现了 2 英寸非故意掺杂氧化镓单晶的生长制备 (见图 2)。

### 2.4 垂直布里奇曼法

垂直布里奇曼法 (Vertical Bridgman technique, VB) 使用铂铍合金作为坩埚, 由圆柱形部分、底部锥形部分和锥形部分延伸出来的籽晶部分组成, 原料的熔化和晶体的生长是通过坩埚以适当的速度上移和下移实现的, 并以数转每分的速度旋转, 确保晶体的固-液生长界面在固定的温区移动及面内温度均匀分布, 熔体的凝固从坩埚的一端逐渐扩展到整个坩埚熔体。

相比于主流的导模法和提拉法, 垂直布里奇曼法生长的  $\beta$ - $\text{Ga}_2\text{O}_3$  单晶具有与提拉法类似的圆柱状外形, 通过适当加工可获得多种取向衬底, 弥补了导模法难以生长 (010) 面衬底的缺点。同时垂直布里奇曼法突破了 4-6 英寸生长技术, 弥补了提拉法难以生长大尺寸的短板。垂直布里奇曼法所需的铂铍合金坩埚制造成本仅为相同尺寸铍金坩埚的十分之一, 具有明显的低成本搭建生长平台的优势。然而, 铂铍合金坩埚具有明显的单次使用特征, 以 2 英寸坩埚为例, 相比较于可重复使用的铍金坩埚, 铂铍合金坩埚单次使用后破碎重铸成本约为 30000 元, 铍金坩埚的挥发成本仅为 2000~3000 元, 从持续性大规模生产角度考虑, 垂直布里奇曼法成本优势逐渐减弱。且晶体降温过程中, 垂直布里奇曼法的晶体与坩埚紧密贴合, 严重受到金属坩埚膨胀收缩的影响, 由此产生的应力相对较大, 劣化新生晶体质量。而导模法与提拉法所生长的晶体, 在降温过程中处于悬空状态, 无外来应力施加, 降温过程中晶体开裂风险更低。

### 2.5 铸造法

铸造法常被用于大尺寸多晶硅/单晶硅制备。作为新型  $\beta$ - $\text{Ga}_2\text{O}_3$  熔体法技术, 铸造法所需的坩埚为嵌套坩埚, 外层

表2: 六种 $\beta$ - $\text{Ga}_2\text{O}_3$ 单晶生长技术对比

方法	晶体形状	晶体最大尺寸(直径)	坩埚材料	晶体质量	是否使用籽晶	自动化生产能力
浮区法	柱状	1英寸	无	一般	是	一般
提拉法	柱状	2英寸	Ir	好	是	一般
导模法	柱状/片状	6英寸	Ir	好	是	一般
垂直布里奇曼法	柱状	6英寸	Pt-Rh	待证实	皆可	好
铸造法	柱状	6英寸	Ir	待证实	皆可	好
冷坩埚法	薄片	2英寸	无	一般	是	一般

铌金坩埚为发热体。使用中频感应加热将氧化镓原料熔化在坩埚中,坩埚位置固定,设置两段式降温过程,第一段降温过程中采用  $10\sim 40^\circ\text{C}/\text{h}$  的速率降温,熔体中少量晶体随温度降低析出,并充当第二段降温中的籽晶的角色。第二段采用  $20\sim 60^\circ\text{C}/\text{h}$  的速率降温,熔体在自发形成的内部籽晶引导下逐渐凝固为新生晶体<sup>[6]</sup>。

相比于导模法和提拉法,铸造法简化了所需生长设备的机械传动装置和晶体生长流程,且  $\beta$ - $\text{Ga}_2\text{O}_3$  熔体不与铌金坩埚直接接触,大幅度减小了  $\beta$ - $\text{Ga}_2\text{O}_3$  对铌金坩埚的破坏反应。相比较于导模法和提拉法,可大幅度节省铌金损耗。且铸造法生长的  $\beta$ - $\text{Ga}_2\text{O}_3$  单晶与垂直布里奇曼法类似,均为圆柱形晶体,能够加工出具有多种表面取向的衬底。同样,其缺点也与垂直布里奇曼法类似,由于晶体被坩埚紧密包裹,在变温过程中,氧化锆坩埚的破碎及形变均有可能导致铌金坩埚的变形和氧化镓晶体中的应力积累,对晶体造成一定程度的损伤。

## 2.6 冷坩埚法(无铌法)

冷坩埚近期也被用于  $\beta$ - $\text{Ga}_2\text{O}_3$  单晶生长的研发中。其晶体生长过程采用了提拉法的工艺,该方法采用水冷铜坩埚替代提拉法中的铌金坩埚,对具有一定初始温度的  $\beta$ - $\text{Ga}_2\text{O}_3$  原料进行高功率中频感应加热,由于水冷铜坩埚的存在,  $\beta$ - $\text{Ga}_2\text{O}_3$  内部原料熔化的同时,靠近坩埚一侧依然呈现为固态,进而形成复合嵌套坩埚及生长系统的“M”型温度分布,最终通过引晶,缩颈,放肩和等径过程完成新生晶体的生长。

冷坩埚法具有明显的成本优势,不依赖于贵金属的使用。是  $\beta$ - $\text{Ga}_2\text{O}_3$  未来大规模商用化发展的潜在方向。然而,由于其“M”型温度分布相对

于普通感应加热的“V”型分布更为复杂,温度梯度更加难以调控,因此冷坩埚法当前尚未普及应用,当前处于探索阶段,其大尺寸晶体生长和相应晶体质量提升有待于进一步完善。

## 2.7 长晶技术对比

氧化镓单晶制备技术发展迅猛,大尺寸高质量单晶衬底不断涌现(如表2所示),其中导模法是目前比较成熟的商用衬底制

备方法,尺寸大,缺陷密度低,占有衬底市场90%的份额,经过了器件验证,各项指标均有公开报道;浮区法由于尺寸过小,适合于科学研究;提拉法由于受螺旋生长、熔体表面漂浮物等的影响,目前晶圆尺寸只能达到2英寸;垂直布里奇曼法和铸造法,虽然尺寸可以达到6英寸,但各项指标没有公开报道,也缺乏器件验证。目前,以导模法为代表,各种技术相互促进,不断创新,展现了氧化镓材料发展的良好势头。

## 3. 氧化镓外延生长技术

为了获得高性能的  $\text{Ga}_2\text{O}_3$  器件,掺杂可控、表面平整的高质量  $\text{Ga}_2\text{O}_3$  单晶外延薄膜必不可少。目前用于氧化镓外延薄膜沉积的主要技术包括卤化物气相外延(Hydride Vapor Phase Epitaxy, HVPE)、金属有机化学气相沉积(Metal-organic Chemical Vapor Deposition, MOCVD)、分子束外延(Molecular Beam Epitaxy, MBE)和喷雾化学气相沉积(Mist-CVD)技术。如表3所示,不同的外延技术具有不同的优缺点和各自适用的范围。

### 3.1 HVPE 外延技术

HVPE 展示了在良好可控电导率的情况下的高质量、高速外延生长的特性,适合生长较厚的外延膜。首先, HVPE 技术生长速度为数微米每小时到上百微米每小时,是所有外

表3: 外延技术对比

参数	Mist CVD	MBE	MOCVD	HVPE
Ga 源	$\text{GaBr}_3$ , $\text{GaI}_3$ , $\text{GaCl}_3$ , Ga	Ga	TMGa, TEGa	$\text{GaCl}$ , $\text{GaCl}_3$
O 源	$\text{H}_2\text{O}$ , $\text{O}_2$	RF plasma, $\text{O}_3$	$\text{H}_2\text{O}$ , $\text{O}_2$ , $\text{O}_3$ , $\text{N}_2\text{O}$	$\text{H}_2\text{O}$ , $\text{O}_2$ , $\text{O}_3$ , $\text{N}_2\text{O}$
生长速率(um/h)	~0.1	~0.1	1~10	10~200
优点	可以使用低纯度原料,降低成本;设备简单且成本低;能够生长合金薄膜且适用于在非平面表面上生长。	可以是实现原子尺度的生长控制,有利于高质量厚度可控薄膜生长;适用于多种元素精确掺杂、 $\delta$ -Si 掺杂。	能在较低温度下生长,有利于保持晶体质量;可以实现精确的掺杂控制,有利于器件性能优化;适用于多种材料的生长,具有较强的灵活性。	生长速度快,适合大规模生产;能够获得较厚的薄膜,有利于器件制备;原料气体具有较高蒸汽压,易于控制。
缺点	生长速度较慢;生长过程中可能产生大量热量,需要有效的散热措施;薄膜质量受喷雾过程影响;可能存在溶剂污染问题。	生长速度慢,适用于科研;设备复杂且昂贵,维护成本高;对原料纯度、束流稳定性及真空度要求极高。	生长速率相对较慢;需要使用昂贵的有毒的金属有机源,成本较高;可能存在碳污染问题。	由于生长速度快,导致晶体表面粗糙,制备器件前需进行CMP处理;可能存在氯污染问题。

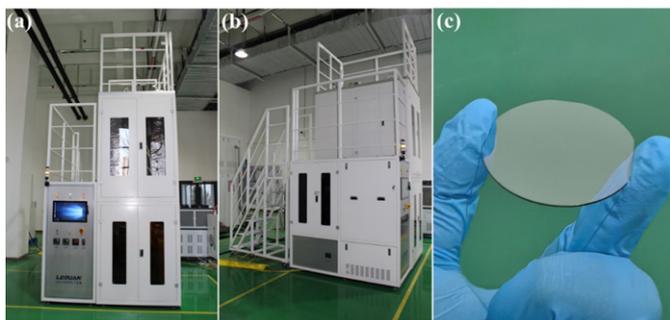


图3: (a) 和 (b) 湖北九峰山实验室用于生长大尺寸 $\beta$ - $\text{Ga}_2\text{O}_3$ 外延片的HVPE设备照片, (c) 在2英寸衬底上外延的 $\beta$ - $\text{Ga}_2\text{O}_3$ 薄膜。

延方法中生长速率最快的, 比 MOCVD 及 MBE 外延工艺高一到两个数量级, 因此能够满足氧化镓外延片量产的需求。其次, HVPE 工艺并不涉及金属有机源, 从而提供了一种“无碳”的高纯外延生长环境。此外, 针对 HVPE 外延薄膜表面粗糙度过高的问题, 可采用三卤化物气相外延 (THVPE) 技术, 以气态  $\text{GaCl}_3$  和  $\text{O}_2$  为前驱体, 有效抑制寄生反应, 进而制备出表面平整的  $\beta$ - $\text{Ga}_2\text{O}_3$  薄膜<sup>[11]</sup>。目前, 基于 HVPE 技术, 已成功实现 6 英寸氧化镓外延片的制备。而在产业化方面, 4 英寸外延片也经过了功率原型器件验证。

湖北九峰山实验室的研发团队通过优化 HVPE 外延系统、精细调整流场结构以及深入探究复杂的生长规律, 成功采用同质外延技术制备出高质量的 2 英寸 (001) 面  $\beta$ - $\text{Ga}_2\text{O}_3$  外延片 (图 3)。

氧化镓高压功率器件需要同时满足掺杂浓度范围宽泛 ( $10^{15} \text{ cm}^{-3}$ - $10^{20} \text{ cm}^{-3}$ ) 和具备较厚外延膜 (大于  $10 \mu\text{m}$ ) 两个条件。因此, 兼具外延速度和低背景载流子浓度的 HVPE 技术成为氧化镓高压功率器件外延片的最佳选择。

### 3.2 MOCVD 外延技术

MOCVD 是传统化合物半导体 (如砷化物和氮化物) 中最常用的外延技术, 其生长速率适中, 可以同时生长多片, 适合工业上大批量生产。早期通过 MOCVD 生长  $\text{Ga}_2\text{O}_3$  的长期障碍之一是生长速率极慢 ( $<0.5 \mu\text{m/h}$ )。这主要是由于生长动力学问题, 如气相中不希望发生的成核作用, 导致前驱体在到达衬底表面之前就被消耗。通过使用一种将金属有机前驱体和氧源分别注入的近喷射淋浴头 (CIS) MOCVD 反应器, 大量减少预反应, 实现了高生长速率。已经有报道展示了在  $10 \mu\text{m/h}$  的生长速率下, MOCVD 能够外延器件级质量的  $\text{Ga}_2\text{O}_3$  薄膜。这证明了 MOCVD 在制备  $\text{Ga}_2\text{O}_3$  器件所需外延片的潜力, 并将能够加速  $\text{Ga}_2\text{O}_3$  的开发和商业化进程。

此外, 可以利用 MOCVD 外延技术创建势垒层和量子阱。通过在  $\text{Ga}_2\text{O}_3$  掺入 In 或者 Al 原子, 可以开发出带隙从 2.9 eV 到 8.8 eV 可调的合金体系, 构造  $\beta$ - $(\text{Al}_x\text{Ga}_{1-x})_2\text{O}_3/\beta$ - $\text{Ga}_2\text{O}_3$  异质结形成二维电子气 (2DEG), 制备高迁移率 FET 器件 (MODFET)。为了增加界面势垒高度, 提高 2DEG 浓度, 需要高含量 Al 的  $\beta$ - $(\text{Al}_x\text{Ga}_{1-x})_2\text{O}_3$ 。由于 MOCVD 系统中的腔

室压力能够在高于  $800^\circ\text{C}$  的衬底温度下生长  $\beta$ - $(\text{Al}_x\text{Ga}_{1-x})_2\text{O}_3$ , 从而提高  $\text{Al}_2\text{O}_3$  在  $\beta$ - $(\text{Al}_x\text{Ga}_{1-x})_2\text{O}_3$  中的溶解度, Al 的含量可以高达 60%<sup>[3]</sup>。相比之下, MBE 方法需要在超高真空环境下运行, 并且需要  $600$ - $700^\circ\text{C}$  的衬底温度以降低  $\text{Ga}_2\text{O}_3$  分解为挥发性亚氧化物的速度,  $\beta$ - $(\text{Al}_x\text{Ga}_{1-x})_2\text{O}_3$  中  $\text{Al}_2\text{O}_3$  的最大掺入量约为 20%<sup>[12]</sup>。

### 3.3 MBE 外延技术

MBE 的特点是在超高真空腔室中沉积高纯度的薄膜, 由于 MBE 生长  $\text{Ga}_2\text{O}_3$  受到亚氧化物解吸作用的限制, 只能降低生长温度和生长速率。虽然 MBE 生长  $\text{Ga}_2\text{O}_3$  速率很低 (一般小于  $300 \text{ nm/h}$ ), 但优点在于可以实现对薄膜原子层级的精细调控, 适合生长调节异质结势垒高度的  $\delta$ -Si 掺杂等。

在亚氧化物分子束外延 (S-MBE) 中, 直接向生长表面供应  $\text{Ga}_2\text{O}$ , 绕过了传统 MBE 生长  $\beta$ - $\text{Ga}_2\text{O}_3$  所涉及的两步反应机制中速率限制的第一步 (金属和氧反应生成  $\text{Ga}_2\text{O}$ ), 因此, 在相对较低的生长温度 ( $525^\circ\text{C}$ ) 下, 很容易实现约  $1 \mu\text{m/h}$  的生长速率, 从而得到具有高结构完美性和光滑表面 (约  $1 \mu\text{m}$  厚的薄膜上 rms 粗糙度小于  $2 \text{ nm}$ ) 的薄膜, 并控制硅掺杂浓度在  $5 \times 10^{16}$  至  $10^{19} \text{ cm}^{-3}$  之间<sup>[13]</sup>。MBE 技术已经被证明可以用于同质外延高质量的  $\beta$ - $\text{Ga}_2\text{O}_3$  薄膜, 但由于生长缓慢, 主要用于科学研究。

### 3.4 Mist-CVD 外延技术

Mist-CVD 是一种可实现低成本  $\text{Ga}_2\text{O}_3$  薄膜制备的新技术, 其原理是利用超声换能器 ( $2.4 \text{ MHz}$ ) 将氧化镓前驱体溶液 (如氯化镓、乙酰丙酮镓) 震裂为直径为微米级的气溶胶颗粒, 气溶胶颗粒通过气体输运系统被输运至反应腔体, 随后在高温衬底 (蓝宝石衬底、氧化镓衬底) 近表面经系列反应形成所需要的薄膜, 生长的氧化镓多为  $\alpha$ - $\text{Ga}_2\text{O}_3$  和  $\kappa(\epsilon)$ - $\text{Ga}_2\text{O}_3$ <sup>[14]</sup>。

Mist-CVD 技术可以在蓝宝石衬底上实现  $\text{Ga}_2\text{O}_3$  薄膜外延, 但由于 Mist-CVD 生长温度较低 ( $400^\circ\text{C}$  -  $700^\circ\text{C}$ ), 所制备的氧化镓为亚稳态的  $\alpha$ - $\text{Ga}_2\text{O}_3$  薄膜<sup>[15]</sup>。尽管外延层和衬底晶格结构相似, 但依旧存在一定晶格失配 (沿 c 轴和 a 轴分别为 3.5%、4.8%), 制备的  $\alpha$ - $\text{Ga}_2\text{O}_3$  薄膜在 (0006) 面的 XRC 为 30-60 arcsec。此外, 由于制备过程中引入多种非故意掺杂杂质, 极大影响薄膜电学性能。目前, 4 英寸蓝宝石衬底  $\alpha$ - $\text{Ga}_2\text{O}_3$  薄膜的商业化也取得了重要进展, 基于该材料研发了全球首款安培级 1700 V  $\alpha$ - $\text{Ga}_2\text{O}_3$  SBD (Schottky barrier diode) 器件, 推动 Mist-CVD 在  $\alpha$ - $\text{Ga}_2\text{O}_3$  领域快速发展。

### 3.5 氧化镓同质外延

当前用于功率器件高质量  $\beta$ - $\text{Ga}_2\text{O}_3$  漂移层主要是用 HVPE 生长。由于晶体各向异性的影响, 不同晶面的外延生长会有较大的差异。通常情况下,  $\beta$ - $\text{Ga}_2\text{O}_3$  在 (100) 和 (001) 等解离面的生长速率相较于 (010) 非解离面而言较低。这

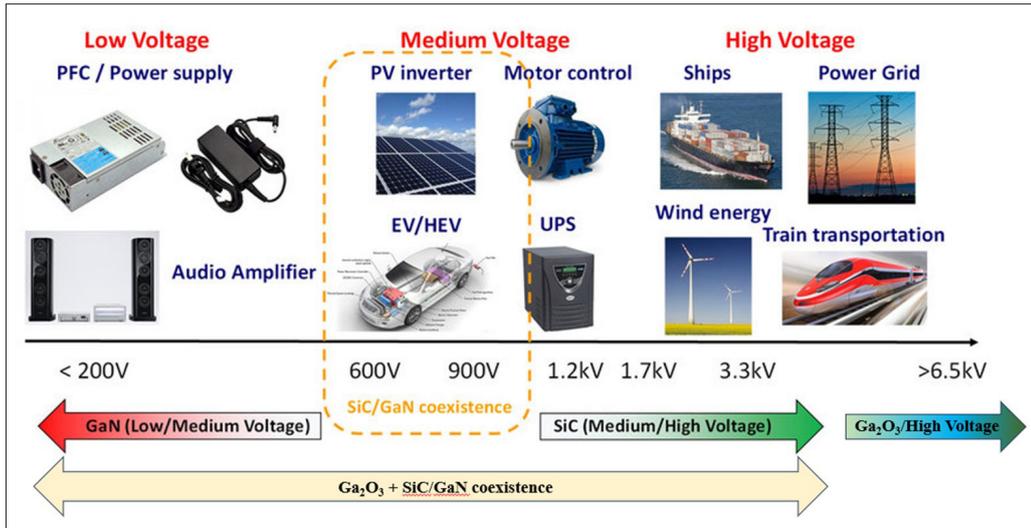


图4: 氧化镓功率器件应用场景

是因为解离面的悬挂键密度较小、结合能低，表面容易挥发分解。HVPE 同质外延主要在 (001) 面  $\beta$ - $\text{Ga}_2\text{O}_3$  衬底进行，生长速率为几微米到几十微米每小时，并实现了背景载流子浓度低于  $10^{15} \text{ cm}^{-3}$  的高质量外延膜。MBE 和 MOCVD 等技术进行  $\beta$ - $\text{Ga}_2\text{O}_3$  同质外延生长时，解离面衬底通常需要较大的斜切角，以优化表面形貌和提升晶体质量。最近研究者半绝缘的 Fe 掺杂 (010)  $\beta$ - $\text{Ga}_2\text{O}_3$  同质衬底上，生长了厚度超过 1.2 微米的外延层，在载流子浓度为  $8 \times 10^{15} \text{ cm}^{-3}$  时，测得了室温霍尔迁移率  $194 \text{ cm}^2/\text{V} \cdot \text{s}$  [16]。

### 3.6 氧化镓异质外延

如前所述， $\text{Ga}_2\text{O}_3$  单晶具有 5 种同分异构体，除了熔体法制备的  $\beta$ - $\text{Ga}_2\text{O}_3$  外，其他晶型的  $\text{Ga}_2\text{O}_3$  主要依靠异质外延的方法制备，其中受到较为广泛关注的是  $\alpha$  相和  $\kappa$  相。

$\alpha$ - $\text{Ga}_2\text{O}_3$  的禁带宽度介于 5.2 至 5.3 eV 之间，在理论上具备更强的击穿场强。此外， $\alpha$ - $\text{Ga}_2\text{O}_3$  与  $\alpha$ - $\text{Al}_2\text{O}_3$  所组成的合金，即  $\alpha$ - $(\text{Al}_x\text{Ga}_{1-x})_2\text{O}_3$ ，为  $\text{Ga}_2\text{O}_3$  器件的设计提供了实现能带工程的可能性。目前， $\alpha$ - $\text{Ga}_2\text{O}_3$  的异质外延主要采用  $\alpha$ - $\text{Al}_2\text{O}_3$  (蓝宝石) 作为衬底。然而，这种方法面临着一个主要挑战，即位错密度过高，通常高达  $10^9 \sim 10^{10} \text{ cm}^{-2}$  的量级。由于位错对电子的散射作用， $\alpha$ - $\text{Ga}_2\text{O}_3$  薄膜的室温电子迁移率远低于理论预期值。因此，降低位错密度成为当前  $\alpha$ - $\text{Ga}_2\text{O}_3$  研究的重要方向。研究者们正积极探索采用插入层、侧向外延等技术来解决这一问题，以期提升  $\alpha$ - $\text{Ga}_2\text{O}_3$  薄膜的晶体质量。

$\kappa$ - $\text{Ga}_2\text{O}_3$  具有自发极化和铁电特性。 $\kappa$ - $\text{Ga}_2\text{O}_3$  的铁电极化特性，将使得它高电子迁移率晶体管 (HEMT)、射频谐振器、铁电存储器等领域展现出巨大的应用潜力。 $\kappa$ - $\text{Ga}_2\text{O}_3$  的外延生长已在多种衬底上得到验证，这些衬底材料包括 GaN、AlN、 $\beta$ - $\text{Ga}_2\text{O}_3$ 、SiC、蓝宝石、MgO 以及 STO (钛酸锶) 等。鉴于多数用于外延生长  $\kappa$ - $\text{Ga}_2\text{O}_3$  的衬底材料具有六方结构，

$\kappa$ - $\text{Ga}_2\text{O}_3$  与衬底之间的外延关系常导致三组能量相近的构型出现，这些构型间的取向差为  $120^\circ$ 。因此， $\kappa$ - $\text{Ga}_2\text{O}_3$  的异质外延薄膜中常常存在大量绕轴旋转  $120^\circ$  对称的旋转畴，这已成为制约高质量  $\kappa$ - $\text{Ga}_2\text{O}_3$  外延的最大难题。科研工作者正积极尝试采用图形衬底、离轴衬底等技术，打破衬底的对称性，从而抑制旋转畴的产生 [17]。另外，由于同样是异质外延生长， $\kappa$ - $\text{Ga}_2\text{O}_3$  也面临着与  $\alpha$ - $\text{Ga}_2\text{O}_3$

相同的高位错密度问题。这一挑战同样亟待解决，以进一步提升  $\kappa$ - $\text{Ga}_2\text{O}_3$  外延膜的性能。

## 4. 氧化镓应用前景

如图 4 所示，氧化镓凭借其超宽禁带的特点，高耐压功率半导体器件是氧化镓材料与器件的市场目标，应用场景包括直流输电、光伏逆变器、高铁输电、航天航空、风力发电领域等，同时氧化镓具有强的耐辐照能力和良好的高温性能，应用场景包括油井勘探、电力设备、太空探索、高温传感等领域。另外，氧化镓禁带宽度对应于日盲紫外波段 (200~280 nm)，日盲紫外探测器是氧化镓材料在光电器件方面的主要应用，包括火灾预警、深空探测、空间通信、生物分析等。目前，在中低压功率器件领域，氧化镓相较于 SiC 和 GaN 具有性能和价格优势，在消费类电子产品、新能源汽车、通讯、工业设备等领域与 SiC 和 GaN 形成竞争关系。下面分别对具有广泛应用前景的氧化镓二极管、FET 器件、日盲紫外探测器进行介绍。

### 4.1 $\text{Ga}_2\text{O}_3$ 二极管

$\text{Ga}_2\text{O}_3$  二极管包括肖特基二极管 (SBD) 和异质 pn 结二极管，具有开启电压低、开关速度快、制造工艺相对简单、成本较低等显著优势，广泛应用于空调、电源、光伏发电等系统中的功率调节器、电动汽车的快速充电器和整流桥电路中。与此同时，相关公司正积极推动  $\text{Ga}_2\text{O}_3$  基 SBD 的市场化进程，尤其注重在新兴电动汽车领域的应用。

在  $\text{Ga}_2\text{O}_3$  异质 pn 结二极管研究上，通过设计 p 型 NiO 与 n 型  $\text{Ga}_2\text{O}_3$  外延层形成异质 pn 结，得到了击穿耐压 1.86 kV、比导通电阻  $10.6 \text{ m}\Omega \cdot \text{cm}^2$  的高耐压 pn 结 (图 5 (a)) [18]，将异质 pn 结耐压和比导通电阻进一步优化，可以实现击穿耐压 2.6kV、比导通电阻  $2.5 \text{ m}\Omega \cdot \text{cm}^2$  的 pn 结器件，其巴利加优值 (BFOM) 达到  $2.7 \text{ GW}/\text{cm}^2$  (图 5 (c)) [19]。与此同时，

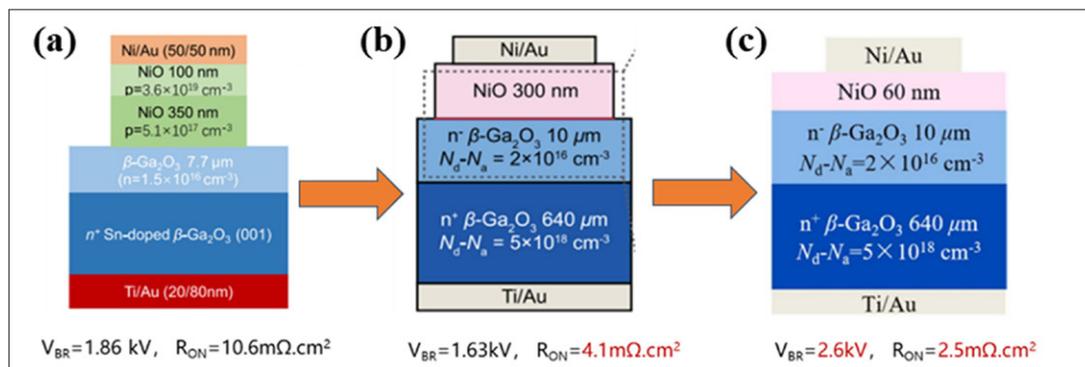


图5:  $\beta\text{-Ga}_2\text{O}_3$ 异质pn结性能参数

利用异质pn结与斜面倒角相结合、p-NiO作场限环结构和p-NiO与场板终端结合等方法提升二极管耐压特性，制作出的实际器件在耐压上都有所提升。

在 $\text{Ga}_2\text{O}_3$  SBD研究上，多种边缘终端技术被用来缓解由电场集中效应引起的峰值电场，如Mg离子注入边缘终端、N离子注入场限环场板终端、热氧化终端、倒角台面终端和沟槽结构终端等。通过以上终端技术，击穿电压得到显著提高<sup>[20]</sup>。

湖北省九峰山实验室采用小片键合作业方式，于2023年成功建设了产品级4-6寸氧化镓器件工艺线（见图6），并制备出耐压超1kV、导通电阻 $6.9\text{ m}\Omega\cdot\text{cm}^2$ 的氧化镓SBD（见图7）。

#### 4.2 FET 器件

$\text{Ga}_2\text{O}_3$ 的MOSFET器件主要分为横向型和垂直型两种结构。对横向器件，电势沿平行于外延层方向分布，因此可以通过器件结构设计获得更长漂移区，获得高耐压，如图8所示，横向FETs击穿电压已高达10 kV<sup>[21]</sup>，BFOMs接近 $1\text{ GW cm}^{-2}$ 。由于 $\beta\text{-Ga}_2\text{O}_3$ 器件的单极性，大多数 $\beta\text{-Ga}_2\text{O}_3$  FETs是耗尽型（D型）。通过在栅极刻蚀工艺制备凹槽栅可以实现增强型开关模式（E型）。但受限于化合物半导体材料在刻蚀终止面上复杂的界面特性和缺乏高质量的半导体/



图6: 湖北九峰山实验室4-6寸氧化镓工艺线设备

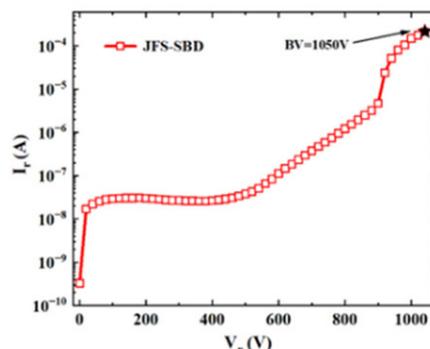
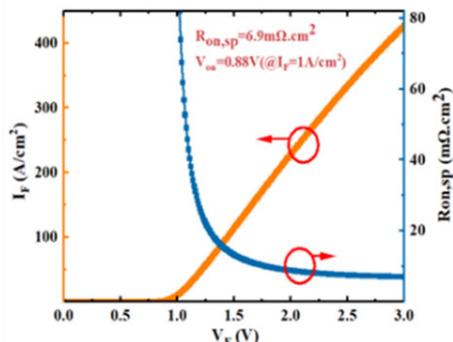
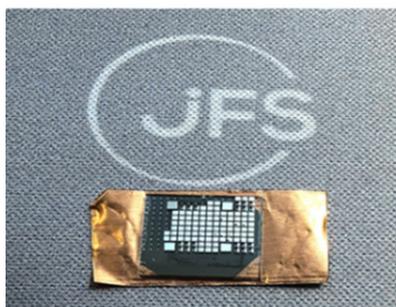


图7: 湖北九峰山实验室制备的耐压超1kV  $\text{Ga}_2\text{O}_3$  SBD器件及特性测试

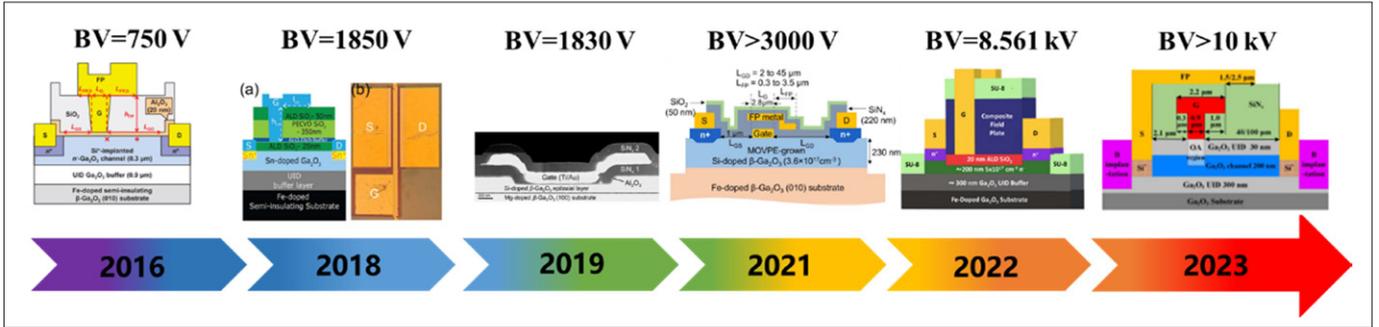


图8: 横向型Ga<sub>2</sub>O<sub>3</sub>-MOSFET器件发展历程

绝缘介质界面, 该类器件在苛刻工作条件下栅极性能的长期可靠性和稳定性尚待验证。

MOSFET 的高开关速度和低导通电阻使其成为新能源汽车中电力转换的理想选择, 可以提高系统效率, 降低能耗, 大幅提升新能源汽车的整车性能。

Ga<sub>2</sub>O<sub>3</sub> 垂直型 MOSFET 器件有利于实现更高的电流密度和更低的导通电阻, 从而提升器件的效率和性能。此外, Ga<sub>2</sub>O<sub>3</sub> 垂直型 MOSFET 通常具有更好的散热性能, 可以更有效地处理高功率应用中的热量问题。因此, 垂直型 MOSFET 器件是当前及未来的一种重要发展趋势。如表 4 所示, Ga<sub>2</sub>O<sub>3</sub> 垂直型 MOSFET 目前有三种主要结构, 电流孔径结构晶体管 (CAVETs)、U 型槽 MOSFETs 和 Fin-FETs 结构。CAVETs 结构可以通过控制电流孔径直径 ( $L_{ap}$ ) 的方式控制器件阈值大小, 但由于缺乏 P 型 Ga<sub>2</sub>O<sub>3</sub> 材料, 目前 CAVETs 器件主要依靠 N、Mg 离子注入形成的电流阻挡层承受关态电压, 因此其击穿电压较低。

Ga<sub>2</sub>O<sub>3</sub> U 型槽 MOSFET 结构通过 U 型槽形成栅控沟道,

同样依赖电流阻挡层承受关态电压, 其报道的最高击穿电压仅为 455 V<sup>[22]</sup>。

目前, 可以同时兼顾器件电流能力和高击穿电压的 Ga<sub>2</sub>O<sub>3</sub> 开关管为 Ga<sub>2</sub>O<sub>3</sub> Fin-FET。该结构基于 Fin 结构中的载流子可以被栅金属耗尽的基本原理, 无需通过离子注入形成的阻挡层便可以在缺乏 P 型 Ga<sub>2</sub>O<sub>3</sub> 的前提下形成具有良好承压能力的耗尽区, 因此具有极高的器件击穿电压。同时, 通过缩小 Fin 结构间距, 可以有效增加器件电流密度、提高器件电流能力。研究者已经开发了耐压可达 2655 V 的 Ga<sub>2</sub>O<sub>3</sub> Fin-FET<sup>[23]</sup>, 而比导通电阻仅为 23~25 mΩ·cm<sup>2</sup>。

氧化镓大的临界场强和高的电子饱和速度使其具有高功率射频特性, 如图 9 所示, 通过 δ 掺杂和调制掺杂等技术, 可以形成具有高载流子浓度和迁移率的 2DEG, 制备具有射频特性的 FET 器件。δ 掺杂于 2017 年被引入到 β-(Al<sub>x</sub>Ga<sub>1-x</sub>)<sub>2</sub>O<sub>3</sub>/β-Ga<sub>2</sub>O<sub>3</sub> 异质结中形成 2DEG<sup>[24]</sup>。2023 年有研究团队通过表面高掺杂 Si, 实现了截止频率/最大振荡频率为 29 GHz/35 GHz 的射频器件<sup>[25]</sup>。同年, 还有研究团队报道了截止频率/最大振荡频率为 27.6 GHz/57 GHz 的射频器件<sup>[26]</sup>。这些研究显示了 β-Ga<sub>2</sub>O<sub>3</sub> FET 在未来高功率射频应用中的潜力。

### 4.3 日盲紫外探测器

β-Ga<sub>2</sub>O<sub>3</sub> 基日盲紫外探测器主要分为金属-氧化物-金属 (MSM, Metal-Semiconductor-Metal) 型、肖特基二极管型、异质结型、场效应型以及阵列型等几大类 (如图 10 所示),

表4: Ga<sub>2</sub>O<sub>3</sub> CAVETs、U-MOSFET和Fin-FET的比较

名称	Ga <sub>2</sub> O <sub>3</sub> CAVETs	Ga <sub>2</sub> O <sub>3</sub> U-MOSFET	Ga <sub>2</sub> O <sub>3</sub> Fin-FET
结构			
优势	<ul style="list-style-type: none"> <li>➢ 无需刻蚀工艺</li> <li>➢ 可通过结构尺寸调制器件性能</li> </ul>	<ul style="list-style-type: none"> <li>➢ 增强型实现工艺窗口大</li> <li>➢ 开关速度快</li> </ul>	<ul style="list-style-type: none"> <li>➢ 击穿电压高</li> <li>➢ 有效实现漂移区耗尽</li> </ul>
缺点	<ul style="list-style-type: none"> <li>➢ 耐压较低</li> </ul>	<ul style="list-style-type: none"> <li>➢ 耐压较低</li> <li>➢ 电流开关比低</li> </ul>	<ul style="list-style-type: none"> <li>➢ 工艺要求高</li> </ul>

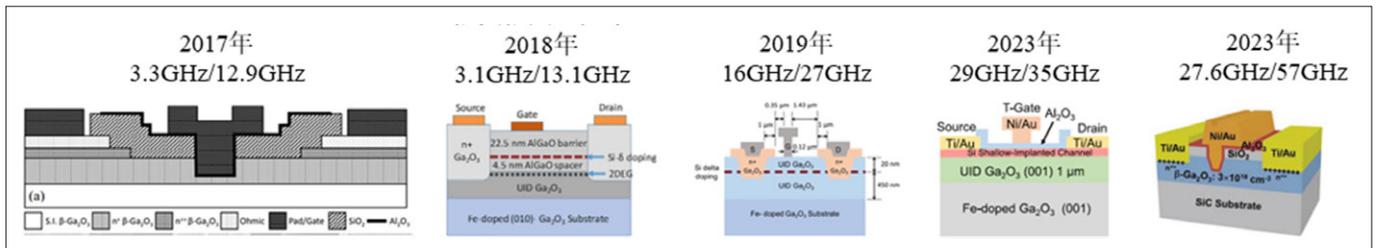


图9: 氧化镓射频器件发展历程

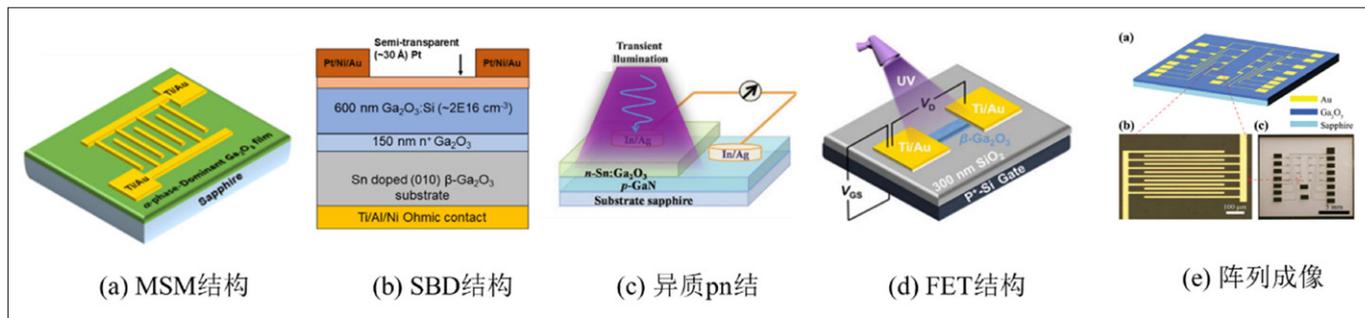


图10: 日盲紫外探测器的分类

其中, MSM 型器件结构简单, 响应度高, 应用最为广泛; 异质结型器件通过构建肖特基结和异质结等, 具有响应速度快、暗电流低和自供电的特点。

MSM 日盲紫外探测器利用金属和半导体形成叉指电极, 分为欧姆接触和肖特基接触光电探测器。2007 年首次报道了欧姆型 MSM 探测器, 暗电流 1.2 nA, 响应度 0.037 A/W<sup>[27]</sup>。2019 年报道了 MSM 型  $\alpha$ -Ga<sub>2</sub>O<sub>3</sub> 光电探测器, 暗电流 81 fA, 开关比 10<sup>7</sup>, 响应速度 42 ms (图 10 (a))<sup>[28]</sup>。

SBD 探测器具有暗电流低、响应速度快、开关频率高的特性, 适用于对响应速度和灵敏度要求较高的应用场景。然而, SBD 的反向击穿电压较低, 反向漏电流较大。因此, 在设计 SBD 时, 需要特别注意热失控现象, 以避免性能不稳定或器件损坏。2019 年报道了 Pt/N<sup>+</sup>Ga<sub>2</sub>O<sub>3</sub>/N<sup>+</sup>Ga<sub>2</sub>O<sub>3</sub>, 暗电流为 200 fA, 0V 下响应度为 0.16 A/W, 性能超过了商业化紫外探测探测器 (图 10 (b))<sup>[29]</sup>。

异质结光电探测器具有高的响应度和快的响应速度, 由于 p-n 结的存在, 光电二极管在无光照条件下能有效抑制暗电流, 从而提高信噪比, 同时由于使用两种禁带宽度不同的材料, 具有宽光谱响应特点。P-GaN/N-Sn:Ga<sub>2</sub>O<sub>3</sub> 异质结

型自供电的光电探测器 (图 10 (c)), 其响应度可达 3.05A/W<sup>[30]</sup>。然而, p-n 结光电二极管的制造过程相对复杂, 需要精确的工艺控制; 同时, 在极端条件下, 如高温或强辐射环境, 其性能可能受到影响, 因此需要采取额外的防护措施。

FET 光电探测器通过增加电极建立 FET 结构, 能够有效降低暗电流, 控制沟道载流子浓度, 实现快响应速度和高抑制比。值得注意的是, 机械剥离的方式制备的 FET 光电探测器 (图 10 (d)), 通过控制栅极电压, 可以有效调控光电探测器的关键参数, 表现出优异的探测性能<sup>[31]</sup>。

光电探测器阵列制备可以通过每个单个器件探测不同位置的紫外信息实现二维成像, 在成像识别和光迹追踪上具有重要的应用前景。通过在 Ga<sub>2</sub>O<sub>3</sub> 单晶衬底上制备 4×4 MSM 紫外探测器阵列 (图 10 (e)), 可以实现了不同图案掩膜的成像<sup>[32]</sup>。对高分辨率成像而言, 需要集成更多探测器和相应的引脚和导线, 增加了阵列制备的难度, 这方面的研究十分有限。

综上所述, 每种紫外半导体光探测器都有其独特的优势和局限性, 在实际应用中需要根据具体需求进行选择和优化。☞

## 扩展阅读

- 1.S. Geller. Crystal Structure of  $\beta$ -Ga<sub>2</sub>O<sub>3</sub>. Journal of Chemical Physics, 1960, 33 (3): 676–684.
- 2.Y. Tomm, J. Ko, A. Yoshikawa, et al. Floating zone growth of  $\beta$ -Ga<sub>2</sub>O<sub>3</sub>: a new window material for optoelectronic device applications. Solar Energy Materials and Solar Cells, 2001, 66(1-4): 369-374.
- 3. Y. Tomm, P. Reiche, D. Klimm, et al. Czochralski grown Ga<sub>2</sub>O<sub>3</sub> crystals. Journal of Crystal Growth, 2000, 220, 510-514.
- 4. H. Aida, K. Nishiguchi, H. Takeda, et al. Growth of  $\beta$ -Ga<sub>2</sub>O<sub>3</sub> Single Crystals by the Edge-Defined, Film Fed Growth Method. Japanese Journal of Applied Physics, 2008, 47(11): 8506-8509.
- 5. K. Hoshikawa, E. Ohba, T. Kobayashi, et al. Growth of  $\beta$ -Ga<sub>2</sub>O<sub>3</sub> single crystals using vertical Bridgman method in ambient air. Journal of Crystal Growth, 2016 (447): 36-41.
- 6. N. Xia, H. Zhang, D. R. Yang, et al.  $\beta$ -Ga<sub>2</sub>O<sub>3</sub> bulk single crystals grown by a casting method, Journal of Alloys Compounds, 2023, 935(2), 168036.
- 7. <http://www.iawbs.com/portal.php?mod=view&aid=2849>
- 8. A. Kuramata, K. Koshi, S. Watanabe, et al. High-quality  $\beta$ -Ga<sub>2</sub>O<sub>3</sub> single crystals grown by edge-defined film-fed growth, Japanese Journal of Applied Physics, 2016, 55, 1202A2.

- 9. 穆文祥, 贾志泰, 陶绪堂. 4英寸氧化镓单晶生长与性能. 人工晶体学报, 2022, 51(Z1): 1749-1753.
- 10. Z. Galazka, S. Ganschow, P. Seyidov, et al. Two inch diameter, highly conducting bulk  $\beta$ -Ga<sub>2</sub>O<sub>3</sub> single crystals grown by the Czochralski method, Applied Physics Letters, 2022, 120, 152101.
- 11. K. Ema, K. Sasaki, A. Kuramata, et al. Homo- and hetero-epitaxial growth of  $\beta$ -gallium oxide via GaCl<sub>3</sub>-O<sub>2</sub>-N<sub>2</sub> system. Journal of Crystal Growth, 2021, 564.
- 12. M.H.S. Fujita, Gallium Oxide. Springer, 2020.
- 13. K. Azizie, F. V. E. Hensling, C. A. Gorsak, et al. Silicon-doped  $\beta$ -Ga<sub>2</sub>O<sub>3</sub> films grown at 1  $\mu$ m/h by suboxide molecular-beam epitaxy. APL Materials 2023, 11(4): 041102.
- 14. S. Yamashita, R. Moriya, H. Takane, et al. Growth of Ga<sub>2</sub>O<sub>3</sub> film on ScAlMgO<sub>4</sub> substrate by mist-chemical vapor deposition. Japanese Journal of Applied Physics, 2023. 62: SF1012.
- 15. D. Shinohara, S. Fujita. Heteroepitaxy of Corundum-Structured  $\alpha$ -Ga<sub>2</sub>O<sub>3</sub> Thin Films on  $\alpha$ -Al<sub>2</sub>O<sub>3</sub> Substrates by Ultrasonic Mist Chemical Vapor Deposition. Japanese Journal of Applied Physics, 2008, 47(9R): p. 7311.
- 16. Z. Feng, A.F.M.A.U. Bhuiyan, Z. Xia, et al. Probing Charge Transport and Background Doping in Metal-Organic Chemical Vapor Deposition-Grown (010)  $\beta$ -Ga<sub>2</sub>O<sub>3</sub>. Physical Status Solidi-Rapid Research Letters, 2020, 14(8): p. 2000145.
- 17. Y. Zhang, Y. Gong, X. Chen, et al. Unlocking the Single-Domain Heteroepitaxy of Orthorhombic  $\kappa$ -Ga<sub>2</sub>O<sub>3</sub> via Phase Engineering. ACS Applied Electronic Materials, 2022, 4(1): 461-468.
- 18. H. Gong, H. Chen, Y. Xu, et al. A 1.86-kV double-layered NiO/  $\beta$ -Ga<sub>2</sub>O<sub>3</sub> vertical p-n heterojunction diode. Applied Physics Letters, 2020, 117(2).
- 19. W. Hao, Q. He, X. Zhou, et al. 2.6 kV NiO/Ga<sub>2</sub>O<sub>3</sub> Heterojunction Diode with Superior High-Temperature Voltage Blocking Capability. in 2022 IEEE 34th International Symposium on Power Semiconductor Devices and ICs (ISPSD), 2022.
- 20. J. Zhang, P. Dong, K. Dang, et al. Ultra-wide bandgap semiconductor Ga<sub>2</sub>O<sub>3</sub> power diodes. Nature Communication, 2022, 13(1): p. 3900.
- 21. H. Liu, Y. Wang, Y. Lv, et al. 10-kV Lateral  $\beta$ -Ga<sub>2</sub>O<sub>3</sub> MESFETs With B Ion Implanted Planar Isolation. IEEE Electron Device Lett, 2023, 44: p. 1048-1051.
- 22. Y. Ma, X. Zhou, W. Tang, et al. 702.3 A · cm<sup>-2</sup>/10.4 m $\Omega$  · cm<sup>2</sup>  $\beta$ -Ga<sub>2</sub>O<sub>3</sub> U-Shape Trench Gate MOSFET With N-Ion Implantation, IEEE Electron Device Letters 2023 44 (3)
- 23. W. Li, K. Nomoto, Z. Hu, et al. Single and multi-fin normally-off Ga<sub>2</sub>O<sub>3</sub> vertical transistors with a breakdown voltage over 2.6 kV, IEDM Tech. Dig., Dec. 2019, p. 12
- 24. S. Krishnamoorthy, Z. Xia, C. Joishi, Y. Zhang, J. McGlone, J. Johnson, M. Brenner, A. R. Arehart, J. Hwang, and S. Lodha, Applied Physics Letters, 111(2), 023502 (2017).
- 25. X. Xu, H. Gong et al., IEEE Electron Device Lett, 2023. 44(7): 1060-1063.
- 26. M. Zhou, H. Zhou, et al., 2023 International Electron Devices Meeting (IEDM),
- 27. T. Oshima, T. Okuno, S. Fujita, et al. Ga<sub>2</sub>O<sub>3</sub> thin film growth on c-plane sapphire substrates by molecular beam epitaxy for deep ultraviolet photodetectors, Japanese Journal of Applied Physics, 2007 46 (11), 7217-7220
- 28. X. Hou, H. Sun, S. Long, et al. Ultrahigh-Performance Solar-Blind Photodetector Based on  $\alpha$ -Phase-Dominated Ga<sub>2</sub>O<sub>3</sub> Film With Record Low Dark Current of 81 fA, IEEE Electron Device Letters, 2019 40 (9), 1483-1486
- 29. F. Alema, B. Hertog, P. Mukhopadhyay, et al. Solar blind Schottky photodiode based on an MOCVD grown homoepitaxial  $\beta$ -Ga<sub>2</sub>O<sub>3</sub> thin film, APL Materials, 2019, 7 (2) 022527.
- 30. D. Guo, Y. Su, H. Shi, et al. Self-powered ultraviolet photodetector driven by built in electric field, Small, 2017, 13 (45) 1701687
- 31. S. Yu, X. Zhao, M. Ding, et al. High-Detectivity  $\beta$ -Ga<sub>2</sub>O<sub>3</sub> Microflake Solar-Blind Phototransistor for Weak Light Detection, IEEE Electron Device Letters, 2021 42 (3) 383-386
- 32. Y. Chen, Y. Lu, Q. Liu, et al. Ga<sub>2</sub>O<sub>3</sub> photodetector arrays for solar-blind imaging, Journal of Materials Chemistry C, 2019, 7 (9), 2557-2562

# 超宽禁带半导体材料与器件研究进展

作者：何云龙，陆小力，孙静，张金凤，郑雪峰，马佩军，马晓华，郝跃  
（宽禁带半导体国家工程研究中心，西安电子科技大学，陕西省西安市 710071）

**摘要：**以氧化镓、金刚石和氮化铝为代表的超宽禁带半导体是继硅、砷化镓、氮化镓、碳化硅之后的第四代半导体材料，已被公认是推动微电子技术继续高速发展的关键技术，成为世界各国竞争的技术制高点。超宽禁带半导体具有大功率、耐高压、耐高温、抗辐射能力强等优越性能，是新一代大功率集成电路、电力电子功率器件、短波长光电器件与探测器件的理想材料。本文通过结合国际国内最新研究进展，概述了氧化镓，金刚石，氮化铝这三种超宽禁带半导体材料与器件的相关研究，并以此对未来进行了展望。

## 引言

以氮化镓、碳化硅为代表的第三代宽禁带半导体，已经在射频电子、电力电子和光电子领域得到了广泛应用，但是仍然存在一些问题有待解决。如氮化镓（GaN）单晶衬底尺寸小、器件动态特性差、缺陷界面机制不明晰等；碳化硅（SiC）仍存在材料成本高、加工难度大等技术困难。随着新能源、光伏产业的快速崛起，输出功率大、能量损耗低的电路系统成为未来发展趋势，而 GaN 与 SiC 略显疲态。因此，开发氧化镓（ $\text{Ga}_2\text{O}_3$ ）、金刚石（Diamond）和氮化铝（AlN）为代表的超宽禁带半导体受到了产业界和学术界的广泛关注，并取得了一定进展。

超宽禁带半导体具有比 GaN、SiC 更高的禁带宽度，因此具有更高的击穿电场，可以保障器件具有更大的功率密度，同时具有高效、耐高

温、抗辐射能力强等优越性能，是新一代大功率微波器件与集成电路、电力电子功率器件、短波长光电器件与探测器件的理想材料。巴利加优值（BFOM）是评判功率器件在大功率领域应用潜力的重要指标，如图 1 所示，氧化镓、金刚石和氮化铝的巴利加优值分别是 GaN 材料的 4 倍、29 倍和 22 倍，是 SiC 材料的 10 倍、74 倍和 56 倍。以上结果表明，超宽禁带半导体在电力电子领域和射频功率领域均具有巨大的应用潜力。近年来，不论在材料生长还是器件制备方面均取得了一系列突破。

本文结合国际国内最新研究进展，概述了氧化镓，金刚石，氮化铝这三种超宽禁带半导体材料与器件的相关研究，并给出了未来发展趋势，希望为该领域的研究者提供有价值的参考信息。

	Si	GaAs	4H-SiC	GaN	氧化镓	金刚石	氮化铝
带隙(eV)	1.1	1.4	3.3	3.39	4.8~4.9	5.5	6.2
熔点(°C)	1410	1238	>2700	1700	1740	3800	>2500
电子迁移率( $\text{cm}^2/\text{V s}$ )	1400	8000	550	600	300	2200	~300
电子饱和速度( $\times 10^7 \text{cm/s}$ )	1	2	2	2	2.42	3	2
击穿电场( $\times 10^6 \text{V/m}$ )	0.3	0.4	2.5	3.3	8	10	~15
介电常数	11.8	12.9	9.7	9	10	5.5	9
热导率( $\text{W/cm K}$ )	1.5	0.55	2.7	2.1	0.27	22	3
巴利加优值( $\epsilon\mu E_c^3$ )	1	5	340	870	3400	25000	19000

图1. 半导体材料的物理特性

## 1. 氧化镓材料与器件研究进展

### 1.1 氧化镓材料

$\text{Ga}_2\text{O}_3$  材料具有超宽的禁带宽度 (约 4.8~4.9 eV) 和超高临界击穿场强 (约 8MV/cm)。 $\text{Ga}_2\text{O}_3$  具有五种同分异构体, 而  $\beta\text{-Ga}_2\text{O}_3$  在大气压下是热力学最稳定的相, 其他的相则都属于亚稳态相, 在一定的温度和湿度条件下都可以转变为  $\beta\text{-Ga}_2\text{O}_3$ , 因此, 目前的主流研究均集中于  $\beta\text{-Ga}_2\text{O}_3$ 。与 GaN 基器件和 SiC 基器件相比,  $\beta\text{-Ga}_2\text{O}_3$  基器件理论上在相同耐压情况下, 导通电阻更低、功耗更小, 能够极大地降低器件工作时的电能损耗, 因此  $\beta\text{-Ga}_2\text{O}_3$  在大功率应用中极具潜力。目前日本的 NCT 公司采用垂直布里奇曼法成功制备出六英寸 (100) 向单晶衬底, 国内的镓仁半导体也通过铸造法实现了六英寸单晶衬底的生长。由此可见, 氧化镓的单晶衬底在价格成本上具有先天优势。

$\beta\text{-Ga}_2\text{O}_3$  的材料外延技术主要有氢化物气相外延 (HVPE)、金属有机化学气相沉积 (MOCVD) 和分子束外延 (MBE) 等几种主流生长方式。其中, HVPE 生长速率快、低浓度掺杂可调等优势在目前的市场占有率很高。而 MOCVD 外延生长方法不仅可以进行大尺寸外延, 同时可以兼顾生长速率, 将成为未来氧化镓外延材料市场化的主力军。目前,  $\beta\text{-Ga}_2\text{O}_3$  外延工艺可以被分为同质外延与异质外延。同质外延又分为 (100)、(010)、(001)、(-201) 等四种晶体取向, 异质外延的衬底则多为蓝宝石, 其主流应用方向为光电探测、辐射探测等。

研究者在同质外延方面的工作很多, 并取得了一定的进展。以 (-201) 晶向为例, 2020 年, 吉林大学利用 MOCVD 技术制备了高质量的  $\beta\text{-Ga}_2\text{O}_3$  同质外延薄膜, 其 XRD 摇摆曲线的 FWHM 为 21.6 arcsec, 均方根 (RMS) 粗糙度低至 0.68 nm<sup>[1]</sup>。2024 年, 西安电子科技大学采用脉冲 In 辅助技术, 得到了表面粗糙度为 0.98 nm, 摇摆曲线半高宽为 30.42 arcsec 的高质量外延薄膜, 如图 2 (a) 所示<sup>[2]</sup>。在异质外延技术方面, 2023 年, 西安电子科技大学采用脉冲 In 辅助技术实现了高质量的蓝宝石衬底异质外延薄膜。(-201) 晶面取向的半高宽达到 2700 arcsec, 表面粗糙度为 5.1 nm<sup>[3]</sup>。2024 年, 中国科学院半导体所采用两步法在蓝宝石衬底上

实现摇摆曲线半高宽低至 0.66°, 表面粗糙度为 6.8 nm 的外延薄膜, 并以此制备了光电探测器件, 光暗电流比高达 10<sup>15</sup> Jones<sup>[4]</sup>, 如图 2 (b) 所示。

### 1.2 氧化镓器件

#### 1.2.1 氧化镓二极管

受限于目前的材料结构, 氧化镓功率二极管主要以垂直型器件为主, 其研究点主要集中于提升器件的 BFOM 值, 从而接近其材料的理论极限。另一方面, 针对氧化镓功率二极管开启电压较大的问题, 研究者也做了一部分工作降低其开启电压从而减少导通损耗。

为了实现更高的 BFOM 值以接近其材料理论极限, 2024 年, 美国佛罗里达大学采用双层边缘介质终端技术, 实现了 BFOM 值为 15.2 GW/cm<sup>2</sup> 的功率二极管, 其 BFOM 值是目前已报道结果最高值<sup>[5]</sup>。早在 2022 年, 西安电子科技大学借助双层浓度的 NiO<sub>x</sub> 制造出复合终端结构二极管, 实现了 13.2GW/cm<sup>2</sup> 的 BFOM 值, 其击穿场强达到 6.4 MV/cm, 导通电阻为 5.24 mΩ · cm<sup>2</sup><sup>[6]</sup>, 如图 3 (a) 所示。

为了实现更低的开启电压, 2023 年, 美国空军研究实验室制造出垂直 Pt/TiO<sub>2</sub>/β-Ga<sub>2</sub>O<sub>3</sub> 金属介电半导体 (MDS) 二极管, 由于极化效应 MDS 二极管实现了 0.59 V 的开启电压<sup>[7]</sup>。同年, 西安电子科技大学创新开发了 N<sub>2</sub>O 等离子体技术处理阳极区域, 通过形成 Ga-N 键使二极管的开启电压降低至 0.6 V<sup>[8]</sup>, 如图 3 (b) 所示。

此外, 氧化镓二极管也成为目前最具实现产业化潜力的功率器件, 逐渐成为研究的热点。2022 年, 日本 NCT 公司结合场板技术, 在 12 μm 的漂移层上制造出边长为 1.7 mm 的大电流二极管, 器件正向电流达到了 2 A@2 V, 导通电阻为 17.1 mΩ · cm<sup>2</sup>, 反向击穿电压为 1200 V, BFOM 值为 84 MW/cm<sup>2</sup><sup>[9]</sup>。同年, 西安电子科技大学设计了一种异质结终端的二极管, 器件直径为 620 μm, 器件的正向电流达到了 7.13 A@4.9 V, 导通电阻为 6.76 mΩ · cm<sup>2</sup>, 反向击穿电压为 1260 V, BFOM 值为 234 MW/cm<sup>2</sup><sup>[10]</sup>。

#### 1.2.2 氧化镓晶体管

在氧化镓晶体管的研究领域, 研究人员深入且广泛地探讨了多个关键问题, 其中主要的研究点依然聚焦于提升器件的 BFOM 值以接近其材料理论极限, 其次, 为了实现未来的系统级应用, 实现增强型器件也不能被忽视。

在提升器件 BFOM 值方面, 2022 年, 美国犹他大学制作了 Fin 形三沟道 β-Ga<sub>2</sub>O<sub>3</sub> MESFET, 该器件的导通电阻为 5.1 mΩ · cm<sup>2</sup>, BFOM 值

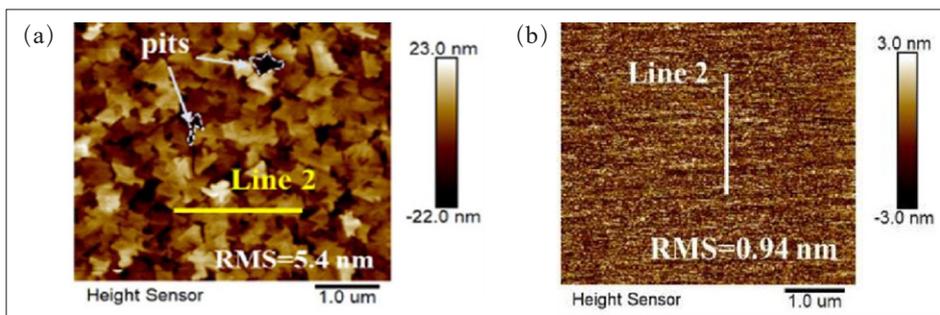


图2. AFM测量的薄膜粗糙度示意图 (a) (-201)  $\beta\text{-Ga}_2\text{O}_3$  同质外延薄膜, (b) 蓝宝石衬底上  $\text{Ga}_2\text{O}_3$  薄膜

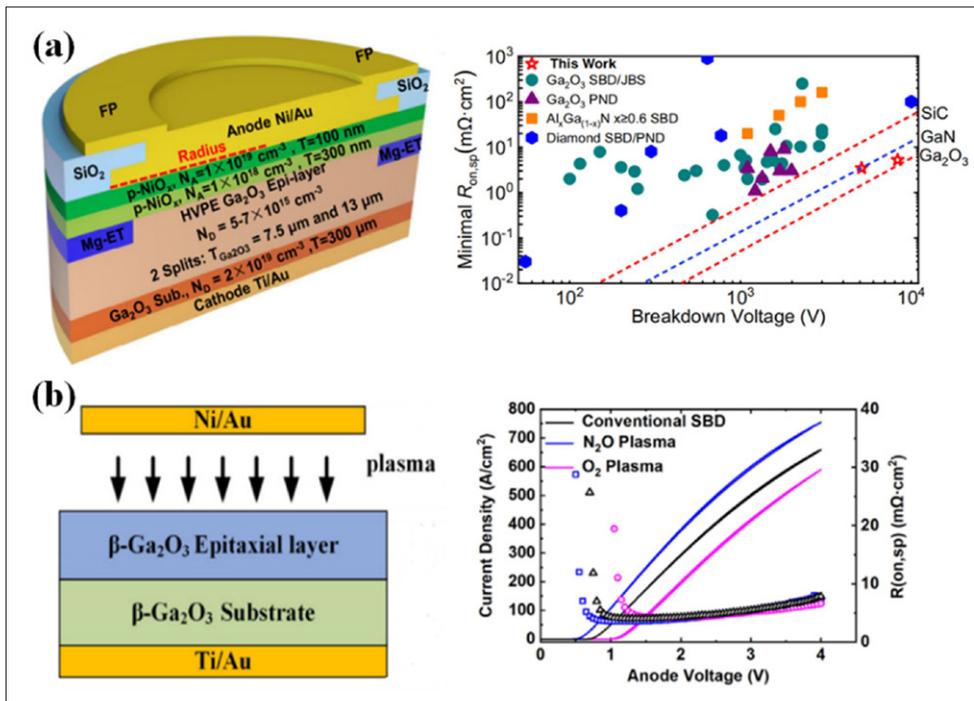


图3. (a) 复合终端的异质结二极管及Benchmark图, (b) N<sub>2</sub>O等离子体处理二极管及IV曲线

为 0.95 GW/cm<sup>2</sup> [11]。西安电子科技大学在同年制作了凹槽 PN 异质结栅结构晶体管, 器件的导通电阻为 6.24 mΩ · cm<sup>2</sup>, BFOM 值为 0.74 GW/cm<sup>2</sup>, 达到国际先进水平 [12]。

出于系统应用层面的考量, 研制高性能的增强型 Ga<sub>2</sub>O<sub>3</sub> 基晶体管至关重要。目前主流的增强型器件制作方式包括凹槽栅, 异质结栅以及鳍式 (Fin) 栅结构等。2018 年, 美国空军实验室利用凹槽栅结构并通过原子层沉积 (ALD) SiO<sub>2</sub> 作为栅介质, 实现了阈值电压为 2V 的增强型器件, 其导通电阻为 215 Ω · mm, 击穿电压为 505 V [13]。2022 年, 电子科技大学团队采用凹槽异质结栅结构, 实现了增强型 Ga<sub>2</sub>O<sub>3</sub> 晶体管, 器件的导通电阻为 15.1 mΩ · cm<sup>2</sup>, 击穿电压为 980 V, BFOM 为 63 MW/cm<sup>2</sup> [14]。2023 年, 西安电子科技大学制作了 Ga<sub>2</sub>O<sub>3</sub>/NiO<sub>x</sub> 异质结栅和肖特基复合栅结构晶体管, 其阈值电压为 3.3 V, 击穿电压达到 2160 V, 导通电阻为 6.35 mΩ · cm<sup>2</sup>, BFOM 值达到 0.73 GW/cm<sup>2</sup>, 是已报道氧化镓增强型器件中的最高值 [15], 如图 4 所示。

此外, 由于较高的临界击穿场强和低串联电阻, 氧化镓依然

具有可观的约翰逊优值 (JFOM), 因此在射频功率领域也有一定的应用前景, 众多学者开始了对氧化镓射频晶体管的研制。2021 年, 美国布法罗大学研制出增强型 (Al<sub>x</sub>Ga<sub>1-x</sub>)<sub>2</sub>O<sub>3</sub>/Ga<sub>2</sub>O<sub>3</sub> 异质结构晶体管, 该器件的 f<sub>T</sub>, f<sub>MAX</sub> 分别为 30、37 GHz, f<sub>T</sub> · L<sub>G</sub> 达到 4.8 GHz · μm [6]。2023 年, 西安电子科技大学将 Ga<sub>2</sub>O<sub>3</sub> 沟道材料转移到 SiC 衬底上, 并结合 T 型栅结构制作了晶体管, 该器件的 f<sub>T</sub>, f<sub>MAX</sub> 分别为 27.6、57 GHz, f<sub>T</sub> · L<sub>G</sub> 为 5 GHz · μm, 为目前国际报道的最高值 [17], 如图 4 所示。

## 2. 金刚石材料与器件研究进展

### 2.1 金刚石材料

金刚石具有禁带宽度大、击穿场强高、载流子迁移率和饱和速度高的优势, 并且具有自然界最高的热导率, 从半导体的各种品质因数来看, 金刚石材料拥有巨大的应用潜力, 有望将电子元器件推向新的功率极限。同时, 金刚石还拥有超强的抗辐照能力、极好的电绝缘特性和快响应特性, 有望

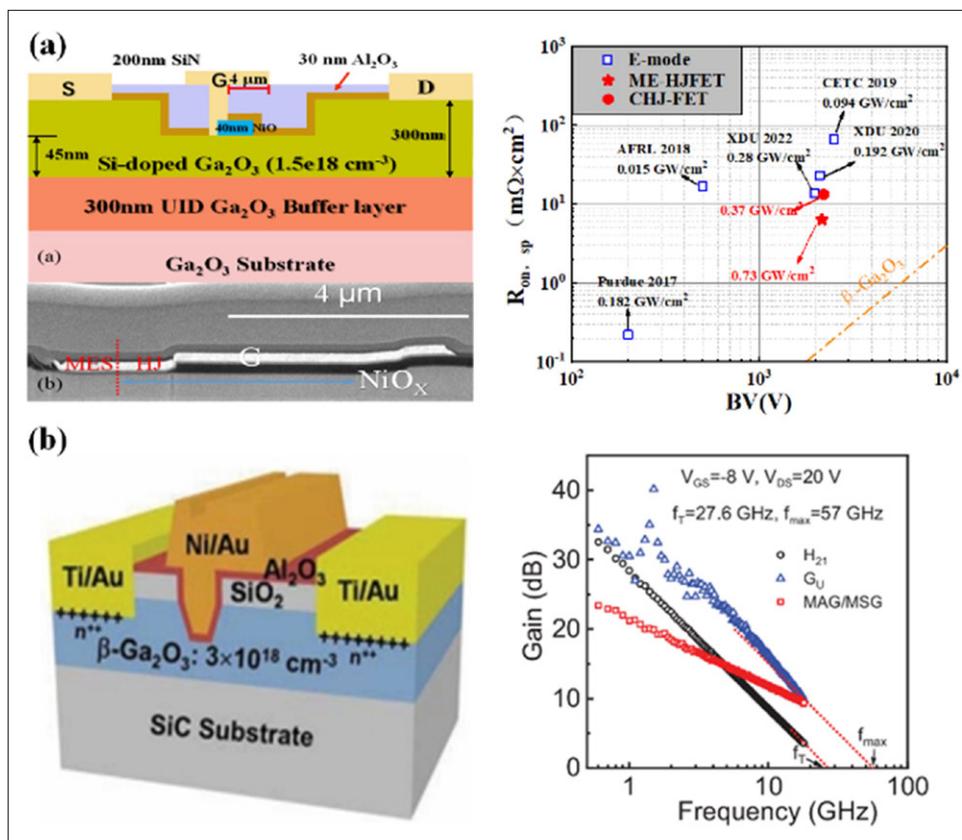


图4. (a) 异质结-肖特基复合栅结构晶体管及其Benchmark图, (b) T型栅结构的β-Ga<sub>2</sub>O<sub>3</sub> MOSFET及其小信号特性曲线

成为下一代脉冲强辐射场探测器的理想材料。此外，金刚石还可作为高性能热沉衬底，从芯片级散热的层面促使大功率器件和芯片小型化，在提升电路和系统的性能与寿命方面具有重要应用价值。

目前，单晶金刚石制备主要有高温高压（HPHT）合成方法和化学气相沉积法（CVD）。HPHT 合成单晶金刚石是一种模拟自然界中金刚石形成条件的技术，它在科学研究和工业应用中具有重要地位。2015 年，吉林大学设计了新型立方高压设备，提升了合成金刚石的质量，如图 5 所示<sup>[18]</sup>。但 HPHT 法制备单晶金刚石的尺寸受到严重限制，无法更进一步突破。

CVD 制备单晶金刚石体材料或者薄膜的主流方法主要包括微波等离子体化学气相沉积法（MPCVD）和热丝化学气相沉积法（HFCVD）。MPCVD 法制备金刚石薄膜技术经过 40 余年发展，逐渐走向成熟稳定，成为制备金刚石的主流方式。2014 年，日本 AIST 采用马赛克拼接技术，将 24 个 10 mm × 10 mm “克隆”基片拼接成一个 5.08 cm 的马赛克金刚石晶圆，实现了英寸级单晶金刚石<sup>[19]</sup>。2018 年，西安电子科技大学采用 MPCVD 系统在种子最大边对边宽度为 7.5 毫米的基础上，得到了两边宽度约为 10 毫米的同质外延单晶<sup>[20]</sup>。2019 年，西安电子科技大学利用 MPCVD 系统实现了 7 个 SCD 样品的同时扩大生长，并且进一步扩大到 14 个 SCD 样品的同时生长<sup>[21]</sup>。

在外延生长研究方面，2015 年，北京科技大学开展了 Ir 衬底上异质外延形核研究，外延形核密度达到  $10^8 \sim 10^9 \text{ cm}^{-2}$ <sup>[22]</sup>。目前最大尺寸（直径 ~90 毫米）单晶是德国奥格斯堡大学在 2017 年在 Ir YSZ/Si (001) 复合衬底上获得的，其生长时间 120 h、厚度为 1.6 mm、摇摆曲线 (004) 半高宽 FWHM 达到  $0.064^\circ$ <sup>[23]</sup>。西安电子科技大学在 2020 年优化 MPCVD 生长方式，实现了高纯外延材料生长，材料的 XRD

(004) 面摇摆曲线半高宽仅为  $46.3 \text{ arcsec}$ <sup>[24]</sup>。

## 2.2 金刚石器件

### 2.2.1 金刚石功率器件

金刚石功率器件分为功率二极管与功率晶体管。在功率二极管方面，由于金刚石的 n 型掺杂技术尚未成熟，金刚石基肖特基二极管主要通过 p 型金刚石和金属形成肖特基结实现。从结构上可分为垂直型、准垂直型和横向型。2021 年，日本产业技术综合研究所通过插入含有金属钨的缓冲层制备了准垂直肖特基势垒二极管。在  $\pm 8 \text{ V}$  电压下，整流比超过 8 个数量级，器件击穿电压为  $375 \text{ V}$ <sup>[25]</sup>。

由于其材料的固有属性，金刚石功率晶体管通常为耗尽型器件。2022 年，日本佐贺大学制备了  $\text{Al}_2\text{O}_3$  为介质层的 MOSFET，该器件最大漏极电流密度可达  $-0.68 \text{ A/mm}$ ，最大有效迁移率为  $205 \text{ cm}^2/(\text{V} \cdot \text{s})$ ，比导通电阻为  $7.54 \text{ m}\Omega \cdot \text{cm}^2$ 。器件的击穿电压达到  $2568 \text{ V}$ ，BFOM 值为  $874.6 \text{ MW} \cdot \text{cm}^{-2}$ ，是目前金刚石功率晶体管最高值<sup>[26]</sup>。而要想实现增强型器件需要克服更多的技术难题，这也是当前金刚石功率晶体管研究中的热点。关于金刚石增强型器件的主流实现方式包括退火或紫外臭氧处理；利用低功函数栅极材料；耗尽 2DHG 沟道；氮离子注入等。2022 年，西安电子科技大学利用 Al/BaF<sub>2</sub> 栅极材料实现了高性能常氢化金刚石 MIS-FET，器件的阈值电压为  $-0.90 \text{ V}$ ，最大跨导和最大饱和电流分别为  $30 \text{ mS/mm}$  和  $-96.5 \text{ mA/mm}$ <sup>[27]</sup>。2023 年，西安交通大学利用电子束蒸发的方式在栅下沉积了 30nm 厚的  $\text{CeB}_6$ ，成功实现了阈值电压为  $-0.46 \text{ V}$  金刚石增强型器件。最大电流密度为  $-83.8 \text{ mA/mm}$ <sup>[28]</sup>。

### 2.2.2 金刚石辐射探测器

由于金刚石优良的抗辐射特性及温度稳定性，其在辐射探测领域有着良好的应用前景。金刚石辐射探测器以匀质体电导型（无结型）结构为主流结构。这种结构对金刚石材料在核辐射后产生的载流子的收集特性提出了极高的要求，在电学特性上表现为载流子输运特性好、复合中心和陷阱少、载流子复合寿命长，这些特性决定了金刚石辐射探测器的电荷收集效率、能量分辨率等指标和长期探测性能的稳定性。目前金刚石辐射探测器的电荷收集效率可达 90% 以上（甚至 100%），对  $\alpha$  粒子和中子的能量分辨率最好结果分别为 0.4% 与 1.5%。对  $\gamma$  射线 / 中子 / 质子 / 重离子等的探测则进一步证明了金刚石的抗辐射特性，在经受

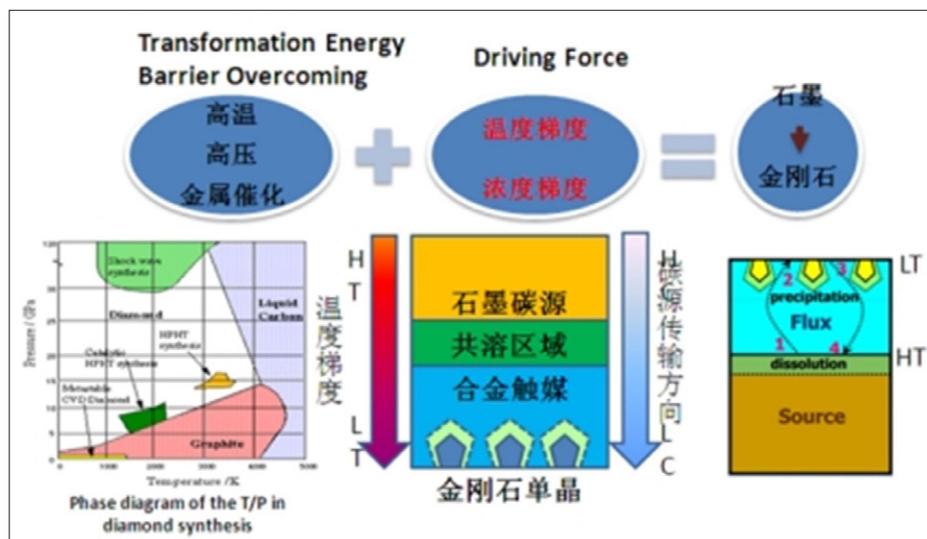


图5. 高温高压法合成单晶金刚石

$10^{15}$  质子/cm<sup>2</sup>、250 Mrad 光子辐照以及  $3 \times 10^{15}$  中子/cm<sup>2</sup> 辐照后，金刚石探测性能只有轻微的变化。

2020 年，西安电子科技大学提出了一种新型金刚石探测器，该器件在  $1 \text{ V}/\mu\text{m}$  的电场下，暗电流非常低仅为  $7.46 \times 10^{-13} \text{ A}/\text{mm}^2$ 。在  $\alpha$  粒子的辐照下，探测器的 CCE 为电子 (98.6%) 和空穴 (99.01%)，以及能量分辨率为 1.04% 与 0.76%。同时，探测器具有超快的时间响应，仅为  $347.4 \text{ ps}$ <sup>[29]</sup>，如图 6 所示。

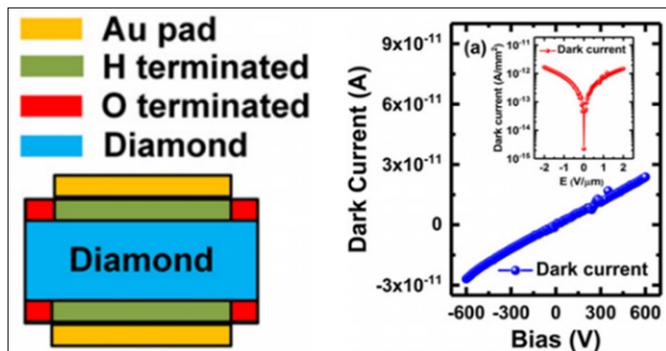


图6. 金刚石辐射探测器及其IV曲线

### 3. 氮化铝材料与器件研究进展

#### 3.1 氮化铝材料

氮化铝 (AlN) 是典型的 III-V 族化合物，有着优异的物理化学性质如高热稳定性 (熔点  $2100 \text{ }^\circ\text{C}$ )、高热导率 [ $2\text{W}/(\text{cm} \cdot \text{K})$ ]、高化学稳定性等。AlN 还具有良好的压电和介电性能，因此在能量转换、声波和 MEMS 等器件上具有很大的应用价值，已被用于微机电系统。针对 AlN 材料的研究主要集中在 AlN 晶体生长与 AlN 薄膜外延两个方面。其中，AlN 晶体生长主要是采用 PVT 法进行自籽晶与异质籽晶生长。AlN 薄膜外延主要采用 MOCVD、ALD 等方法在蓝宝石或 4H-SiC 衬底上进行异质外延生长。

国内外有许多团队对 AlN 材料开展了研究并取得了一定成果。在 AlN 晶体生长方面，北京大学结合有效的 Al 原子输运控制方法，实现了直径超过  $62 \text{ mm}$  的 AlN 晶体和直径超过  $50 \text{ mm}$  的 AlN 单晶衬底。在 AlN 薄膜外延方面，该团队提出了一种基于纳米图形化 AlN/蓝宝石模板的“可控离散和可控聚合”侧向外延方法 (NPATs)，使蓝宝石衬底上 AlN 薄膜的位错腐蚀坑密度降低至  $10^4 \text{ cm}^{-2}$  量级<sup>[30]</sup>。与此同时，西安电子科技大学提出了扩散吸附调节外延生长法，获得了  $3 \times 3 \text{ cm}^2$  的柔性 AlN 薄膜，且 RMS 为  $0.748 \text{ nm}$ ，如图 7 所示。此

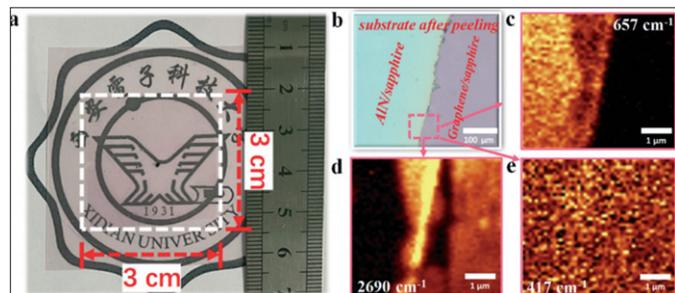


图7. AlN薄膜及其显微、拉曼特性

外，该团队还通过应变工程连续调控柔性 AlN 材料的带隙，将带隙降低到  $4.8 \text{ eV}$ ，并使响应度提高 161%，时间响应速度加快 31%，并降低了暗电流<sup>[31]</sup>。此外，AlN 还可以通过 ALD 方式生长，起到栅介质的作用。2015 年，西安电子科技大学用 PEALD 生长 AlN 栅介质，与 AlGaIn/GaN 结合形成 MIS-HEMT 器件，器件的跨导峰值为  $289 \text{ mS}/\text{mm}$ ，同时还显著改善了栅界面特性，界面电荷降低至  $3.1 \times 10^{11} \text{ cm}^{-2}$ <sup>[32]</sup>。

#### 3.2 氮化铝器件

针对 AlN 器件的研究主要集中于二极管、MESFET、光电探测器等。其中，AlN 基二极管表现出较好的特性而受到广泛研究。2023 年，亚利桑那州立大学首次在 AlN 衬底上实现了击穿电压达到  $3 \text{ kV}$  的 AlN 肖特基二极管，泄漏电流仅为  $200 \text{ nA}$ <sup>[33]</sup>。2024 年，名古屋大学采用分布式极化掺杂方法在 AlN 衬底上制备了 AlGaIn p-n 垂直二极管，如图 8 (a) 所示，击穿场强达到  $7.3 \text{ MV}/\text{cm}$ ，实现了  $6.5 \text{ V}$  的开启电压和  $3 \text{ m}\Omega \cdot \text{cm}^2$  的导通电阻，为目前所报道的 AlN 基 p-n

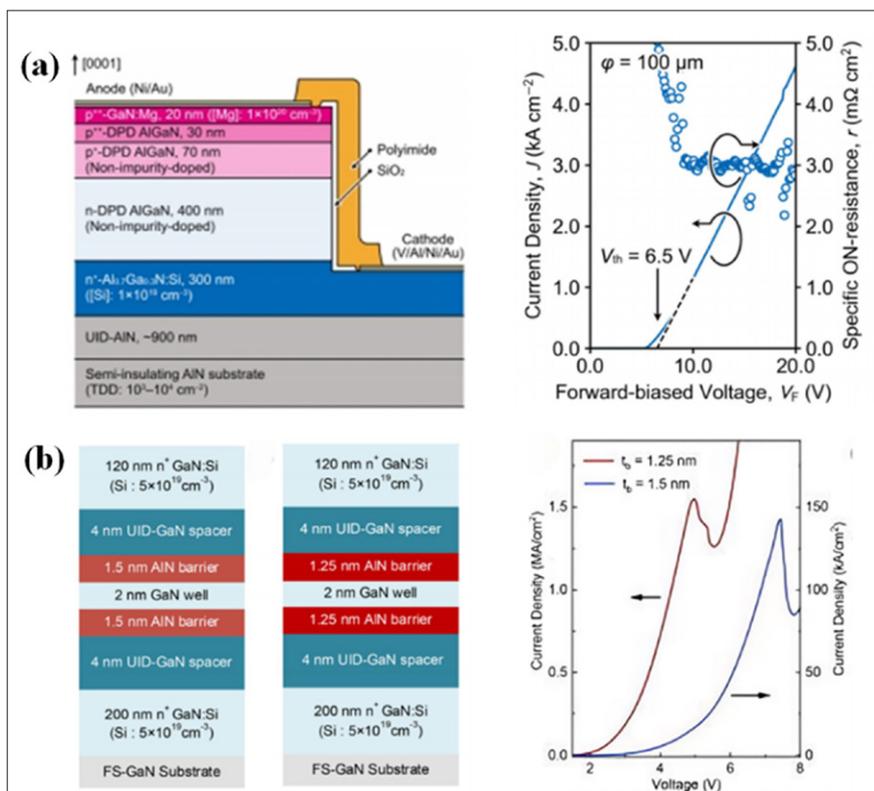


图8. (a) p-n二极管的横截面图及IV特性曲线 (b) AlN/GaN双势垒共振隧穿二极管及其IV特性曲线

二极管最小值<sup>[34]</sup>。同年，西安电子科技大学实现了高性能 AlN/GaN 双势垒共振隧穿二极管，其峰值电流达到了创纪录的 1551 kA/cm<sup>2</sup>，峰谷电流比为 1.24<sup>[35]</sup>，如图 8 (b) 所示。

此外，由于 AlN 具有很高的极化效应，因此，AlN/GaN 异质结中的沟道电子面密度极高，适合制作射频器件，其较高的欧姆接触电阻通常用二次外延的方法来解决。2022 年，西安电子科技大学提出了远程等离子体氧化处理的低损伤增强型 AlN/GaN HEMT，阈值电压为 0.4 V，最大电流达到了 1.06 A/mm<sup>[36]</sup>。2023 年，北京大学报道了 70 nm 栅长的 AlN/GaN HEMT，欧姆接触电阻低至 0.09 Ω·mm， $f_T/f_{max}$  达到 140/301 GHz，饱和电流密度达到 1.54 A/mm<sup>[37]</sup>。

#### 4. 总结与展望

本文参考了超宽禁带半导体的学术和产业界动态，并根据国家工程研究中心多年在该领域的深入研究，简单概述了超宽禁带半导体材料、器件及相关技术的阶段性关键进展。

Yole Intelligence 在《Status of the Power Electronics Industry Report》中预计，到 2028 年，全球功率器件市场将增至 333 亿美元，推动着宽禁带半导体领域的高速发展，但现有的 GaN 和 SiC 体系难以满足日益增长的军用及民用技术要求，作为超宽禁带半导体，Ga<sub>2</sub>O<sub>3</sub> 能够实现 n 型电子结

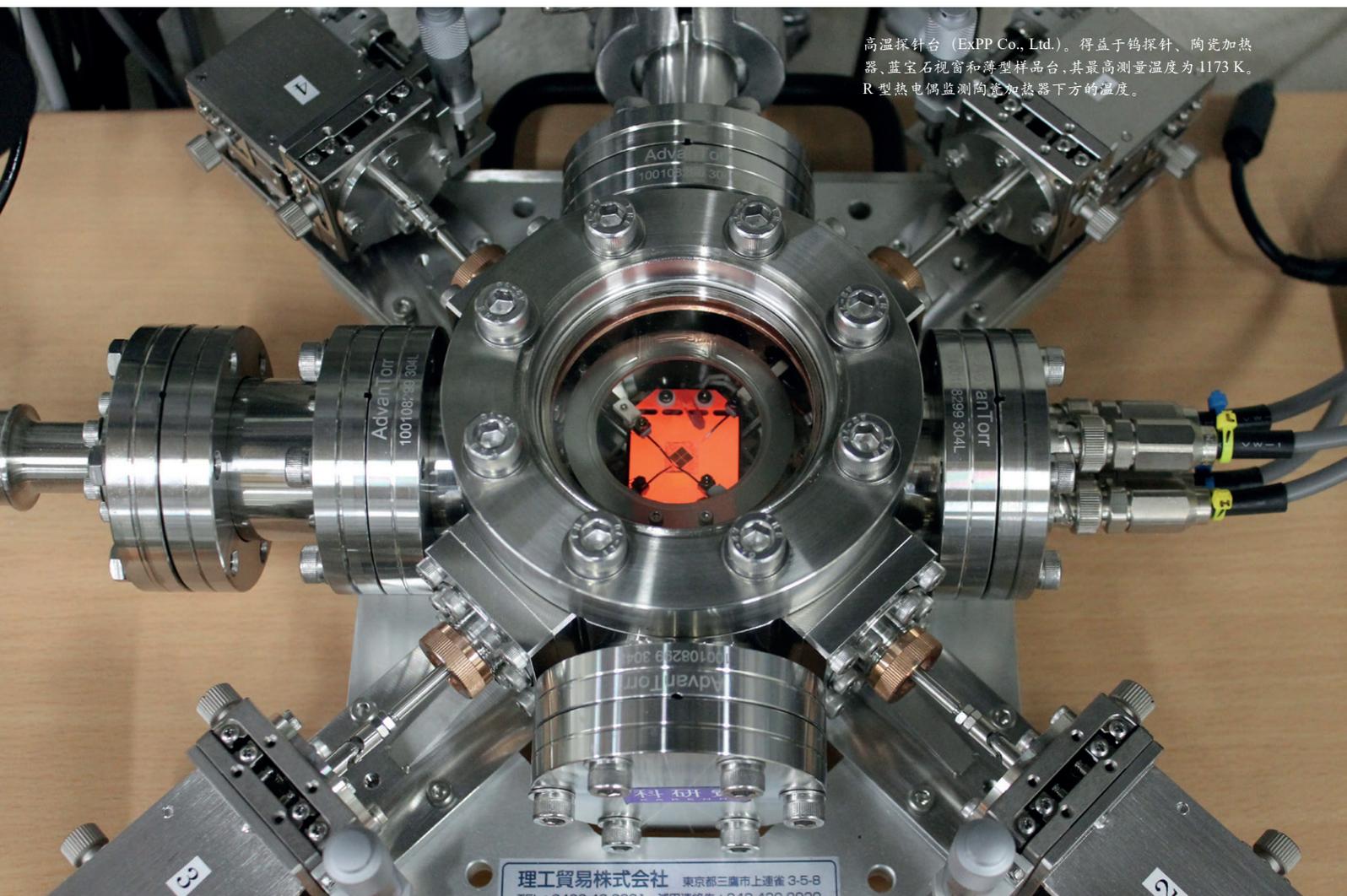
构的精确调制、金刚石具有室温下最高的热导率，而 AlN 具有极宽的带隙和较好的极化特性，这些优异的特性使得其在高压、高频、高温和大功率电子器件等领域具有广阔的应用前景，在更高功率、频率和效率的同时，低成本和小体积产品的实现成为可能。

近十年，世界范围特别是国内对超宽禁带半导体的研究变得更加活跃，不同技术制备的四英寸 AlN、金刚石和六英寸 Ga<sub>2</sub>O<sub>3</sub> 衬底相继被报道，Ga<sub>2</sub>O<sub>3</sub> 和金刚石 MOSFET 及 AlN 基 HEMT 出色的器件性能也有望在电力电子及射频功率领域应用，Ga<sub>2</sub>O<sub>3</sub> 基日盲探测器、金刚石基辐照探测器和光导开关、AlN 基 LED 等也在光电子、辐射领域取得了突破进展。这些喜人的成果更加证明了超宽禁带半导体的发展潜力。但是，由于相关理论与技术的不成熟，超宽禁带半导体材料与器件仍存在很多问题有待解决。此外，与相对较为成熟的 SiC、GaN 相比，以 Ga<sub>2</sub>O<sub>3</sub>、金刚石和 AlN 为代表的超宽禁带半导体产业化应用才刚刚开始。下一个十年，相信在国内同行共同努力下，超宽禁带半导体理论和技术将得到跨越式发展，商业产品快速投放并在市场中实现广泛应用，它们将通过更高的工作效率和更低的功率损耗来节省能源，同时改变人们的工作与生活。☞

#### 扩展阅读

- [1] C. Zhao et al., "Preparation of high-thickness n'-Ga<sub>2</sub>O<sub>3</sub> film by MOCVD," in *Coatings*, vol. 12, no. 5, 645, May. 2022, doi: 10.3390/coatings12050645.
- [2] Y. Wang, et al., "Enhancing the quality of homoepitaxial (-201) β-Ga<sub>2</sub>O<sub>3</sub> thin film by MOCVD with in situ pulsed indium," in *Applied Physics Letters*, vol. 124, no. 7, 072105, Feb. 2024, doi: 10.1063/5.0189586.
- [3] Y. Wang et al., "Optimization quality for indium pulse-assisted of β-Ga<sub>2</sub>O<sub>3</sub> thin film on sapphire surface," in *Ceramics International*, vol. 49, no. 23, pp. 37506-37512, Dec. 2023, doi: 10.1016/j.ceramint.2023.09.077.
- [4] P. Ma et al., "Two-step growth of β-Ga<sub>2</sub>O<sub>3</sub> on c-plane sapphire using MOCVD for solar-blind photodetector," in *Journal of Semiconductors*, vol. 45, no. 2, 022502, Apr. 2024, doi: 10.1088/1674-4926/45/2/022502.
- [5] J. Li et al., "Breakdown up to 13.5 kV in NiO/β-Ga<sub>2</sub>O<sub>3</sub> vertical heterojunction rectifiers," in *ECS Journal of Solid State Science and Technology*, vol. 13, no. 3, 035003, Mar. 2024, doi: 10.1149/2162-8777/ad3457.
- [6] J. Zhang et al., "Ultra-wide bandgap semiconductor Ga<sub>2</sub>O<sub>3</sub> power diodes," in *Nature Communications*, vol. 13, no. 1, 3900, Jul. 2022, doi: 10.1038/s41467-022-31664-y.
- [7] Nolan S. Hendricks et al., "Vertical metal-dielectric-semiconductor diode on (001) β-Ga<sub>2</sub>O<sub>3</sub> with high-κ TiO<sub>2</sub> interlayer exhibiting reduced turn-on voltage and leakage current and improved breakdown," in *Applied Physics Express*, vol. 16, no. 7, 071002, Jul. 2023, doi: 10.35848/1882-0786/ace0f3.
- [8] Y. He et al., "Research on the β-Ga<sub>2</sub>O<sub>3</sub> Schottky barrier diodes with oxygen-containing plasma treatment," in *Applied Physics Letters*, vol. 122, no. 16, 163503, Apr. 2023, doi: 10.1063/5.0145659.
- [9] Q. Yan et al., "Low density of interface trap states and temperature dependence study of Ga<sub>2</sub>O<sub>3</sub> Schottky barrier diode with p-NiO<sub>x</sub> termination," in *Applied Physics Letters*, vol. 120, no. 9, 092106, Feb. 2022, doi: 10.1063/5.0082377.
- [10] F. Otsuka et al., "Large-size (17x1.7 mm<sup>2</sup>) β-Ga<sub>2</sub>O<sub>3</sub> field-plated trench MOS-type Schottky barrier diodes with 1.2 kV breakdown voltage and 10<sup>9</sup> high on/off current ratio," in *Applied Physics Express*, vol. 15, no. 1, 016501, Jan. 2022, doi: 10.35848/1882-0786/ac4080.
- [11] A. Bhattacharyya et al., "High-mobility tri-gate β-Ga<sub>2</sub>O<sub>3</sub> MESFETs with a power figure of merit over 0.9 GW/cm<sup>2</sup>," in *IEEE Electron Device Letters*, vol. 43, no. 10, pp. 1637-1640, Oct. 2022, doi: 10.1109/LED.2022.3196305.
- [12] C. Wang et al., "Hysteresis-free and μ s-switching of D/E-modes Ga<sub>2</sub>O<sub>3</sub> hetero-junction FETs with the BV<sup>2</sup>/R<sub>on,sp</sub> of 0.74/0.28 GW/cm<sup>2</sup>," in *Applied Physics Letters*, vol. 120, no. 11, 112101, Mar. 2022, doi: 10.1063/5.0084804.

- ▶ [13] K. D. Chabak et al., “Recessed-gate enhancement-mode  $\beta$ -Ga<sub>2</sub>O<sub>3</sub> MOSFETs,” in IEEE Electron Device Letters, vol. 39, no. 1, pp. 67-70, Jan. 2018, doi: 10.1109/LED.2017.2779867.
- ▶ [14] X. Zhou et al., “Normally-off  $\beta$ -Ga<sub>2</sub>O<sub>3</sub> power heterojunction field-effect-transistor realized by p-NiO and recessed-gate,” 2022 IEEE 34th International Symposium on Power Semiconductor Devices and ICs (ISPSD). Vancouver, BC, Canada, 2022, pp. 101-104, doi: 10.1109/ISPSD49238.2022.9813678.
- ▶ [15] X. Wang et al., “An E-mode  $\beta$ -Ga<sub>2</sub>O<sub>3</sub> metal-heterojunction composite field effect transistor with a record high P-FOM of 0.73 GW/cm<sup>2</sup>,” 2023 35th International Symposium on Power Semiconductor Devices and ICs (ISPSD), Hong Kong, 2023, pp. 390-393, doi: 10.1109/ISPSD57135.2023.10147570.
- ▶ [16] A. Vaidya et al., “Enhancement mode  $\beta$ -(Al<sub>x</sub>Ga<sub>1-x</sub>)<sub>2</sub>O<sub>3</sub>/Ga<sub>2</sub>O<sub>3</sub> heterostructure FET (HFET) with high transconductance and cut-off frequency,” in IEEE Electron Device Letters, vol. 42, no. 10, pp. 1444-1447, Oct. 2021, doi: 10.1109/LED.2021.3104256.
- ▶ [17] M. Zhou et al., “1.1 A/mm  $\beta$ -Ga<sub>2</sub>O<sub>3</sub>-on-SiC RF MOSFETs with 2.3 W/mm P<sub>out</sub> and 30% PAE at 2 GHz and f<sub>T</sub>/f<sub>max</sub> of 27.6/57 GHz,” 2023 International Electron Devices Meeting (IEDM), San Francisco, CA, USA, 2023, pp. 1-4, doi: 10.1109/IEDM45741.2023.10413782.
- ▶ [18] Q. Han et al., “Design of a novel large volume cubic high pressure apparatus for raising the yield and quality of synthetic diamond,” in Journal of Crystal Growth, vol. 422, pp. 29-35, Jul. 2015, doi: 10.1016/j.jcrysgro. 2015.04.028.
- ▶ [19] H. Yamada et al., “A 2-in. mosaic wafer made of a single-crystal diamond,” in Applied Physics Letters, vol. 104, no. 10, 102110, Mar. 2014, doi: 10.1063/1.4868720.
- ▶ [20] Z. Ren et al., “Growth and characterization of the laterally enlarged single crystal diamond grown by microwave plasma chemical vapor deposition,” in Chinese Physics Letters, vol. 35, no. 7, 078101, Jun 2018, doi: 10.1088/0256-307X/35/7/078101.
- ▶ [21] Z. Ren et al., “Multiple enlarged growth of single crystal diamond by MPCVD with PCD-rimless top surface,” in Chinese physics B, vol. 28, no. 12, 128103, Nov. 2019, doi: 10.1088/1674-1056/ab53cd.
- ▶ [22] Y. Feng et al., “Heteroepitaxial nucleation of diamond on Ir(100)/MgO(100) substrate by bias enhanced microwave plasma chemical vapor deposition method,” in Journal of Synthetic Crystals, vol. 44, no. 4, pp. 896-901, Apr. 2015, doi: 10.16553/j.cnki. issn1000-985x.2015.04.009.
- ▶ [23] M. Schreck et al., “Ion bombardment induced buried lateral growth: The key mechanism for the synthesis of single crystal diamond wafers,” in Scientific Reports, vol. 7, 44462, Mar. 2017, doi: 10.1038/srep44462.
- ▶ [24] 苏凯. 高性能CVD金刚石核探测器及相关电子器件研究. 西安电子科技大学, 2022. doi: 10.27389/d.cnki.gxadu.2020.003386.
- ▶ [25] P. Sittimart et al., “Enhanced in-plane uniformity and breakdown strength of diamond Schottky barrier diodes fabricated on heteroepitaxial substrates,” in Japanese Journal of Applied Physics, vol. 60, no. SB, SBB05, May 2021, doi: 10.35848/1347-4065/abd537.
- ▶ [26] N. C. Saha et al., “875-MW/cm<sup>2</sup> low-resistance NO<sub>2</sub> p-type doped chemical mechanical planarized diamond MOSFETs,” in IEEE Electron Device Letters, vol. 43, no. 5, pp. 777-780, May 2022, doi: 10.1109/LED.2022.3164603.
- ▶ [27] Q. He et al., “High mobility normally-OFF hydrogenated diamond field effect transistors with BaF<sub>2</sub> gate insulator formed by electron beam evaporator,” in IEEE Transactions on Electron Devices, vol. 69, no. 3, pp. 1206-1210, Mar. 2022, doi: 10.1109/TED.2022.3147738.
- ▶ [28] M. Zhang et al., “Electrical properties of cerium hexaboride gate hydrogen-terminated diamond field effect transistor with normally-off characteristics,” in Carbon, vol. 201, pp. 71-75, Sep. 2022, doi: 10.1016/j.carbon.2022.08.056.
- ▶ [29] K. Su et al., “High performance hydrogen/oxygen terminated CVD single crystal diamond radiation detector,” in Applied Physics Letters, vol. 116, no. 9, 092104, Mar. 2020, doi: 10.1063/1.5135105.
- ▶ [30] J. Wang et al., “Group-III nitride heteroepitaxial films approaching bulk-class quality,” in Nature materials, vol. 22, no. 7, pp. 853-859, Jun. 2023, doi: 10.1038/s41563-023-01573-6.
- ▶ [31] 史泽堃. 柔性自支撑AlN薄膜极性调控与应变工程的研究. 西安电子科技大学, 2024. doi: 10.27389/d.cnki.gxadu.2022.003463.
- ▶ [32] J. Zhu et al., “Improved interface and transport properties of AlGaIn/GaN MIS-HEMTs with PEALD-grown AlN gate dielectric,” in IEEE Transactions on Electron device, vol. 62, no. 2, pp. 512-518, Feb. 2015, doi: 10.1109/TED.2014.2377781.
- ▶ [33] D. H. Mudiyansele et al., “High-voltage AlN Schottky barrier diodes on bulk AlN substrates by MOCVD,” in Applied Physics Express, vol 17, no. 1, 014005, 2024, doi: 10.35848/1882-0786/ad15f4.
- ▶ [34] T. Kumabe et al., “Demonstration of AlGaIn-on-AlN pn diodes with dopant-free distributed polarization doping,” in IEEE Transactions on Electron Devices, vol 71, no. 5, pp. 3396-3402, Feb. 2024, doi: 10.1109/TED.2024.3367314.
- ▶ [35] F. Liu et al., “Record peak current density of over 1500 kA/cm<sup>2</sup> in highly scaled AlN/GaN double-barrier resonant tunneling diodes on free-standing GaN substrates,” in Applied Physics Letters, vol 124, no. 7, 073501, Feb. 2024, doi: 10.1063/5.0180145.
- ▶ [36] S. Liu et al., “Improved breakdown voltage and low damage E-mode operation of AlON/AlN/GaN HEMTs using plasma oxidation treatment,” in IEEE Electron Device Letters, vol 43, no. 10, pp. 1621-1624, Oct. 2022, doi: 10.1109/LED.2022.3203164.
- ▶ [37] L. Yang et al., “AlN/GaN HEMTs with f<sub>max</sub> exceeding 300 GHz by using Ge-doped n<sup>++</sup> GaN Ohmic contacts,” in ACS Applied Electronic Materials, vol. 5, no. 9, pp. 4786-4791, Sep. 2023, doi: 10.1021/acsaelm.3c00555.



高温探针台 (ExPP Co., Ltd.)。得益于钨探针、陶瓷加热器、蓝宝石视窗和薄型样品台,其最高测量温度为 1173 K。R 型热电偶监测陶瓷加热器下方的温度。

## 应用 AlN 的极端温度器件

具有 AlN 沟道的二极管和晶体管具有高击穿电压特性,可在极高温下工作

作者: Hironori Okumura, 筑波大学

许多人类活动正在扩展到极端环境,通常是为了开发资源。这使得探索向各个方向发展,包括地下深处、海洋深处和深空。在所有这些环境中,温度都是极端的——金星表面、深井钻探以及工作中发动机内部空间的温度都超过 300°C。

要了解有关所有这些环境的更多信息,需要部署传感器。但最常见的那些——即基于硅的传感器——由于工作温度限制相对较低,无法胜任这项任务。这意味着,为了丰富我们在这些环境中的生活,我们需要开发极端温度电子产品。

当所有形式的半导体器件在极端温度下工作时,它们会面临与材料、电极、栅极氧化物和封装相关的问题(见图 1)。随着温度升高,电子从价带最大值激发到导带最小值,因此会产生大量电子-空穴对。这些电子会增加本征载流子

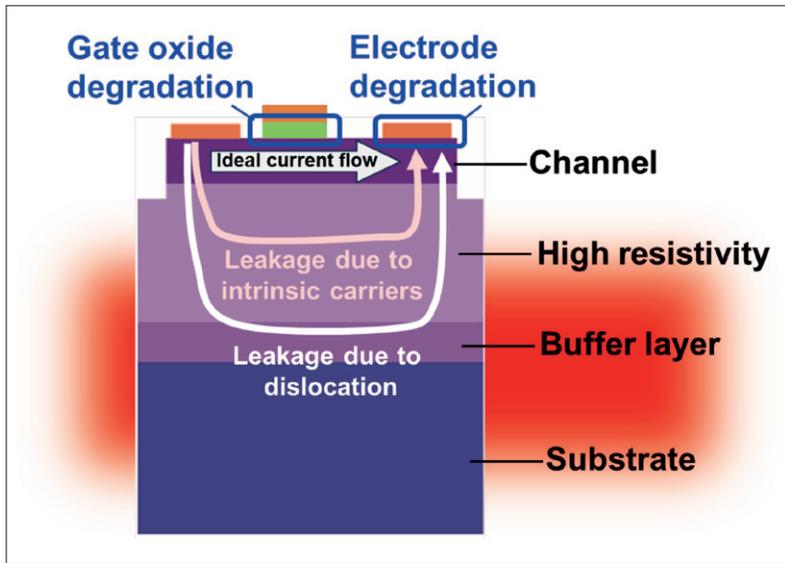


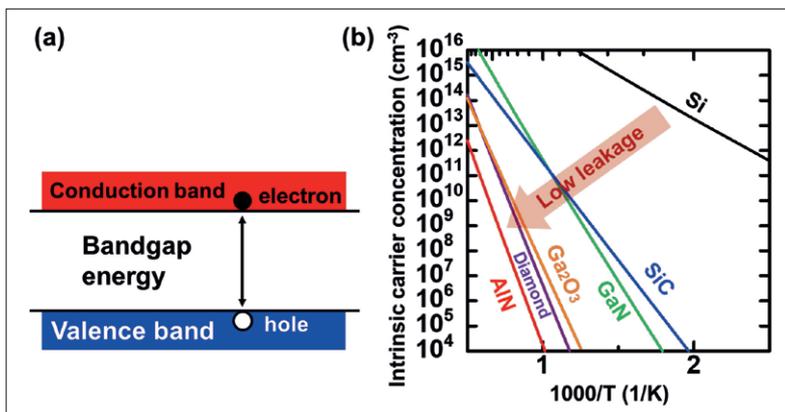
图1: 具有栅极氧化物的MESFET中的漏电路径和热退化点。

浓度(见图2(a)),从而造成不利影响,因为它们会增加器件的漏电流,阻止其关闭。减少漏电流的方法包括引入具有较大带隙能量和较低本征载流子浓度的半导体材料(见图2(b)),或限制电流从沟道以外的区域扩散。采用高电阻率层包围的沟道层,有效施主/受主浓度低,缺陷浓度低,可以提高器件的工作温度。另一种方法是部署具有p-n结的器件,例如JFET和BJT。在这些情况下,为电极选择与基础半导体反应性最小的难熔金属也很重要。尤其,钛、钒、钽、钼、钨和铂比铝、镁、铜、银、铟和金更适合此用途。

### 为什么使用 AlN ?

有许多半导体材料的带隙比硅更大。它们包括SiC(3.3 eV)、GaN(3.4 eV)、Ga<sub>2</sub>O<sub>3</sub>(4.7-5.2 eV)、金刚石(5.5 eV)和AlN(6.1 eV)。由Philip Neudeck带领的NASA团队报告称, SiC JFET可以在超过800°C的温度下工作。这无疑是一个引人注目的结果,不过带隙更宽的材料还有望达到更高的温度。然而,其中不少有明显的缺点。

图2: (a) 高温下电子-空穴对生成的图示。(b) 硅、SiC、GaN、β-Ga<sub>2</sub>O<sub>3</sub>、金刚石和AlN的本征载流子浓度与温度倒数的关系。



GaN的有效施主浓度高达 $10^{16} \text{ cm}^{-3}$ ,不可能形成p型Ga<sub>2</sub>O<sub>3</sub>层;金刚石在700°C左右开始与氧气发生反应。与之形成鲜明对比的是,AlN没有明显缺陷,并且具有热稳定性和可控掺杂性。由于这些特性,我们筑波大学的团队一直将所有注意力都集中在AlN上,旨在开发极端温度器件。

从历史上看,人们一直认为氮化铝只能作为绝缘体。然而,大约20年前,NTT的Yoshitaka Taniyasu及其同事通过MOCVD生长导电AlN层证明了情况并非如此。该团队记录了掺杂浓度为 $3 \times 10^{17} \text{ cm}^{-3}$ 的硅掺杂AlN层的电子迁移率为 $426 \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$ 。在这项工作的基础上,他们继续开创p型AlN生长,并展示了首款波长为210 nm的AlN LED和准垂直型AlN p-n二极管。这些成功要归功于最近基于AlGaIn和AlN的深紫外LED的快速发展。

除了光学器件之外,研究界为了探索高临界电场的潜在优势,还研究了AlN肖特基势垒二极管和AlN/AlGaIn HEMT。可惜的是,由于施主和受主的电离能较高,这些器件的载流子浓度较低——硅为0.3 eV,镁为0.6 eV。因此,这两种掺杂剂的载流子浓度比它们的浓度低大约两个数量级,导致器件的电流非常小。为了克服这个问题,我们的团队与麻省理工学院和阿尔托大学的研究人员合作,通过在N极性AlGaIn/AlN结构中引入极化诱导掺杂,开辟了新的领域。由于自发极化和压电极化,这种形式的掺杂可以增加电流并降低接触电阻。利用极化诱导掺杂,我们展示了首款N极性AlN基PoIFET和HEMT,其漏极电流超过 $100 \text{ mA mm}^{-1}$ 。基于这样的成功,我们将氮化铝定义为光学和电气器件领域的实用半导体。

为了生产这些器件,我们得到了许多材料供应商的支持。2英寸蓝宝石衬底上的高质量AlN样品可从Dowa Electronics Materials购买,2英寸块状AlN可从Stanley和Asahi Kasei购买。

### 掺杂 AlN

控制半导体中掺杂剂的浓度是在晶体生长、热扩散和可能的注入过程中掺入杂质。后者是一项有吸引力的技术,能够实现精确的剂量控制并确保掺杂剂的高横向均匀性。然而,当采用高剂量注入时,它们往往会损坏晶格并引入高浓度的点缺陷,由此会补偿掉载流子。幸运的是,大部

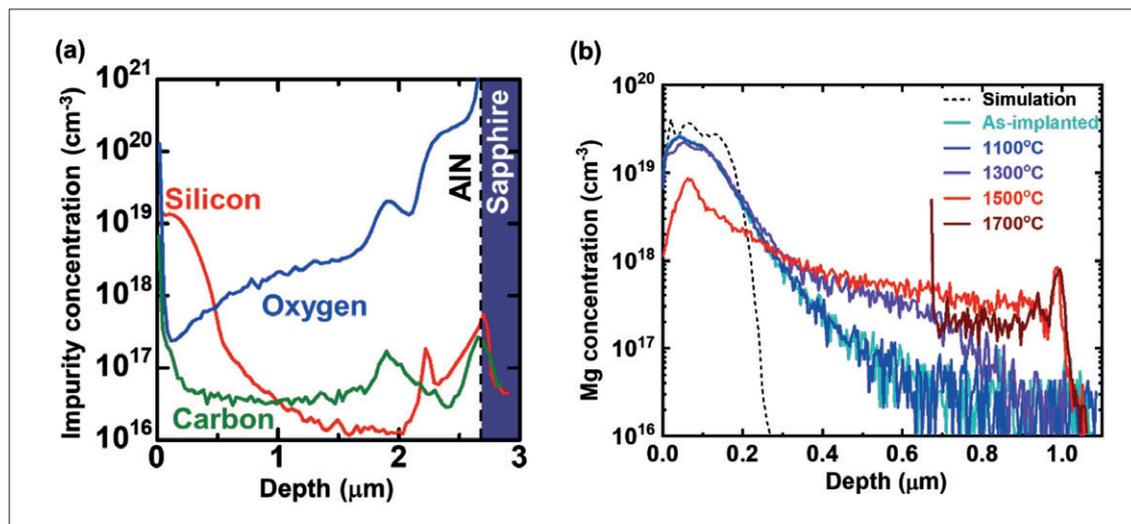


图3: (a) 1600°C退火后3 μm厚的硅注入AlN层中硅、氧和碳的杂质浓度的深度分布。(b) 退火后1毫米厚的镁注入AlN层中镁浓度的深度分布。

分损坏可以通过后续热退火来修复，我们在生产硅注入的 n 型 AlN 沟道时就使用了热退火。

AlN 晶体（包括其表面）令人印象深刻的特性之一是在高温下的鲁棒性，在高达 1700 °C 的氮气下仍能保持稳定。这种鲁棒性为修复注入损伤提供了宽阔的窗口——该过程需要 1200°C 以上的温度来电激活硅注入的 AlN 层。

但请注意，选择退火温度时需要慎重考虑，因为它可能会导致材料发生其他变化。超过 1400 °C 时，硅和氧杂质会在上面的层内扩散。由于氧原子从蓝宝石衬底中扩散，在氮气下在 1500 °C 时分解，蓝宝石衬底上的薄的 AlN 层在高温退火后会具有较高的氧浓度，导致电特性下降。

通过与麻省理工学院、阿尔托大学、TNSC 和 Dowa Electronics Materials 公司合作，我们研究了 AlN 中硅、氧和镁原子的扩散（见图 3）。我们的研究表明，使用 3 毫米厚的 AlN 层进行退火后，从蓝宝石衬底扩散的氧原子无法到达沟道层。由此我们得出结论，具有硅和镁注入的导电 AlN 层的优选退火温度范围分别为 1200-1600°C 和 1400-1500°C。基于这些认知，我们展示了首个 AlN 沟道晶体管。

当器件的制造涉及接近热平衡的条件时，例如外延生长和高温退火，有利于形成电离能为 250-320 meV 的深能级。这往往会导致硅施主的

自我补偿，这种情况与我们的结果一致。

同时，使用非平衡工艺，例如离子注入，可以增加电离能为 64-86 meV 的浅施主数量。这促使北卡罗来纳大学和 Adroit Materials 的 Hayden Breckenridge 及其同事通过硅注入和在 1200°C 的相对低温下进行后退火来生产高导电性的 AlN 层。另一个振奋人心的结果来自京都大学，AlN 的替代镁受主结合能仅为 250-410 meV，该值远小于普通 MOCVD 生长的 AlN 层中镁受主的电离能。总而言之，这些结果表明，如果在掺杂硅和镁的 AlN 中能够重复且轻松地控制非平衡工艺条件，这可能会为性能大幅提高的电子和光学器件打开大门。

### AlN 的电性能

为了提高 AlN 基器件的电气性能，需要做的不仅仅是解决因低载流子浓度而受到损害的 n 型和 p 型 AlN 层的高电阻率问题。此外，还需要解决由于电子亲和力小而导致的高接触电阻率问题。在室温下在 AlN 中形成欧姆接触尤其具有挑战性。电压降由肖特基势垒的高度决定，肖特基势垒的高度取决于金属功函数和半导体电子亲和势之间的差异。通过适当选择电极材料来降低势垒高度，可以产生欧姆接触。n 型 AlN 的选择有钛、铝、钒和钼，而 p 型 AlN 的欧姆接触可以使用钨和 NiO。

为了提高 AlN 基器件的电气性能，需要做的不仅仅是解决因低载流子浓度而受到损害的 n 型和 p 型 AlN 层的高电阻率问题

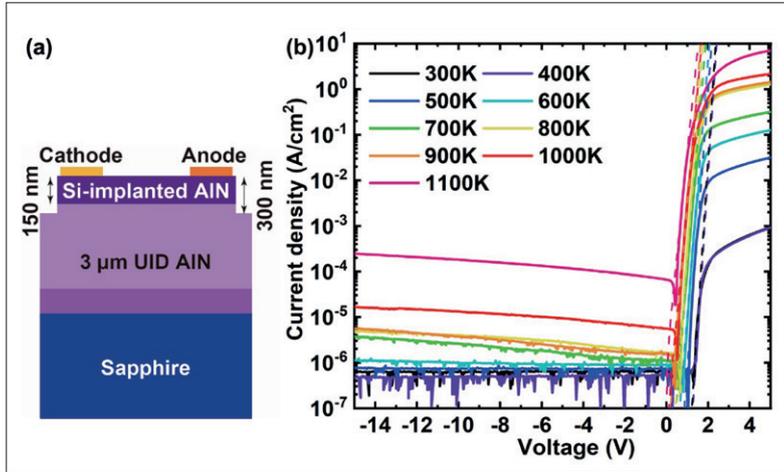


图4: (a) 具有硅注入 AlN 沟道的肖特基势垒二极管的横截面。Ni/Au 阳极和 Ti/Al/Ti/Au 阴极。(b) AlN 肖特基势垒二极管在 27°C 至 827°C 范围内的电流密度-电压特性。

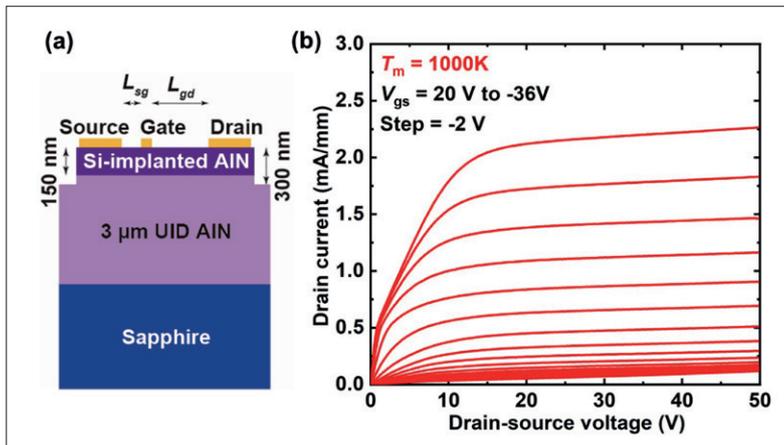
为了提高 AlN 基器件的电气性能，需要做的不仅仅是解决因低载流子浓度而受到损害的 n 型和 p 型 AlN 层的高电阻率问题

半导体材料中重掺杂的影响之一是由于耗尽区宽度减小，导致隧道效应穿过势垒。最顶层 AlN 表面的重掺杂对于欧姆接触非常重要。然而，由于 AlN 层中硅和镁掺杂剂的浓度限制在  $10^{19} \text{ cm}^{-3}$  左右，可能是由于补偿缺陷形成，因此场发射隧道效应没有应用前景。

为了确定半导体结构中的载流子浓度和载流子迁移率，研究人员倾向于采用霍尔效应测量。由于这些测量需要欧姆特性，一些研究使用了重掺杂的 GaN 接触层。由此能够在室温和高温下测定 AlN 的电性能。我们与其他人一起评估了高温下的载流子浓度和载流子迁移率，分别获得了在超过 200°C 和 500°C 的温度下 n 型和 p 型 AlN 的值。

在进行这项研究时，我们发现了一个与高温测量相关的新问题。由于我们缺乏适用于极端温度的粘合和封装技术，因此必须应用探针台。我们还发现普通探头尖端在高温下会退化。请注意，

图5: (a) 具有硅注入 AlN 沟道的 MESFET 横截面示意图。(b) AlN MESFET 在 727°C 时的直流输出特性。



大多数报道的器件最高工作温度不超过 500°C，这意味着在高于此温度时电气特性的测量不可靠。

我们与 Dow Electronics Materials 公司合作，利用高温探针系统评估了蓝宝石衬底上 3 μm 厚的 AlN 层的电气特性，该高温探针系统在高真空下的最高测量温度为 900°C。为此，我们在室温下将硅注入 AlN 层中获得 n 型导电；在 150 nm 深的箱型掺杂分布中，浓度为  $2 \times 10^{19} \text{ cm}^{-3}$ 。这些硅注入的 AlN 层随后在 1500°C 下进行退火。然后，我们沉积 Ti/Al/Ti/Au 电极用于欧姆接触，然后在 950°C 下合金化。

我们的电极在 877°C 时退化，可能是由于 Ti/Al 和 AlN 之间的反应。这就需要寻找适合极端温度下欧姆接触的金属。针对考虑到的温度，我们观察到电流-电压关系在 127°C 以下呈非线性，在 227°C 以上几乎呈线性。经过评估 227°C 至 827°C 之间的电气特性发现，薄层电阻和接触电阻率随着温度的升高而降低。从 227°C 到 627°C，随着温度的升高，电子迁移率略有下降，但由于施主电离增强，电子浓度增加，导致高温下薄层电阻降低。由此我们得出结论，n 型 AlN 层在极端温度下表现出优异的性能。

## 二极管和晶体管

我们在蓝宝石衬底上制造了具有硅注入 AlN 层的肖特基势垒二极管和 MESFET。我们的二极管能够在 827°C 的温度下工作（见图 4），超越了之前的所有记录，而我们的晶体管的工作温度高达 727°C（见图 5）。AlN 肖特基势垒二极管在室温下的击穿电压为 610 V，而 AlN MESFET 在 727°C 下的相应击穿电压为 176 V。我们认为这些器件实际上是可行的，因为它们具有简单的结构，并且 AlN 层生长在大尺寸、低成本的蓝宝石衬底上。

为了制造肖特基势垒二极管和 MESFET，我们使用 Ni/Au 作为阳极和栅极接触。我们发现镍具有热稳定性，即使在 827°C 下也几乎不与 AlN 发生反应。更重要的是，就电气特性而言，我们发现 Ni/Au 和 Pt/Au 之间几乎没有差异。对于肖特基势垒二极管，由于本征载流子浓度低和热稳定的 Ni/AlN 界面，即使在 827°C 下，关断电流也很小。然而，由于底部未掺杂 AlN 层的泄漏和高浓度的缺陷，AlN MESFET 的断开状态漏极电流在 727°C 时很高。与硅器件中的电流在高温下由于声子散射而下降不同，我们发现 AlN 肖特基

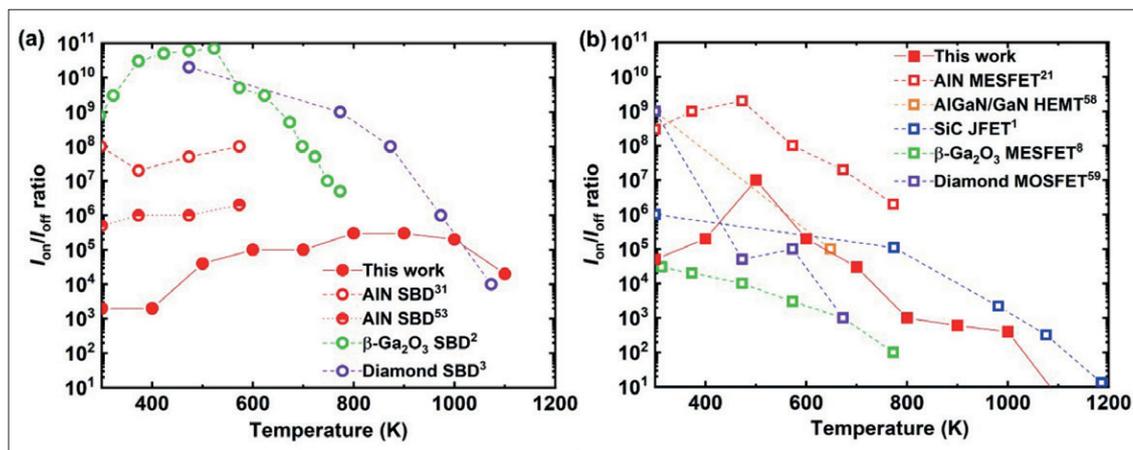


图 6: 基准图, 将 AlN 器件与其他最先进的 (a) 肖特基势垒二极管和 (b) FET 的电流开关比与测量温度进行比较。

势垒二极管和 MESFET 的正向电流随着温度高达 827°C 而持续增加。我们将此归因于极端温度下 AlN 器件中的电流主要由电子浓度的增加和接触电阻率的降低决定, 而电子迁移率的降低则起着次要的作用。

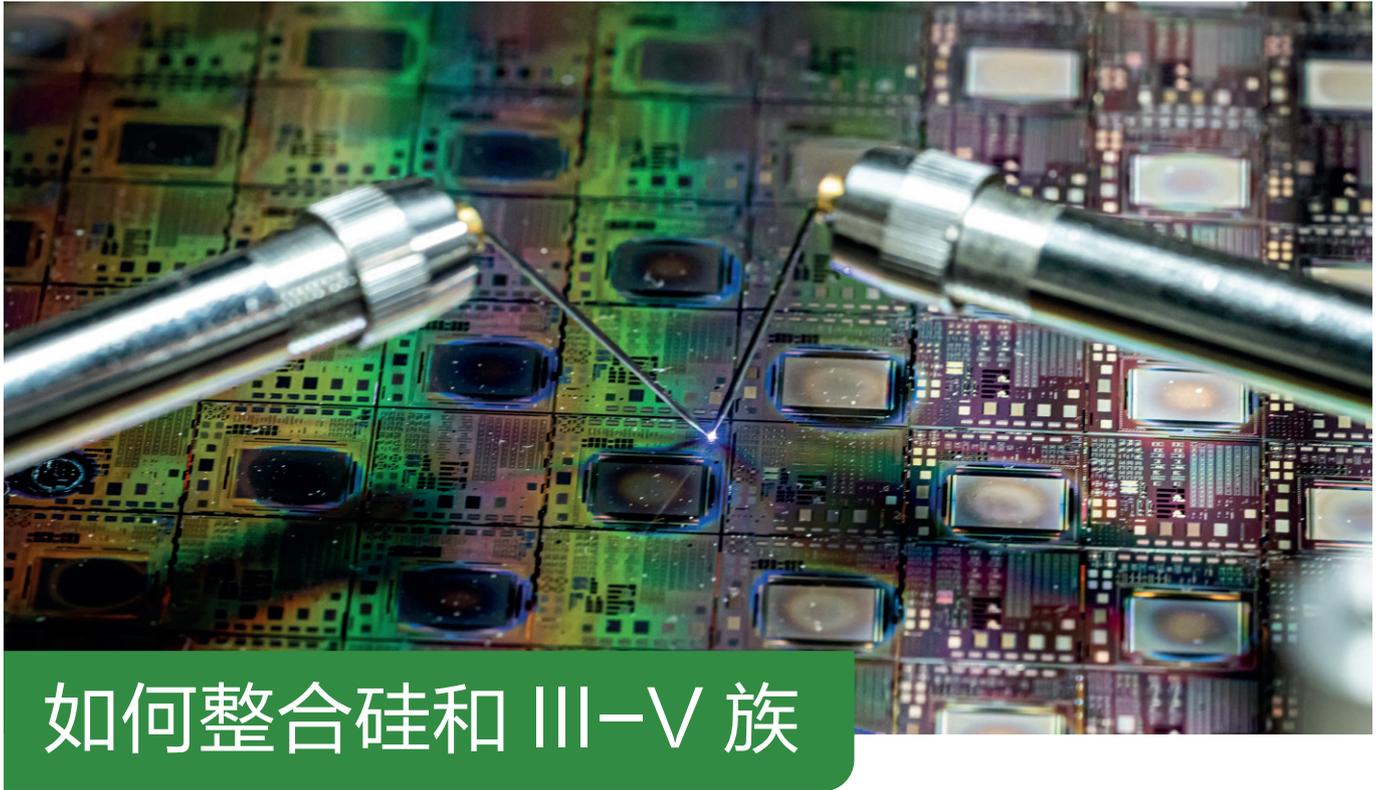
我们开发的 AlN 器件为制造可在极端温度下工作的半导体器件开辟了一条新途径。尽管肖特基势垒二极管和 FET 的开关比与温度之间存在权衡 (见图 6), 但 AlN 器件仍有很大的改进潜力。例如, 通过同质外延生长和引入 JFET 结构的结

合, 应该可以提高极端温度下的开/关比。其他改进可能来自耐热欧姆接触的引入, 而不是钛/铝/钛/金, 此举会将工作温度提高到 877°C 以上。

对于大多数极端温度应用, IC 需要长期可靠的运行。此类电路采用互补技术制造, 具有 n 沟道和 p 沟道。京都大学的工程师开发了一种可在 350°C 温度下工作的 SiC 互补 JFET 逻辑门。我们希望我们的工作可以朝着类似的方向发展, 生产出能够在极端环境下工作, 具有同质外延 AlN 沟道的互补 JFET。☞

## 扩展阅读

- ▶ Y. Taniyasu et al. "An aluminium nitride light-emitting diode with a wavelength of 210 nanometres" *Nature* 441 325 (2006)
- ▶ P. G. Neudeck et al. "Demonstration of 4H-SiC Digital Integrated Circuits Above 800 ° C" *IEEE Elec. Dev. Lett.* 38 1082 (2017)
- ▶ H. Okumura et al. "AlN metal-semiconductor field-effect transistors using Si-ion implantation" *Jpn. J. Appl. Phys.* 57 04FR11 (2018)
- ▶ J. Lemettinen et al. "N-Polar Polarization-Doped FieldEffect Transistor based on AlGaIn/AlN with drain current over 100 mA/mm" *IEEE Elec. Dev. Lett.* 40 1245 (2019)
- ▶ A. G. Baca et al. "Al-rich AlGaIn based transistors" *J. Vac. Sci. Technol.* 38 020803 (2020)
- ▶ M. Hayden Breckenridge et al. "Shallow Si donor in ionimplanted homoepitaxial AlN" *Appl. Phys. Lett.* 116 172103 (2022)
- ▶ M. Hiroki et al. "High-Temperature Performance of AlN MESFETs with Epitaxially Grown n-Type AlN Channel Layers" *IEEE Elec. Dev. Lett.* 43 350 (2022)
- ▶ H. Okumura et al. "Impurity diffusion in ion implanted AlN layers on sapphire substrates by thermal annealing" *Jpn. J. Appl. Phys.* 61 026501 (2022)
- ▶ H. Okumura et al. "Mg implantation in AlN layers on sapphire substrates" *Jpn. J. Appl. Phys.* 62 020901 (2023)
- ▶ H. Okumura et al. "Temperature dependence of electrical characteristics of Si-implanted AlN layers on sapphire substrates" *Appl. Phys. Exp.* 16 064005 (2023)



## 如何整合硅和 III-V 族

作者：Eugene Fitzgerald、Fayyaz Singaporewala、Daniel Lepkowski 和 Johanne Chu，New Silicon 公司

为了利用规模化带来的所有传统优势，必须在硅代工厂通过外延和制程将硅和 III-V 族集成起来

主流半导体行业正继续朝着同一方向发展。一如既往，重点是硅晶体管的微型化。如今，这方面的成功使更多的晶体管可以集成在 IC 上，从而使芯片的功能更加强大。这种方法提高了内存和算力，但随着该行业的不断成熟，预计将迎来商业化的不断进深。

除了扩大规模以外，硅产业还在探索其他方向。这包括硅与化合物半导体的结合，这种结合前景广阔，因为它提供了两全其美的机会。化合物拥有卓越的性能，比如，强大的光发射、高阻断电压以及射频领域的效率和功率；硅产业具备低成本、高产量和令人印象深刻的工具集；将硅产业和化合物相结合的前景十分诱人。

至关重要的一点是，当化合物与硅结合在一起时，后者的相关技术优势能够得以保留。高密度器件、通过扩展提高性能和降低成本的需求占据了这一价值清单的首位。

从历史上看，器件密度的提高一直是微处理器、多核处理器和硅存储器改进的主要推动力。

未来，可容纳数百万像素的增强现实显示器、像素化光源和高效单芯片相控阵列都需要高晶体管和 LED 密度。

总体而言，微型化在提高“性能”的同时降低了“成本”。微型化可以提高电路频率、降低功耗、减少寄生、降低噪音和散热性能。据预测，微型化带来的这些性能提升优势将持续下去，并可能为 LED 和 HEMT 等高密度器件阵列的数字控制带来新的发展空间。

规模化带来的成本削减不仅是由于单位面积内电路数量的增加，从而确保了每个电路生产成本的降低。还需要考虑器件之间互连的平均成本——这取决于互连的长度，较短的互连更具成本效益。

自 20 世纪 80 年代以来，人们已经了解了芯片级单片集成的经济学原理。（图 1 展示了互连密度、单位互连成本和器件密度之间的关系）。自 1984 年以来，我们取得了长足的进步。当时互连密度低于每平方英寸 10,000 个，在电路板 / 封装级而非芯片级实现互连具有经济意义。在这几年

中，芯片中引入了越来越多的布线层，互连也从板级或封装级迁移到了芯片级。

除了刚才概述的三个优势——新型芯片的可能性、更高性能和降低成本——还有其他与硅制造相关的优势，在采用化合物半导体时也应保留。这些优点包括高产量、高可靠性和快速的产品设计周期。由于在多种产品中使用相同的制造工艺，产量和可靠性得到了稳步提高。此外，用于在线和后道测量的低成本自诊断能力也有助于实现高产量，这些都是集成设计流程所带来的便利。

另一项优势是采用了通用的硅晶圆制造工艺，从而提高了通过该工艺的产品数量，并推动了产量、可靠性和成本效益的提高。最重要的是，尽管采用了通用方法，但每个客户都保留了自己的设计知识产权。

### 与 LED 集成

一个极具吸引力的集成机会是通过使用数百万个晶体管来驱动和处理数百万个 LED 像素，从而形成单芯片 LED 显示屏。在这种情况下，这些显示器中的 LED 密度与早期微处理器中的晶体管密度相当。因此，与这些微处理器的情况一样，将所有这些元件封装在一起的意义不大，因为要达到这样的密度是不可行的，成本太高，而且这种方法会抵消单片集成在产量和可靠性方面的优势。

我们可以将一系列产品（包括可穿戴设备、虚拟现实和增强现实）中的 LED 密度与历史上的晶体管密度进行比较（见图 2）。该图显示，当 LED 成为硅制造的一部分，并利用 CMOS 后道制程 (BEOL) 方法与 CMOS 相互连接时，LED 显示屏的制造可能会被打乱。请注意，反对这种趋势的观点是荒谬的，这就像认为奔腾处理器应该通过大规模转移或拾取贴装技术等方法将单个晶体

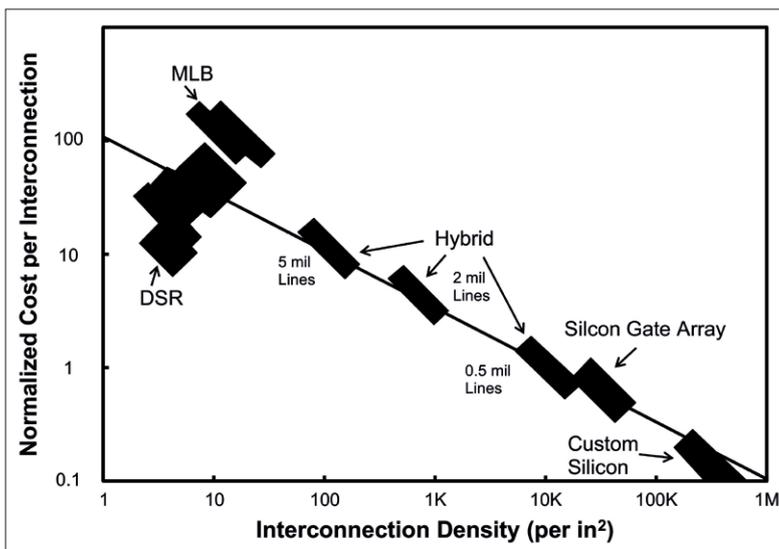


图1: 单位互连成本与互连密度的关系。定制硅和硅栅阵列是单片硅芯片 (CMOS 的 BEOL 是高密度晶体管的互连)。1984 年，当芯片级的互连密度 (以及器件密度) 降低到每平方英寸约 10,000 个互连点时，成本有利于在电路板/封装级制造更长的互连点。[改编自 W.H. Knausenberger 和 L.W. Schaper, "Interconnection Costs of Various Substrates- The Myth of Cheap Wire", IEEE Transactions on Components, Hybrids, and Manufacturing Technology, CHMT-7 卷, 第 261-263 页, 1984 年 9 月。]

管封装在一起一样毫无意义。

为了支持单芯片显示器的发展，我们在新加坡的 New Silicon Corporation 公司团队已经开发出必要的材料、工艺、结构、器件和软件设计模块，以及利用硅集成电路制造技术制造出可以将 CMOS 器件和氮化镓基 LED 结合在一起的集成电路。我们的首批产品将是白色或单色 LED，后者有红色、绿色和蓝色可选。对于红色和绿色的变体，发射将来自自由泵浦量子点的蓝光产生。今后，我们计划生产集成的全彩显示屏，在红色和绿色像素上使用量子点。

我们的 CMOS + III-V 工艺包括三个阶段 (见图 3): CMOS 前道工序 (FEOL)、新的 III-V FEOL 和 CMOS BEOL。第一个和最后一个阶段直接采用标准硅 CMOS 制造工艺，该工艺通过在硅晶片上使用 FEOL 工艺，利用在 BEOL 中形成的多

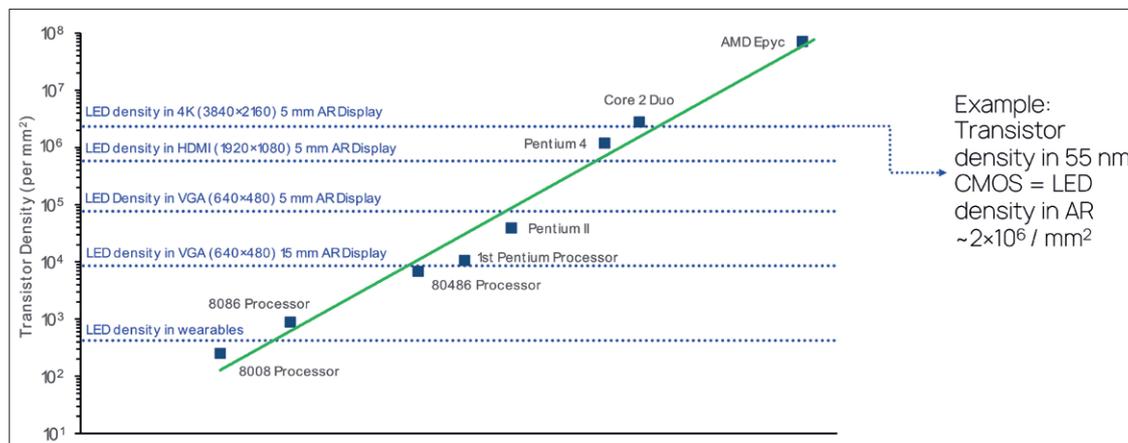


图2: 图中的线代表了晶体管密度随时间推移的历史性增长。叠加的是当前和未来 LED 显示屏产品的 LED 密度。随着 CMOS + GaN LED 的单片硅集成电路制造技术的发展，微型显示器将采用单芯片，并在硅晶圆厂生产。

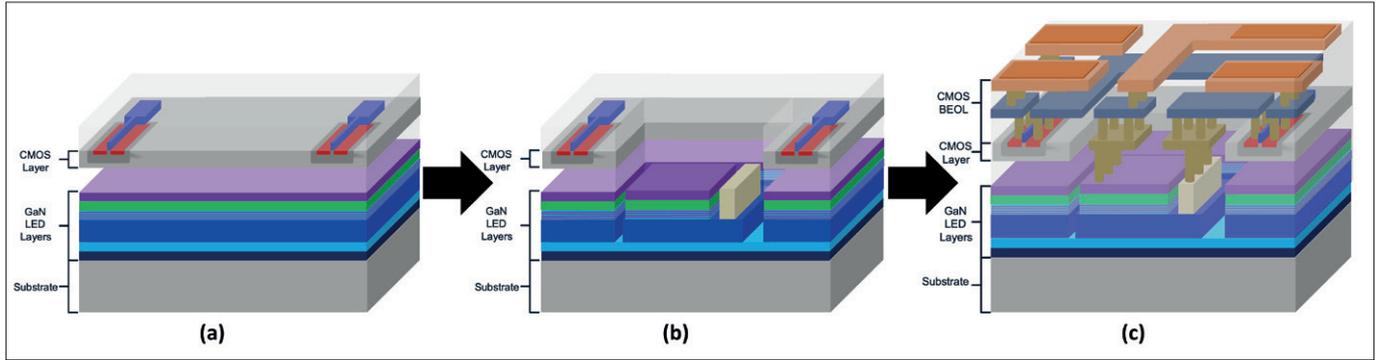


图3: 创建 CMOS + III-V 电路的单片工艺首先是在硅晶体管加工完成后, 在与硅晶体管相同的晶圆上加工 III-V 器件。硅工艺的顺序掩膜策略 (每个掩膜都与前一个掩膜对齐) 对于处理平台在众多产品领域获得集成和微型化优势至关重要。(a) 根据设计在代工厂制作标准硅 FEOL, 然后转移到硅基 III-V 外延片上。(b) III-V 族器件 FEOL 制作完成, 通过顺序掩膜自动与硅 FEOL 对齐。(c) 顺序掩膜形成硅 BEOL, 根据电路设计将硅晶体管和 III-V 族器件互连起来。图表未按比例或适当长宽比绘制。

层金属互连网络连接晶体管, 从而生产出完整的电路。在我们的 CMOS + GaN LED 工艺中, 我们将 GaN FEOL 夹在 CMOS FEOL 和 BEOL 之间。GaN LED 制作完成后, BEOL 的互连网络将 CMOS 晶体管和 LED 连接起来, 形成一个单片集成电路。硅 CMOS BEOL 可作为硅和 III-V 器件的互连网络。这种方法可以利用标准集成电路设计软件实现集成设计环境。

采用硅前道和后道工艺生产 III-V 族器件的一个巨大优势在于, 每个掩膜都与前一个掩膜对齐, 从而保证了整个晶片的产量和可靠性。此外, 这种方法还消除了分别制造硅晶体管和 III-V 器件, 然后试图使用晶圆级金属键合和对齐来实现器件互连时出现的问题。当 III-V 器件位于单独的晶圆上时, 要在两种具有不同材料堆叠和热膨胀系数的晶圆上实现高密度对齐是个问题, 而且良率很低, 尤其是在 200 毫米或更大的晶圆尺寸上。

将 III-V 族元素和硅结合在一起的另一个挑战是, 优化两个器件层的可用晶圆面积。当采用晶圆键合来组合硅芯片和 III-V 族芯片时, III-V 族器件所占的面积与硅电路所占的面积不同。因此, 晶圆上未使用的区域——通常是 III-V 晶圆——需要用铺展电路元件, 以便与晶圆上的其他芯片对齐。这种做法远非最佳, 因为它降低了单位面积的有效芯片数, 增加了成本。可惜的是, 这一基本的成本和设计限制往往被忽视, 有限的案例和随之而来的更高成本阻碍了潜在的晶圆销售量, 进一步提高了晶圆键合方法的单片晶圆成本。

更好的方法是真正的单片集成。与硅集成电路设计和制造一样, 我们使用顺序掩膜, 将硅和 III-V 器件混合在一起进行集成电路设计。无论是电路还是芯片, 这种方法都能实现最紧凑的面积和最高效的设计。由于所有设计都采用相同的工艺, 因此晶圆体积最大化, 有助于确保最低的单位晶圆成本。

我们的单片工艺的一个关键步骤是将 CMOS FEOL 转移到硅基 GaN 外延片上。转移后, CMOS FEOL 仍留在外延片表面, 类似于普通的 CMOS 外延片。CMOS FEOL 表面下的 GaN LED 磊晶被隐藏起来, 但通过蚀刻承载 CMOS FEOL 的顶部薄硅表面, 仍可在特定区域加工 GaN LED。

利用我们的方法, 为 LED 制造预留的区域必须与 CMOS 元件分开。这可以通过将 III-V 器件模型纳入标准 CMOS 设计工具包来实现, 该工具包由提供 FEOL 和 BEOL 服务的代工厂提供。工艺设计套件 (PDK) 的开发对于弥合集成电路设计与芯片制造半导体代工厂之间的差距至关重要。

我们开发了集成 CMOS + GaN PDK, 为大规模电路仿真、设计和布局验证提供全面的解决方案。该 PDK 允许在我们专有的集成 CMOS + GaN 晶圆技术上进行电路设计和制造。我们的 PDK 库专为 CMOS + GaN 产品量身定制, 可满足传统 CMOS 或 GaN 代工厂产品组合范围之外的独特应用。得益于工艺开发和集成电路设计团队之间的密切合作, 我们对每个方面都进行了精心的微调, 从而确保在集成电路设计和制造之间架起一座稳健可靠的桥梁。我们努力推动显示器、照明和无线系统芯片解决方案进入一个新时代, 并克服硅基 III-V 集成电路设计和制造所面临的挑战 (图 4 为已加工的 200 mm CMOS + GaN LED 电路示例)。

迄今为止, 我们一直专注于推出我们的初始平台, 即 CMOS + GaN LED 平台。不过, 我们的单片集成电路工艺可应用于任何 CMOS + X 平台, 其中 X 可以是 III-V 族或其他半导体材料或器件。要实现集成, 必须具备以下条件: 有能力在硅片上生产外延器件层, 其直径要适合硅产线制造; 这些外延器件层的缺陷密度要足够低, 以确保电路中的最终集成器件在整个产品生命周期内保持令人满意的性能。

随着数字控制功率放大器产量的增加, 我们

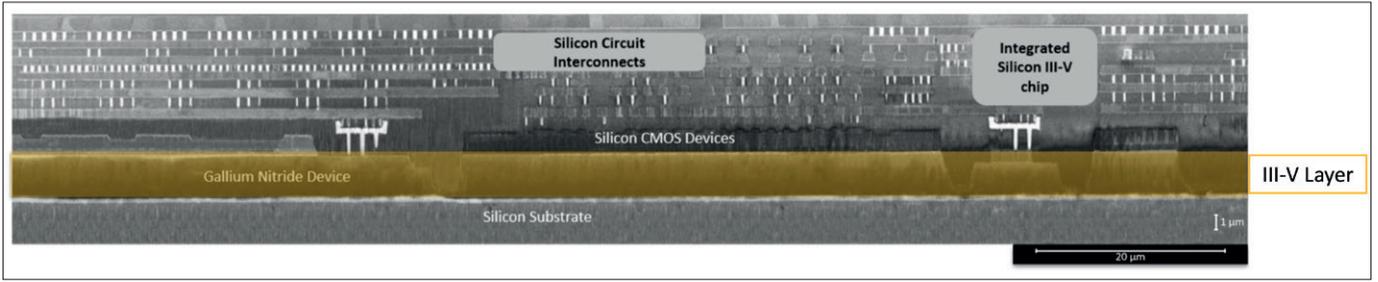


图4：采用硅代工制造工艺加工的 200mm 成品晶圆的透射电子显微镜截面图。用于 BEOL 的钨插头工艺也用于连接 III-V FEOL。

正准备推出下一个产品：用于 5G/6G 的单芯片相控阵。更快的数据传输速率导致无线通信频率的增加，但其弊端是大气吸收率更高。因此，需要将高频无线信号的传输集中到手机接收站。在过去的基础设施中，这可以通过移动碟形天线来实现。然而，这在消费类设备中并不可行。在智能手机等设备中，将无线波束以电子方式转向接收器的一种方法是使用一个芯片，芯片中装有多个 GaN HEMT，它们在平面上以特定的距离精确排列。我们认为，这些单芯片相控阵能以较低的成本在硅工厂制造，对于扩大高带宽消费无线系统的部署至关重要。

毫无疑问，III-V 族材料和器件与硅集成电路

的整合，为硅产业开辟了全新的细分市场。对于硅产业来说，在集成电路微型化、集成化和规模化的推动下，新器件与硅系统的单片集成将决定下一阶段的增长。这将创造新的高增长市场，以极具竞争力的成本生产高性能系统。

我们目前的重点是 micro LED 照明和显示市场。根据 Spherical Insights 和 Straits Research 的分析，该市场在 2022 年的价值为 6.5 亿美元，预计到 2030 年将以超过 80% 的复合年增长率攀升，届时价值将达到 365 亿美元。消费电子设备（包括高端智能手机和头戴式设备等可穿戴显示器）对更明亮、更强大的显示面板的需求推动了这一市场的发展。CS。



**20**  
ANNIVERSARY

# 赋能 全球 大趋势

从增强现实到人工智能和远程医疗, Evatec 的薄膜技术赋能了芯片、传感器和连接技术, 这些技术正在塑造全球人们的生活。

如需了解更多信息, 请联系您当地的 Evatec 销售和服务办公室  
[http:// evatecnet.com/about-us/sales-service](http://evatecnet.com/about-us/sales-service)

  
能源效率

  
移动技术

  
数据处理

  
连接技术

  
智能传感



扫码观看视频

半导体和先进封装 | 化合物和光电子 | The Thin Film Powerhouse | [evatecnet.com/cn](http://evatecnet.com/cn)

# 双势垒阳极结构实现 0.36 V 导通电压时 10 kV 击穿电压的横向 GaN 肖特基势垒二极管

作者：南京大学：徐儒，陈鹏\*，刘先程，陈敦军，谢自力，叶建东，修向前，张荣\*，郑有焯\*  
 南京信息工程大学：徐儒，赵见国，万发雨，常建华  
 江苏能华微电子科技发展有限公司：朱廷刚  
 通讯作者\*：陈鹏 pchen@nju.edu.cn，张荣 rzhang@nju.edu.cn，郑有焯 ydzheng@nju.edu.cn

**摘要：**氮化镓 (GaN) 功率电子器件，如横向 AlGaN/GaN 肖特基势垒二极管 (SBD)，受到了重视。许多研究致力于优化器件的击穿电压 (BV)，特别关注实现超高电压 (>10 kV) 应用。然而，另一个重要问题出现了：器件能否在保持 10 kV 的 BV 的同时具有较低的开启电压 ( $V_{on}$ )？在这项研究中，我们展示了在蓝宝石基片上制备具有超过 10 kV 耐压的超高压 AlGaN/GaN 基 SBD。同时，我们通过利用由铂 (Pt) 和钽 (Ta) 组成的双势垒阳极 (DBA) 结构，实现了非常低的 0.36 V 的  $V_{on}$ 。这一成就突出了 GaN 功率电子器件在超高压领域应用中的巨大潜力。

**关键词：**AlGaN/GaN 肖特基二极管，双势垒阳极，开启电压，超高压

## 前言

AlGaN/GaN 结构可以产生高电子浓度 ( $\sim 1 \times 10^{13} \text{ cm}^{-2}$ ) 和高电子迁移率 ( $\sim 2000 \text{ cm}^2/\text{V} \cdot \text{s}$ ) 的二维电子气 (2-DEG)。结合 GaN 的高临界电场 ( $\sim 3.3 \text{ MV/cm}$ )，基于 AlGaN/GaN 的功率电子器件可以具有比硅基器件更快的开关速度、更低的导通电阻和更高的击穿电压。在这些器件中，功率肖特基势垒二极管 (SBD) 尤其重要，因为它可以满足不同场景的需求，包括高电压、高频率开关、高温和高功率密度。它们在消费电子、汽车电子、新能源、工业电机甚至超高压 (>10 kV) 电子领域都有广泛的潜在应用。

近年来，已经报道了大量性能优越的 AlGaN/GaN SBDs，其开启电压 ( $V_{on}$ ) 为 0.2 V 至 0.8 V，击穿电压 (BV) 为 0.13 kV 至 10.0 kV。显然，低  $V_{on}$ 、低比导通电阻 ( $R_{on,sp}$ ) 以及高 BV 和低漏电流 ( $I_{leakage}$ ) 对于高性能的 AlGaN/GaN 功率 SBDs 至关重要，尤其是对于低损耗和高效率的电力传输系统。然而， $V_{on}$ 、 $I_{leakage}$  和 BV 主要由肖特基接触决定，难以同时改进这三个参数。在先前的报道中，为了

实现低  $V_{on}$ ，阳极凹槽结构已被广泛使用<sup>1-8</sup>。使用低功用函数阳极金属，如钨 (W)<sup>6,8</sup>，或与欧姆-肖特基组合阳极<sup>1-4</sup>，可以进一步降低  $V_{on}$  至 <0.5 V。然而，需要注意的是，这可能也对  $I_{leakage}$  和 BV 产生一些负面影响。简单采用低功用函数金属作为肖特基电极会导致一些不利影响，例如更高的  $I_{leakage}$  和更低的 BV。如果在保持高 BV 的同时，使用低功用函数金属，需要一种新的电极结构设计。许多课题组已经展示了各种终端结构用以优化 SBDs 的  $V_{on}$ <sup>9-12</sup> 和 BV<sup>13-27</sup>，包括我们先前工作中报告的带场板的 2.7-kV 和 3.4-kV 的 AlGaN/GaN SBDs<sup>28,29</sup>。在我们先前的研究中，对于在 Si 衬底上的 AlGaN/GaN SBDs，实现达到 10 kV 的 BV 仍具有挑战性<sup>30</sup>。通过使用在 SiC 或蓝宝石衬底上生长的高质量 GaN 材料，已经报道了具有大于 9 kV 和大于 10 kV 的 BV 的高性能 AlGaN/GaN SBDs<sup>14,22,25,26,30</sup>。事实上，实现高性能 AlGaN/GaN SBDs 仍存在诸多挑战，因为需要合适的阳极结构以确保  $V_{on} < 0.5 \text{ V}$ ，以及高质量的 GaN 材料以实现  $BV > 10 \text{ kV}$ ，研究人员目前正在积极探索这些关键因素。

在这项工作中，我们课题组提出了由高功函数的铂 (Pt, 5.65 eV) 和低功函数的钽 (Ta, 4.25 eV) 组成的双势垒阳极 (DBA) 结构。我们创新地结合了这两种金属的特性，并将它们排列成了交替的齿状图案。当将它们用作阳极时，开启电压  $V_{on}$  将由具有低功函数的金属钽确定，而漏电流  $I_{leakage}$  和击穿电压  $BV$  将主要受到具有高功函数的金属铂的主导。此外，在蓝宝石衬底上生长高质量的碳掺杂 GaN 缓冲层，我们成功地制备了具有低  $V_{on}$ 、低  $I_{leakage}$  和超高  $BV$  的 AlGaN/GaN SBD，并展示了其在低损耗和高效电力传输系统中的潜力。

### 器件设计和制备

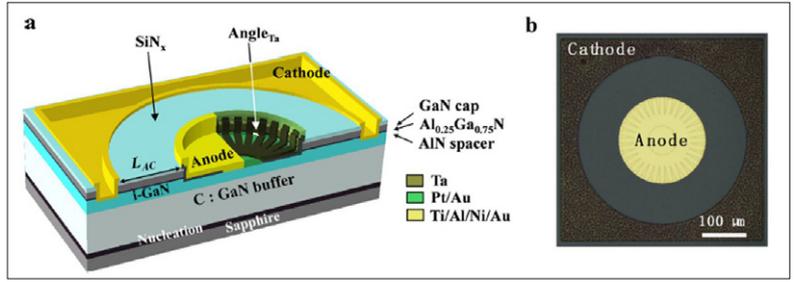
样品是通过金属有机化学气相沉积生长在一个 2 英寸的 c 面蓝宝石衬底上。从衬底开始，器件结构包括一个成核层，一个  $3\mu\text{m}$  的碳掺杂 GaN 缓冲层，一个  $200\text{ nm}$  的 i-GaN 沟道层，一个  $1\text{ nm}$  的 AlN 间隔层，一个  $20\text{ nm}$  的  $\text{Al}_{0.25}\text{Ga}_{0.75}\text{N}$  势垒层，一个  $2\text{ nm}$  的 GaN 盖层和一个  $50\text{ nm}$  的原位  $\text{SiN}_x$  层。

详细的制备过程见制备方法一节，一些工艺参数和主要结果已在我们先前的工作中报告<sup>28-30</sup>。

为了在保持器件的反向特性的同时实现低  $V_{on}$ ，我们设计了一种与我们先前工作中不同的新器件结构。已知 SBD 的  $V_{on}$  和  $I_{leakage}$  由肖特基势垒决定。显然，阳极金属的功函数起着至关重要的作用。一种可能的方法是通过低功函数金属实现低  $V_{on}$ ，同时结合使用高功函数金属获得低  $I_{leakage}$  和高  $BV$ 。因此，在这项工作中，提出了一种双势垒结构的 SBD 结构。图 1 展示了器件的横截面示意图；阳极由两种金属 (Ta 和 Pt) 组成。Ta 电极呈锯齿形状，覆盖着 Pt 电极。Ta 电极设计成圆形排列，以防止过早受损。本工作中的所有 SBD 器件均具有半径为  $90\mu\text{m}$  的圆形阳极和阳极 - 阴极间距 ( $L_{AC}$ ) 为  $85\mu\text{m}$ 。超出阳极凹口的电极传输长度 ( $L_T$ ) 为  $3\mu\text{m}$ 。每个锯齿状 Ta 阳极的宽度为  $10\mu\text{m}$ ，它们之间的夹角 ( $\text{Angle}_{Ta}$ ) 范围从  $11.25$  度到  $30$  度。值得注意的是，我们的器件没有任何场板或其他终端结构，用以体现 GaN 材料的本身优势。

### 室温正向和反向 I-V 特性

图 2a 和 b 显示了具有不同阳极结构的 SBD 的正向和反向 I-V 特性，包括 DBA 结构



( $\text{Angle}_{Ta} = 11.25$  度，这是一个优化的角度，将在后面的图 3 中讨论) 和具有单金属 Pt 或 Ta 的传统阳极结构。从图 2a 和 b 中提取的具体性能已经在表 1 中呈现。本文侧重于 GaN 材料的本身特性，因此  $BV$  是基于物理击穿确定的。 $V_{on}$  被定义为正向电流为  $1\text{ mA/mm}$  时的电压， $R_{on,sp}$  是在考虑总电极延伸长度的  $3\mu\text{m}$  传输长度 ( $L_T$ ) 下计算的， $I_{leakage}$  被提取在  $-5.0\text{ kV}$ 。如表 1 所示，正向特性表明，DBA 器件和 Ta 阳极器件的  $V_{on}$  值分别为  $0.36\text{ V}$  (在  $1\text{ mA/mm}$  时)，几乎是 Pt 阳极器件 (在  $1\text{ mA/mm}$  时为  $0.71\text{ V}$ ) 的一半。如图 2c、d 所示，为了评估器件性能的一致性，我们对 40 个 DBA SBD 进行了测试并分析了结果。 $V_{on}$  分布范围为  $0.35\text{ V}$  至  $0.42\text{ V}$ ，平均值为  $0.37\text{ V}$ ，主导值为  $0.36\text{ V}$ 。在正向电流为  $100\text{ A/cm}^2$  时的工作电压约为  $3.7\text{ V}$ 。

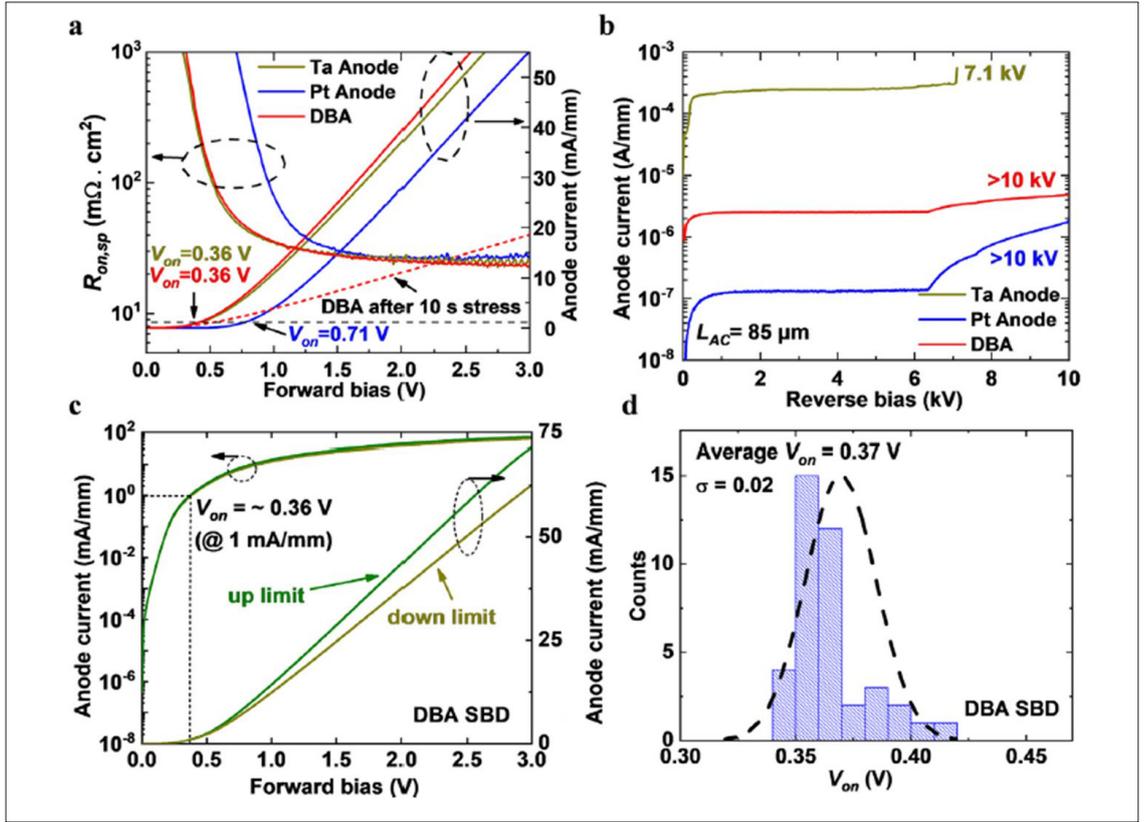
对于图 2a 中的三个器件，得到了约为  $29\ \Omega \cdot \text{mm}$  的  $R_{on}$ 。通过计算  $R_{on,sp} = R_{on} \times (L_{AC} + L_T)$ ，可以发现  $R_{on,sp}$  在三个器件之间只有很小的差异，范围从  $25.1$  到  $25.8\text{ m}\Omega \cdot \text{cm}^2$  不等。对于反向特性，DBA 器件的  $I_{leakage}$  为  $2.5 \times 10^{-6}\text{ A/mm}$ ，比铂阳极器件高一个数量级，但比钽阳极器件低两个数量级。 $BV$  对于 DBA 和铂阳极器件可以达到  $10\text{ kV}$  以上，但对于钽阳极器件仅为  $7.1\text{ kV}$ 。对于超过五个 DBA SBD 进行了测量， $BV$  值全部高于  $10\text{ kV}$ 。DBA 器件具有类似于钽阳极器件的小  $V_{on}$ ，类似于铂阳极器件的  $10\text{ kV}$  的  $BV$ ，说明了 DBA 设计中结合了钽和铂的优点。为了检验器件的稳定性，在高电压压力之后测量了  $V_{on}$  和  $R_{on}$ 。当 SBD 在高反向电压 ( $-8\text{ kV}$ ) 压力下进行了  $10\text{ s}$  后立即打开时， $V_{on}$  从  $0.36\text{ V}$  增加到  $0.49\text{ V}$ ， $R_{on,sp}$  从  $25.1\text{ m}\Omega \cdot \text{cm}^2$  增加到  $95.1\text{ m}\Omega \cdot \text{cm}^2$ ，如图 2a 中所示的红色虚线所示。然而，这种退化不是永

图 1: 器件结构。(a)蓝宝石衬底上具有双势垒阳极 (DBA) 结构的 AlGaN/GaN 横向 SBD 的示意横截面图。(b) 制备的具有  $85\mu\text{m}$  的  $L_{AC}$  和  $180\mu\text{m}$  直径阳极的 DBA SBD 的顶视照片。

表 1: 具有不同阳极结构的 SBD 的关键性能比较。

Anode	$V_{on}$ (V)	$R_{on,sp}$ ( $\text{m}\Omega \cdot \text{cm}^2$ )	$I_{leakage}$ (A/mm)	$BV$ (kV)
Ta	0.36	25.5	$9.2 \times 10^{-4}$	7.1
Pt	0.71	25.8	$1.3 \times 10^{-7}$	>10
DBA	0.36	25.1	$2.5 \times 10^{-6}$	>10

图2: 制备的SBD的I-V特性图。(a)具有不同阳极结构的SBD的正向I-V特性。(b)反向I-V特性。(c) 40个DBA SBD器件的正向I-V特性。d, 开启电压分布 ( $L_{AC}=85\mu\text{m}$ )。



久性的，并且可以在短时间内（几分钟内）在正常连续前向电压下完全恢复。需要进一步优化器件结构。为了抑制这种退化，需要制造出高质量的结构，不仅减少表面和界面的陷阱密度，还需要尽量减少晶体内的缺陷密度。

可以看出，钽电极的作用非常重要，因此有必要研究 DBA 中钽的比例。我们制备了具有不同钽电极比例的 DBA SBD 器件，钽电极之间的角度 ( $\text{Angle}_{Ta}$ ) 范围从  $0^\circ$  (完全钽阳极) 到  $90^\circ$  (完全铂阳极)。图 3a 显示了具有不同  $\text{Angle}_{Ta}$  的器件的正向 I-V 特性，图 3b 中提取了  $V_{on}$  和  $R_{on,sp}$ 。随着  $\text{Angle}_{Ta}$  的增加，器件的  $V_{on}$  逐渐从 0.36 V 增加到 0.65 V，直到完全铂阳极 SBD 的 0.71 V。 $R_{on,sp}$  显示出小幅波动，通常接近  $26 \text{ m}\Omega \cdot \text{cm}^2$ 。此外，

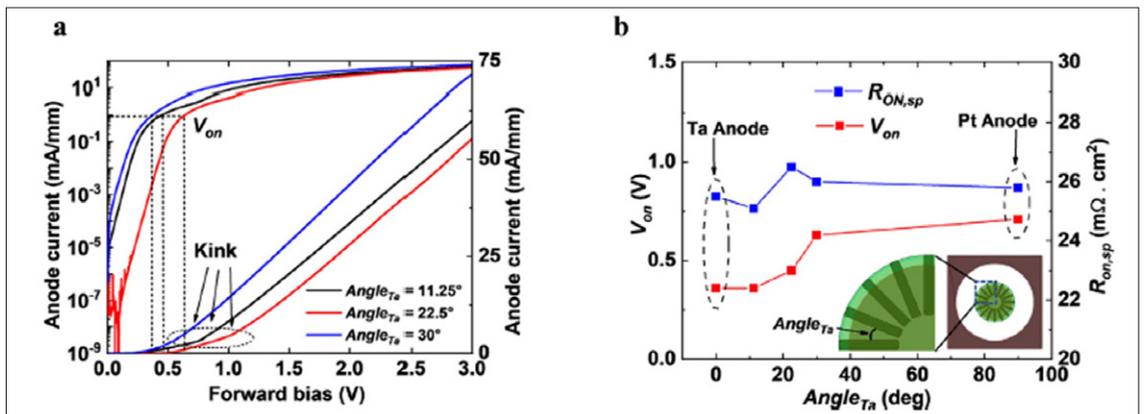
如图 3a 所示，在所有三个正向 I-V 曲线中都存在明显的转折点，之后电流呈更快速度增加。造成这种现象的主要原因是铂和钽电极的功函数差异，将在器件模拟部分详细阐述。根据这些实验结果，带有优化  $\text{Angle}_{Ta}=11.25^\circ$  的 DBA 器件性能最好。

根据以上实验结果，对于优化后的 DBA 器件 ( $\text{Angle}_{Ta}=11.25^\circ$ )，计算得到功率优良指数 ( $P\text{-FOM}=BV^2/R_{on,sp}$ ) 为  $4.0 \text{ GW}/\text{cm}^2$ 。这些性能表明，DBA 结构可以在保持低  $I_{leakage}$  和高 BV 的同时有效地降低器件的  $V_{on}$ 。

### 器件模拟

为了揭示优化的 DBA 结构工作的具体机制，使用 Silvaco 软件进行了一系列 3D 模拟研究，如

图3: 具有不同 $\text{Angle}_{Ta}$ 的 DBA SBD 的正向I-V特性。(a) 具有不同 $\text{Angle}_{Ta}$ 的 DBA SBD 的正向I-V特性。(b) 从 $\text{Angle}_{Ta}$ 变化中提取的 $V_{on}$ 和 $R_{on,sp}$ 。(插图: DBA SBD 的布局)



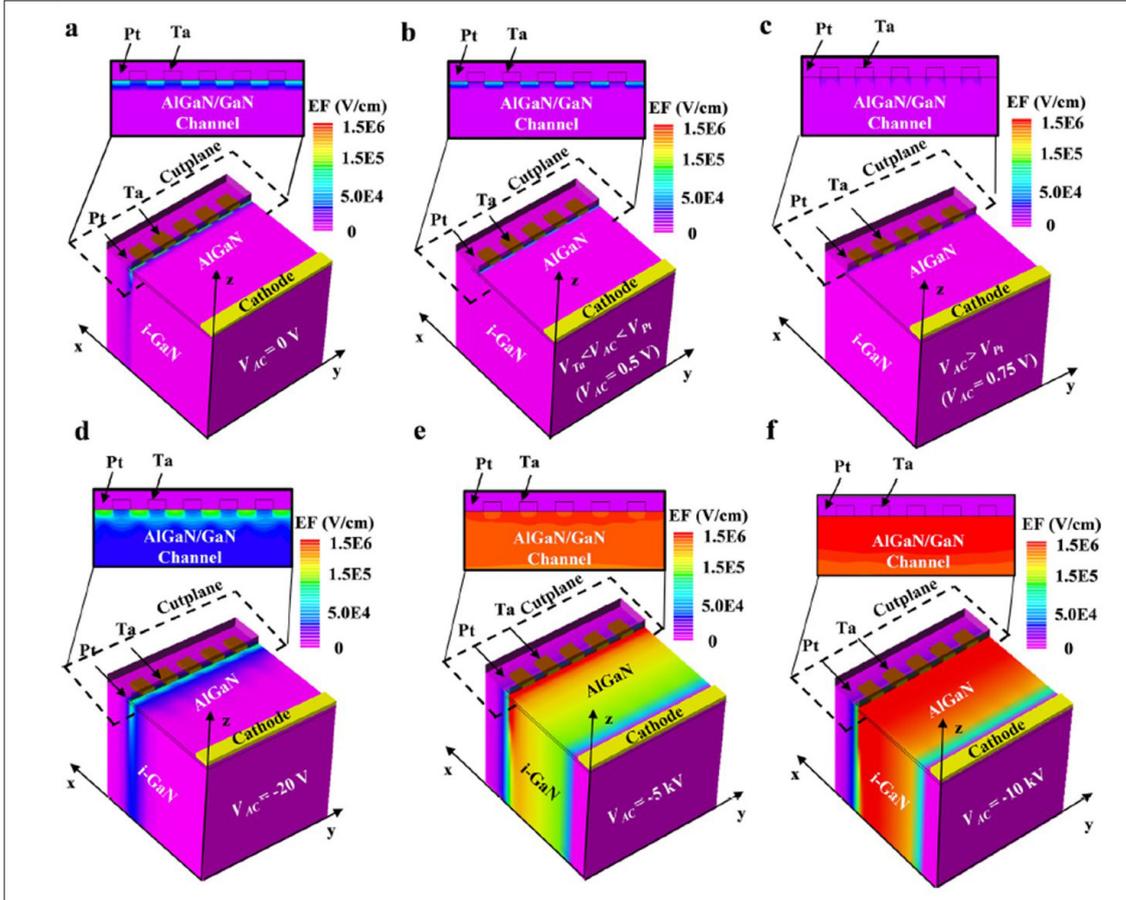


图4: 在不同阳极-阴极电压下模拟的DBA结构器件的电场分布。(a)  $V_{AC}=0\text{ V}$ 。(b)  $V_{on,Ta}<V_{AC}<V_{on,Pt}$  ( $V_{AC}=0.5\text{ V}$ )。(c)  $V_{AC}>V_{on,Pt}$  ( $V_{AC}=0.75\text{ V}$ )。(d)  $V_{AC}=-20\text{ V}$ 。(e)  $V_{AC}=-5\text{ kV}$ 。(f)  $V_{AC}=-10\text{ kV}$ 。

图4所示。在模拟中，将阳极设置为与金属Pt和Ta结合的DBA结构，反映了实际器件。Ta被以齿形集成在周围的Pt中。图4显示了在不同电压条件下SBD的电场分布。切面来自AlGaIn/GaN界面。在这里我们使用 $V_{AC}$ 代表阳极-阴极电压， $V_{on,Ta}$ 代表Ta阳极的 $V_{on}$ ， $V_{on,Pt}$ 代表Pt阳极的 $V_{on}$ 。从表1中， $V_{on,Ta}$ 和 $V_{on,Pt}$ 的值分别为0.36V和0.71V。

对于n型肖特基接触，在理想条件下，耗尽区宽度 $W_d$ 可以表示为<sup>31</sup>：

$$W_d = \sqrt{\frac{2\epsilon_s(\phi_B - V_n - V)}{qN_D}} = \sqrt{\frac{2\epsilon_s(\phi_m - \chi - V_n - V)}{qN_D}} \quad (1)$$

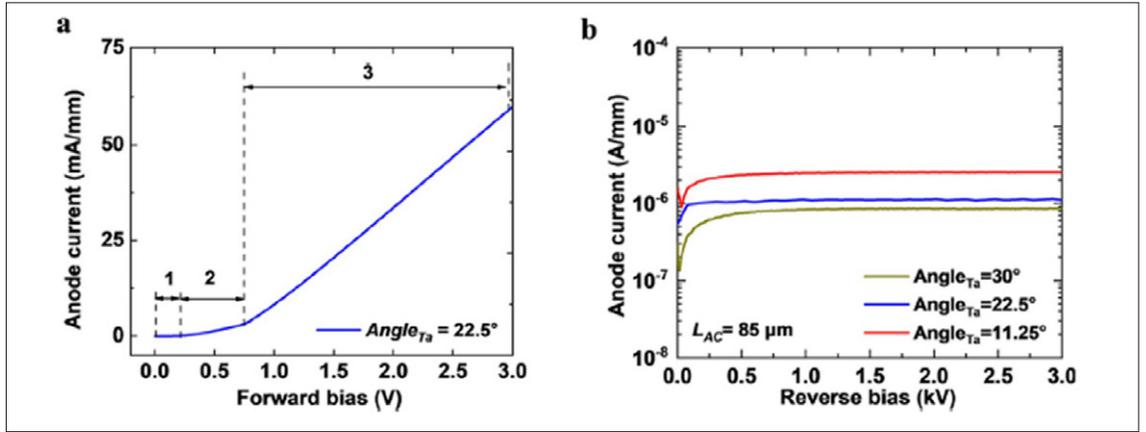
其中， $\epsilon_s$ 是半导体材料的相对介电常数， $\phi_B$ 是肖特基势垒高度， $V_n$ 是相对于费米能级的导带底部的内建势， $V$ 是施加的电压， $q$ 是电子电荷， $N_D$ 是施主浓度， $\phi_m$ 是阳极金属的功函数， $\chi$ 是半导体电子亲和性。根据这个公式，可以看出在理想条件下， $W_d$ 随着阳极金属的 $\phi_m$ 增加而增加。然后，电场的分布可以反映出耗尽区域的形成和延伸<sup>31</sup>，这会影响到前向和反向I-V曲线中的实际特性，详见图5。

在图5中，我们将正向I-V曲线分为三个部

分。在第1部分中，器件未被开启。此时，如图4a所示，由Pt和Ta形成的耗尽区覆盖了阳极下的整个区域。在第2部分中，当 $V_{on,Ta}<V_{AC}<V_{on,Pt}$ 时，如图4b所示，Ta下的耗尽区几乎消失了。尽管在此阶段Pt下的耗尽区仍然存在，但电子可以通过Ta下的通道通过转到SBD，这表明SBD的 $V_{on}$ 主要由Ta确定。同样，随着Ta的比例减少(相当于 $\text{Angle}_{Ta}$ 增加)，Pt的影响变得更为显著，导致图3b所示的现象。一旦 $\text{Angle}_{Ta}$ 达到30度，器件的 $V_{on}$ 几乎表现出Pt的特征。在第3部分中，当 $V_{AC}>V_{on,Pt}$ 时(即 $V_{AC}=0.75\text{ V}$ )，如图4c所示，Pt下的耗尽区开始消失。在这个阶段，整个电极下的总体耗尽区几乎消失，使得电子可以在Ta和Pt电极下流动。因此，正向电流由两部分组成，这解释了为什么DBA器件在正向I-V特性中出现了棱角。

当 $V_{AC}<0\text{ V}$ 时，如图4d所示，由相邻的Pt形成的耗尽区逐渐扩大直至连接，导致在小的反向电压-20V下出现连续的耗尽区。当施加-5kV和-10kV的大反向偏压时，如图4e和f所示，整个耗尽区统一且完全连接，Pt几乎主导了通道

图5: 一种DBA SBDs的I-V曲线。(a)具有 $\text{Angle}_{\text{Ta}}=22.5^\circ$ 的DBA SBD的正向I-V曲线。(b)不同 $\text{Angle}_{\text{Ta}}$ 的DBA SBD的反向I-V曲线。



的耗尽。在这个阶段，由于Ta的功函数较低，与单个Pt阳极器件相比，少量电子可以通过Ta传输并产生漏电流。随着Ta比例的增加，越多的电子将通过，如图5b所示，漏电流随Ta电极比例增加而增加。

这些结果表明，在DBA结构中，Pt主导了反向耗尽过程，从而使得DBA器件能够保持与单个Pt阳极类似的高击穿电压。同时，由于在DBA结构中Ta电极仅部分覆盖阳极，因此由Ta电极引起的漏电流相较于具有完整Ta阳极的器件也相对减少。请参考图2b，优化后的DBA器件的漏电流比单个Pt阳极器件大一个数量级，但比完整Ta阳极器件低两个数量级，这也表明在优化后的

DBA器件中在反向偏压下Pt发挥了主导作用。

为了更好地反映DBA阳极的特性，我们对一个Pt阳极器件、一个Ta阳极器件和三个Pt/Ta DBA器件（具有不同的 $\text{Angle}_{\text{Ta}}$ ，即每个Ta金属之间的距离不同）进行了-5kV的反向电场模拟。如图6a和6b所示，对于Pt阳极和Ta阳极器件，在-5kV下，通道中的电场分布在剖面（横向）上是均匀的，并沿纵向逐渐减小。对于DBA器件，如图6c、d和e所示，尽管最终耗尽区都完全连接，但通道中的电场分布在剖面（横向）上并不是均匀的。这种波动反映了来自Ta排列的影响，每个Ta金属之间距离越短，电场分布的波动越小。但是，很明显，Pt主宰了耗尽区的连接。

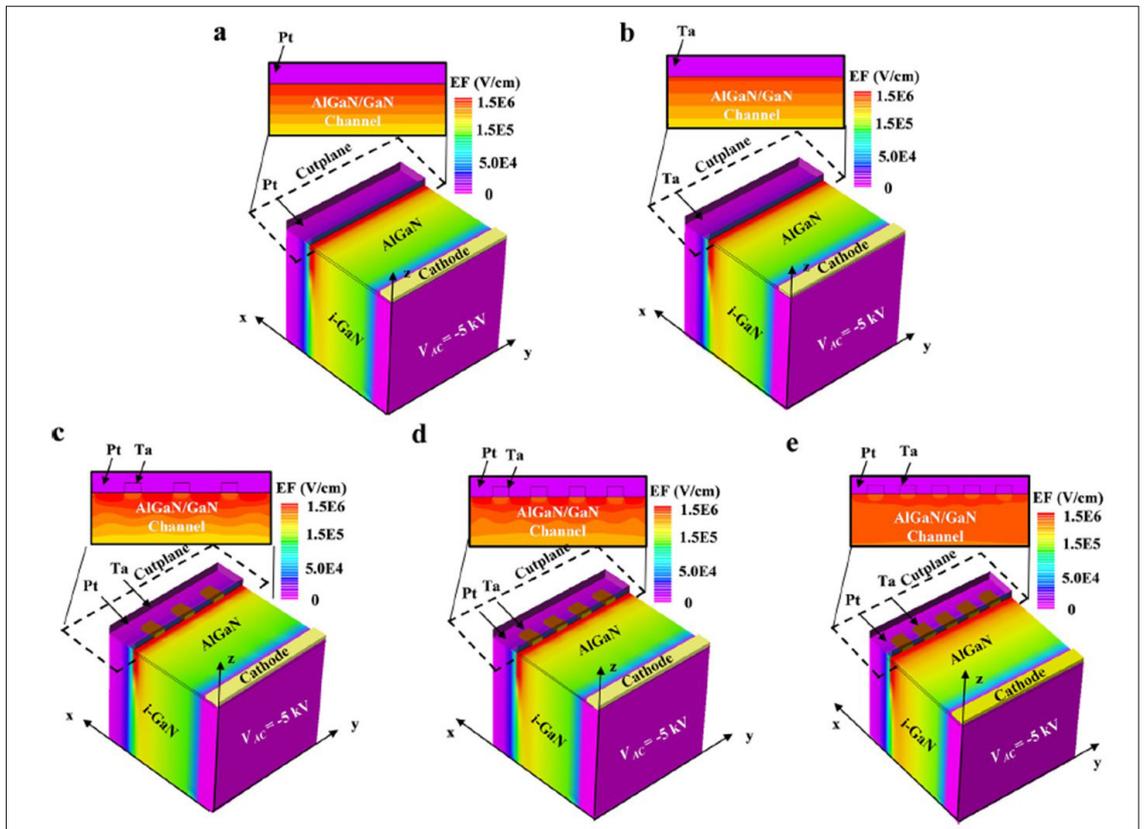


图6: 在-5kV下，对一个Pt阳极器件、一个Ta阳极器件以及带有不同距离的每个Ta金属(类似不同角度的Pt/Ta DBA器件)进行的模拟电场分布。  
 (a) Pt阳极器件。  
 (b) Ta阳极器件。  
 (c) DBA器件  $\text{Angle}_{\text{Ta}}=30^\circ$ 。  
 (d) DBA器件  $\text{Angle}_{\text{Ta}}=22.5^\circ$ 。  
 (e) DBA器件  $\text{Angle}_{\text{Ta}}=11.25^\circ$ 。

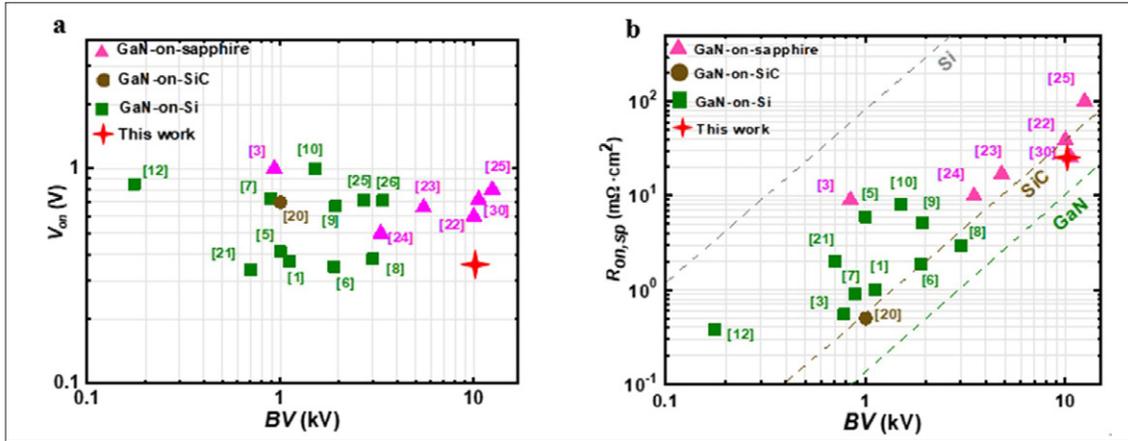


图7: DBA SBD的基准图。(a) GaN横向SBD在蓝宝石/SiC/Si基板上的BV与V<sub>on</sub>的基准图。(b) GaN横向SBD在蓝宝石/SiC/Si基板上的BV与R<sub>on,sp</sub>的基准图。

通过结合 Ta 在正向偏压下的优势和 Pt 在反向偏压下的优势，我们采用 DBA 结构实现了低 V<sub>on</sub> 和高 BV 的 SBD。图 7 绘制了目前 GaN 基横向 SBD 的 BV 与 V<sub>on</sub> 以及 R<sub>on,sp</sub> 的基准图。本研究的 DBA SBD 不仅在任何衬底上的 GaN 基横向 SBD 中展示了高于 10 kV 的高 BV，而且还实现了低至 0.36 V 的低 V<sub>on</sub> 和 25.1 mΩ·cm<sup>2</sup> 的低 R<sub>on,sp</sub>。我们的研究表明，在 SBD 阳极中使用合适的金属组合和几何配置可以充分利用每种金属的特定优势，从而提高各个方面的器件性能，反映了在实现器件性能突破方面的新方法。

### 结论

总的来说，在本研究中，通过使用 DBA 结构和高质量的生长在蓝宝石基板上的 GaN 材料，我们实现了低 V<sub>on</sub> 和高 BV 的 SBD 器件。该 DBA SBD 的 V<sub>on</sub> 为 0.36V，而 BV 保持在 10 kV。结合 R<sub>on,sp</sub> 为 25.1 mΩ·cm<sup>2</sup>，器件的最高 P-FOM 可高达 4.0 GW/cm<sup>2</sup>。这些结果证明了结合金属阳极并成功利用每种金属的优势的可行性，为实现低通态 AlGaN/GaN SBD 与超高击穿电压提供了可行的解决方案，有望推动 GaN 材料在超高压电子领域的应用。

### 制备方法

SBD 的制作。首先，光刻定义 SBD 隔离区域，然后使用 CF<sub>4</sub> 气体通过反应离子刻蚀 (RIE) 对 SiN<sub>x</sub> 进行刻蚀，使用 Cl<sub>2</sub>/BCl<sub>3</sub> 混合物通过感应耦合等离子体 (ICP) 刻蚀出隔离台地。在第二步中，阳极凹陷区域也通过 Cl<sub>2</sub> 和 BCl<sub>3</sub> 混合物通过 ICP 进行刻蚀。然后，在 80℃ 下使用稀释的 KOH 溶液在 15 分钟内对样品进行刻蚀以去除刻蚀损伤。最后一步，我们将 Ta (50 nm) 和 Pt/Au (50/300 nm) 的混合物作为阳极，呈锯齿状形状。阴极为 Ti/Al/Ni/Au (30/150/30/100 nm)，在 N<sub>2</sub> 中快速退火 850℃ 30 秒。还制作了具有单 Pt/Au (50/300 nm) 和 Ta/Au (50/300 nm) 阳极的 SBD。

### 电性能测试

使用 Keithley 4200 测量正向 IV 特性。使用 IWATSUCS12105C 半导体曲线跟踪仪测量反向击穿电压。

致谢：作者感谢 Corenergy 有限公司为晶片的外延生长提供支持。本工作受到国家重点研发计划资助 (批准号: 2022YFE0122700)、国家高技术研究发展计划 (批准号: 2015AA033305)、江苏省重点研发计划 (批准号: BK2015111)、中国博士后科学基金资助 (批准号: 2023M731583)、江苏省创新创业博士项目、国家电网山东电力公司和电力研究院的研发基金的支持。

竞争利益声明：作者声明没有竞争利益。

### 扩展阅读

- 1.H. S. Lee. et al, 0.34 VT AlGaN/GaN-on-Si large Schottky barrier diode with recessed dual anode metal, IEEE Electron Device Lett., 36, 1132–1134 (2015). <https://doi.org/10.1109/LED.2015.2475178>.
- 2.J. G. Lee. et al, Low turn-on voltage AlGaN/GaN-on-Si rectifier with gated ohmic anode, IEEE Electron Device Lett., 34, 214–216 (2013). <https://doi.org/10.1109/LED.2012.2235403>.
- 3.K. Park. et al, 1 kV AlGaN/GaN Power SBDs with Reduced On Resistances. in Proc. IEEE 23th Int. Symp. Power Semiconductor Devices IC' s, 223–22610 (2011). <https://doi.org/10.1109/ISPSD.2011.5890831>.
- 4.X.W. Kang. et al, Recess-Free AlGaN/GaN Lateral Schottky Barrier Controlled Schottky Rectifier with Low Turn-on Voltage and High Reverse Blocking, in Proc. IEEE 30th Int. Symp. Power Semiconductor Devices IC' s, 280–283 (2018). <https://doi.org/10.1109/ISPSD.2018.8393657>.

- 5. Lenci, S. et al, Au-free AlGaIn/GaN power diode on 8-in Si substrate with gated edge termination, IEEE Electron Device Lett., 34, 1035–1037 (2013). <https://doi.org/10.1109/LED.2013.2267933>.
- 6. T. Zhang, et al, A 1.9-kV/2.61-mΩ · cm<sup>2</sup> Lateral GaN Schottky Barrier Diode on Silicon Substrate With Tungsten Anode and Low Turn-ON Voltage of 0.35 V, IEEE Electron Device Lett., 39, 1548–1551 (2018). <https://doi.org/10.1109/LED.2018.2864874>.
- 7. J. C. Lei, et al, 650-V double-channel lateral Schottky barrier diode with dual-recess gated anode, IEEE Electron Device Lett., 39, 260–263 (2017). <https://doi.org/10.1109/LED.2017.2783908>.
- 8. T. Zhang, et al, A > 3 kV/2.94 mΩ · cm<sup>2</sup> and Low Leakage Current With Low Turn-On Voltage Lateral GaN Schottky Barrier Diode on Silicon Substrate With Anode Engineering Technique, IEEE Electron Device Lett. 40, 1583–1586 (2019). <https://doi.org/10.1109/LED.2019.2933314>.
- 9. Ma, J., Kampitsis, G., Xiang, P., Cheng, K. & Matioli, E. Multi-Channel tri-gate GaN power Schottky diodes with low ON-resistance. IEEE Electron Device Lett. 40, 275–278 (2019). doi: <https://doi.org/10.1109/LED.2018.2887199>.
- 10. Zhou, Q. et al. High reverse blocking and low onset voltage AlGaIn/GaN-on-Si lateral power diode with MIS-gated hybrid anode. IEEE Electron Device Lett. 36, 660–662 (2015). doi: <https://doi.org/10.1109/LED.2015.2432171>.
- 11. Bahat-Treidel, E. et al. Fast-switching GaN-based lateral power Schottky barrier diodes with low onset voltage and strong reverse blocking. IEEE Electron Device Lett. 33, 357–359 (2012). doi: <https://doi.org/10.1109/LED.2011.2179281>.
- 12. Basler, M. et al. Large-area lateral AlGaIn/GaN-on-Si field-effect rectifier with low turn-on voltage. IEEE Electron Device Lett. 41, 993–996 (2020). doi: <https://doi.org/10.1109/LED.2020.2994656>.
- 13. Zhu, M. et al. 1.9-kV AlGaIn/GaN lateral Schottky barrier diodes on silicon. IEEE Electron Device Lett. 36, 375–377 (2015). doi: <https://doi.org/10.1109/LED.2015.2404309>.
- 14. Colón A. et al. Demonstration of a 9 kV reverse breakdown and 59 mΩ-cm<sup>2</sup> specific on-resistance AlGaIn/GaN Schottky barrier diode. Solid-state Electronics. 151, 47–51 (2019). doi: <https://doi.org/10.1016/j.sse.2018.10.009>.
- 15. Lian, Y.-W., Lin, Y.-S., Yang, J.-M. Cheng, C.-H. & Hsu, S. S. H. AlGaIn/GaN Schottky barrier diodes on silicon substrates with selective Si diffusion for low onset voltage and high reverse blocking. IEEE Electron Device Lett. 34, 981–983 (2013). doi: <https://doi.org/10.1109/LED.2013.2269475>.
- 16. Matioli, E., Lu, B. & Palacios, T. Ultralow leakage current AlGaIn/GaN Schottky diodes with 3-D anode structure. IEEE Trans. Electron Devices. 60, 3365–3370 (2013). doi: <https://doi.org/10.1109/TED.2013.2279120>.
- 17. Zhang A.P. et al. Lateral AlxGa1-xN power rectifiers with 9.7 kV reverse breakdown voltage. Applied Physics Letters. 78, 823–825 (2001). doi: <https://doi.org/10.1063/1.1346622>.
- 18. Tsou, C.-W., Wei, K.-P., Lian, Y.-W. & Hsu, S. S. H. 2.07-kV AlGaIn/GaN Schottky barrier diodes on silicon with high Baliga's figure-of-merit. IEEE Electron Device Lett. 37, 70–73 (2016) doi: <https://doi.org/10.1109/LED.2015.2499267>.
- 19. Kamada, A., Matsubayashi, K., Nakagawa, A., Terada, Y. & Egawa, T. High-voltage AlGaIn/GaN Schottky barrier diodes on Si substrate with low-temperature GaN cap layer for edge termination. In 2008 20th International Symposium on Power Semiconductor Devices and IC's, 225–228. (IEEE 2008). doi: <https://doi.org/10.1109/ISPSD.2008.4538939>
- 20. Lee, S.-C. et al. High breakdown voltage GaN Schottky barrier diode employing floating metal rings on AlGaIn/GaN heterojunction. In 2005 Proceedings. ISPSD '05. The 17th International Symposium on Power Semiconductor Devices and IC's, 247–250. (IEEE 2005). doi: <https://doi.org/10.1109/ISPSD.2005.1487997>
- 21. Lee, G.-Y., Liu, H.-H. & Chyi, J.-I. High-performance AlGaIn/GaN Schottky diodes with an AlGaIn/AlN buffer layer. IEEE Electron Device Lett. 32, 1519–1521 (2011). doi: <https://doi.org/10.1109/LED.2011.2164610>.
- 22. M. Xiao, et al, 10 kV, 39 mΩ · cm<sup>2</sup> Multi-Channel AlGaIn/GaN Schottky Barrier Diodes, IEEE Electronics Letters, 42, 808–811 (2021). <https://doi.org/10.1109/LED.2021.3076802>.
- 23. M. Xiao, et al, 5 kV Multi-Channel AlGaIn/GaN Power Schottky Barrier Diodes with Junction-Fin-Anode, in IEEE international Electron Devices Meeting, 2020. <https://doi.org/10.1109/IEDM13553.2020.9372025>.
- 24. M. Xiao, et al, 3.3 kV Multi-Channel AlGaIn/GaN Schottky Barrier Diodes With P-GaN Termination, IEEE Electron Device Lett., 41, 1177–1180 (2020). <https://doi.org/10.1109/LED.2020.3005934>.
- 25. S. W. Han, et al, 12.5 kV GaN Super-Heterojunction Schottky Barrier Diodes, IEEE Transactions on Electron Devices, 68, 5736–5741 (2021). <https://doi.org/10.1109/TED.2021.3111543>.
- 26. S. W. Han, et al, GaN super-heterojunction Schottky barrier diode with over 10 kV blocking voltage, in Proc. 5th IEEE Electron Devices Technol. Manuf. Conf., 1–3 (2021). <https://doi.org/10.1109/EDTM50988.2021.9420906>.
- 27. S. W. Han, et al, Experimental demonstration of charge-balanced GaN super-heterojunction Schottky barrier diode capable of 2.8 kV switching, IEEE Electron Device Lett., 41, 1758–1761 (2020). <https://doi.org/10.1109/LED.2020.3029619>.
- 28. R. Xu, et al, 2.7-kV AlGaIn/GaN Schottky barrier diode on silicon substrate with recessed-anode structure, Solid State Electronics, 175, 107953 (2021). <https://doi.org/10.1016/j.sse.2020.107953>.
- 29. R. Xu, et al, 3.4-kV AlGaIn/GaN Schottky barrier diode on silicon substrate with engineered anode structure, IEEE Electron Device Lett, 42, 208–211 (2021). <https://doi.org/10.1109/LED.2020.3049086>.
- 30. R. Xu, et al, High power Figure-of-Merit, 10.6-kV AlGaIn/GaN lateral Schottky barrier diode with single channel and sub-100-μm anode-to-cathode spacing, Small, 18, 2270199 (2022). <https://doi.org/10.1002/sml.202107301>.
- 31. S. M. Sze, M. K. Lee, Semiconductor Devices: Physics and Technology, (Wiley, 2012).



# 扩展 5G 和 6G 的 III-V 技术

作者：Nadine Collaert, 来自 IMEC

将 GaN HEMT 和 InP HBT 升级到硅平台并将其与 CMOS 组件集成，可满足下一代大容量无线通信的要求

随着时间的推移，越来越多的用户开始使用无线方式传输数据。为了让这一趋势持续下去，同时使数据传输更快、更高效，移动网络的所有者正在推出第五代无线技术基础设施，而且他们已经开始考虑之后的发展。

如今的 5G 网络能够达到 10 Gbit/s 的峰值数据传输速率。6G 预计将于 2030 年开始部署，届时预计数据传输速率将高达 100 Gbit/s。为了确保这一目标的实现，研究人员需要考虑很多因素。除了考虑如何容纳更多的数据和连接，还必须努力研究下一代无线通信将如何支持新的应用，如自动驾驶和全息呈现。

为了实现超高的数据传输速率，电信行业已

经开始将无线信号转向更高的频率。虽然 5G 最初采用的是 6 GHz 以下的频段，但目前已经展示了针对 28/39 GHz 的产品。人们对 5G 网络中 6-20 GHz 范围内的 FR3 频段也越来越感兴趣，因为这些频段在覆盖范围和容量之间实现了很好的平衡。对于 6G，目前正在讨论 100 GHz 以上的频率。

向更高频率发展有很多好处。最重要的好处之一是引入了新的频段，从而解决了现有频段内频谱稀缺的问题。另一个优点是，工作频率越高，就越容易获得更宽的带宽。除上述优点外，100 GHz 以上的频率和高达 30 GHz 的带宽相结合，原则上允许电信运营商在无线数据链路中使用低阶调制方案。这反过来又降低了功耗。

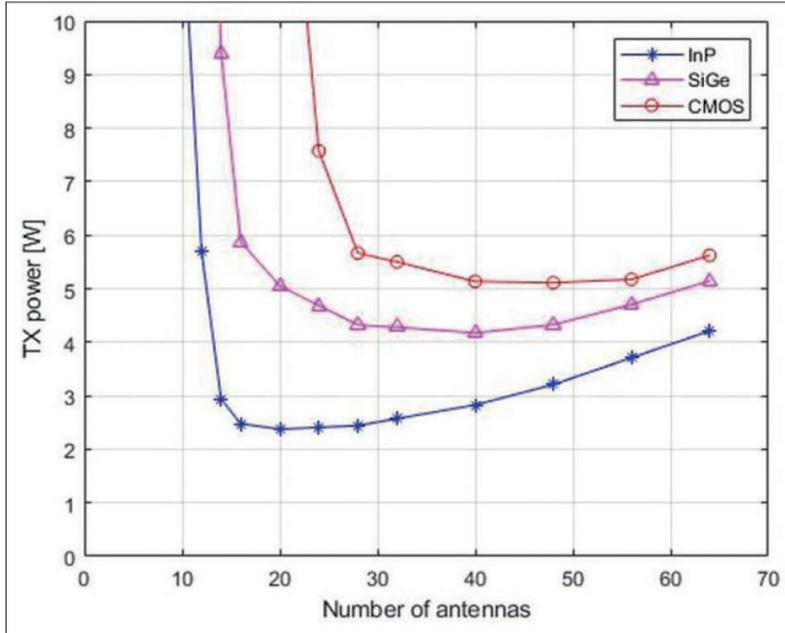


图1: 比较发射器架构中CMOS、SiGe 和 InP器件的功耗与天线数量的函数关系 (发布在IEDM 2022)。

更高的频率还能带来更短波长的优势。由于天线阵列的大小与波长的平方成正比，因此频率越高，天线阵列的密度就越大。这有助于实现更好的波束成形，这种技术可确保更大比例的传输能量到达预定接收器。

向更高频率发展并非没有挑战。如今，CMOS 是制造发射器和接收器关键部件的首选技术，包括前端模块内用于向天线发送射频信号或从天线发送射频信号的功率放大器。随着工作频率的增加，基于 CMOS 的功率放大器很难以足够高的效率提供所需的输出功率。

这正是氮化镓 (GaN) 和磷化铟 (InP) 等技术发挥作用的地方。由于其出色的材料特性，这些 III-V 族有更大的机会在高工作频率下提供所需的输出功率和效率。例如，氮化镓将高电流密

度、高电子迁移率和高击穿电压结合在一起。高功率密度还可实现小外形尺寸，从而在保持性能的同时缩小整个系统的尺寸。

### 超越 CMOS

在国际知名的微电子中心 imec，我们一直在考虑 III-V 技术在未来无线基础设施中的应用机会，以及最适合这一发展的器件架构。我们的工作包括建立模型，比较在 140 GHz 频率下工作的三种不同功率放大器的性能：完全 CMOS；结合 SiGe HBT 的 CMOS 波束成形器；以及 InP HBT。就输出功率（超过 20 dBm）和能效（20% 至 30%）而言，后者明显胜出。值得注意的是，我们的建模还显示，对于 InP 来说，相对较少的天线就能达到能效的最佳点。当空间有限时，比如移动设备，这是一项重要的优势。

我们团队的其他建模结果表明，在较低的毫米波频率下，氮化镓表现出优异的性能。在 28 GHz 和 39 GHz 下，硅氮化镓 HEMT 在输出功率和能效方面均优于 CMOS 器件和砷化镓 HEMT。氮化镓的优越性体现在两个不同的应用案例中：固定无线接入，有 16 个天线；以及具有 4 个天线的用户设备。

III-V 器件的致命弱点是集成的成本和复杂性 -- 氮化镓和磷化铟器件技术还不能完全与基于 CMOS 的技术竞争。III-V 族器件往往在小型且昂贵的非硅衬底上生产，并且依赖不太适合大批量制造的工艺。

在 200 毫米或 300 毫米硅晶片上集成 III-V 器件是一条令人振奋的前进之路。这种方法有望在保持卓越射频性能的同时实现整体优化。硅衬底不仅成本更低，而且为与 CMOS 兼容的加工作

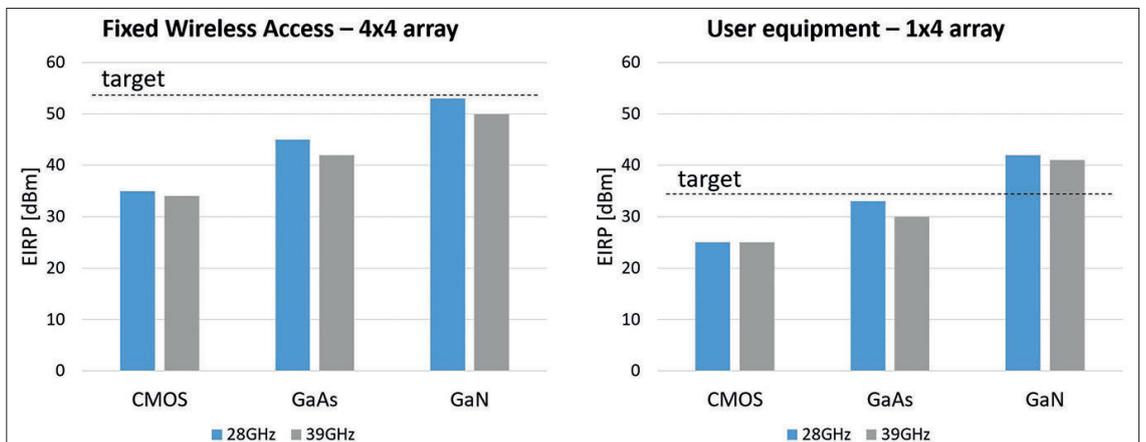


图2: (左) 固定无线接入 (FWA) 和 (右) 用户设备中 28 GHz 和 39 GHz 工作频率的输出功率：三种不同技术的比较 (如 IEDM 2022 所示)。

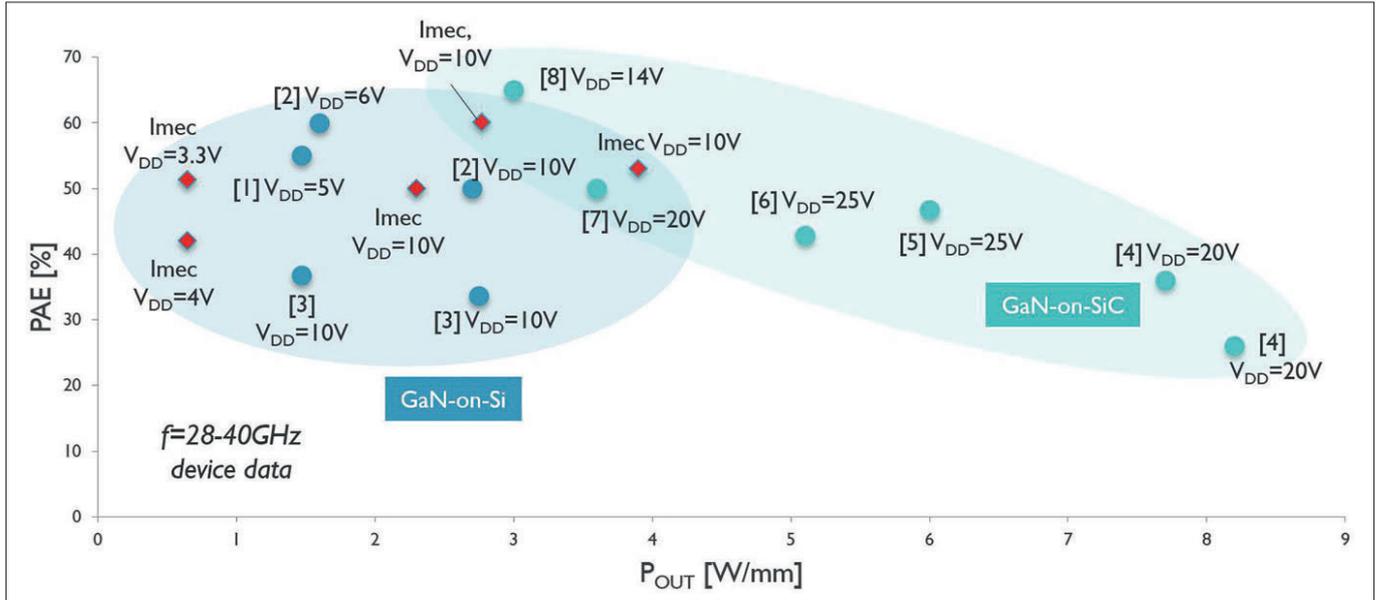


图3: 硅基氮化镓基准数据。红色的imec数据是硅基氮化镓器件的最佳数据之一, 可与碳化硅氮化镓数据相媲美(如IEDM 2022所示)。参考文献: [1] H.W. Then et al. IEDM 2020; [2] H.W. Then et al. IEDM 2021; [3] W. Wang et al. J-EDS 2018; [4] Y.C. Lin et al. Micromachines 2020; [5] M. Mi et al. TED 2017; [6] Y. Zhang et al. EDL 2018; [7] K. Harrouche et al. HAL open science, 2020; [8] J.-S. Moon et al. MTTT 2019.

艺打开了大门, 从而实现了大规模生产。

在硅平台上集成 GaN 和 InP 远非易事。它需要新的晶体管和电路设计方法、新的材料和不同的制造技术。其中一个主要挑战涉及 III-V 与硅的大晶格失配: InP 为 8%, GaN 为 17%。这些显著差异可能会在各层中产生许多缺陷, 并最终降低器件性能。

另一个挑战是如何将基于硅基氮化镓或硅基磷化铟的组件与基于 CMOS 的组件共同集成, 并创建一个完整的系统。最初, GaN 和 InP 技术将用于实现前端模块中的功率放大器。然而, 利用这些化合物半导体的独特性能, 也有可能提高低噪声放大器和开关的性能。但最终, 校准、控制和波束成形仍然需要 CMOS。

通过我们的高级射频计划(包括行业合作伙伴的贡献), 我们一直在探索在大尺寸硅晶片上集成氮化镓和磷化铟器件的各种方法, 以及如何实现它们与 CMOS 组件的异构集成。这项工作包括评估不同用例(如固定无线接入等基础设施以及用户设备)的优缺点。

### 改进射频硅基氮化镓

起始衬底的变化产生了几种不同的氮化镓技术: 原生块状衬底氮化镓、SiC 基氮化镓和硅基氮化镓。目前, 在这三种技术中, SiC 基氮化镓的应用最为广泛, 并已用于基础设施应用, 包括 5G 基站。与块状 GaN 技术相比, SiC 衬底更具

成本效益, 而且 SiC 是一种出色的导热材料, 有助于高功率基础设施应用中的散热。但是, SiC 衬底的成本高于硅, 而且尺寸有限, 因此不太适合大规模生产。

相比之下, 硅基氮化镓则有可能扩大到 200 毫米甚至 300 毫米晶圆。得益于多年来在电力电子领域的创新, 在大尺寸硅衬底上集成氮化镓方面已经取得了巨大进展。然而, 要确保硅基氮化镓技术适用于最佳射频性能, 还需要进一步的改进。主要挑战是提供与 SiC 基氮化镓相当的大信号和可靠性能, 并实现更高的工作频率。要实现这些目标需要: 在材料堆栈设计和材料选择方面进一步创新; 减少 HEMT 的栅极长度; 抑制寄生现象; 以及尽可能降低射频频色散。

imec 制造射频器件的硅基氮化镓工艺流程首先是将 200 毫米的硅衬底装入 MOCVD 反应器中。随后进行外延生长, 创建一个包含专有 GaN/AlGaIn 缓冲层、GaN 沟道、AlN 间隔层和 AlGaIn 势垒的结构。我们从这个外延片上处理了带有 TiN 肖特基金属栅极的氮化镓(GaN)高电子迁移率晶体管(HEMTs), 然后这些晶体管与低温 3 层铜后端线(BEOL)工艺集成在一起。

最近, 我们的硅基氮化镓平台取得了具有竞争力的成果。我们的成功使硅基氮化镓的输出功率和功率附加效率更接近于碳化硅氮化镓技术。请注意, 功率附加效率是评估功率放大器效率的常用指标, 因为它考虑了放大器增益对其整

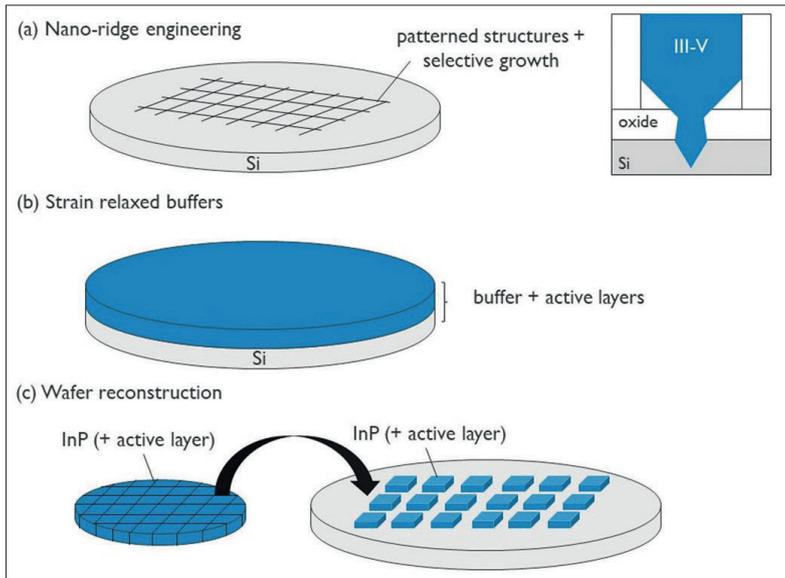


图4: 不同硅基InP生长方法的示意图: (a) 纳米桥工程; (b) 使用应变松弛缓冲层的毯覆生长; (c) 晶圆重建。

体效率的影响。

我们将技术开发与建模相结合，最终将有助于实现硅基氮化镓 HEMT 更好的性能和可靠性。在最近一次 IEDM 上，我们推出了一个用于改进射频器件热传输预测的模拟框架。这些模拟显示峰值温度的上升幅度是之前预测的三倍。该模型提供的见解为在开发早期优化射频器件及其布局提供了进一步的指导。

### 用于 6G 的硅基 InP

对于更高的频率，InP HBT 优于 GaN HEMT，能更好地权衡输出功率和效率。研究人员对这项技术也非常了解，知道如何设计 InP HBT 以获得最佳射频

性能。然而，制造过程往往涉及直径小于 150 毫米的 InP 衬底，以及与 CMOS 不兼容的类似实验室的工艺。

研究界正在考虑三种升级方法。其中两种依赖于在硅上直接生长 InP，第三种则基于晶片重建。与目前使用小尺寸 InP 衬底的技术相比，这三种方法都有可能提供更具成本效益的生产方法。就性能、成本和异质集成潜力而言，这三种方法各有优缺点。我们评估了它们在各种用例（基础设施以及移动设备）中的优势和挑战。

许多团队在硅上制造 InP HBT 时采用的一种方法是用应变松弛缓冲层来弥补 8% 的晶格失配（见图 4(b)）。InP 直接生长在缓冲层之上。这种方法可以使用更大尺寸的晶圆，特别是在可以重复使用部分硅的情况下，具有显著的成本优势。然而，这种方法具有挑战性，需要进行优化以降低缺陷密度。

我们摒弃了这种“一揽子”生长方法，提出了纳米桥工程，这是一种能更有效地处理缺陷的替代技术（见图 4 (a)）。纳米桥工程涉及在硅衬底上形成的预制沟槽中选择性地生长 III-V 材料。这些高宽比沟槽在捕获缺陷方面非常有效 -- 缺陷只存在于沟槽底部狭窄的部分 -- 从而能够从沟槽中生长出高质量、低缺陷率的材料。通过过度生长，纳米沟槽向顶部加宽，为器件堆叠奠定了坚实的基础。我们从 GaAs/InGaP 案例研究获得的见解，将指导我们对目标 InGaAs/InP 纳米桥工程 HBT 器件进行优化。

直接生长的另一种方法是采用晶圆重构技术将 InP 放置在硅片上（见图 4 (c)）。在这种情况下，高质量的 InP 衬底（无论有无源层）在晶圆构成过程中被切成块。然后通过晶圆与晶圆键合将这些块贴附到硅晶圆上。这种方法的主要挑战在于材料的有效转移和剩余 InP 衬底的去除。目前正在考虑几种技术。

### 实现异构集成

最终，硅基 III-V 功率放大器必须与基于 CMOS 的组件相结合，这些组件负责校准和控制等工作。我们正在评估各种异构集成方案，权衡它们在一些使用案例中的优缺点。将不同射频组件集成到系统级封装中的最常见方法是使用先进的层压基板技术。我们正在对此进行优化，使其更适用于更高的频率。在此基础上，我们正在探

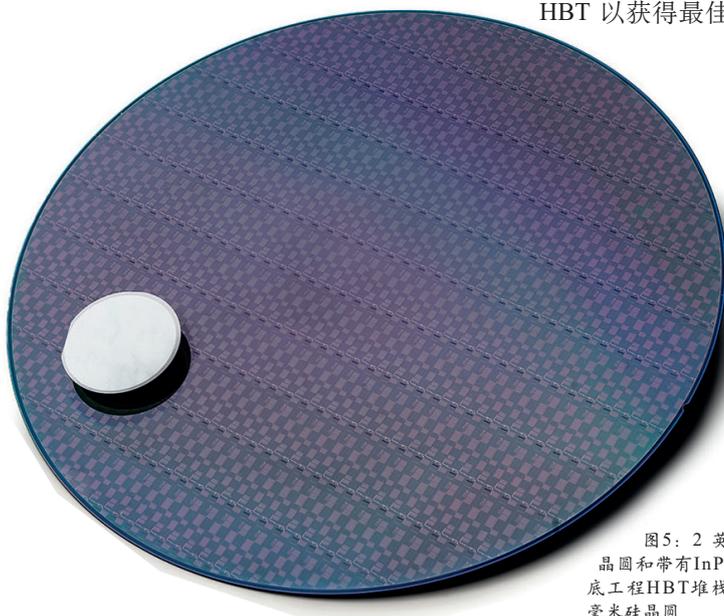


图5: 2 英寸 InP 晶圆和带有 InP 纳米衬底工程 HBT 堆栈的 300 毫米硅晶圆。

索更先进的异构集成选项，包括 2.5D 中介层和 3D 集成技术。

请注意，当频率超过 100 GHz 时，天线模块开始定义收发器可用的区域。在如此高的频率下，天线比前端模块小，而前端模块的尺寸几乎不会随着频率的增加而缩放。在这种情况下，对于大型天线阵列的配置，一个有趣的选择是将射频前端模块的位置移到阵列下方。这就是 3D 集成技术（晶粒到晶粒或晶圆到晶圆）发挥作用的地方。它们可以在前端模块和天线模块之间实现短而明确的连接。与 3D 集成技术同样重要的是热管理，这对提供有效的散热器至关重要。我们目前正在进行全面的系统技术协同优化分析，以评估一系列 3D 集成技术，并从系统层面指导技术选择。

对于手持设备来说，天线数量的减少可以放宽限制，一种有趣的方法是采用 2.5D 中介层技术。这种异质集成方案采用层叠技术，具有光刻定义的连接，可容纳硅通孔，实现 III-V 族与 CMOS 组件之间的通信。在这种情况下，III-V 器件紧靠 CMOS 芯片，确保了出色的热管理，因为两个芯片都可以直接接触散热器。这种结构的缺点是只能实现一维波束控制。

如今，我们正在评估 2.5D 中介层技术的硬件实现，研究衬底、电介质和再分布层的最佳组合，以最大限度地减少损耗。我们在这方面取得

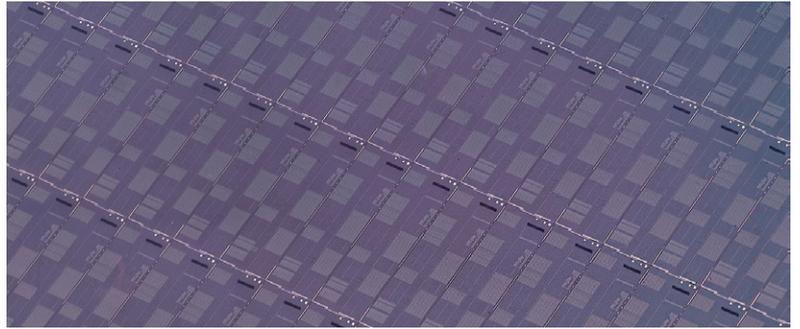


图6：300 mm硅晶片的放大图，显示带有InP纳米衬底工程HBT结构的芯片。

的成功包括第一版射频定制硅中介层技术，该技术使用标准硅衬底、铜半加成互连和厚旋涂低  $\kappa$  电介质，即使在 100 GHz 以上也能表现出极低的互连损耗。

我们最近的升级和集成工作正在取得非常有前景的成果。我们已经证明，硅基 GaN 和硅基 InP 将成为下一代大容量无线通信应用的可行技术。

#### 扩展阅读

- ▶ ‘Thermal modeling of GaN & InP RF devices with intrinsic account for nanoscale transport effects,’ B. Vermeersch et al., 2022 International Electron Devices Meeting (IEDM)
- ▶ ‘III-V/III-N technologies for next-generation high-capacity wireless communication,’ N. Collaert et al., 2022 International Electron Devices Meeting

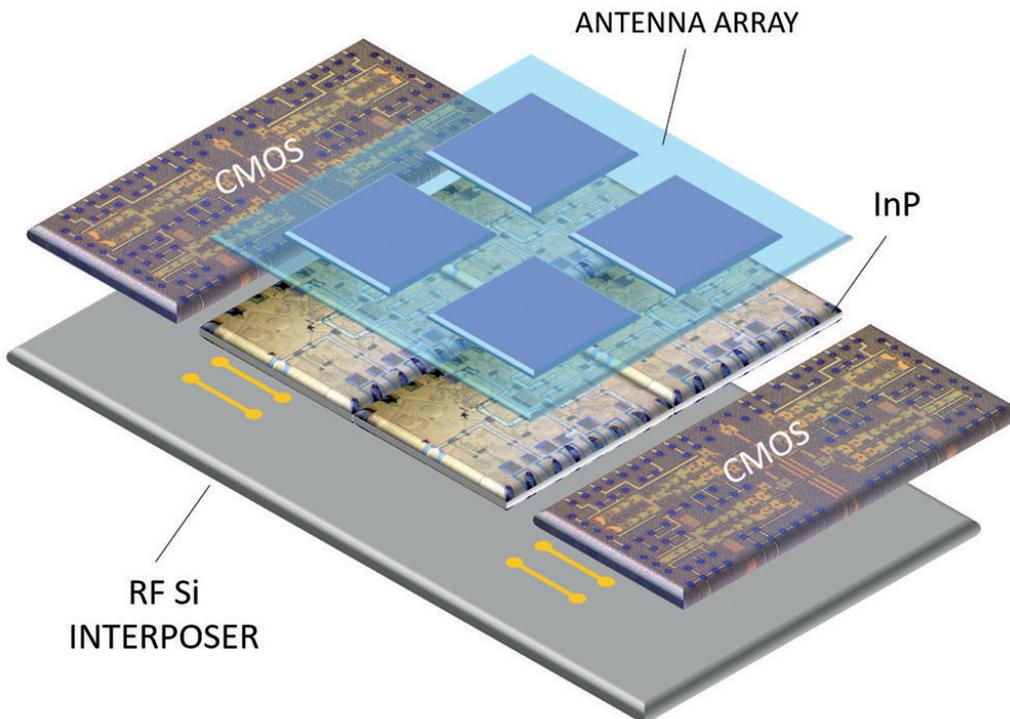


图7：集成了InP和CMOS器件以及天线阵列的射频硅插层封装示意图。



# MBE : 改变硅基氮化镓射频的游戏规则

作者：来自 Easygan 公司的 ANDRE BONNADOT、ELODIE CARNEIRO 和 STEPHANIE RENNESSON 和来自 CNRS-CREA CÔTE D' AZUR 大学的 FABRICE SEMOND

凭借在 40 GHz 频率上取得的卓越成果，硅基氮化镓 HEMT 在需要高功率毫米波的移动应用中拥有巨大的机会

**您**认为硅基氮化镓会被用于射频应用吗？如果你在几年前问这个问题，答案很可能是谨慎的肯定，但很难知道硅基氮化镓何时会产生影响，以及影响的程度如何。这种谨慎是有充分理由的：以重复可靠的方式生产出具有足够材料质量的硅基氮化镓异质结构是一项挑战。

促进硅基氮化镓射频器件发展的是与未来无线行业相关的决策。2022 年 3 月，3GPP（第三代合作伙伴计划）标准化倡议将 5G 毫米波频谱限

制提高到 71 GHz，加剧了器件制造商面临的技术挑战。现实情况是，尽管这并非易事，但部署毫米波频段却势在必行 -- 因为更高的频率对于支持未来 5G 先进网络带来的指数级数据流量增长至关重要。毫米波标准化进程不可避免，这对微蜂窝和手机供应商来说具有挑战性。他们在设计和集成以这些频率运行的射频前端时将受到限制。反过来，这将为半导体制造商创造一个新的、大批量、成本敏感型射频器件市场机会。氮化镓场

表1: 虽然氮化镓射频器件使用硅衬底而非碳化硅衬底在技术上存在挑战, 但也存在显著的成本优势。

Substrate criteria		GaN-on-SiC	GaN-on-Si
GaN epitaxy difficulty		Medium	High
Substrate mismatch relative to GaN	Thermal Expansion	33%	116%
	Lattice	+3.5%	-17%
Thermal conductivity		4.9 W/cm.K	1.5 W/cm.K
Cost		\$\$\$	\$
Size (diameter)		Up to 150 mm	Up to 300 mm
CMOS Compatible		No	Yes
Availability		Geopolitical considerations	Commodity

效应晶体管 (GaN HEMT) 是在高工作频率下提供这种应用所需的高功率密度的最佳候选器件。这种晶体管最合适形式是硅基氮化镓 HEMT: 它是氮化镓电子器件的首选技术, 并且在电力电子器件应用中的发展势头已经越来越强劲。

然而, 如今, 碳化硅氮化镓形式的 HEMT 已成为射频应用的中流砥柱。与硅衬底相比, SiC 具有更高的导热性, 以及更兼容的晶格和热膨胀失配 (见表 1)。这些优点使得生产高频大功率器件变得更加容易。但在成本、CMOS 兼容性、供应可用性和大直径可行性方面也存在缺点。因此, 毫无疑问, 一旦技术障碍被消除, 硅基氮化镓 HEMT 将在大批量部署中脱颖而出。

EasyGaN 是一家法国初创公司, 由法国国家科学研究中心 (CNRS) 实验室 CRHEA 的研究人员于 2017 年成立, 该实验室是硅衬底氮化镓异质外延领域的先驱, 我们正在帮助加速向硅基 GaN 的转变。请继续阅读, 了解我们如何利用 MBE 来改变这类 GaN HEMT 在毫米波领域的性能。

### 用 MBE 解决挑战

高质量硅基氮化镓的生长在许多方面都面临挑战。最众所周知的困难来自于大的晶格和热膨胀系数失配, 这会导致不良缺陷, 如高密度的穿透位错和裂纹。此外, 硅表面对外延生长过程中涉及的许多化学物质都有很强的反应性。氮的存在会导致氮化, 镓会导致回溶蚀刻, 而铝则会扩散到高电阻硅衬底中。由于上述原因, 缓冲层和硅之间的界面以及硅亚表面内部都会发生非故意反应。这些不良后果包括寄生电荷、缓冲层电阻率低和散热不足。所有这些都可能会影响氮化镓 HEMT 的性能 -- 它可能会受到射频损耗、电流随时间衰减和可靠性问题的阻碍。通过将硅基氮化

镓的外延生长技术从更常见的 MOCVD 转变为在许多 III-Vs 领域已得到广泛应用的 MBE, 我们取得了很大进展。采用后一种外延形式, 在使用氨作为氮源时, 可以很好地控制氮化铝缓冲层 / 硅衬底界面。这种成功得益于超高真空环境中的低温成核, 从而消除了硅衬底表面不希望的预反应。正是这种生长方式使我们能够在硅上生产出具有无与伦比的结构质量、均匀性和光滑度的氮化铝缓冲层。

早在 2020 年, 我们就利用在硅上氮化铝成核方面的独特技术, 开始测量硅上简单 MBE 生长的氮化铝 / 氮化镓叠层的电阻率。经过工艺调整, 我们取得了优异的结果, 包括缓冲层 / 衬底界面上低至 0.3 dB/mm 的射频损耗。

在这一成功的鼓舞下, 我们加入了由 IEMN 的 Farid Medjdoub 领导的 GaNeXT 项目 HUGE。这一举措涉及与 IEMN 和 CRHEA 的紧密合作, 共同努力制作出完整的 HEMT 结构。两年来, 我

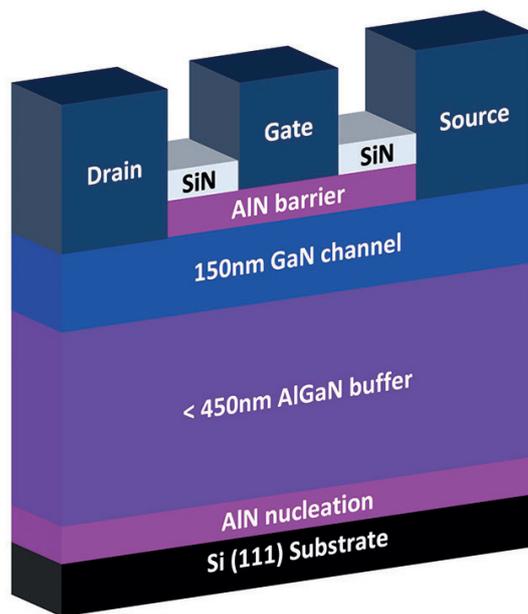


图1: EasyGaN 开发的原始外延结构。

们在器件层面取得了显著成果。通过这种合作关系，我们的团队利用位于 CRHEA 的 3×4 英寸配置的 Riber MBE49 反应器，在高电阻率硅 (111) 衬底上生长外延叠层。在 4 英寸硅上通过氨-MBE 生长出的外延氮化铝/氮化镓异质结构具有以下特点：氮化铝成核层；亚微米厚的未掺杂梯度氮

化镓缓冲层，用作背势垒以增强 2DEG 在高电场下的限制和击穿电压；以及由超薄氮化铝覆盖的 150 纳米未掺杂氮化镓沟道材料（见图 1）。

### 40 GHz 的显著成果

在半导体行业工作过一段时间的人都知道，开发周期非常长。这与典型利益相关者的愿望相悖，需要他们有一定程度的耐心，而他们并不一定习惯于这样做。

对于任何一家刚刚起步的公司来说，在萌芽阶段，研发实验室的一些好消息会有助于缓解压力。在我们的案例中，好消息来自于发现了堆栈中每个元素的独特特性（如图 2 所示，该图显示了通过扫描电子显微镜获得的横截面图像）。

我们的外延结构在低沉积温度下形成高质量的氮化铝层，其特点之一是薄缓冲区电阻率高，从而限制了衬底中的射频损耗。另一个优点是氮化铝缓冲层和氮化镓沟道层中的杂质含量低，从而最大限度地减少了捕获效应（见图 3）。

事实上，使用 MBE 生长富铝结构的一个显著优势是，它可以实现相对较低的碳和氧杂质含量。例如，我们利用这一优势来生长具有 AlGaN 沟道的外延 HEMT 异质结构，从而使器件具有较高的击穿电压，这对于功率电子器件来说是一个重要优点。MBE 还以其突变的界面控制而闻名，这确保了势垒和沟道之间的界面非常尖锐，进而允许使用非常薄的氮化铝势垒。与传统的 AlGaN 势垒相比，这种势垒是将 2DEG 密度提高一倍的关键。

我们的团队在 IEMN 处理了这些外延片，制造出了短晶体管，并使用参考 40 GHz 功率台（在负载牵引配置中对这些晶体管进行了表征如图 4 所示）。由于该工作台也曾用于测量碳化硅上最先进的氮化镓结构，因此可以确保严格的基准测试。器件处理包括源极和漏极欧姆触点的形成、器件的隔离、通过电子束光刻确定长度小于 150 nm 的 T 形栅极以及 SiN 钝化层的沉积。

用功率台进行的测量证实，这种异质结构在

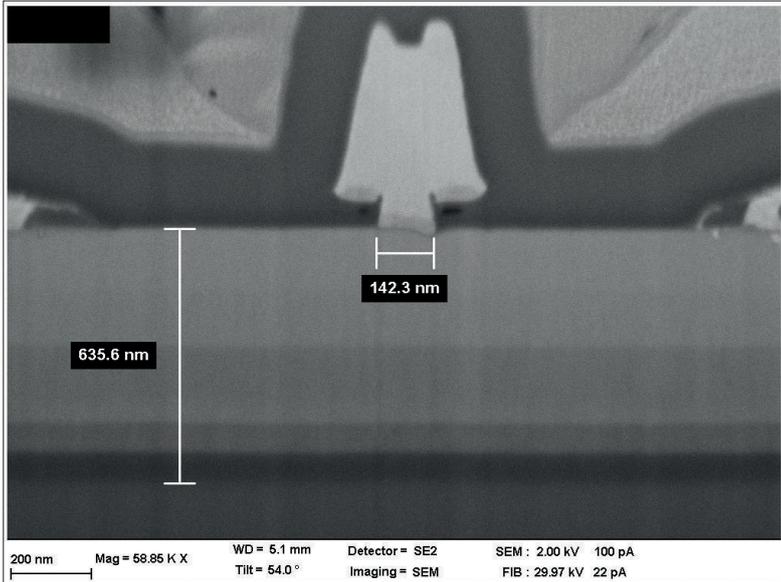


图2: EasyGaN HEMT 的扫描电子显微镜横截面图，显示超薄异质结构。

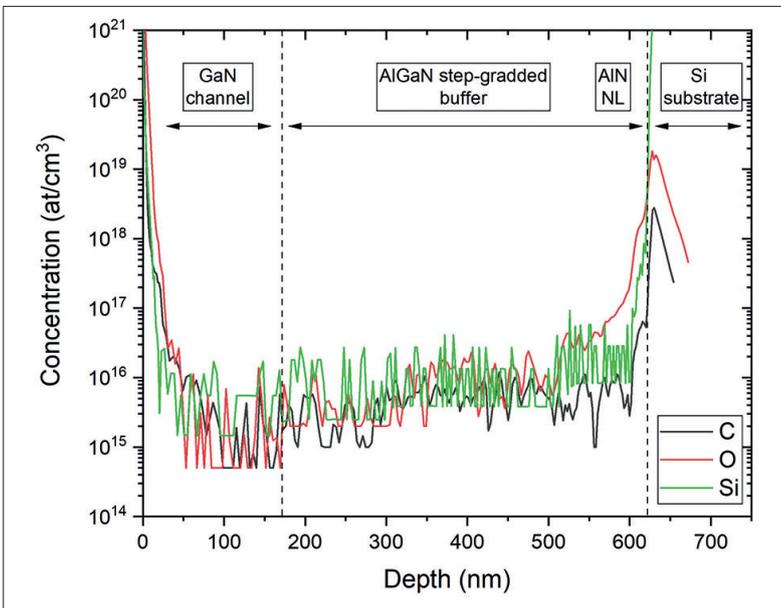


图3: 二次离子质谱显示了 GaN 沟道和梯度 AlGaN 缓冲层中的碳和氧含量较低。

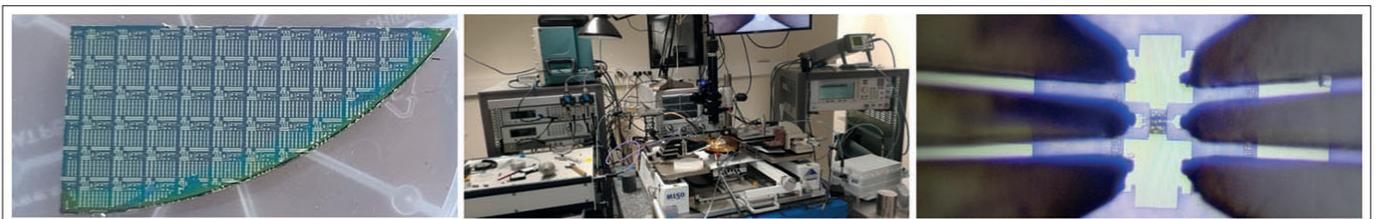


图4: 经过处理的硅基氮化镓外延片、IEMN 的 40 GHz 功率测试台和正在被测试的器件。

40 GHz 频率下具有出色的稳健性。它能够处理极端电场，因此能够在几十次负载牵引扫描后仍能在高电压下工作，而不会出现衰减。我们的器件能提供 3.5 W/mm 的功率，在漏源电压为 30 V 时，功率附加效率为 30%。

这是硅基氮化镓 HEMT 在这一频段的新性能基准（见图 5）。

最大频率 ( $f_{max}$ ) 和单位增益带宽 ( $f_t$ ) 的测量结果也令我们倍受鼓舞。它们显示出与晶体管栅极长度相关的一致行为（见图 6）。最后，我们记录到，在漏极至源极电压为 30 V 时，漏极漏电流低于  $10 \mu\text{A}/\text{mm}$ （见图 7）。

### 量产步骤

为了在一定范围内覆盖整个 5G 高级毫米波段，我们现在致力于把工作频率扩展到 94 GHz。此外，我们还计划支持低电压操作，以便我们的 HEMT 可以在手机中使用。为了实现这些目标，我们将提高电子迁移率、增强散热和降低欧姆接触电阻。对于后者，我们还采用了 MBE，这是一

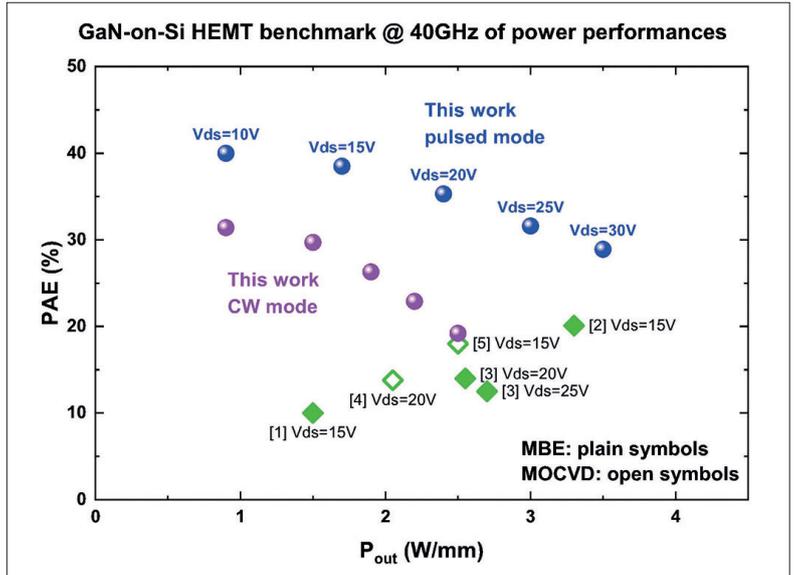


图5：一系列氮化镓 HEMT 的功率附加效率与输出功率的关系。更多详细信息，请参阅“拓展阅读”部分。

种制造低温高掺杂再生欧姆触点的有效方法。

我们的下一项任务是在通过优化循环运行我们的结构之前，评估 HEMT 的热性能。我们很清楚，与硅基氮化镓器件的其他开发商一样，我们面临的散热特性要比以碳化硅为基础的结构差。我们预估，我们的亚微米厚、简单的缓冲层将有助于最大限度地减少有源区和衬底之间的热阻，但我们仍需要证明这一点。

令人鼓舞的是，我们目前的设计有一定的裕量，使我们能够在不同参数之间进行折衷，并调整特性，以适应各种射频氮化镓应用。使用硅衬底的好处之一是可以使用现有的先进技术，从而提高衬底的散热性能。

您可能会问，为什么我们坚持把外延结构做得这么薄。原因是，除了我们已经提到的预期热效益外，更薄的结构层所需的生长时间更短，而

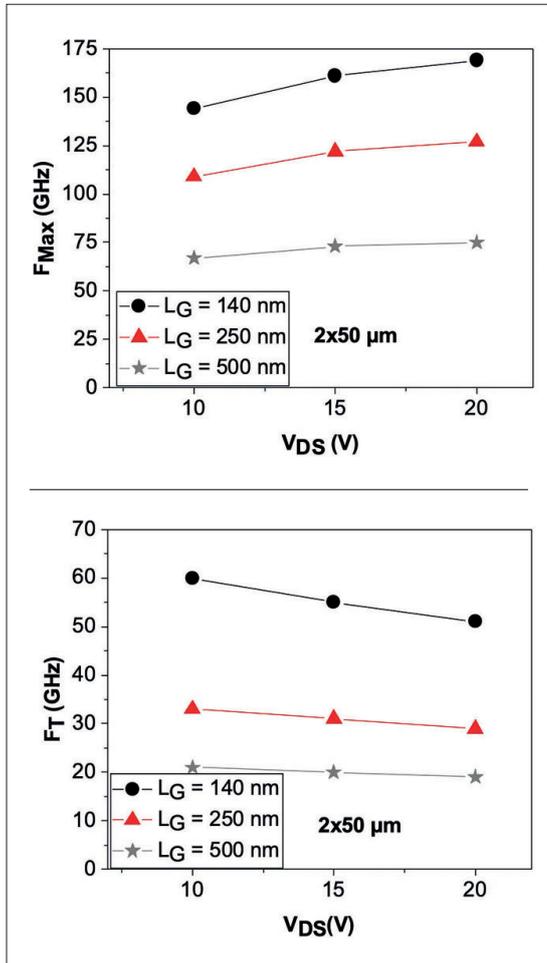


图6： $f_{max}$  和  $f_t$  值与栅极长度的函数关系。

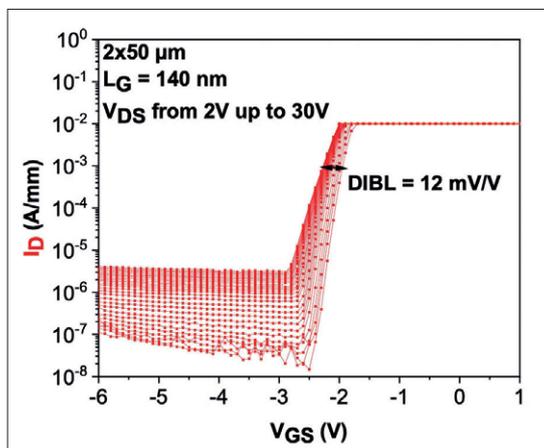


图7：漏极诱导的势垒降低值较低，这反映了 2EG 内出色的电子约束。



CRHEA 的 MBE49 反应器。

且晶圆弯曲度更低（低于 20  $\mu\text{m}$ ），这对于开发更大的外延片来说是一个巨大的优势。与更复杂的 MOCVD 生长结构相比，这些优势为器件制造商带来了更低的生产成本和更高的产量。

我们知道，采用和部署 MBE 生产的 Si 基 GaN HEMT 需要一些时间。建立外延设计和配方是第一个必要的步骤。然而，这本身还不够。器件制造商需要能够满足大批量半导体市场的成本和产量要求的生产工具。无论 MBE 系统是外延片提供商采用的唯一生产工具，还是集成到芯片

制造厂中的生产工具，关键标准都是产量、成本和良品率。我们 EasyGaN 和 CRHEA 在这方面处于有利地位，因为我们已经能够在 200 毫米晶圆上批量制造硅基氮化镓 HEMT 外延结构。对于批量生产，我们可以扩大规模，转而采用 Riber 的 300 毫米硅晶圆兼容的 MBE 平台，从而在产能和成本路线图上实现增益。

我们计划扩大硅基氮化镓 HEMT 的生产规模，并取得了展示这种晶体管卓越性能的成果，因此它必将拥有光明的未来。CS

### 扩展阅读

- E. Carneiro et al. “Sub-Micron thick StepGraded AlGaIn Buffer on Silicon with a High Buffer Breakdown Field” *Physica status solidi A* 202200846 (2023)
- E. Carneiro et al. “Combination of low trapping effects and high blocking voltage in sub-micron thick AlN/GaN short transistors grown by MBE on silicon substrate *Applied Physics Express*, submitted (2023)
- R. Kabouche et al. “Power Measurement Setup for On-Wafer Large Signal Characterization Up to Q-Band” *IEEE Microw. Wirel. Compon. Lett.* 27 419 (2017)
- K. Harrouche et al “Impact of undoped channel thickness and carbon concentration on AlN/GaN-on-SiC HEMT performances” *Appl. Phys. Express* 15 116504 (2022)

# GaN VCSELs : 生产流程的精细化

## 腔体厚度的优越控制增强了对发射波长的精控能力

日本工程师开发了一种创新的生产过程，用于制造效率极高且发射波长非常接近目标值的垂直腔面发射激光器 (VCSELs)。这一发展，由名城大学和日本国立先进工业科学技术研究所的研究人员合作，将有助于氮化镓基 VCSELs 的商业化——它们是自适应前照灯、视网膜扫描显示器以及提供现场检测和可见光通信系统的有前景的光源。

该团队生产的激光器发射波长为 417.7 纳米，仅比目标值低 0.3 纳米，并且它们产生了超过 20% 的电光效率峰值。

对于 GaN VCSELs 来说，这是一个非常令人印象深刻的效率。团队发言人名城大学的 Tetsuya Takeuchi 告诉 Compound Semiconductor，综合来看，尚未有任何其他团队打破了 20% 效率障碍的氮化镓基 VCSEL。

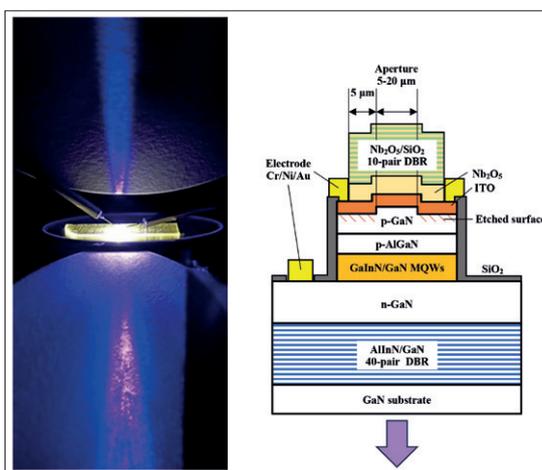
Takeuchi 及其同事的最新胜利，是在多年致力于改进生产 GaN 基 VCSELs 的过程之后取得的。这类激光器具有一对介质镜，或者是一个介质顶镜和一个由 AlInN 和 GaN 交替层形成的底镜。后者简化了制造过程，因为不需要移除基板。然而，从 40 对 AlInN 和 GaN 生长出高质量的镜面远非易事。

为了提高这面镜子的质量，Takeuchi 和同事最初用热氢过程清洁了 AlInN 表面，最近又增加了反射光谱的原位测量，以增加对腔体厚度的控制。在这种改进之前，生长速率的  $\pm 2\%$  偏差有可能使腔体共振波长偏离  $\pm 8$  纳米，潜在地将共振波长移向镜子的阻带边缘。这种令人担忧的状况可能会阻碍器件性能，最近通过引入原位监测得到了解决，确保腔体长度在目标波长的 0.5% 以内。

在这个突破的基础上，该团队现在正在使用垂直腔测试结构校准 ITO 层和  $N_2O_5$  间隔层的厚度。

选择这种特定方法的部分原因是，工程团队无法获得具有原位监测的溅射系统，据 Takeuchi 说：“另一个原因是，总厚度仅为腔体内 GaN 基层总厚度的十分之一，所以 ITO/ $N_2O_5$  的厚度偏差不是很关键。”

采用 10 对 AlInN 和 GaN 的调查确定，当溅射 ITO 和  $N_2O_5$  时，就共振波长而言，控制精度为  $\pm 3\%$ 。然而，由于该团队的 VCSEL 设计采用了 4 $\lambda$  腔，而两个氧化物层的厚度仅为  $0.3\lambda$ ，由这对氧化物层实际导致的厚度偏差大约是 GaN 基  $3.7\lambda$  腔的一半。



5 纳米高的台脊确保了侧向电流和光限制。

该团队将这种腔体设计纳入了一系列 VCSELs 的产品组合中，这些 VCSELs 具有 5 纳米高的台脊，直径分别为 5 微米、8 微米、10 微米、15 微米和 20 微米。通过  $BCl_3$  干法蚀刻定义的台脊确保了侧向电流和光限制。

该团队的晶圆上测量显示，在 417.7 纳米处激光，仅比 418 纳米的目标偏离了 0.1%。具有 8 微米直径孔径的变体产生了最强大的发射，峰值达到 13.1 毫瓦，是该团队之前最佳表现的三倍。就电光效率而言，5 微米直径孔径的设计提供了最令人印象深刻的性能，效率在 8.44 毫安的驱动电流下达到峰值 21.3%，产生了近 10 毫瓦的输出功率。

Takeuchi 认为封装将提高器件性能，但不会太多。他和他的同事现在正试图将电光效率提高到大约 40%。

### 参考文献

R. Watanabe et al. Appl. Phys. Lett. 124 131107 (2024)

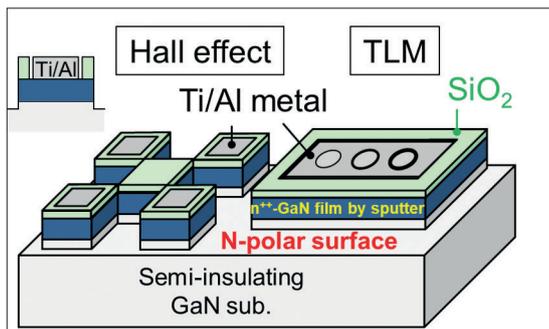
# 在 N 极性 GaN 上实现低接触电阻

液态镓与氮自由基之间的表面反应有望为垂直 GaN 器件提供优越的接触

来自名古屋大学和 Ulvac 的一个团队声称已经开发了一种新颖的低温工艺，用于在 N 极性 GaN 表面生产欧姆接触。

在这些表面上形成欧姆接触比在 Ga 极性表面上要困难得多，后者在更成熟的 GaN 晶体管中存在。然而，在生产垂直功率器件以及 N 极性高电子迁移率晶体管 (HEMTs) 时，需要一种向 N 极性 GaN 表面添加欧姆接触的工艺，这些器件是射频放大的有前景的一类器件。

为了在更常见的 Ga 极性表面上生产欧姆接触，工程师在最顶层表面生长重掺杂的 GaN 外延层，然后沉积金属并烧结和退火。但这对于 N 极性表面来说远非理想。在制造基于垂直 GaN 的器件时，基板被研磨和抛光以减少热阻和电阻，然后尝试向这一层添加低电阻接触。对于最后一步，需要低于 600°C 的温度以防止处理降低器件性能。这排除了：在 N 极性表面上使用 MOCVD 对 n 型 GaN 进行处理，因为这需要超过 1000°C 的温度，以及涉及在 1000°C 以上温度下激活退火的离子注入。



为了评估接触电阻，制备了霍尔效应和传输线测量的结构。

提供一个有希望的替代方案是日本团队采用的基于溅射的方法。据名古屋大学的发言人 Shinji Yamada 称，他们形成 GaN 的技术是独特的，涉及液态镓和氮自由基之间的表面反应。

Yamada 不是第一个在 N 极性表面上溅射 GaN 的人，去年东京大学的 Hiroshi Fujioka 小组在这方面取得了成功。那支球队的成果集中在结晶性、载流子浓度、迁移率、表面形态和光致发光上。

“另一方面，我们的报告集中在诸如接触电阻等属性上，考虑到 GaN 器件的接触形成过程。”

Yamada 和同事使用自由基辅助反应溅射 GaN，在 N 极性 GaN 表面上形成了重掺杂的 n 型 GaN 薄膜。液态镓和氮气等离子体枪被用作溅射源，而锗靶提供了 n 型掺杂剂。到达基板表面后，溅射的镓和锗粒子以及氮气等离子体发生化学反应以形成 GaN 薄膜。

为了评估这种工艺生产的 GaN 薄膜的质量，研究人员采用了 HVPE 生产的半绝缘基板，并通过研磨和化学机械抛光 N 极性表面将其减薄至 50 微米。随后使用有机溶剂和酸性溶液进行清洁，然后通过溅射添加 GaN，使用了一系列条件。

对于溅射，该团队将锗到镓的溅射比从 0 变化到 0.15，同时保持恒定的镓溅射功率，并使用了 500°C 和 600°C 的基板温度。

GaN 生长后，该团队创建了用于电测量的结构 (见图)，这些结构采用了由电子束蒸发器沉积的 Ti/Al 金属堆叠。在氮气下于 475°C 合金化 5 分钟，形成了欧姆接触。

透射电子显微镜显示，在 600°C 溅射的 GaN 薄膜是外延的，而在 500°C 沉积的则大部分是外延的，并充满了许多缺陷，包括堆叠缺陷和反相畴。

根据在 500°C 形成的接触的霍尔效应测量，增加锗到镓的比例增加了载流子浓度，溅射比为 0.15 产生了  $2.6 \times 10^{20} \text{ cm}^{-3}$  的浓度。相应的接触电阻为  $9.4 \times 10^{-5} \text{ W cm}^2$ ，这个值表明了低特定接触电阻。对于在 600°C 形成的接触，研究人员只考虑了 0.11 的溅射比，这导致载流子浓度为  $1.8 \times 10^{20} \text{ cm}^{-3}$  和接触电阻为  $2.0 \times 10^{-5} \text{ W cm}^2$ 。

Yamada 和同事现在正在考虑将重掺杂的 n 型 GaN 薄膜应用于一系列 GaN 器件。SC

## 参考文献

S. Yamada 等, Appl. Phys. Express 17 036501 (2024)

# Ga<sub>2</sub>O<sub>3</sub> : 提高栅极介电性能

HfSiO<sub>x</sub> 退火膜具备形成高质量介电材料的关键属性，用于 β-Ga<sub>2</sub>O<sub>3</sub> 器件中的栅极介电层

为了充分发挥潜力，β-Ga<sub>2</sub>O<sub>3</sub> 肖特基势垒二极管和各种类型的场效应晶体管 (FET) 需要一种高质量的介电材料。

美国的一个工程师团队声称满足了这一需求。这些研究人员开发了一种形成 HfSiO<sub>x</sub> 的过程，这种氧化物被认为结合了高介电常数和大的能带偏移，几乎可以忽略的栅极漏电流，低界面和体陷阱密度，以及大的击穿场。

关键的是，HfSiO<sub>x</sub> 的击穿场高达 8.7 MV/cm，明显超过了 β-Ga<sub>2</sub>O<sub>3</sub> 的理论击穿场 8 MV/cm。通过确保介电材料具有比器件更高的击穿场，后者可以充分发挥其潜力。

在 β-Ga<sub>2</sub>O<sub>3</sub> 上生产高质量 HfSiO<sub>x</sub> 介电层的过程是由密歇根大学、联合学院和加州大学洛杉矶分校的研究人员合作开发的。这一合作建立在先前的工作基础上，涉及开发一种用于在 β-Ga<sub>2</sub>O<sub>3</sub> 上生产 AlSiO<sub>2</sub> 介电层的 MOCVD 过程。那项早期的工作产生了一个击穿场约为 7.8 MV/cm 的介电层。

切换到 HfSiO<sub>x</sub> 所带来的击穿增加涉及不同的沉积过程。在最新的工作中，介电层是通过原子层沉积添加的，然后在退火步骤中进行，以确保在重要特性上取得显著改进。

对 HfSiO<sub>x</sub> 的兴趣可以追溯到多年前，早期的研究考虑将其用作基于硅和 GaN 的器件的介电材料。以前的工作还表明，通过调整其组成，HfSiO<sub>x</sub> 的介电常数可以从 3.9 变化到 27，HfSiO<sub>x</sub> 和 β-Ga<sub>2</sub>O<sub>3</sub> 之间的导带不连续性可以高达 2.38 eV。

美国工程师使用金属氧化物半导体电容器来研究 HfSiO<sub>x</sub> 介电层在 β-Ga<sub>2</sub>O<sub>3</sub> 上的性能。他们从具有 10 微米厚 β-Ga<sub>2</sub>O<sub>3</sub> 层的外延晶片开始，这些晶片生长在重掺杂的 n 型 β-Ga<sub>2</sub>O<sub>3</sub> 基底上，并转向原子层沉积以添加 HfSiO<sub>x</sub> 薄膜，HfO<sub>2</sub> 与 SiO<sub>2</sub> 的比例大约为 1:1。为了实现这一比例，两个 HfO<sub>2</sub> 循环，每个循环的沉积速率为 1 Å/cycle，与三个 SiO<sub>2</sub> 循环交替进行，沉积速率为 1 Å/cycle。

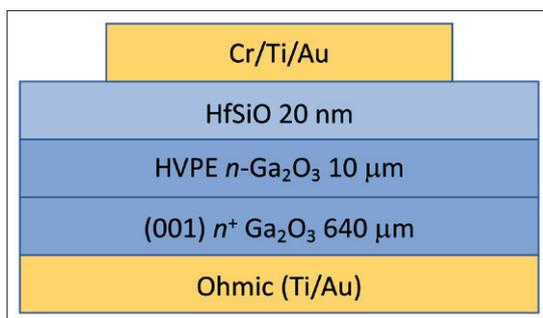
为了评估退火的影响，团队生产了三种类型的电容器，介电层厚度为 20 纳米 (见图)。一类

没有经过任何形式的热处理，而另外两种在氮气中分别在 400°C 和 900°C 下进行退火。

击穿测量确定，对于未退火的电容器，低漏电流操作发生在大约 3 MV/cm 左右。与此同时，那些在 400°C 和 900°C 下退火的电容器，直到 6.2 MV/cm 和 4.5 MV/cm 才看不到漏电流，击穿场分别高达 8.4 MV/cm 和 8.7 MV/cm。

使用发射 254 nm 的深紫外灯进行电容 - 电压测量，提供了对介电层内陷阱水平的洞察。

未退火电容器的剖面图显示，它们在低电场下未能达到累积区域。团队将这一观察归因于在体 HfSiO<sub>x</sub> 及其与 β-Ga<sub>2</sub>O<sub>3</sub> 界面处的异常高电子陷阱密度。



金属氧化物半导体电容器用于确定 HfSiO<sub>x</sub> 介电层的特性。

电容 - 电压测量确定了两个退火样品的总陷阱密度。团队报告了在 400°C 和 900°C 下退火的样品的平均值分别为  $2.72 \times 10^{12} \text{ cm}^{-2} \text{ eV}^{-1}$  和  $1.06 \times 10^{12} \text{ cm}^{-2} \text{ eV}^{-1}$ ，表明更高的温度减少了陷阱密度。这使得团队推测，在环境氛围中 900°C 的退火减少了 HfSiO<sub>x</sub> 中的氧空位，并减少了体和界面陷阱的密度。

工程师们使用横截面扫描透射电子显微镜对他们的介电层进行了详细检查。这项技术揭示了沉积的 HfSiO<sub>x</sub> 中的部分有序性，900°C 的退火创造了一个完全非晶态的介电层，这是降低漏电流和增加击穿电压的原因。☞

## 参考文献

X. Zhai 等, Appl. Phys. Lett 124 132103 (2024)

Advertiser	广告商名称	网址	页码
CGB	北京华林嘉业科技有限公司	www.cgbtek.com	3
Evatec AG		www.evatecnet.com/cn	35
RABOUTET S.A.		www.raboutet.fr	9
Riber		www.riber.com	IFC

## 欢迎投稿

《化合物半导体》(CSC) 是针对中国化合物半导体及光电市场出版的专业杂志, 用简体中文出版。

本刊主要报道化合物半导体相关的材料、工艺、设备、器件、模块/组件、封测技术, 及其发展趋势和相关厂务设施。与读者一起紧跟行业发展, 共同面对在研发、制造过程中遇到的问题及挑战。

本刊的读者是活跃在化合物半导体及光电行业的技术管理人员、项目经理、科研人员、工程师以及从事开发、制造、工艺的专业人士。

本刊文章精选自英国物理协会著名杂志《Compound Semiconductor》, 翻译并编辑成形; 我们也报道全球平面显示制造商和研究机构的最新技术与资讯, 以及撰写其他与本地市场息息相关的新闻和文章; 并选编专业投稿。

本刊欢迎读者和供应商投稿, 文章一经采纳, 将在印刷版本和网上刊登。CSC 将为设计者和管理人员, 提供一个展现国内外厂商的最新成果的平台。

### 文章投稿指南

1. 文章主题突出、结构严谨、短小精悍, 中文字数不超过 3,000 字;
2. 文章最好配有两幅至四幅与内容相关的插图或表格; 插图与表格分别用图 1、图 2 或表 1、表 2 的次序编号, 编号与文中的图表编号一致;

3. 请注明作者姓名、职务及所在公司或机构的名称。作者人数以四人为限;
4. 请勿一稿多投;
5. 请随稿件注明联系方式(邮编、地址、电话、电子邮件)。

### 新产品投稿指南

1. 新产品必须是中国市场新上市、可以在中国市场上买到;
2. 有关新产品来稿的内容应包含产品的名称、型号、功能、主要性能和特点、用途;
3. 短小精悍, 中文字数不超过 300 字;
4. 来稿请附产品照片。最好是在单色背景下简单的产品实物照片, 照片的分辨率不低于 300dpi;
5. 注明能提供进一步信息的人员姓名、电话、电子邮件。

优先刊登中文来稿(翻译稿请附英文原稿)。来稿请用电子邮件寄到: minL@actintl.com.hk, lynnw@actintl.com.hk。

如果您有什么意见或建议, 或者有什么想法同本刊编辑探讨, 请不吝赐教。



[www.compoundsemiconductorchina.net](http://www.compoundsemiconductorchina.net)

## 行政及销售办公室 Administration & Sales Offices

### 行政人员 Administration

HK Office (香港办公室)  
ACT International (雅时国际商讯)  
Unit B, 13/F, Por Yen Buiding,  
No. 478 Castle Peak Road,  
Cheung Sha Wan,  
Kowloon, Hong Kong  
Tel: 852-28386298

Publisher (社长) - China  
Adonis Mak (麦协林)  
Adonis@actintl.com.hk

Deputy Publisher (副社长) - China  
Lisa Cheng (程丽娜)  
lisac@actintl.com.hk

Editor in China (中国版编辑)  
Min Lu (陆敏)  
minL@actintl.com.hk

Lynn Wang (王清玲)  
lynnw@actintl.com.hk

UK Office (英国办公室)  
Angel Business Communications Ltd.  
6 Bow Court, Fletchworth Gate,  
Burnsall Road, Coventry, CV5 6SP, UK  
Tel: +44 (0)2476 718 970

Chief Operating Officer  
Stephen Whitehurst  
stephen.whitehurst@angelbc.com  
Tel: +44 (0)2476 718970

### 销售人员 Sales Offices

Asia (亚洲)  
Floyd Chun (秦泽峰)  
floydc@actintl.com.hk  
Tel: 852 2838 6298

China (中国)  
Lisa Cheng (程丽娜)  
lisac@actintl.com.hk  
Tel: 86 185 7156 2977

Mini Xu (徐若男)  
minix@actintl.com.hk  
Tel: 86 187 7196 7314

Phoebe Yin (尹菲菲)  
phoebey@actintl.com.hk  
Tel: 86 155 2754 0817

Ron Wang (汪毓翀)  
ronw@actintl.com.hk  
Tel: 86 186 9404 8156

Mandy Wu (吴漫)  
mandyw@actintl.com.hk  
Tel: 86 187 7196 7324

Grace Zhu (朱婉婷)  
gracez@actintl.com.hk  
Tel: 86 159 1532 6267

Cecily Bian (边团芳)  
cecilyb@actintl.com.hk  
Tel: 86-135 5262 1310

Taiwan, Singapore, Malaysia  
(台湾, 新加坡, 马来西亚)  
Floyd Chun (秦泽峰)  
floydc@actintl.com.hk  
Tel: 852 2838 6298

### Korea (韩国)

Lucky Kim  
semieri@semieri.co.kr  
Tel: 82-2-574-2466

### US (美国)

Janice Jenkins  
jjenkins@brunmedia.com  
Tel: 724-929-3550

Tom Brun  
tbrun@brunmedia.com  
Tel: 724-539-2404

### Europe (欧洲)

Shehzad Munshi  
sm@angelbcl.co.uk  
Tel: +44 (0)1923 690215

Jackie Cannon  
Jackie.cannon@angelbc.com  
Tel: +44 (0) 1923 690205

# 《化合物半导体》

## 化合物半导体

CS COMPOUND SEMICONDUCTOR CHINA

立方SiC，电力电子行业的明日冠军

降低III-V族外延成本

采用超薄ITO界面层在N型衬底上获得低接触电阻率的垂直氮化镓特基砷二极管

IPrecision 华卓精科

激光退火设备 Laser Anneal Equipment

控制SiC MOSFET 阈值电压的不稳定性

反向极化为绿光LED 注入活力

GaN IC商

北京华卓

地址： 电话： 网址： 邮箱：

## 化合物半导体

CS COMPOUND SEMICONDUCTOR

制造可商业化的金刚石衬底

用X射线形貌技术检查SiC

控制SiC MOSFET 阈值电压的不稳定性

反向极化为绿光LED 注入活力

半导体超精密平面

Expert of Ultra-precision in Semiconductor

专注于减薄 抛光

SEMICON

021-29711 上海国际博览中心 F2-301 欢迎光临

## 化合物半导体

CS COMPOUND SEMICONDUCTOR

首次实现超宽禁带氮化镓功率器件油雾前-后滴落鲁棒性

国家的财富：英国的国家外延设施

拥有真正的重量级材料：释放Ga<sub>2</sub>O<sub>3</sub>的希望

精湛的栅极氧化物

晶工

专业半导体晶制造及解决方案

SPECIALIZED IN SEMICONDUCTOR FINAL CLEANING MACHINES

全自动刷洗一体机

Final Brushing and Cleaning Integrated

MET-5600

## 化合物半导体

CS COMPOUND SEMICONDUCTOR CHINA

2023年10/11月

在氯化铜蚀刻方面表现突出

消除应用GaN的障碍

制造性能更好的蓝色和绿色激光器

高纯石英系列：石英环、石英舟、石英槽、石英管、石英腔等

精密陶瓷系列：陶瓷环、陶瓷plate、陶瓷pin、陶瓷套筒等 氮化硅环、氮化硅舟等

YMAT 云朋材料

专注于半导体设备 非金属精密零部件/耗材加工

Focus on processing semiconductor equipment non-metallic consumables precision parts

## 化合物半导体

CS COMPOUND SEMICONDUCTOR CHINA

《化合物半导体》(CSC) 中国化合物半导体产业较具影响力的媒体，内容来源于全球知名刊物《Compound Semiconductor》

双月刊，每期发行印刷版8,228，电子版8,908 (2023年10月)

全方位报道化合物半导体行业的发展，是化合物半导体材料和器件业专业人士重要的信息源。



化合物半导体先进技术及应用大会是专注搭建全球范围内信息交流和贸促合作的行业盛会，线上与线下并行，着眼于国内外化合物半导体行业前沿议题、最新需求，汇集中国及世界领先跨国科技公司专家学者，共探行业发展方向，每年吸引成千上万行业从业者参加。



免费索阅

## —◆ 线下 ◆—

### 化合物半导体&半导体芯科技 综合论坛

#### 05月苏州 半导体先进技术创新发展和机遇大会

- 化合物半导体材料生长与设备技术 · 功率电子器件及应用 · 高功率电子器件可靠性和失效分析 · 超宽禁带器件:解决方案
- 先进封装工艺与键合技术 · 封装关键材料与创新

### 化合物半导体先进技术及应用大会

#### 10月常州 化合物半导体先进技术及应用大会

- 化合物半导体材料生长与设备技术 · 功率电子器件及应用 · 光电子器件及应用 · 先进显示与照明取得的进展 · AI趋势下高速光互联演进
- 光子器件可靠性和失效分析 · 超快通信射频器件新应用

### CHIP China晶芯研讨会

#### 11月厦门 第二届-半导体先进封测产业技术创新大会

- TGV的封装工艺与技术 · IP/SoC/3D/异构集成 · 封装关键材料与创新 · 应用需求驱动下,先进封测发展进入快车道专场会议
- 系统级SiP芯片,物联网下一个竞争高地 · 赋能光电产业发展新高度

## —◆ 线上 ◆—

### 化合物半导体先进技术及应用大会

确保SiC取得巨大成功

GaN功率应用,厚积薄发

MicroLED取得的进展

超宽禁带材料器件解决方案

光互联及光子集成电路

### CHIP China晶芯研讨会

先进封装工艺与键合技术

封装关键材料与创新

IP/SoC/3D/异构集成

先进半导体材料和器件的可靠性和失效分析

芯片与器件的测试和可靠性验证

## —◆ 定制专场论坛 ◆—

重点依据企业需求定制化会议主题,线上直播与线下执行双向选择,垂直听众定向邀约,充分发挥资源链接优势,突破原有格局,助力泛半导体产业客户实现多元化探索路径。

论坛优势:推介目的性强 会议听众垂直 议题内容聚焦 直击产品核心



线下会议



线上会议

