

半导体芯科技



SILICON
SEMICONDUCTOR

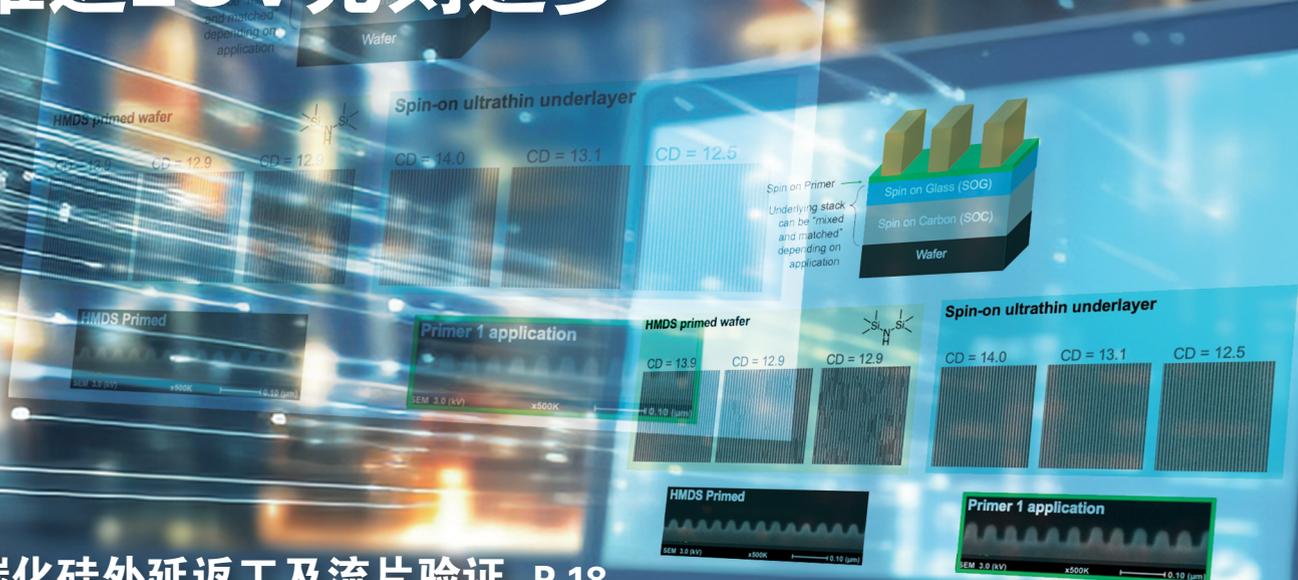
CHINA

ISSN 2523-1294

www.siscmag.com

2024年2/3月

底层材料发展 推进EUV光刻进步 P.10



碳化硅外延返工及流片验证 P.18

环氧塑封料及其流动性对封装器件的影响 P.22

面向先进封装的电镀技术新进展 P.26

液体流量测量提高制造质量 P.30

ACT
INTERNATIONAL

Angel
BUSINESS COMMUNICATIONS



微信公众号



国际知名媒体授权
引领全球高新科技信息

8本专业杂志(双月刊)
欢迎免费索阅

全年行业资讯



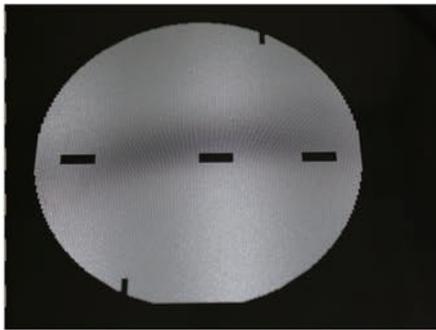
免费
订阅

扫一扫添加
ACT读者服务号免费订阅

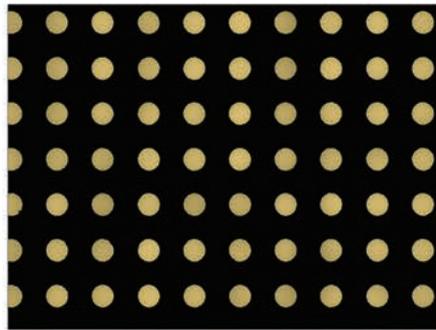
雅时国际通讯 (ACT International) 成立于1998年, 为高速增长的中国市场中广大高技术行业服务。ACT通过它的一系列产品 - 包括杂志和网上出版物、培训、会议和活动 - 为跨国公司及中国企业架设了拓展中国市场的桥梁。ACT的产品包括多种技术杂志和相关的网站, 以及各种技术会议, 服务于机器视觉设计、电子制造、激光/光电子、射频/微波、化合物半导体、半导体制造、洁净及污染控制、电磁兼容等领域的约二十多万专业读者及与会者。ACT亦是若干世界领先技术出版社及展会的销售代表。ACT总部在香港, 在北京、上海、深圳和武汉设有分公司及联络处。

精密微电铸模板

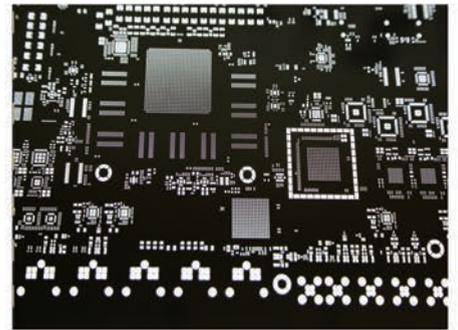
μ E-Forming Stencil



半导体晶圆模板



晶圆植球模板



精密SMT模板

上海福讯电子有限公司成立于2001年，主要以精密微电铸技术为平台，研发、生产半导体晶圆模板、芯片载板ABF模板、MINI LED模板、高端SMT精密模板以及其它高精密超精细金属零部件。于2003年被认定为上海市高新技术企业，并被授予半导体、光电子专业领域科技经营证书，通过SGS UKAS ISO9001:2015质量认证。

电铸模板 优异性能

1. 可满足厚度均匀性要求较高的助焊剂的印刷；
2. 可海量印刷，实现高精度锡球的精准置放；
3. 模板开孔孔壁光滑，确保焊盘上锡膏印刷量的精准释放。



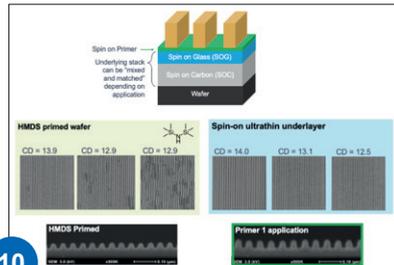
目录 CONTENTS

封面故事 Cover Story

10 底层材料的新发展推进 EUV 光刻进步

New developments in underlayers and their role in advancing EUV lithography

EUV 光刻技术用于对先进半导体器件中的最小特征图形进行图案化，推动了半导体路线图的不断发展。对于具有更多功能的更微小器件的需求，要求行业在 EUV 工艺和材料方面进行创新。EUV 光刻面临的最大挑战之一是材料要求，特别是底层材料在 EUV 光刻图案化中拥有着非常关键的作用。Brewer Science 公司为传统 EUV 光刻方案提供工艺和缺陷率改进，推出多种材料方法，可用于 EUV 图案化应用。



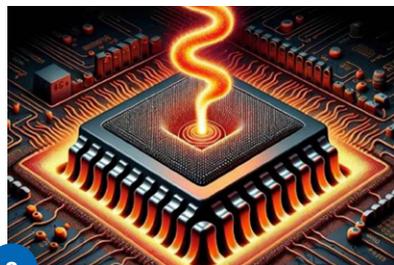
10

编者寄语 Editor's Note

4 Chiplet 改变半导体格局

行业聚焦 Industry Focus

- 5 北方华创国产 12 英寸 HDPCVD 设备进入客户生产线
- 5 美国公布 3D 半导体路线图
- 6 博众半导体推出共晶贴片设备技术创新
- 6 IMEC 推出针对 N2 节点的设计探路 PDK
- 7 EVG®850 NanoCleave™ 层剥离系统实现纳米级精度层转移
- 8 热晶体管有望快速冷却芯片
- 28 珠海京东方华灿 MicroLED 晶圆制造及封测项目封顶
- 28 芯问科技太赫兹芯片集成封装技术通过验收



8



30

关于雅时国际商讯 (ACT International)

ACT 雅时国际商讯 (ACT International) 成立于1998年，为高速增长的中国市场中广大高技术行业服务。ACT通过它的一系列产品—包括杂志和网上出版物、培训、会议和活动—为跨国公司及中国企业架设了拓展中国市场的桥梁。ACT的产品包括多种技术杂志和相关的网站，以及各种技术会议，服务于机器视觉设计、电子制造、激光/光电子、射频/微波、化合物半导体、半导体制造、洁净及污染控制、电磁兼容等领域的约二十多万专业读者及与会者。ACT亦是若干世界领先技术出版社及展会的销售代表。ACT总部在香港，在北京、上海、深圳和武汉设有联络处。www.actintl.com.hk

About ACT International Media Group

ACT International, established 1998, serves a wide range of high technology sectors in the high-growth China market. Through its range of products -- including magazines and online publishing, training, conferences and events -- ACT delivers proven access to the China market for international marketing companies and local enterprises. ACT's portfolio includes multiple technical magazine titles and related websites plus a range of conferences serving more than 200,000 professional readers and audiences in fields of electronic manufacturing, machine vision system design, laser/photronics, RF/microwave, cleanroom and contamination control, compound semiconductor, semiconductor manufacturing and electromagnetic compatibility. ACT International is also the sales representative for a number of world leading technical publishers and event organizers. ACT is headquartered in Hong Kong and operates liaison offices in Beijing, Shanghai, Shenzhen and Wuhan.

关于《半导体芯科技》

《半导体芯科技》(原半导体科技)中国版 (SiSC) 是全球最重要和最权威的杂志Silicon Semiconductor的“姐妹”杂志，由香港雅时国际商讯出版，报道最新半导体产业新闻、深度分析和权威评论。为中国半导体专业人士，提供他们需要的商业、技术和产品信息，帮助他们做出购买决策。《半导体芯科技》内容覆盖半导体制造、先进封装、晶片生产、集成电路、MEMS、平板显示器等。杂志服务于中国半导体产业，包括IC设计、制造、封装及应用等。

About Silicon Semiconductor China

Silicon Semiconductor China is the 'sister' title to Silicon Semiconductor - the world most respected and authoritative publication, published by ACT International in Hong Kong (former SST China), reports the latest news, in-depth analysis, and authoritative commentary on the semiconductor industry. It provides for Chinese semiconductor professionals with the business and technology & product information they need to make informed purchasing decisions. Its editorial covers semiconductor manufacturing, advanced packaging, wafer fabrication, integrated circuits, MEMS, FPDs, etc. The publication serves Chinese semiconductor industry, from IC design, manufacture, package to application, etc.

目录 CONTENTS

技术 Technology

- 18** 碳化硅外延返工及流片验证研究
Study on epitaxy rework and wafer tape-out verification for silicon carbide
- 22** 环氧塑封料及其流动性对封装器件的影响
Effect of EMC and its fluidity on packaged devices
- 26** 面向先进封装的电镀技术新进展
New progress of electroplating technology for advanced packaging
- 30** 通过可靠的液体流量测量提高制造质量
Increase manufacturing quality with reliable liquid flow measurement

专栏 Conlunm

- 33** 将测试提升到一个新的水平
Taking testing to the next level
- 36** 创新 HOD 技术提升驾驶安全
Innovative HOD technology to improve driving safety
- 40** 广告索引 Ad Index

《半导体芯科技》编委会（排名不分先后）

徐冬梅 教授级高工	中国半导体行业协会副秘书长兼封测分会秘书长
于大全 教授	厦门云天半导体创始人
姚大平 博士	江苏中科智芯集成科技有限公司总经理
汤 晖 教授	广东工业大学、精密电子制造技术与装备国家重点实验室
罗仕洲 教授	磐允科技总经理
林挺宇 博士	广东芯华微电子有限公司总经理
杨利华 院长	两江半导体研究院
王文利 教授	西安电子科技大学电子可靠性（深圳）研究中心主任 雅时国际商讯顾问
刘功桂 教授级高工	中国电器科学研究院股份有限公司威凯技术中心主任
徐开凯 教授	电子科技大学、电子薄膜与集成器件国家重点实验室
何 进 教授	北京大学教授、深圳系统芯片设计重点实验室主任

化合物半导体 等离子解决方案

RTP快速退火炉

RTP全自动双腔
快速退火炉RTP半自动
快速退火炉

PLASMA等离子去胶



ICP PLASMA去胶机

BATCH PLASMA
筒式去胶机

PLASMA等离子活化



微波PLASMA清洗机

在线式真空
等离子清洗机

扫一扫获取更多解决方案

400 9600 662 / 0769 8238 5510
www.sindin.com / www.dynechina.com东莞市晟鼎精密仪器有限公司
广东省东莞市虎门镇怀雅路235号苏州晟鼎半导体设备有限公司
苏州市吴江区兴瑞路新时亿科技产业园17栋5层南

社长 Publisher

麦协林 Adonis Mak

adonism@actintl.com.hk

荣誉顾问 Honorary advisor

刘胜院士 Academician Liu Sheng

主编 Editor in Chief

赵雪芹 Sunnie Zhao

sunniez@actintl.com.hk

出版社 Publishing House

雅时国际商讯 ACT International

香港九龙 B,13/F, Por Yen Bldg,
长沙湾青山道478号 478 Castle Peak Road,

百欣大厦 Cheung Sha Wan,

13楼B室 Kowloon, Hong Kong

Tel: (852) 2838 6298

Fax: (852) 2838 2766

北京 Beijing

Tel/Fax: 86 10 64187252

上海 Shanghai

Tel: 86 21 62511200

Fax: 86 21 52410030

深圳 Shenzhen

Tel: 86 755 25988573 /25988567

Fax: 86 755 25988567

武汉 Wuhan

Tel: 86 27 82201291

UK Office

Angel Business

Communications Ltd.

6 Bow Court,

Fletchworth Gate,

Burnsall Road, Coventry,

CV56SP, UK

Tel: +44 (0)1923 690200

Chief Operating Officer

Stephen Whitehurst

stephen.whitehurst@angelbc.com

Tel: +44 (0)2476 718970

ACT
INTERNATIONAL

ISSN 2523-1294

© 2024 版权所有 翻印必究

Chiplet 改变半导体格局

半导体行业一直在不懈地追求集成化和微型化。然而，随着采用先进半导体技术制造尖端集成电路的成本和复杂性不断攀升，催生了一种革命性的替代方法：Chiplet——小芯片。

当今大多数芯片都设计成单片 SoC，将所有基本功能（如处理器内核、特定领域硬件加速器、内存和接口）都集成到一个单芯片之中，即一块半导体制作的集成电路之中。而 Chiplet 专为特定功能（如存储数据或处理信号）而设计，不同功能的 Chiplet 可以采用不同的制造工艺和材料，并且可以连接在一起以构建系统。芯片越小，它可能包含的缺陷就越少，从而降低制造成本。

Chiplet 改变了游戏规则。Chiplet 由独立的半导体 Die（裸片）组成，通过先进封装技术与其他 Die 组合在一起，就形成了类似于单片集成电路的复杂集成电路。这种模块化方法提高了可扩展性、成本效益和性能。它还能将通用处理、特定领域处理和存储器等多种功能集成到一个系统中，克服了传统单片设计的一些局限性。

采用 Chiplet 方法不仅能应对成本上升和复杂性增加的挑战，还能释放无与伦比的灵活性。采用异构 Chiplet 可以为特定应用或细分市场提供量身定制的解决方案。解决方案提供商可以修改或添加相关 Chiplet，而不会干扰整个系统设计，从而降低开发成本，加快产品上市时间。

当然，Chiplet 方法仍面临功耗和热管理等方面关键挑战。要在所有集成的 Chiplet 中无缝管理这些方面，需要有效的多厂商支持。此外，接口和测试的标准化对于确保无缝集成也至关重要。值得注意的是，开放计算项目（Open Compute Project）和 UCIe 联盟等组织已经发布或在研究一些开源的 Chiplet 互连特性规范。

英特尔、英伟达和 AMD 等半导体巨头已迅速采用 Chiplet 技术，并成功展示了其在制造、测试和封装方面的可行性。随着 Chiplet 技术的应用势头日益强劲，供应商生态系统也在不断发展，以满足其在封装和热管理等领域的需求。这将促进整个行业更广泛地采用 Chiplet 技术，超越限制，催生更多供应商，减少对少数几家主要企业的过度依赖。

Chiplet 设计的日益普及也引发了整个半导体价值链的兴趣，包括知识产权（IP）和电子设计自动化（EDA）供应商。

除了领先的半导体公司，Chiplet 设计方法也为半导体设计公司等半导体服务提供商带来了机遇。合作开发的通用 Chiplet 模组可满足一系列垂直应用的需求，例如为追求车载数字服务的汽车公司提供服务，特定领域 Chiplet 或定制芯片模组也能满足特定要求。

总之，Chiplet 是传统单片设计的一种灵活、适应性强、成本效益高的替代方案。Chiplet 范式具有彻底改变芯片设计、封装和集成的潜力，有望重新定义半导体格局，推动整个行业的创新和效率。

根据 Market.us 的数据，全球 Chiplet 市场规模预计将从 2023 年的 31 亿美元增至 2033 年的 1070 亿美元左右，2024 - 2033 年期间的复合年增长率高达 42.5%。Chiplet 市场的主要驱动力之一是各个行业对高性能计算的需求不断飙升，包括人工智能、数据中心、汽车和消费电子产品。Chiplet 能够高效处理复杂计算，同时又节能，这使其非常适合高级计算任务。

半导体行业正处于一场深刻变革的边缘，Chiplet 正在改变半导体格局，为芯片用户创造前所未有的机遇。

赵雪芹

北方华创国产12英寸HDPCVD设备进入客户生产线

近日，由北方华创自主研发的12英寸高密度等离子体化学气相沉积（HDPCVD）设备 Orion Proxima 正式进入客户端验证。这标志着北方华创在绝缘介质填充工艺技术上实现了新的突破，也为北方华创进军12英寸介质薄膜设备领域，打开百亿级市场迈出了坚实的一步。

集成电路领域高速发展，对芯片制造工艺提出了更具挑战的要求，其中就包括如何用绝缘介质在各个薄膜层之间进行均匀无孔的填充，以提供充分有效的隔离保护。为了满足以上需求，HDPCVD设备已经成为介质薄膜沉积工艺的重要设备。

Orion Proxima 作为北方华创推出的国产自研高密度等离子体化学气相沉积设备，主要应用于12英寸集成电路芯片的浅沟槽绝缘介质填充工艺。此款设备通过沉积-刻蚀-沉积的工艺方式可以有效完成对高深宽比沟槽间隔

的绝缘介质填充，借助北方华创在刻蚀技术上的积累，发挥其高沉积速率、优异的填孔能力和低温下进行反应得到高致密的介质薄膜的优势，获得多家业内客户关注。

北方华创秉承“以客户为中心”的企业核心价值观，以“急客户之所急、想客户之所想”作为技术创新永续驱动力。现阶段，Orion Proxima 技术性能在迭代升级中已达业界先进水平：通过灵活可控的软件系统调度优化与自主研发特有传输平台的结合，助力客户实现产能的大幅提升；通过提供不同的硬件配置方案，满足了包括填孔能力、膜层质量、颗粒控制等工艺需求的同时，更实现了对逻辑、存储及其他特色工艺领域客户的全覆盖。

Orion Proxima HDPCVD 通过优化机台结构，缩小了整机占地面积，节省了客户空间运营成本；通过优化排气管路设计，提高了清洗效率；通过优化开盖方式，缩减了人力维护开支，提高了设备生产效率。

北方华创正基于20余年沉积工艺技术的深厚积累，全面布局多类薄膜产品，致力于为客户提供全面的薄膜产品解决方案。



美国公布3D半导体路线图

日前，美国半导体研究公司 (SEMICONDUCTOR RESEARCH CORPORATION, 简称 SRC) 公布了微电子和先进封装 (MAPT) 路线图，该路线图由来自工业、学术界和政府的112个组织的约300名个人共同努力制定。

MAPT 路线图定义了关键的研究重点和必须解决的技术挑战，以支持2021年1月发布的“半导体十年计划”中概述的重大转变。MAPT 路线图可在 <https://srcmapt.org/> 网站上获得，这是行业范围内的第一个3D半导体路线图，用于指导即将到来的微电子革命。

MAPT 路线图的制定工作于2022年4月由美国商务部国家标准与技术研究院 (NIST) 资助，SRC 被选为这项工作的领导者。SRC 首席科学家兼 MAPT 路线图主任 Victor Zhirnov 博士表示：“如此广泛的科学家、工程师和研究人员为 MAPT 路线图的开发和制定所做的贡献和努力，表明了这项工作的重要性。”

不断缩小的元器件和组件正面临根本的物理极限，如果没有重大进步，下一代突破是无法实现的。SRC 和美国半导体行业协会 (SIA) 发布的2030年“半导体十年计划”指出了与智能传感、内存与存储、通信、安全和节能计算相关的行业五大巨变。从设计上讲，该十年计划不是具体的解决方案；它明确了未来需要什么，而不是如何实现和完成它。

MAPT 路线图的制定，全面考虑了信息和通信技术可持续性（包括能源可持续性、环境可持续性和劳动力可持续性）的基本和实际限制，在“半导体十年计划”基础上讨论了如何实现其系统级目标，概述了半导体行业的实施计划。MAPT 路线图的基础研究主要集中在先进封装、3D集成、电子设计自动化、纳米级制造、新材料和节能计算上。

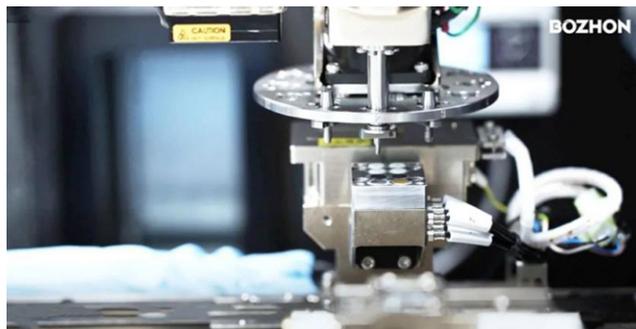
博众半导体推出共晶贴片设备技术创新

随着数据中心的规模不断扩大，对光模块的带宽和速率要求也在不断提高。针对光模块高速率、大带宽、低功耗和微型化的特点，苏州博众半导体有限公司针对光电子领域推出了从 0.5 至 3 微米精度星威系列全自动高精度共晶贴片机，兼具共晶、蘸胶、FlipChip（倒装贴片）工艺，同时具备动态换刀功能和多中转台，充分满足客户多产品多工艺的应用场景，实现一种设备满足多种贴合需求的场景，实现设备利用率最大化，降低客户运营成本。

在新型光通信器件的生产中，博众半导体共晶贴片设备不仅具备高精度，还具有卓越的性能和优势。其独特的水平转塔贴片头设计，可以同时操控 12 个不同的吸嘴工具，并在运动中实现吸嘴工具的快速更换，以尽量减少不同材料、工艺和产品之间的转换时间。这一特点使得设备在面对不同芯片尺寸和工艺需求时，能够高效、精准地完成贴装任务。

在光通信器件的生产过程中，工艺复杂且要求严格，需要能够支持多芯片、多工艺封装的设备。博众半导体共晶贴片设备以其强大的功能和出色的性能，成功满足这一需求。其高精度的控制能力和高速贴装技术，可确保大规模生产的高效和质量。

近日，博众半导体自主研发的星威系列 EH9721 型全自动高精度共晶贴片机通过光通信行业国际客户严格



的技术验证，成功完成发货交付。此次交付的星威系列 EH9721 型共晶贴片机设备是 2024 年度首个国际项目交付案例，标志着博众半导体全球化进程向前迈进一大步。

星威系列全自动高精度共晶机 EH9721 技术创新：

- ① 高精度 ZR 直线电机模组，可实现直线 + 旋转运动，并可满足高精度力控精度要求；
- ② 高精度龙门平台设计，满足设备高定位精度、高加速度需求；
- ③ 动态换刀设计，可满足多种吸嘴快速更换要求；
- ④ 双 wafer 工作台设计，满足多种供料需求；
- ⑤ 高精度双视野视觉标定系统，满足设备精度验证及标定需求。
- ⑥ 高速降温共晶台设计，可以有效提升设备效率。

IMEC推出针对N2节点的设计探路PDK

IMEC 在 2024 年 IEEE 国际固态电路会议 (ISSCC) 上推出了开放式设计探路 (design pathfinding) 工艺设计套件 (PDK)，并通过 EURO PRACTICE 提供的相应培训计划。PDK 将支持 IMEC N2 技术中的虚拟数字设计，包括背面供电网络。PDK 将嵌入在 EDA 工具套件中，例如来自 Cadence Design Systems 和 Synopsys 的工具套件，为设计探路、系统研究和培训提供对广泛的高级节点访问。这将为业界提供培训未来半导体专家的工具，降低学术界和工业界接触最先进半导体技术的门槛，并使工业界能够通过有意义的设计探索将其产品转变为下一代技术。

晶圆代工 PDK 使芯片设计人员能够访问经过测试和验证的组件库，以提供功能齐全且可靠的设计。然而，准

入限制和保密协议的需要，为学术界和工业界在开发过程中获取先进技术节点设置了很高的门槛。使用 IMEC N2 PDK 将有助于新一代芯片设计人员尽早接触到在最先进技术节点上发展设计技能所需的基础设施。随附的培训课程将使这些设计人员尽快掌握最新技术，例如纳米片器件和晶圆背面技术。

设计探路 PDK 包含基于一组数字标准单元库和 SRAM IP 宏的数字设计所需的基础设施，允许采用 2nm 环绕栅极 (GAA) 技术（包括背面连接）进行数字设计。

未来，设计探路 PDK 平台将会扩展到更高级节点（例如 A14）。该培训计划将于第二季度初开始，告知订阅者 N2 技术节点的特性，并提供使用 Cadence 和 Synopsys EDA 软件的数字设计平台的实践培训。

EVG® 850 NanoCleave™ 层剥离系统 实现纳米级精度层转移

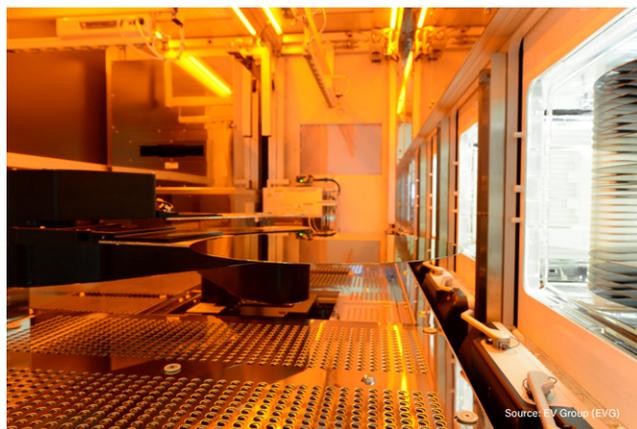
EV 集团推出 EVG® 850 NanoCleave™ 层剥离系统，这是首个采用其革命性 NanoCleave 技术的产品平台。该系统采用红外激光器与经过验证的大批量制造平台中的特殊配方的无机剥离材料相结合，实现了硅载体基板上键合层、沉积层及生长层的纳米级精度剥离。因此，EVG850 NanoCleave 无需使用玻璃载体，实现了用于先进封装的超薄芯粒堆叠，以及用于前端处理的超薄 3D 层堆叠，包括先进逻辑、存储器和功率器件形成，以支持未来的 3D 集成电路，为先进封装和晶体管微缩的 3D 集成带来革命性变化。



硅载体有利于 3D 堆叠和后端处理

在 3D 集成中，玻璃基板已成为通过与有机粘合剂的临时键合来构建器件层的一种既定方法，使用紫外线波长激光溶解粘合剂并剥离器件层，然后将器件层永久键合至最终产品的晶圆上。然而，半导体制造设备主要围绕硅设计，需要进行昂贵的升级才能用于加工玻璃基板。此外，有机粘合剂的加工温度通常低于 300℃，因此只能用于后端加工。

使硅载体具有无机剥离层避免了这些温度和玻璃载体兼容性问题。红外激光还可以达到纳米级切割精度，能够在不改变记录工艺的前提下加工极薄的器件晶片。这种薄器件层进行后续堆叠，可实现更高带宽的互连，并为下一代高性能器件设计和芯片分割带来新的机遇。



下一代晶体管节点需要采用薄层转移工艺

此外，3 纳米以下节点的晶体管路线图还要求采用新型架构和设计创新，如埋入式电源轨、背面功率输送网络、互补场效应晶体管（CFET）和 2D 原子通道等，这些都需要对极薄材料进行层转移。硅载体和无机剥离层能够满足前端制造流程对工艺清洁度、材料兼容性和较高工艺温度的要求。然而，迄今为止，硅载体仍须通过研磨、抛光和蚀刻等工艺才能完全去除，导致工作器件层表面出现微米级变化，因此这种方法不适合在高级节点进行薄层堆叠。

“可剥离”的熔融键合

EVG850 NanoCleave 利用红外激光和无机剥离材料，能够在生产环境中以纳米精度对硅载体进行激光切割。这种创新工艺无需使用玻璃基板和有机粘合剂，实现了超薄层转移，而且能够兼容下游工序的前端工艺。EVG850 NanoCleave 兼容高温（最高可达 1000℃），支持要求最苛刻的前端工艺，室温红外切割工艺也确保了器件层和载体基板的完整性。层转移工艺还无需使用与载体晶片研磨、抛光和蚀刻相关的昂贵溶剂。

EVG850 NanoCleave 与 EV 集团业内领先的 EVG850 系列自动临时键合 / 剥离键合系统基于相同的平台，采用紧凑设计，晶圆处理系统已通过批量生产验证。首批 EVG850 NanoCleave 系统已安装于客户生产车间。

热晶体管有望快速冷却芯片

电子晶体管是现代电子产品的核心。虽然电子晶体管可以精确控制电流,但在此过程中它们会产生热量。现在,加州大学洛杉矶分校(UCLA)的研究人员开发出了一种固态热晶体管,这是同类器件中第一个可以使用电场来控制其中热量流动的。他们的研究 2023 年 11 月发表在《科学》杂志上。

“工程师和科学家强烈希望像控制电子设备一样控制传热,但这非常具有挑战性。”该研究论文的主要作者、UCLA 机械和航空航天工程教授 Yongjie Hu 说。

一直以来,电子产品都是通过散热器被动地将多余的热量带走降温的。人们也提出了一些更积极主动的热管理方法,但这些方法通常依赖于移动部件或流体,而且可能需要花很长时间(通常是几分钟到几小时)来提高或降低材料的导热率。借助热晶体管,研究人员可以更快、更精确地主动调节热流。这使热晶体管有望成为管理电子器件热量的理想选择。

与电子晶体管使用电场来调节通道的电导类似,UCLA 研究小组的热晶体管也使用电场来调节通道的热导。研究人员设计了笼状分子薄膜来调节通道的热导,该薄膜充当晶体管的通道;施加电场使薄膜中的分子键更强,从而增加其热导率。

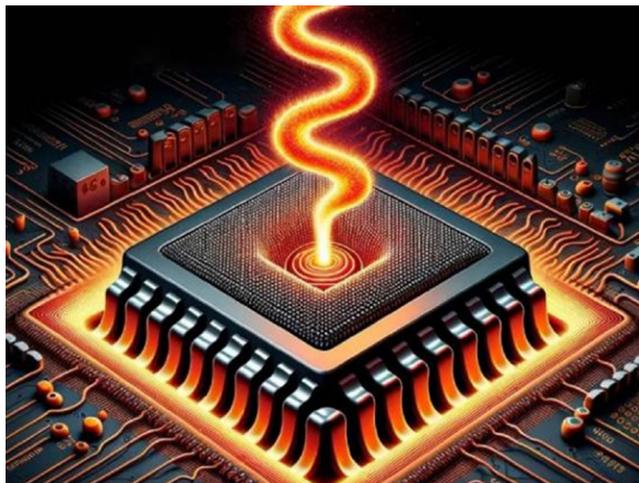
UCLA 化学、生物工程和材料科学教授、该文章的共同作者 Paul Weiss 说:“实际上我们的贡献只是一个分子厚度的薄膜层。”

借助这种单分子层,研究人员就能以超过 1 兆赫兹的频率实现传导率的最大变化,比其他热管理系统快了几个数量级。分子运动通常控制其他类型热开关中的热流。但与电子运动相比,分子运动相当缓慢,Weiss 解释说。通过利用电场,研究人员能够将开关频率从毫赫兹提高到兆赫兹。

分子运动也无法在导通状态和断开状态之间实现那么大的热传导差。相比之下,UCLA 的热晶体管实现了 13 倍的差异。Weiss 说:“无论是幅度还是速度,这都是一个巨大的差异。”

该晶体管实现了创纪录的高性能,开关速度超过 1 兆赫兹,即每秒 100 万个周期。它们还提供 1300% 的热导可调性以及超过 100 万次开关周期的可靠性能。

通过以上这些改进,这种热晶体管对于冷却处理器可



UCLA 开发的热晶体管使用电场来控制热流。来源: H-LAB/UCLA

能至关重要。这种热晶体管对于半导体来说特别有前途,因为与其他主动散热方法相比,它们使用很小的功耗来控制热流。此外,许多热晶体管也可以像电子晶体管一样集成在同一芯片上。Hu 说,特别是,热晶体管可以有效地管理新型半导体设计中的热量,例如在 3D 堆叠小芯片中,它们可以减少热点,从而为小芯片的设计提供更大的自由度。它们还可能有助于冷却由氮化镓和碳化硅等宽禁带半导体制成的电力电子器件。Hu 还表示,这个概念还提供了一种理解人体热量管理的新方法。

Paul Weiss 表示:这项工作是出色合作的结果,我们能够利用对分子和界面的详细了解,在控制重要材料特性方面迈出重要一步,并具有对现实世界产生影响的潜力,我们已经能够将热开关效应的速度和规模比以前提高几个数量级。

该研究提出了在芯片制造和性能方面可持续可扩展的技术创新。虽然这一概念的验证很有希望,但 UCLA 的研究人员承认,该技术仍处于开发初期,他们的目标是进一步提高这种热晶体管器件的性能。

参考资料

1. Electrically gated molecular thermal switch | Science https://www.science.org/doi/10.1126/science.abo4297?adobe_mc=MCMID=80093549277727036801369131698673845939%7CMCORGID=242B6472541199F70A4C98A6%40AdobeOrg%7CTS=1699466887
2. Thermal Transistors Handle Heat With No Moving Parts - IEEE Spectrum <https://spectrum.ieee.org/thermal-transistor>



THERMAL SYSTEMS

be pART
of connectivity



automation
digitalisation
transformation

Rehm 德国锐德:面向未来的创新型生产设备

依托数字化和自动化助力您的生产更迅速、更精准、更高效。德国锐德先进的生产设备不仅可以确保高品质,还可以为您提供领先的竞争优势。我们研发、生产、销售创新型热风回流焊、真空回流焊、真空气相焊、真空接触焊、点胶涂覆系统以及多种干燥固化设备。欢迎现场体验我们带来的多种生产工艺!

www.rehm-group.com

Visit us at

PRODUCTRONICA CHINA

3月 20日 - 22日, 2024

Rehm展位: E4馆, 4518

上海新国际博览中心

底层材料的新发展推进EUV光刻进步

极紫外 (EUV, Extreme ultraviolet) 光刻技术用于对先进半导体器件中的最小特征图形进行图案化。对于具有更多功能的更微小器件的需求, 要求行业在EUV工艺和材料方面进行创新。

EUV 在技术发展中发挥着关键作用, 并推动了半导体路线图的不断发展, 因为它提供了更高处理能力的实现, 同时使用更少的能源并提供更高的性能。然而, EUV 光刻面临的巨大挑战之一是材料要求, 人们认识到了底层在 EUV 光刻图案化中发挥的关键作用。

与底部减反射涂层 (BARC, bottom antireflective coating) 不同, 对于底层来说, 反射率控制不再是驱动机制。现在, 底层需要支持光刻胶性能并实现工艺规模化。提供最佳附着力的底层, 同时确保图案缺陷最小化是关键。除了光刻性能之外, 底层也具有蚀刻掩模作用, 在这样的双重用途情况下, 它们需要提供超越其前辈的抗蚀刻性, 并且厚度要小得多。

Brewer Science 公司于 2010 年推出了我们的第一款 EUV 底层材料: E2Stack[®] AL412 材料, 作为 EUV 工具鉴定和光刻胶筛选的标准。这种材料为光刻提供了出色的附着力和光刻胶相容性。从那时起, Brewer Science 公司推出了各种材料方法, 为传统的 EUV 光刻方案提供工艺

和缺陷率改进。这些材料展示了改进的工艺窗口、焦深和 LWR/CDU (线宽粗糙度 / 临界尺寸均匀性, line width roughness/critical dimension uniformity), 可用于各种 EUV 图案化应用。

EUV的底层挑战

随着 EUV 在更多层中的采用和高数值孔径 (high-NA) 工具的引入, DRAM 和逻辑路线图中定义的最小间距要求光刻胶厚度继续缩小, 在未来几年内达到 15nm 的厚度。正如预期的那样, 底层薄膜堆叠也需要扩展, 同时保持现有属性并通常还需要做得更多。

工业界已经从传统的 30 - 80nm 深紫外 (248nm 或 193nm) BARC 层下降到 5 - 20nm 极紫外底层。随着高数值孔径成为现实, 这种变薄趋势将继续 (可能接近 1-10nm)。同时, 为了能够以尽可能低的剂量打印出无缺陷的 EUV 特征, 同时保持合理的工艺窗口, 更多的功能要求被添加到底层的要求列表中。仅举几例, 底层需要提

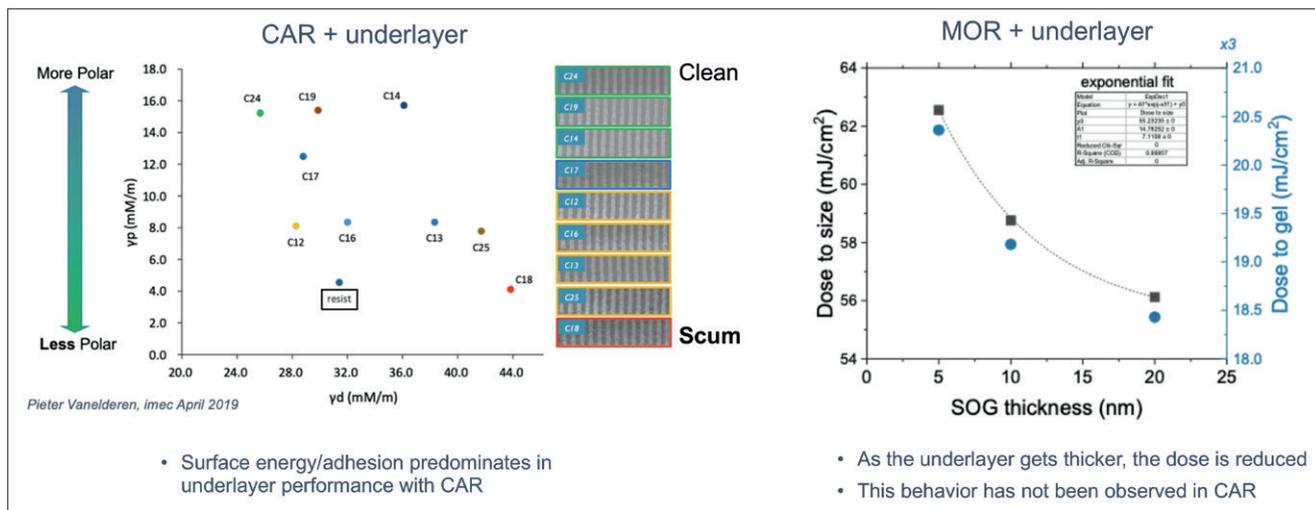


图1: 传统CAR和MOR的底层性能比较。

作者: Joyce Lowes, Brewer Scientific公司研发部新兴材料技术总监

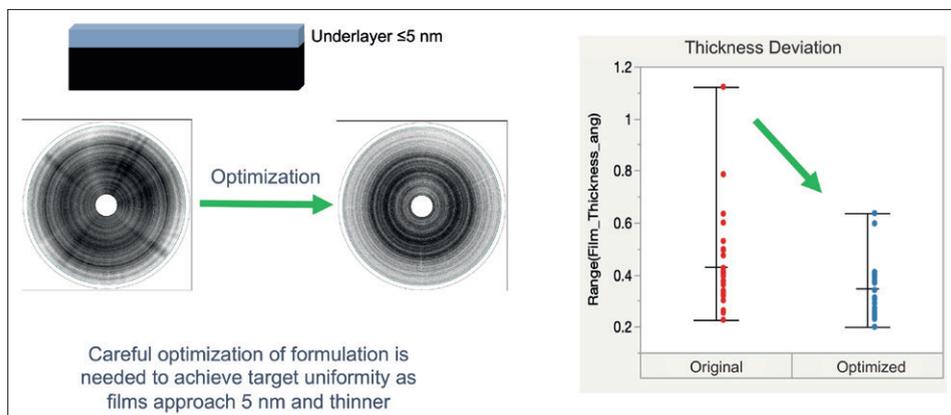


图2：厚度均匀性研究。

供足够的附着力以防止图案塌陷，但又不能过多地导致浮渣；它需要尽可能薄，但同时要在 12 英寸晶圆上均匀地提供所需的蚀刻选择性；并且还要求帮助减少剂量，但不与光刻胶进行过多的化学交换。总体而言，最佳的 EUV 底层设计至少需要考虑三个主要挑战：增强光刻性能，与各种光刻胶供应商和类型兼容，厚度和化学均匀性控制以最大程度地减少涂层缺陷和对成像/显影过程的随机影响，以及针对不同光刻胶类型和集成方案所需的图案转移的完美蚀刻选择性。

显然，光刻性能需要完美。当膜层厚度正常时，体材料特性对性能有很大影响。然而，对于薄膜，这些体材料特性就不那么重要了，因为实际上没有体材料，界面处的行为更重要。所有需要的属性都需要打包在界面处。需要优化界面处与光刻胶的粘附和相互作用，以获得适当的平衡。而且，与传统的 ArF 或 KrF 光刻胶不同，每个供应商的每种 EUV 光刻胶都有自己独特的设计和工作机制，因此底层需要针对每种不同的光刻胶配方进行调整。最好是底层需要是“通用的”，以便与所有光刻胶兼容。

减少厚度本身就是一项关键挑战。在 5nm 厚度时，控制整个晶圆的均匀性非常棘手，因为薄膜对工具中的许多因素都很敏感，例如排气和加热板均匀性。除此之外，还有化学效应，例如组分的分布及其对交联速率的影响。

即使薄膜的固体含量非常低，降低缺陷率也不会变得更容易。与体材料薄膜的其余部分相比，以前可以容忍甚至可以忽略的微小缺陷现在在界面上变得占主导地位并存在问题。这些缺陷现在可能开始变得大于薄膜的厚度或者特征尺寸的 CD，因此变得更具影响。用于去除较大缺陷的传统方法在 EUV 时代遇到了困境，因为所有东西的

尺寸和厚度都在缩小，需要更复杂的过滤和其他技术来净化材料，以及更多创新的计量技术来检测缺陷。

最后，还有图案转移。这些超薄底层薄膜需要比它们更厚的前辈们，来提供相同但更有可能更好的蚀刻选择性水平。这适用于硅基和碳基薄膜。根据集成方案和蚀刻设置，EUV 底层规定了更快或更慢的蚀刻，但有时底层需要同时更快和更慢（在不同的蚀刻气体下），厚度均薄至 1 – 10 nm。

CAR和MOR上的底层效应

在图 1 中显示了两个示例，说明了底层在 EUV 中与传统的化学放大光刻胶（CAR，chemically amplified resist）和金属氧化物光刻胶（MOR，metal oxide resist）

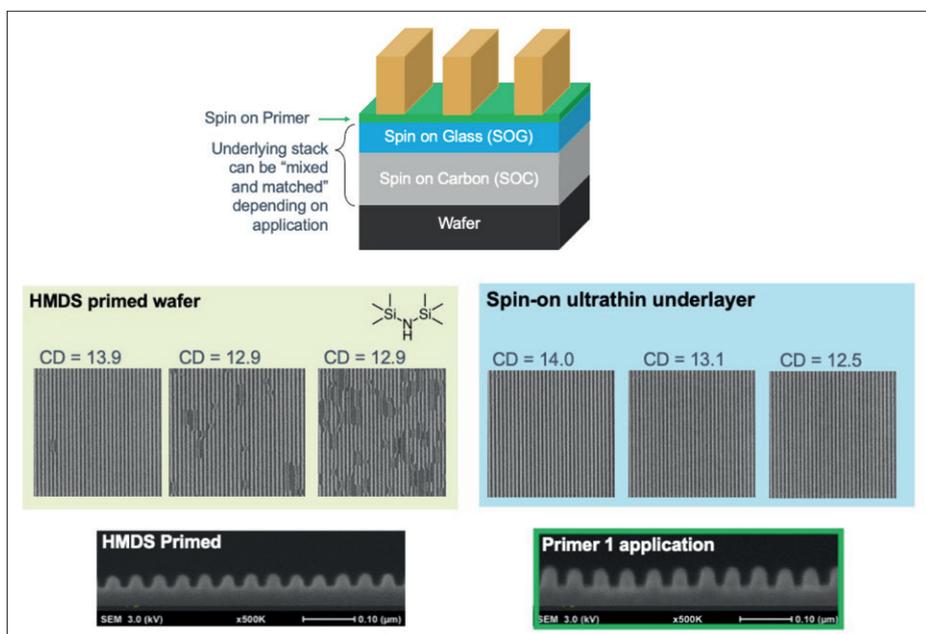


图3：底层概念以及HMDS底胶与旋涂底胶薄膜的比较。

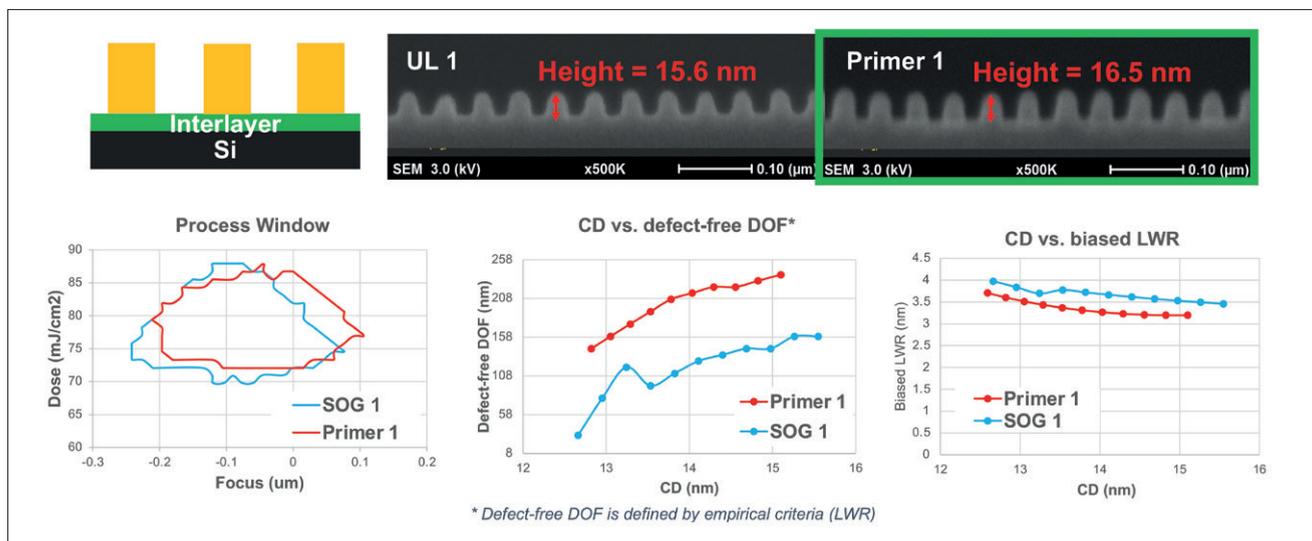


图4: 底胶与传统交联薄膜的比较。

的作用。对于 CAR，影响性能的一个因素是表面能。通过这种组合，如左图所示，筛选出了不同极性的底层。随着底层的极性变得大，这种变化导致更少的浮渣 / 更干净的轮廓。在较低的极性下，浮渣变得更加明显，可能是由于暴露的光刻胶和底层的相互作用过多。但是，太多的好事有时是坏事，所以需要有一个平衡，以避免太小的粘附力并导致塌陷。

对于 MOR，表面能很重要，塌陷 / 粘附趋势与 CAR 相似。人们已经观察到了对厚度与剂量关系的一些影响，这在 CAR 中没有观察到。当底层变薄时，光刻胶需要更高的剂量，这可以通过一些化学相互作用来解释。

解决极端均匀性下的厚度问题

EUV 尺寸下的涂层均匀性需要极端的均匀性。在正常情况下，对于 ArF 底层，厚度变化的目标值可低至 5 埃。在 5 nm 厚度时，预计仍会要求相同的变化。不幸的是，这并不像通过稀释 30 nm 薄膜来重新利用它，并使其表现相同那么简单。图 2 所示的条纹与左侧 SP5 雾度图像中的径向条纹，以及从中心到边缘的厚度偏差是薄膜变薄时出现的常见问题，导致工艺窗口错误，关键尺寸不均匀和其他问题。为了消除条纹或将厚度均匀性降低到目标值，必须仔细优化配方。由于并非所有底层都是完全一样制造的，当配方发生变化以获得更好的附着力、更慢的蚀刻速率，或需要更换或去除表面活性剂等 PFAS 成分时，每种材料都需要经过另一个优化步骤来微调其均匀性。

用于粘附的底层 – 我们可以做到多薄？

随着薄膜越来越薄，出现了一个问题：传统的旋涂薄膜到底能够涂覆多薄才开始失效？旋涂聚合物薄膜在变薄时是否真的一致地涂覆在晶圆上？是否有足够的聚合物来实现充分覆盖？可以使用几种方法来表征整个晶圆上的薄膜和覆盖范围。当然，使用厚度，但也会有密度，通过 AFM 的粗糙度，接触角和表面能。利用这些数据，发现可以获得低至 4nm 的高质量薄膜，甚至可能做到更薄。

使用相同的薄膜，在 28nm 间距下进行了 CAR 和 MOR 的评估。使用 CAR 时，随着厚度的减少，剂量或最佳焦点和 CD 没有变化。粗糙度值略有不同，但整体性能非常相似。但总的来说，薄膜被证明与较厚的薄膜一样有效。

走向超薄 – 旋涂底胶

那么我们能薄到多少呢？如果 4 nm 可以，为什么 2nm 甚至 1nm 就不可以呢？从其他领域借用的一个概念可能是，获得性能所需性能的途径，同时缓解传统交联薄膜所遇到的问题。这种旋涂底胶概念可用于功能化各种表面，包括其他旋涂薄膜或 CVD 沉积层，只需简单的嫁接工艺即可。这些类型的材料能够调整或改变粘合性能，同时允许真正的超薄膜。

使用这种超薄膜，重要的是要验证它确实是均匀的。除了厚度均匀性外，还可以使用与以前相同的表征方法，包括整个晶圆的表面粗糙度和表面能，以确保薄膜在整个晶圆表面上保持一致。

以下是一些超薄层适用于不同薄膜堆叠的示例。首

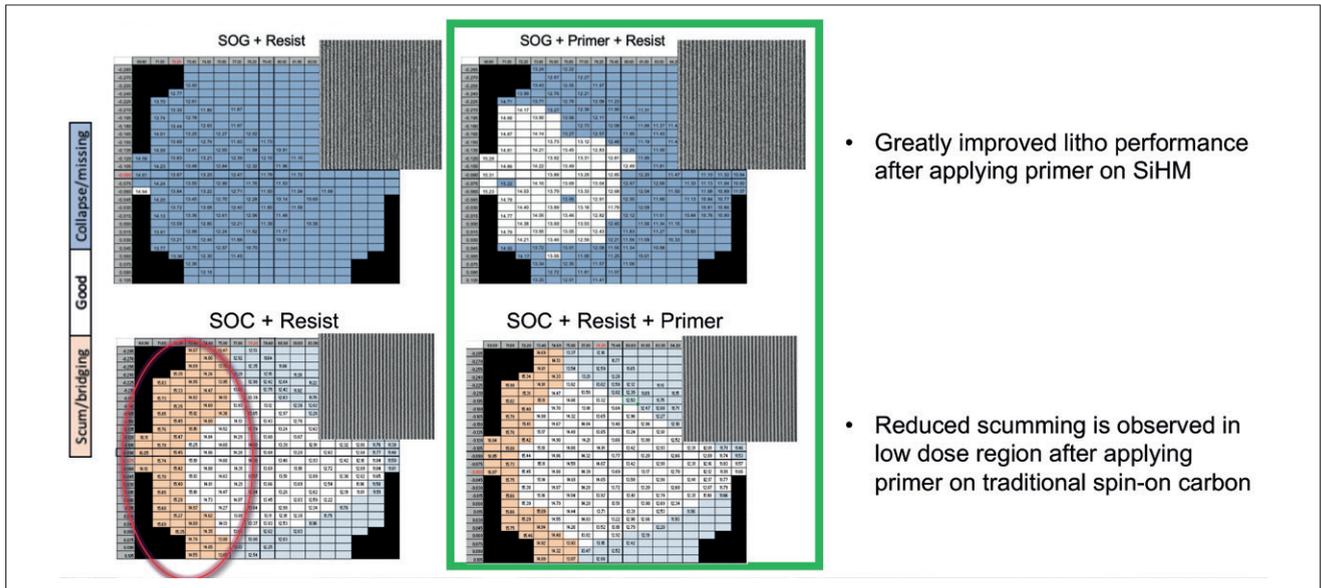


图5: 在有问题底层之上的底胶。

先, 由于这是一种底胶, 因此可以将其与应用于硅的传统 HMDS 底胶进行比较。使用 HMDS 底胶后, 线条将使用此光刻胶进行打印, 但附着力较差, 并且会很早就出现塌陷。从横截面来看, 光刻胶有相当多的顶部损失。将旋涂底胶涂在硅上后, 在整个剂量范围内不会观察到塌陷, 并且将光刻胶顶部损失降至最低。

图 4 显示了旋涂底胶与 5 nm 处传统交联薄膜的比较。虽然交联薄膜确实表现良好, 但用更薄的等效层替换该层, 可以带来更宽的无缺陷焦深窗口和更好的粗糙度。人们还观察到较少的浮渣和顶部损失。

最后, 当这个层被添加到其他层之上时, 它是什么样子的? 底胶可以用来“固定”现有的底层吗? 在图 5 (上一行) 中, 有一个传统的硅硬掩模, 没有针对 EUV 使用进行优化。查看聚焦/曝光矩阵, x 方向的剂量和 y 方向的焦点, 可以看出, 使用这个底层, 光刻胶具有明显的塌陷和断线, 如蓝色所示, 可能只有一个好的芯片如白色所示, 但即使如此也还是值得怀疑的。取同一层, 嫁接具有正确光刻胶兼容性的旋涂底胶, 固定粘附力。图 5 (下一行) 显示了用底胶膜改性传统旋涂碳膜时会发

生什么。原来的表现还不错, 但是在橙色看到的低剂量区域有一点桥接和浮渣。但使用旋涂底胶后, 在该区域的桥接和随后的无缺陷窗口得到了改善。

解决图案转移 – 硅硬掩模

随着薄膜堆叠变得越来越薄, 保持足够的抗蚀刻性是另一个主要挑战。当薄膜未优化时, 会出现一些熟悉的图案转移缺陷, 例如空洞缺失, 断线, 起伏以及其他等。这些可能是由多种原因引起的, 包括附着力差或浮渣, 但在这种情况下, 重要的是要审查硅硬掩模的抗蚀刻性是如何导致问题出现的。

多少硅是理想的? 并非所有的硅硬掩模都是一样的, 也不是所有的图案转移需求都是相同的。如图 6 中的线条/

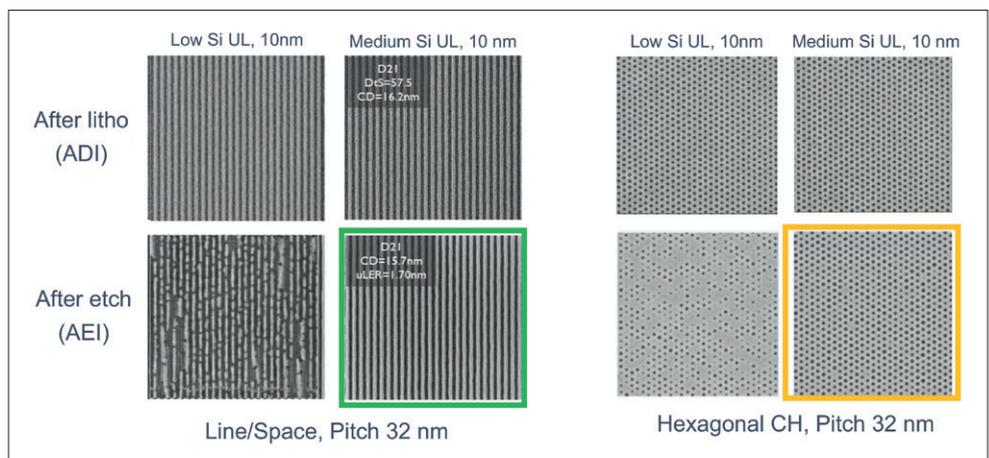


图6: 硅加载含量研究。

这种旋涂底胶概念可用于通过简单的嫁接工艺对各种表面进行功能化，包括其他旋涂薄膜或CVD沉积层。这些类型的材料能够调整或改变粘合性能，同时允许真正的超薄膜。

空间示例所示，低硅硬掩模明显失效，但中硅硬掩模看起来不错。但是，当将相同材料用于接触孔时，中硅硬掩模会失效，这表明需要更好的性能。

随着向更薄的硅硬掩模的转变，真正需要多少硅，尤其是接近5nm厚的薄膜？性能完全与蚀刻速率有关。硅含量越高，氧气中的蚀刻速率越慢，因此，硬掩模在碳蚀刻过程中的持续时间越长。传统硅材料通常在中到高的硅水平范围内，在大多数情况下允许在7-10nm之间使用。然而，由于多种原因，包括化学和缺陷，获得更高的硅一直很困难，但新材料现在能够达到能够实现5nm甚至更高水平的蚀刻等效。

解决图案转移 – 碳硬掩模

考虑过硅硬掩模，碳硬掩模怎么样呢？提供碳底层的最合乎逻辑的方法是使用 α 碳或其他薄膜，但在某些应用中，这些薄膜的功能可能存在限制，例如平坦化、间隙填充、优化的光刻胶附着力或可再加工性，因此可能需要使用具有优化蚀刻速率的旋涂选项。

为了检查碳层变化的影响，使用CAR和EUV光刻技术的标准图案转移流程。在图9中，显示了使用EUV图案化检查图案转移到碳层中的简化堆叠和流程。在本例中，标准硅层与不同的碳膜耦合，并在检查起伏和其他失效之前执行光刻和蚀刻步骤。光刻后， α 碳和高温旋涂碳（HT-SOC, high-temperature spin-on carbon）薄膜具有良好的且几乎相同的光刻性能。剂量和工艺窗口也相似。这并不出乎意料，因为埋在硅硬掩模下的一层应该影响最小。

进入下一步，蚀刻之后是检查差异的关键。这是线条起伏通常很明显的地方。对于一些碳含量较低的老一代薄膜，在EUV波长下获得图案可能非常困难。对于高温碳材料，如OptiStack[®] SOC450，其设计具有更高的碳含量，具有足够的抗蚀刻性，使其性能类似于 α 碳膜，如图10所示。

使用CAR进行图案转移是众所周知的，但MOR则不同，并且其使用的堆叠将与典型的CAR不同。在这个例子中，碳膜直接在光刻胶下方，因此可能不需要平坦化或其他性能，但它仍然具有两个功能，粘附性和耐蚀刻性。

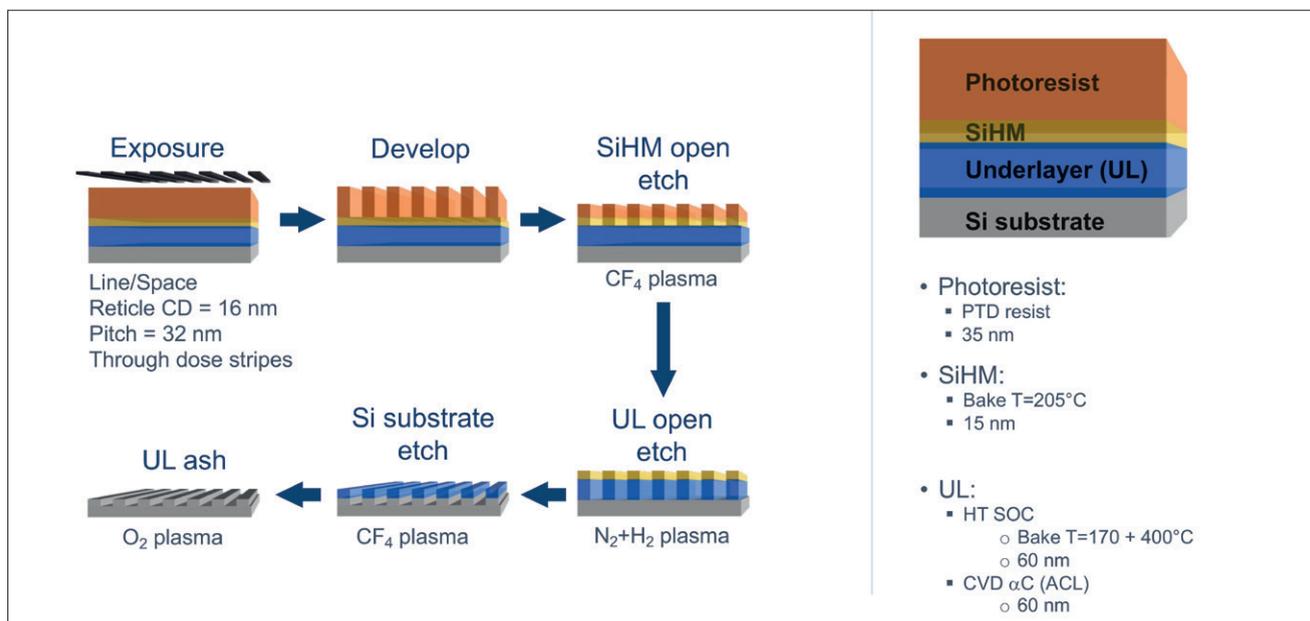


图7: CAR图案转移工艺流程。

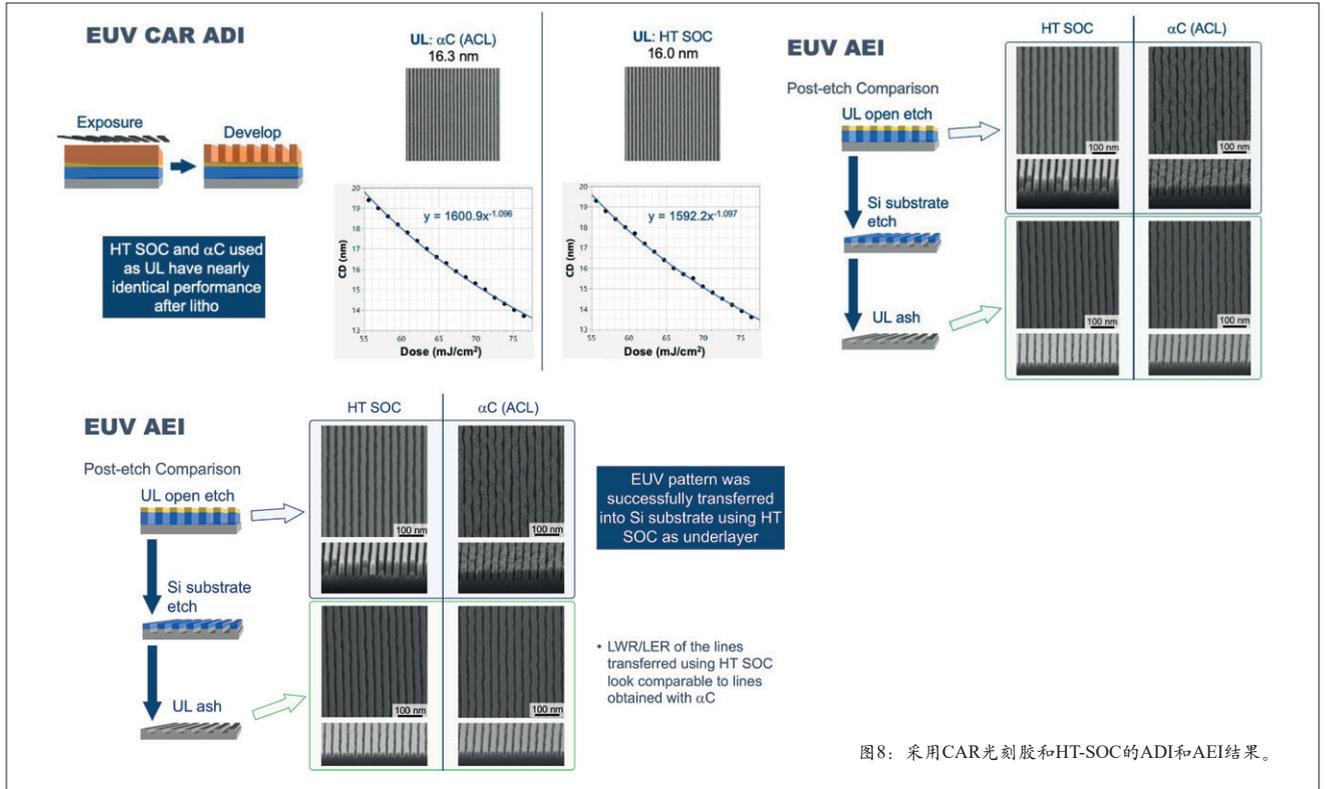


图8：采用CAR光刻胶和HT-SOC的ADI和AEI结果。

在图 8 中，将传统的旋涂碳与高温 / 高碳薄膜进行了比较。如前所述，光刻性能高度依赖于光刻胶相互作用，因此工艺窗口和曝光宽容度变化的差异是显而易见的，但并不很严重，并且该工艺可以进行蚀刻。

图案转移后，碳膜成分对 MOR 性能的影响是显而易见的。

在图 10 中，蚀刻速率的比较显示，传统的 SOC 比高碳 / 高温替代品更快。使用这种蚀刻速率更快的材料，

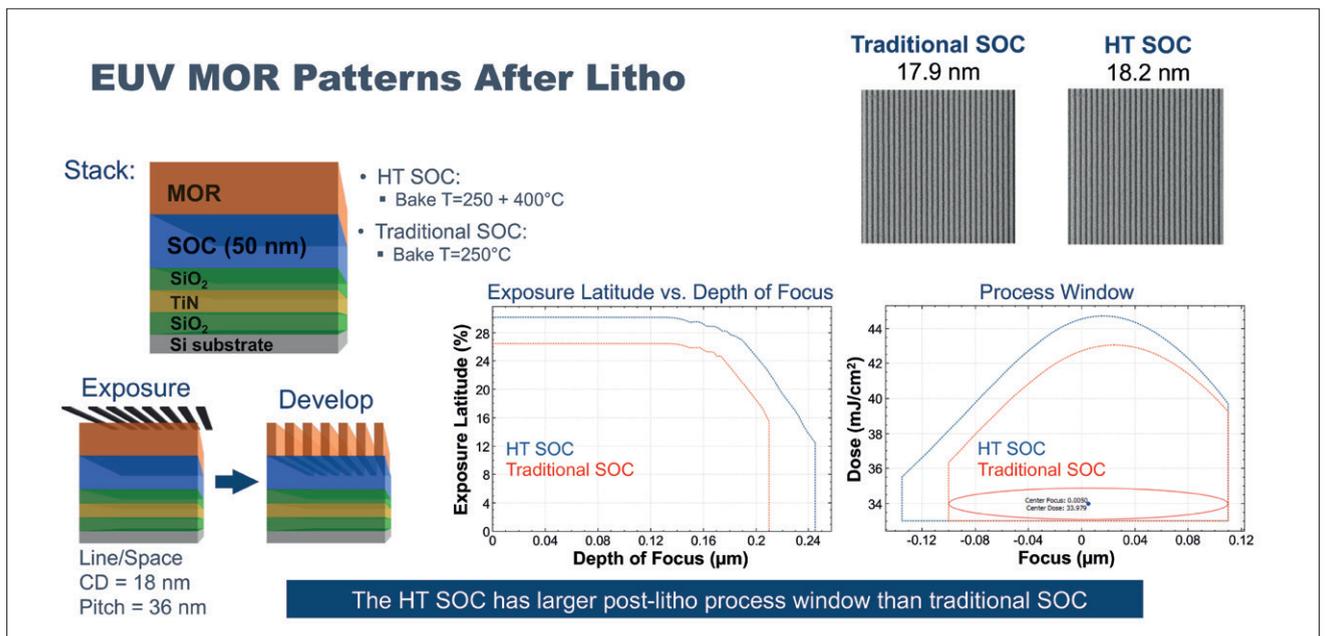


图9：针对MOR加SOC层的图案转移数据（ADI）。

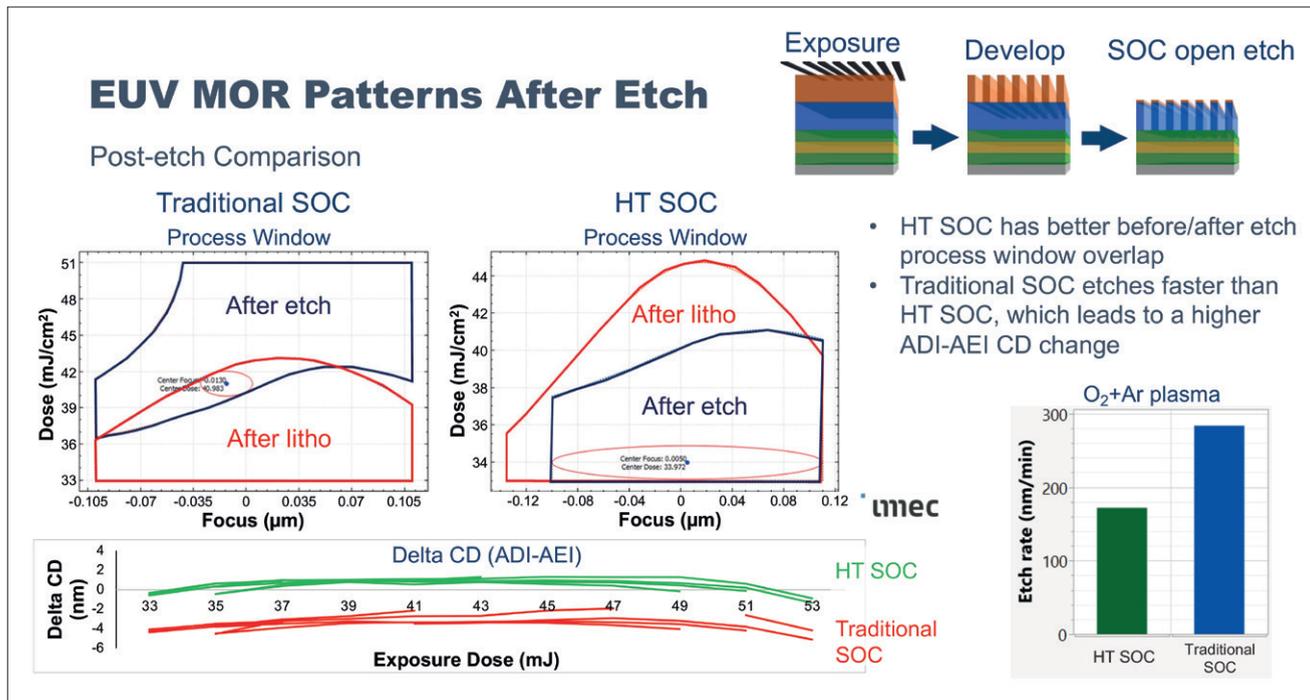


图10: 针对MOR的SOC蚀刻速率和光刻比较 (AEI)。

CD 增量会发生显著变化, 如底部的红色图表所示, 从而缩小了工艺窗口, 如左图所示。对于蚀刻较慢的材料 (高温碳), 仍然有一些轻微的 CD 变化, 但要少得多, 并且重叠的工艺窗口要好得多。

最后, 有必要分析这些材料在粗糙度和后续叠层方面的性能。在 MOR 下, 高碳旋涂薄膜的 LWR (线宽粗糙度, Line Width Roughness) 和 LER (线边缘粗糙度, Line Edge Roughness) 与 α 碳相当。◆

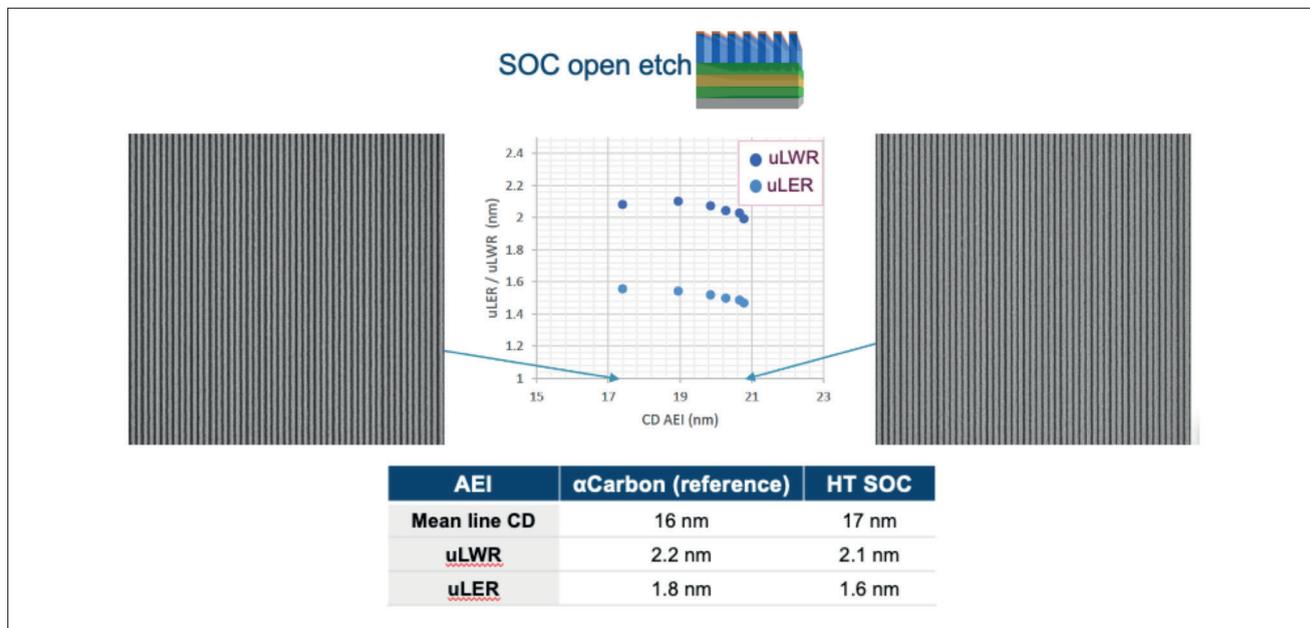
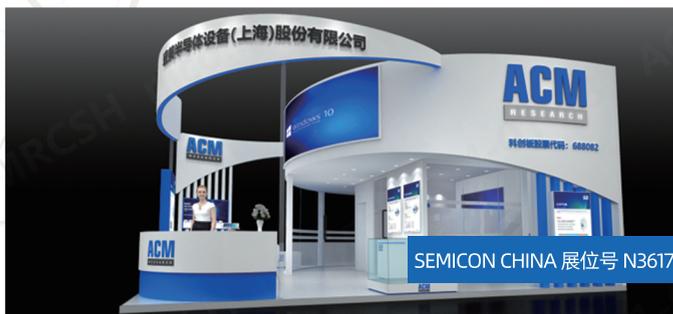


图 11: α 碳与HT-SOC (AEI) 用于MOR的对比。



盛美半导体设备(上海)股份有限公司

盛美上海从事对先进集成电路制造与先进晶圆级封装制造行业至关重要的单晶圆及槽式湿法清洗设备、电镀设备、无应力抛光设备、立式炉管设备、前道涂胶显影设备和PECVD设备的开发、制造和销售，并致力于为半导体制造商提供定制化、高性能、低消耗的工艺解决方案，来提升他们多个步骤的生产效率和产品良率。



SAPS单片清洗设备

可用于芯片制造的薄膜沉积前后清洗，干法刻蚀后清洗，离子注入灰化后清洗，化学机械研磨后清洗，抛光和外延工艺后的清洗等工艺。



立式炉管设备

可用于逻辑电路和存储电路中前道工艺中的多晶硅，氮化硅氧化硅薄膜沉积。



后道先进封装电镀设备

可用于先进封装PILLAR BUM P、RDL、HD FAN-OUT和TSV中，铜、镍、锡、银、金等电镀工艺。



碳化硅外延返工及流片验证研究

摘要：在六方多型偏轴SiC{0001}上化学气相沉积同质SiC外延是用于开发SiC器件的标准工艺，外延的厚度、浓度和缺陷密度对器件的性能和良率起到了关键的作用。在外延生长制程中，浓度和厚度参数超出规范、缺陷密度过高、新程序目标参数标定等因素均会导致外延片不能用于后续的正式晶圆流片。基于SiC材料昂贵的价格，对上述原因造成的外延进行返工处理及再次外延生长可以降低SiC衬底材料的损耗，进而降低外延和器件制造成本，提升产线运行经济效益。本文采用机械研磨+化学机械抛光+湿法清洗方式对表面外延进行返工处理，然后重新进行外延生长；对返工后的外延进行材料表征及后续流片验证，确认是否满足器件电性及可靠性要求。

碳化硅（SiC）作为最具代表性的第三代宽禁带半导体材料，具有宽带隙、高临界击穿电场、高热导率、高载流子饱和迁移速度、低相对介电常数和耐高温等特点，被认为是用作高温和高功率器件的理想材料。其中4H-SiC是主流器件采用的多型体材料。4H-SiC外延制备现在业内标准生长工艺为在4°斜切4H-SiC单晶衬底采用台阶流控制的MOCVD方式生长，以甲硅烷（SiH₄）和丙烷（C₃H₈）或者乙烯（C₂H₄）分别为反应的Si源和C源，载气为H₂和Ar，典型的生长温度为1500-1650℃。外延层是器件主要的承压层，而且可以消除晶体生长和加工时引入的表面或亚表面缺陷，使晶格排列整齐，因此外延的参数和质量对最终器件的性能起关键影响作用。SiC外延最为关键的参数指标为外延厚度及其均匀性、外延掺杂浓度及其均匀性和缺陷密度；厚度和浓度参数直接决定器件的耐压水平和导通能力，与器件的设计紧密相连，业内标准要求厚度和浓度均匀性控制在3%和10%以内；外延的缺陷种类和密度直接会影响器件加工良率和后续可靠性性能。

在外延生长中，因为浓度和厚度参数偏离导致超出Spec、缺陷密度过高、新程序目标参数标定等因素均会导致外延片不能用于后续的正式晶圆流片。基于SiC材料昂贵的价格，针对上述原因造成的外延进行返工处理及再次外延生长可以降低SiC衬底材料的损耗，进而降低外延和器件制造成本，提升产线运行经济效益。本文首先采用机械研磨将表面需要返工外延层进行研磨去除，然后进行化

学机械抛光对研磨后的表面进行2-3um抛光返工，然后进行湿法清洗处理表面，最后重新进行外延生长。对返工后的外延进行材料表征及后续流片验证，确认返工外延是否满足器件电性及可靠性要求。

外延返工实验

碳化硅是一种难以加工的硬脆材料。迄今为止，碳化硅晶片的平面化业内标准是通过研磨或抛光进行的。因外延层厚度均在5-15um区间范围，采用机械研磨+化学机械抛光（CMP）技术将表面外延去除，CMP技术是一种基于抛光液的化学作用和机械作用相结合的超精密抛光技术。抛光垫粘在抛光盘上以一定的角速度转动，同时抛光工件粘接在抛光头载物夹具上，也以一定的角速度转动。工件表面在抛光液的化学作用下，表面生成氧化软化层，在磨粒的机械作用下被去除，从而实现材料表面的平整化。图1为化学机械抛光示意图。

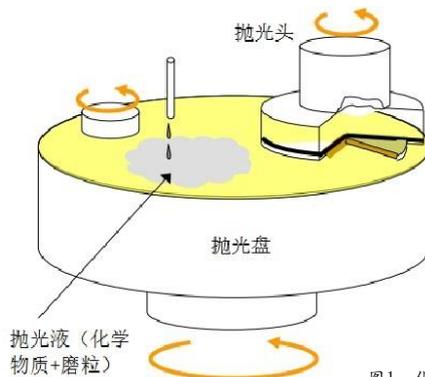


图1：化学机械抛光示意图。

作者：史田超，伍术，刘小平，刘红超；安徽长飞先进半导体有限公司

返工材料为 6 片 4H-SiC 外延，先通过机械研磨的方式去除主体外延层，然后最终通过优化抛光液、抛光垫、抛光压力、抛光头转速、抛光盘转速等完成外延片的粗抛光 + 精抛返工（粗抛 2.5 μm ，精抛 0.5 μm ），具体实验最优条件如表 1 所示。

表1: CMP研磨工艺条件

CMP DOE实验最优条件					
抛光工序	抛光液	抛光垫	抛光压力	抛光头转速	抛光盘转速
粗抛	Al ₂ O ₃ 抛光液	SUBA800	50-60Kg	30-40	30-40
精抛	SiO ₂ 抛光液	Poliex	50-60Kg	30-40	30-40

将抛光完成后的 SiC 衬底经过以下工序湿法清洗处理：

1. 超声清洗：将返工外延使用添加十二烷基苯磺酸钠表面活性剂的 DI water 进行超声震荡清洗处理，超声功率为 250W，频率为 30kHz，药液温度 60℃，超声时长 10min，去离子水喷淋冲洗 8min。再采用螯合剂氨基三乙酸为添加剂水溶液处理 15min。

表2: 外延表面参数表征

SiC Epitaxial Wafer Results of Characterization							
NO	Doping (cm ⁻³)	Thickness (um)	Doping Uniformity	Thickness Uniformity	Warp (um)	TTV (um)	BOW (um)
01#	8.69E+15	11.01	2.23%	1.35%	17.5	5.8	-0.2
02#	9.00E+15	10.95	2.33%	1.66%	19.8	3.3	14.3
03#	9.15E+15	10.92	1.99%	1.40%	22.8	3.3	-2.1
04#	8.92E+15	10.89	2.88%	1.85%	35.7	3.0	21.2
05#	8.95E+15	10.88	2.37%	1.76%	34.7	2.8	18.7
06#	8.71E+15	11.01	2.50%	1.75%	34.6	3.7	16.0

表3: 外延表面粗糙度 (Ra) 参数表征



2. RCA 清洗：SPM 溶液清洗 10min + SC1 溶液清洗 10min + SC2 溶液清洗 10min + DHF 溶液清洗 60s。

然后将清洗完成的衬底重新进行外延生长，生长机台为德国 AIXTRON 多片式 MOCVD 机台，生长源气体为三氯硅烷、丙烷，通入掺杂源 N₂，生长温度为 1650℃，实现同质外延生长，外延目标厚度为 11 μm ，浓度为 9E15。

外延材料参数表征

针对于完成返工的 6 片外延片进行材料表面表征，主要进行厚度参数、厚度均一性、浓度参数、浓度均一性、表面几何参数等测试表征，测试表征结果统计见表 2，厚度和浓度指标均满足参数目标指标，掺杂浓度均一性在 3% 以内，厚度均一性在 2% 以内。

通过原子力显微镜 (Bruker AFM) 对表面粗糙度参数进行测量表征，各片表面粗糙度均在 0.2nm 量级，表明返工重要的考核指标表面粗糙度符合产品流片标准，测量结果统计见表 3。

通过使用表面缺陷检测仪 (KLA-8520) 对各片 EPI 表面缺陷进行扫描, 统计缺陷类型及缺陷数目, 主要缺陷类型包括 Triangle (三角形)、Downfall (滴落物)、Carrot (胡萝卜)、Comet (彗星)、Micropipe (微管) 等缺陷, 2*2mmDie Yield 均在 99% 以上, 符合外延参数卡控标准, 具体缺陷 Map 结果统计见表 4

外延流片验证

将外延导入产线进行晶圆流片验证, 产品规格为 1200V 20A JBS 产品, 经过产线标准工艺平台完成最终流片。批次产品平均良率为 93.88%, 与此产品历史数据进行对比验证, CP yield 高于基线水平 (90.0%), 电性良率结果达标。

表4: 外延Defect MAP参数表

EPI Defect Map						
No	Triangle	Downfall	Carrot	Comet	Micropipe	
01#	5	1	0	0	6	
02#	21	7	0	0	5	
03#	10	2	0	0	8	
04#	3	2	0	0	6	
05#	7	5	0	0	0	
06#	10	4	0	0	2	

01# Die Yield 99.64%	02# Die Yield 99.19%	03# Die Yield 99.52%	04# Die Yield 99.78%	05# Die Yield 99.52%	06# Die Yield 99.41%

表5: 晶圆流片CP Yield MAP

CP Yield Map		
01# Die Yield 92.28%	02# Die Yield 94.57%	03# Die Yield 95.43%
04# Die Yield 93.58%	05# Die Yield 95.74%	06# Die Yield 91.67%

针对于器件主要电性参数进行分析，主要参数包括 IR、BV、VF 三项，与产品基线数据吻合，三个参数具体对比见图 2，验证结果表明返工外延晶圆级电性指标满足要求。

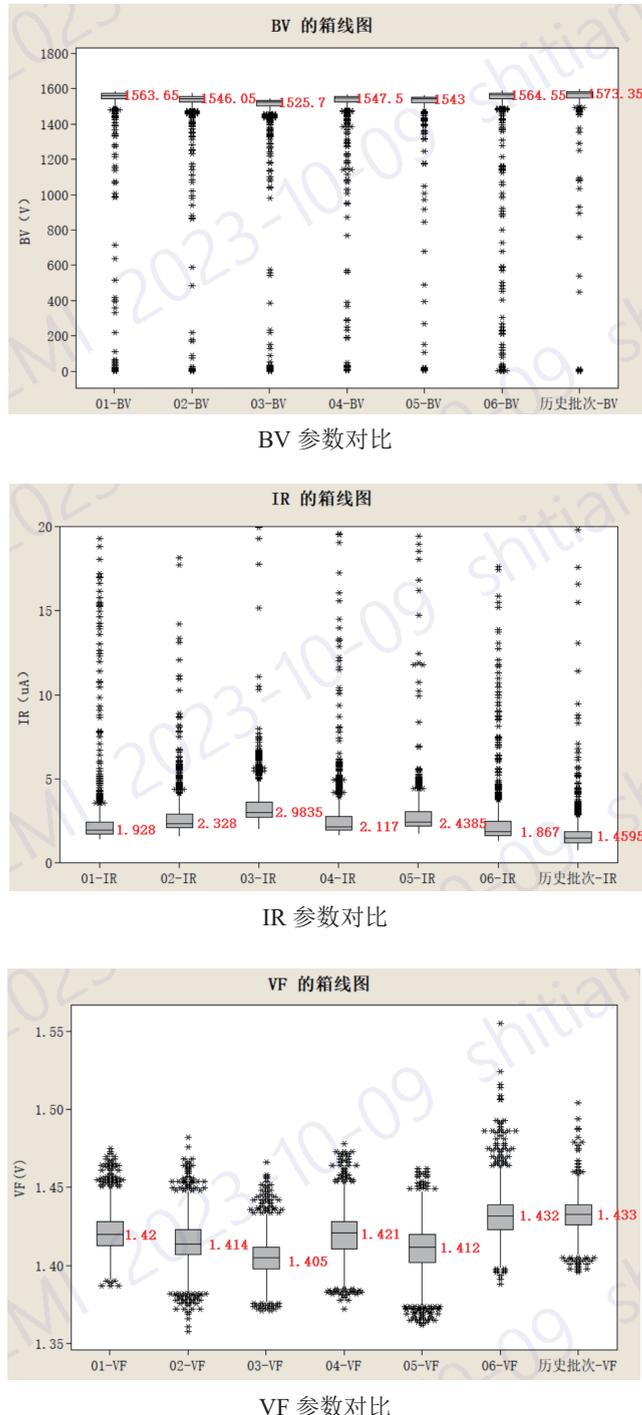


图2：返工外延批次流片电性与历史批次对比。

随机抽取一片 04# 晶圆进行划片，然后进行封装，封装形式为 TO247 形式，将封装后的产品进行 HTRB 可靠性考核验证。考核条件为：1200V 反向偏压、175℃、加压时间 1000h。通过考核前和考核后的 FT 测试数据对比，参数均满足 AECQ101 标准要求（IR 变化 ≤ 5 倍前值，VF 变化 $\leq 20\%$ ），HTRB 考核通过，具体参数变化对比见图 3。

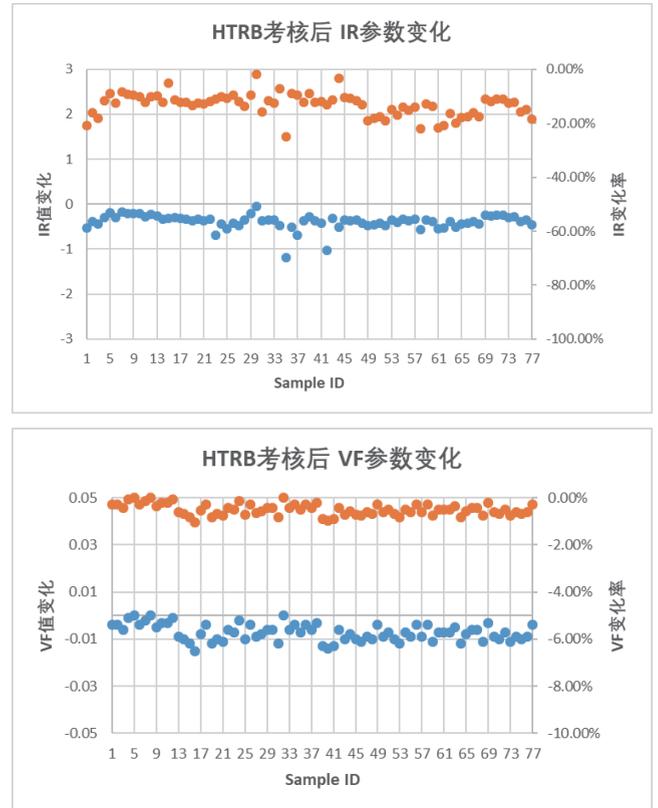


图3：HTRB考核T1000H与T0电性参数对比。

总结

针对于 SiC 外延生长过程中出现的参数偏离、机台故障、表面缺陷密度超标等问题，通过探究外延返工的方法对外延进行返工处理，然后重新生长外延。对重新生长的外延各项参数进行表征，各项指标均满足要求，然后对返工的外延片进行流片验证及可靠性考核，产品完成并通过了 1000h HTRB 考核验证，上述考核通过表明返工方案满足器件电性及可靠性要求，可以投入后续应用，应用此工艺方案可以明显降低 SiC 衬底材料的损耗，提高衬底的利用率，进而降低生产成本，促进生产经济效益的提升。◆

环氧塑封料及其流动性对封装器件的影响

环氧塑封料 (EMC - Epoxy Molding Compound) 是微电子工业技术发展的基础, 是 (超) 大规模集成电路和微电子器件后道封装的主要结构材料, 其发展水平直接影响 (超) 大规模集成电路封装技术的发展, 在现代微电子工业中具有非常重要的地位。

作为集成电路主要结构材料之一的环氧塑封料, 需要把构成器件的各部分按规定要求合理布置、组装、键合、连接、外界环境隔离。

随着集成电路与封装技术飞速发展, 塑封集成电路的性能不断得到提高, 随着这些高性能外壳材料的产业化, 环氧塑封料的基础地位和支撑地位的作用将得到越来越明显的体现。我国集成电路生产技术发展很快, 芯片制造技术也具有了相当的水平, 使集成电路更新换代的速度大大加快。封装形式由双列直插 (DIP) 向 (薄型) 四边引线扁平封装 (TQFP/QFP) 和球栅阵列封装 (PBGA) 以及晶圆级封装封装 CSP 方向发展, 这就对环氧塑封料流动性等各种性能提出了更高更严格的匹配要求, 本文对环氧塑封料及其流动性对封装器件的影响做了浅要分析。

1. 环氧塑封料的作用及其应用

(1) 环氧塑封料组成及反应原理

环氧塑封料是以环氧树脂、酚醛树脂、固化剂、填料、促进剂、阻燃剂、脱模剂、偶联剂、着色剂等组分组成 (见表 1)。经过混合、混炼、冷却、粉碎、磁选等加工过程制成所需要的塑封材料, 包装在密闭的容器中, 在冷库中保存。在使用前, 应将其保持在工艺要求的环境中, 使温度恢复到工艺要求的温度, 经预成型、高频预热、压模、加热固化制得成型制品。

反应原理: 各组分按一定质量比例称量, 并混合均匀, 环氧树脂作为胶粘剂, 酚醛树脂作为固化剂, 经过热混合在促进剂的作用下, 环氧树脂与酚醛树脂发生交联反应, 从而制备成一个热固性单组分组合物。

表1: 环氧塑封料组分

组分名称	与组分相关的环氧模塑料特性	含量 %
环氧树脂、酚醛树脂	模塑料的流动性、溢料性、填充性、脱模性, 空隙缺欠, 金丝弯曲, 固化速度及工艺性能, 固化后 Tg, 线膨胀系数, 体积电阻率, 弯曲强度与弯曲模量, 粘附性, 吸湿性, 离子杂质含量	10-30
硅微粉 (结晶型、熔融型、球型)	流动性, 填充性, 溢料性, 空隙, 金丝弯曲, 固化后线膨胀系数, 强度、模量, 体积电阻率, 吸湿性, 离子杂质含量, 铀含量	60-90
促进剂	流动性, 金丝弯曲, 固化速度与工艺性, 储存期	≤2
阻燃剂	固化物阻燃性, 离子杂质含量	<8
改性剂	强度与模量, 线膨胀系数, 粘附性	<8
偶联剂	强度, 粘附性, 吸湿性	<2
脱模剂	粘附性, 脱模性及工艺性能	<2
着色剂	外观颜色	<2
其他		<2

(2) 工艺流程

原材料经过图 1 所示的主要步骤制得环氧塑封料: 配料 - 高搅混合 - 挤出 - 冷却 - 磁选 - 混合 - 打饼。

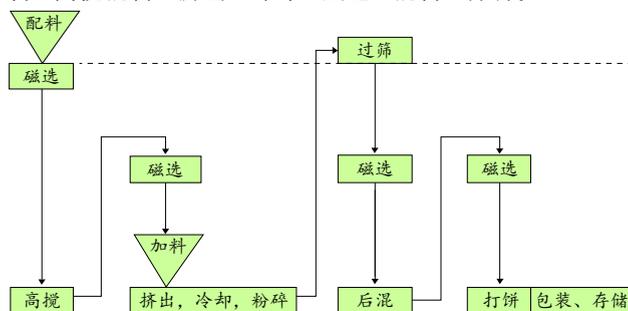


图1: 工艺流程图

(3) 环氧塑封料在集成电路封装中的作用 (见图 2)

主要如下:

- ▲ 保护电子元器件不受环境影响 (温度、潮气、污染物等)
- ▲ 保护芯片不受机械损伤
- ▲ 提供一定的结构支撑
- ▲ 提供绝缘层保护

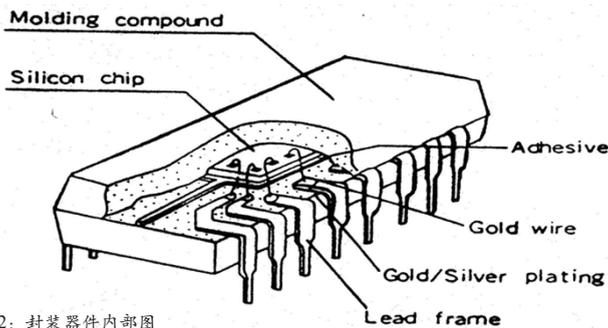


图2: 封装器件内部图

在整个封装过程(见图3),流动性需要和封装类型相匹配,对环氧塑封料的流动性要求很高,塑封料粘度是影响流动性的关键因素,粘度越高流动越慢,反之粘度越低越快。

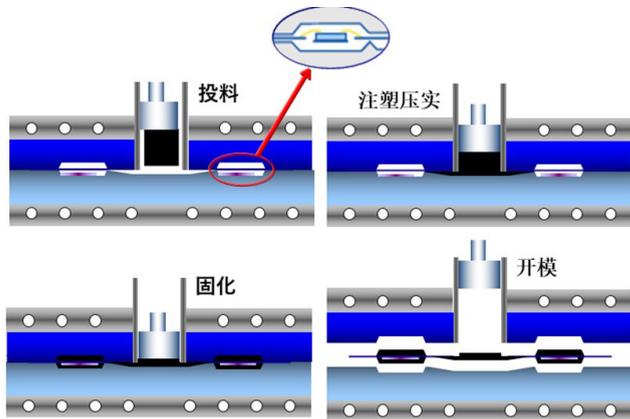


图3: 封装流程

2. 环氧塑封料流动性的影响因素及改善方案

粘度是影响环氧塑封料流动性封装性能的重要因素。在塑封过程中环氧塑封料对金丝冲击力的大小直接影响到集成电路的性能,环氧塑封料粘度大时流动性差,对金丝的冲击力较大,金丝变形引起短路的可能性就会大大增加,降低封装成品率。

通过深入研究,确定了影响塑封料粘度的主要因素,通过多次试验分析,确定了降低环氧塑封料粘度的途径如下:

- (1) 采用加入低粘度的特种环氧树脂;
- (2) 调整填料堆积密度(粒度分布);
- (3) 加入球形填料(球形填料比角形填料有更低的粘度及良好的流动性)。

在同样的填料浓度下,与单分散体系相比,多分散体系的粘度可通过填料堆积密度的优化得到进一步降低,可增加填料含量而又不改变成型过程的粘度,流动性能好,还可以降低塑封料的热膨胀系数。

3. 环氧塑封料流动性及粘度的测试方法

(1) 流动长度测试

流动长度是反映环氧塑封料的流动性能。环氧塑封料在一定压力和温度条件下,在螺旋流动模内的流动距离为流动长度。

设备和材料如下:

- a) 传递模塑压力机,至少具有200 mmX200 mm的平面台,推荐使用15t以上传递模塑压力机;
- b) 标准螺旋流动金属模具(见图1),表面硬度要求:淬火处理 HRC46~HRC50;
- c) 电子秤(分度值为0.1g);
- d) 数显温度计,装有针式电偶(分度值为1℃);
- e) 游标卡尺(分度值为0.02mm)。

试验条件如下:

- a) 模具温度: $175^{\circ}\text{C} \pm 2^{\circ}\text{C}$ 或根据具体要求;
- b) 注塑速度: $100\text{mm/s} \pm 25\text{mm/s}$;
- c) 合模压力: $10\text{MPa} \pm 2\text{MPa}$;
- d) 注塑压力: $6.90\text{MPa} \pm 0.17\text{MPa}$;
- e) 注塑头直径: $4.2\text{cm} \pm 0.2\text{cm}$;
- f) 注塑固化时间: 60~300s,以环氧塑封料容易脱模为宜。

测试步骤如下:

- a) 当模具温度恒定在 175°C 时(产品如有特殊要求,按照要求温度进行),称取15~25g粉末状样品倒入模腔注塑,转进并开始计时;
- b) 自动开模后,取下模具并打开,当中心块余料厚度为3.0~5.0mm时,读取最长的连续点长度;
- c) 清理模具、模腔、上模板和注头上的残留试样,将模具放回压机上保温,以备下一次测试;
- d) 同样操作测试三次,取其平均值,结果取整数。

(2) 粘度测试

环氧塑封料为非牛顿流体,粘度测试方法采用毛细管流变法。将样品放入料筒中加热,使之熔融并在活塞上施加一定的压力,使样品从毛细管中流出,根据样品流动速率求得样品的熔融粘度。

设备和材料如下:

- a) 毛细管流变仪;
- b) 天平(分度值为0.01g);
- c) 制样工具;

d) 毛细管孔径 $D=0.50 \pm 1\text{mm}$ ，毛细管长度 $L=1.0 \pm 8 : 00\text{mm}$ ；

试验条件如下：

a) 压缩空气压力： $0.4\text{MPa} \pm 0.05\text{MPa}$ ；

b) 测试温度： $175^\circ\text{C} \pm 2^\circ\text{C}$ ；

c) 测试压力： $0.98\text{MPa} \pm 0.0049\text{MPa}$ 。

测试步骤如下：

a) 取 2g 粉料，使用制样工具压成样块，样块直径 $11.282 \pm 0.02\text{mm}$ ，粘度较低样品可适当增加样品量；

b) 将柱塞放入料筒内，仪器温度到达设定温度 175°C 并稳定 30 min；c) 快速将试样放入柱塞和毛细管模子之间；

d) 通过柱塞对试样施加 0.98MPa 的负荷，直至试样固化不再从毛细管流出；e) 测试结束后分析数据，在粘度-时间曲线中，找出最低点的粘度。

4. 结果与分析

通过选用不同环氧塑封料产品型号在 175°C 条件下进行粘度测定和比较。可以看出，在 175°C 条件下进行的不同产品型号粘度测量其图形趋势是大致相同的，随着时间的增加，产品粘度慢慢降低，达到一定时间后，粘度升高，且趋于不变值。这是因为环氧塑封料常温下是固态，在慢慢升温的过程中开始熔化，由固态变成流体，便于在集成电路封装注塑中充填封装体，最终固化成凝胶态（稳定态），粘度不会再发生变化。

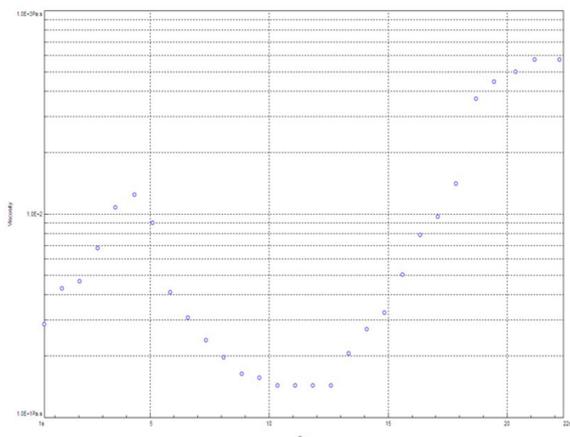


图4：环氧塑封料粘度变化趋势

分析发现：在环氧塑封料原材料中，通过加入低粘度特种树脂和球形填料，虽然产品配方中粘度树脂含量在适当范围内是逐步增加的，而所测的最低点的粘度值是逐步降低的，在封装过程中，具有流动性好、冲丝变形小、溢

料少等特点，无固化料和填充不满的现象发生，改善了产品的封装性能。

5. 失效分析

流动性是环氧塑封料的非常关键的性能参数之一。它是表征环氧塑封料特性的典型数参数，对封装过程影响也比较明显。常见的影响有以下几种：

(1) 造成封不满

因环氧塑封料流动性差，预热注塑时会造成封装器件末端封不满情况。随着半导体封测行业的快速发展，为了大大的提高封装的生产效率，封测厂设计的成型塑封模具也越来越大，对材料的流动性要求更高。如果流动性差，将会造成如下的填充不良现象（图 5）。

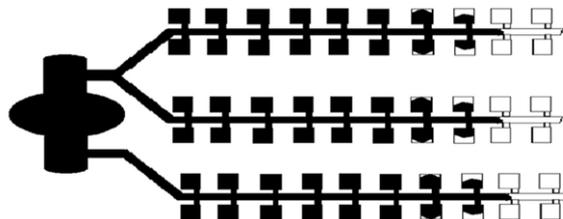


图5：环氧塑封料流动性不足引起的填充不良示意图

遇到这种未填充的情况，我们需要通过调整配方（改用低粘度树脂或调整催化反应速度）来提高环氧塑封料的流动性。来解决较长流程的填充不良的情况。

(2) 冲丝的影响

流动性差的环氧塑封料其熔融粘度较大，对一些具有较细或较密的打线产品，很容易在填充的过程中将线冲弯较大或冲断线（见图 6、图 7）。由于半导体器件的集

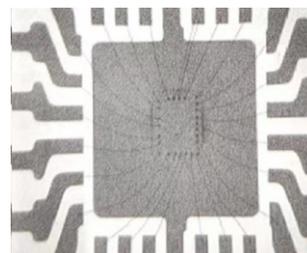


图6：金丝变形

成度越来越高，芯片的信息通道也越来越多越来越密，这就要求有更多的金线将其引出。但在封装过程中，环氧塑封料从之些较细的金线（ $18 \sim 20\mu\text{m}$ ）上流过时，不能将这

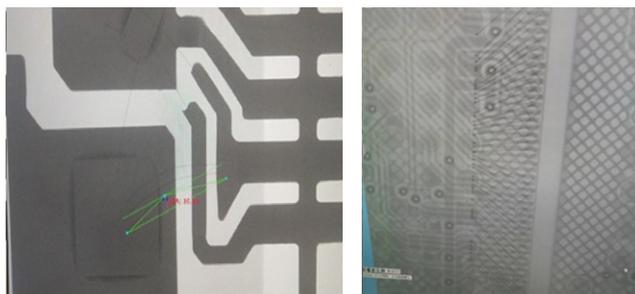


图7：半导体封装的打线图与冲线图

些金线冲弯，甚至冲断。一般情况下，我们要将冲线控制在15%以下。

(3) 造成气孔

随着半导体器件体积变得越来越小且越来越薄，气孔就成为影响可靠性的最主要因素。随着封装尺寸的收缩，塑封体和芯片的尺寸比率变得越来越小，如果气孔存在，其后果是增加失效几率。产生气孔的原因与模具、注塑工艺、塑封料等多种因素有关，从环氧塑封料方面考虑，流动性和粘度是主要原因之一。我们在保证充分的流动性的同时，也在适当的控制环氧塑封料的流动性。过长的流动性与超低粘度的环氧塑封料也会引起填充过程的喘流而形成气孔、气泡和飞边不良情况（见图8、图9、图10）。

(4) 通过多次试验分析确定了以下试验方案，解决了封不满和气孔应用难题。

a) 调整环氧塑封料的流动长度，使其与封装器件相

匹配；

b) 调整环氧塑封料的粘度，使其与封装要求相匹配。

6. 结束语

本文分析了环氧塑封料性能及其流动性对器件封装影响，并提出了一些解决方案。随着电子产品向轻、薄、短、小趋势的发展，集成电路封装向更高技术发展，随着环氧塑封料封装器件在电子封装中所占的比例增加，对其流动性等重要性能问题的关注和要求越来越严格，如何调整、完善环氧塑封料各个方面的性能，使之满足器件封装的更高要求，是我们今后继续努力和探索的方向。◆

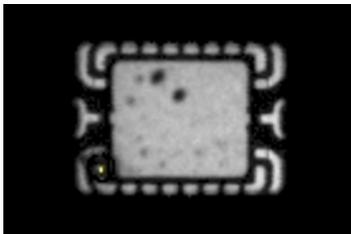


图8：内部气泡

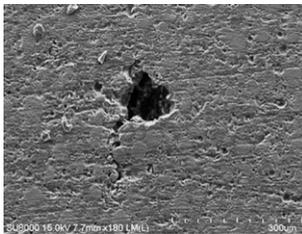


图9：内部气泡图

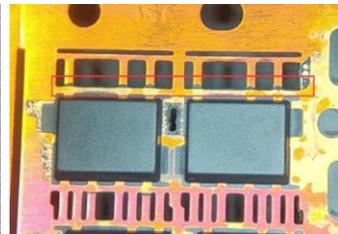


图10：较重的飞边



苏州智程半导体科技股份有限公司
Zhicheng Semiconductor Technology (Suzhou) Co., Ltd.

www.zc-semi.com

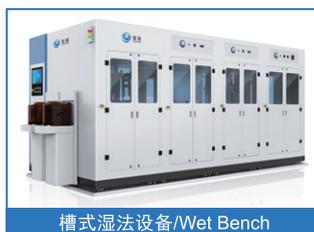
企业简介 Company Profile

苏州智程半导体科技股份有限公司成立于2009年，是一家从事半导体领域湿制程设备等研发、生产与销售的国家级专精特新小巨人企业。中国电子专用设备工业协会理事单位、中国半导体协会和江苏省半导体协会会员单位。产品广泛应用于集成电路制造、先进封装、化合物半导体、半导体衬底等领域。

公司秉承“满足客户的需求只是及格，超越客户的期望才是优秀”的理念，砥砺前行，荟萃业界精英，致力于不断优化产品结构。依托自身优势，公司不断突破与进取，为公司未来战略发展奠定坚实基础。

应用领域 Application Area

- 集成电路制造
integrated circuit manufacturing
- 化合物半导体
compound semiconductors
- 先进封装
advanced packaging
- 半导体衬底...
semiconductor substrates...



槽式湿法设备/Wet Bench



单片湿法刻蚀清洗设备/Single Wafer Cleaner



匀胶显影设备/Coater & Developer



刷片清洗设备/Spin Scrubber



电镀设备/ELECTROPLATING TOOL



面向先进封装的电镀技术新进展

引言

伴随着摩尔定律逼近其物理极限，芯片性能的进一步提升面临诸多障碍，因此，先进封装在半导体制造中扮演了越来越重要的角色。而在先进封装中，电镀是必不可少的关键环节。电镀主要用于形成铜、镍等金属镀层，构建 RDL、UBM、Bump 等关键结构，以及填充 TSV 结构，从而将芯片的引脚引出并在水平与垂直方向上重新排布，实现芯片与外部的 I/O 连接。随着各类电子产品的快速更新迭代，功能芯片不断向着微型化、复杂化的趋势发展，对 RDL 等结构的质量以及图形密度都提出了越来越高的要求，这对电镀的均匀性、成膜质量等性能都带来极大的挑战。

针对先进封装中电镀所面临的挑战，苏州智程半导体科技股份有限公司自主开发了包含多种改进技术的全自动电镀设备，在预防气泡生成、改善全局与局部的成膜均匀性、保障成膜致密性等方面，有着优良的表现。

预防气泡生成技术

随着封装的日益微型化、复杂化，RDL 等结构的尺寸越来越小、排布密度越来越大，而 TSV 等结构也越来越多地被应用，这就需要在大量的极其微小且高深宽比的结构中电镀成膜。而在此类结构中，电镀液对晶圆表面的浸润变得十分困难，极易形成气泡且难以去除，导致电镀形成的结构存在孔洞等缺陷，进而导致电阻率过大，无法

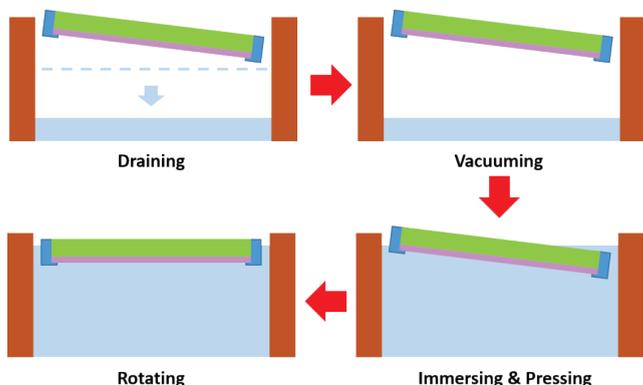


图1: 晶圆浸没过程示意图

提供高性能的电气连接，恶化芯片的性能。

针对气泡造成的危害，保证镀膜结构的高致密性与低电阻率，我们改进电镀槽的设计：(1) 在电镀槽中增加真空系统，令晶圆从真空环境中浸入电镀液，减少残余的空气滞留在微孔等结构中从而形成的气泡；(2) 采用电镀液增压技术，在晶圆浸入电镀液后，增大电镀液的压力，一方面，减小表面张力从而令浸润更充分，另一方面，通过挤压气泡，令电镀液侵入气泡与晶圆的接触面，从而更容易地将已形成的气泡从晶圆表面剥离，减少对电镀的影响；(3) 设计可旋转式的晶圆夹具，令晶圆倾斜浸入电镀液中，以使表面残余空气可以顺利排出，完全浸入后再将晶圆旋至水平以进行正常的电镀。改进的晶圆浸没过程如图 1 所示。

利用上述的改进结构与相应的晶圆浸没流程，在电镀进行前，避免了槽内气体残留在晶圆表面进而产生的气泡，保证了镀膜结构的致密性。如图 2 所示，所镀的 Bump 内部结构致密，没有微孔洞等缺陷。

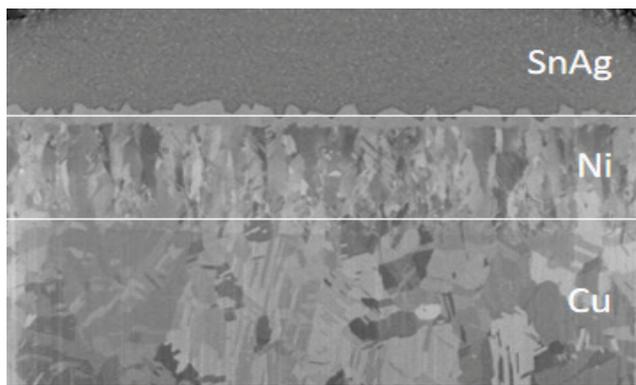


图2: 应用改良技术所镀的Bump结构的截面SEM图

全局电流密度调控技术

在电镀过程中，电镀液的流场分布影响着电流密度分布，进而对镀层厚度分布与成膜质量均有着重要影响。更大的电镀液流量会运输更多的金属离子，导致更大电流密度的同时，使镀层成膜速率更快，但过大的成膜速率也会导致成膜质量的下降，反之亦然。然而在常规的

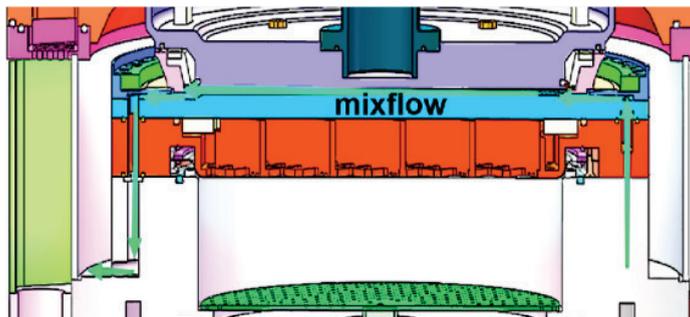
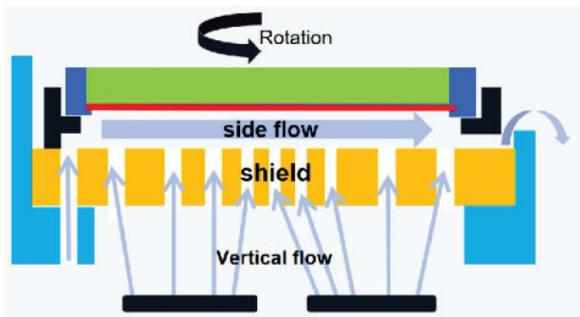


图3: 挡板结构示意图

电镀过程中，流场分布往往难以调节。通常在整片晶圆中，膜厚从晶圆中心到边缘逐渐增大。除了流场的影响外，晶圆自身结构对电镀效果也会产生重要影响。晶圆表面有无芯片、受镀面积大小等情况，也影响着电流密度，进而影响镀膜的厚度与质量。其中，晶圆边缘不可避免地会出现无芯片区域，有相对较大面积的种子层金属裸露在外，导致边缘电流密度更大，进一步加剧了中心与边缘成膜速率的差异。

为了调控全局的电流密度分布，我们设计非均匀多孔遮挡板。如图3所示，遮挡板位于阳极与待镀晶圆之间，其中含有诸多通孔。通过调整通孔的尺寸、数量以及疏密排布，可灵活地调控各处电镀液的流量。这样，一方面可以调整晶圆表面总的电流密度，防止过快的成膜速率，从而提升整体的镀膜质量；另一方面，可令通孔密度从中心到边缘呈现从密到疏的变化，从而调节晶圆表面中心到边缘区域的电流密度，使各处成膜速率趋同，改善整体的膜厚均匀性。

此外，针对边缘区域过快的成膜速率，还可以增加O型遮挡环，如图4所示，对晶圆边缘区域进行遮挡，进一步抑制边缘区域过快的成膜速率。由于所制芯片尺寸的不同，晶圆边缘无芯片区域的尺寸也会有所不同，对此可针对性地使用不同宽度的O型环，以灵活性地应对不同的生产需求。

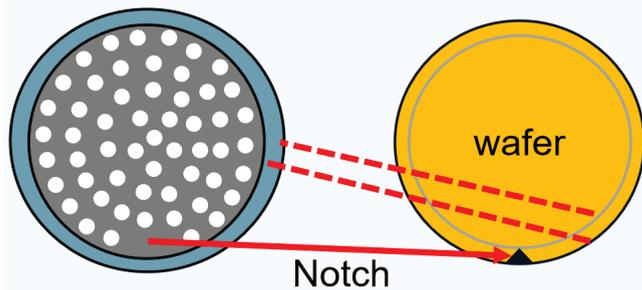


图4: O型遮挡环以及Notch局部遮挡示意图

局部电流密度调控技术

在电镀过程中，与边缘区域的情况类似，晶圆上Notch附近区域通常没有芯片，从而有更多裸露的金属表面。因此，Notch附近区域的电流密度显著高于其它区域，导致该区域成膜速率过快。

针对Notch处的局部不均匀问题，我们采取一种局部电流密度调控技术。首先，如图4所示，在多孔遮挡板中，在与Notch对应的部位设置无孔区域，以起到局部遮挡的作用。其次，我们开发晶圆转速可灵活调控的控制系统。在电镀过程中，通过适当的参数设置，令晶圆变速旋转，当Notch随晶圆旋转至与遮挡板上无孔区域重合时，显著降低晶圆转速或令晶圆短暂停止旋转，当Notch脱离无孔区域时，再恢复转速。这样，使得在整个电镀过程中，Notch在较多的时间内处于被遮挡状态，降低了Notch周边区域在全过程中的平均电流密度，从而抵消该处成膜过快等一系列问题。以同样的方式，晶圆表面任意区域因特殊的结构而产生的局部成膜速率过快问题，均可以进行针对性的调控。

通过上述全局与局部电流密度的调控，我们实现成膜均匀性的大幅改良，分别如图5与图6所示。图中，颜色越偏向红色代表膜厚越大，越偏向绿色代表膜厚越小，颜色差异越小代表膜厚越均匀。

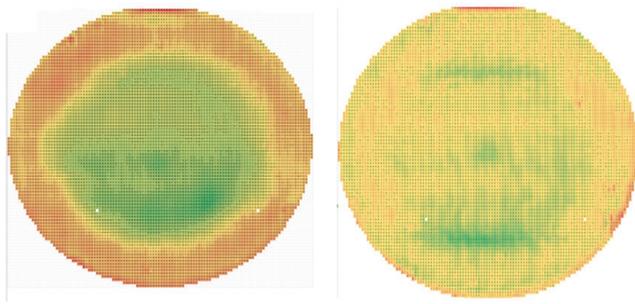


图5: 晶圆表面全局膜厚均匀性的改善效果 (左图为改善前, 右图为改善后)

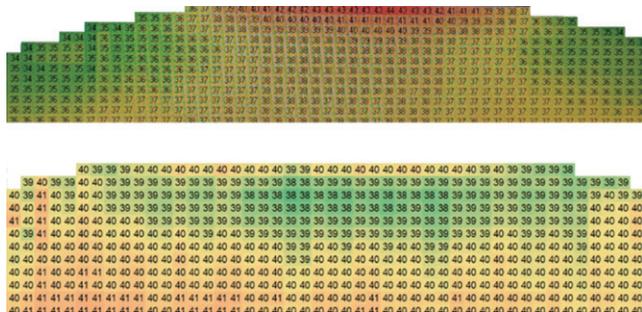


图6: 晶圆表面Notch处的局部膜厚均匀性的改善效果(上图为改善前, 下图为改善后)

结束语

以上是针对先进封装中电镀所面临的挑战, 我们自主开发的一些改进技术。苏州智程半导体科技股份有限公司成立于2009年, 主要从事半导体领域湿制程设备的研发、生产与销售。产品广泛应用于集成电路制造、先

进封装、化合物半导体、MEMS 等领域。公司研发场地包含百级、千级无尘室等, 具备半导体设备整机开发及相关机械结构、电气控制测试开发能力。通过多年的技术积累, 已经成功掌握包括薄片晶圆背面清洗刻蚀技术、防静电晶圆清洗技术、Mini/Micro LED 超声波去胶技术、电镀均匀性增强技术、晶圆干燥技术、高精度控温技术、缓冲脉冲的液体阻尼器技术等在内的多种半导体设备产品核心技术, 并拥有多项自主知识产权。此外, 公司开发了模块化生产模式, 可以根据客户需求灵活配置不同的湿法工艺。◆



珠海京东方华灿MicroLED晶圆制造及封测项目封顶

2024年1月31日, 华发集团为珠海引进落地的市级半导体集成电路产业立柱项目之一, 京东方华灿光电珠海MicroLED晶圆制造和封装测试基地项目封顶仪式在珠海圆满举行。

珠海MicroLED晶圆制造和封装测试基地是全球首条Micro LED生产线, 致力打造成为全球领先的Micro LED研发生产基地和布局下一代显示技术的重要平台。项目占地约217亩, 投资金额约20亿。后续随着设备搬入, 将在2024年9月份实现首款产品点亮, 并预计在2024年

12月计划实现量产。未来, 随着基地项目全部完成安装调试, 将实现年产MicroLED晶圆5.88万片组, 45000kk的MicroLED像素器件的生产能力。

据悉, 该项目作为京东方与华灿光电战略合作的MLED研发产业平台, 融合了MLED显示面板和芯片两大核心技术, 将有效填补珠海、广东乃至全国在新型显示产业的空白。以本次项目的顺利封顶、快速推进为契机, 华发集团与京东方、华灿光电, 将会有更为广阔的合作空间。

芯问科技太赫兹芯片集成封装技术通过验收

芯问科技“太赫兹芯片集成封装技术”项目近日顺利通过上海市科学技术委员会的验收。

该项目基于太赫兹通信、太赫兹成像等应用对高集成太赫兹封装系统的迫切需求, 开展了太赫兹集成封装分析、设计、测试和工艺技术等研究, 获得了一批高性能低成本集成元件, 并将其应用在太赫兹通信收发前端系统, 进行了应用实例验证。通过本项目的研究, 为太赫兹先进封装和系统集成提供理论方法和关键技术支撑。

芯问科技在该项目中成功实现三大创新:

1. 提出一种基于不连续结构分解的封装互联设计方

法, 将复杂的太赫兹三维封装互联结构拆分为子不连续结构, 分别进行设计。降低了采用全波分析方法进行整体仿真和工程优化的难度, 从而显著提高了设计效率。

2. 提出一种基于多层介质基板堆叠的微同轴传输结构的太赫兹信号传输线。基于这一结构, 成功设计出了太赫兹集成宽带低损耗无源元件, 如滤波器、功分器和阵列天线等。

3. 采用倒装焊接技术和自组装技术, 实现了太赫兹芯片与太赫兹传输线的宽带互连, 解决了传统金丝键合结构中存在的寄生效应问题。



MESSE
MÜNCHEN

观众预登记

火热进行中

五大专题

激光器与光电子
检测和质量控制

激光智能制造

光学与光学制造

红外技术及应用



扫码免费参观

2024年3月20-22日，上海新国际博览中心

慕尼黑上海光博会

LASER World of PHOTONICS CHINA



world-of-photonics-china.com.cn
world-of-photonics-china.com



通过可靠的液体流量测量提高制造质量

可靠的液体流量测量在半导体工艺管理中起着重要作用。流量计可以有效地监控湿法过程，以确保液体的恒定流动或管理使用点的体积分配。通过实施准确可靠的流量测量，晶圆厂可以显著提高其工艺质量。

在整个晶圆制造过程中，可重复性和保持严格的质量控制是半导体行业的重中之重。因此，稳定和高精度的流量测量对于许多半导体制造步骤至关重要。事实证明，非接触式钳式流量计能够可靠地完成这项艰巨的任务。超声波传感器通过管壁进行测量，大大降低了危险流体污染或泄漏的风险。超声专家 SONOTEC 开发了无金属非接触式流量计 SEMIFLOW 系列，专为半导体行业的要求而设计，同样也适用于危险环境。带有集成电子板的紧凑型传感器有多种尺寸可供选择，适用于晶圆厂中使用的所有常见硬质塑料管和管道。



作者：Anika Baumhauer，SONOTEC 国际战略和销售经理

为了保证持续的高质量产品，必须进行严格的液体流量监控。从液体储存容器到工艺中的应用，必须对液体流量进行监测和跟踪，例如，测量输送管路中的体积流量或控制使用点的体积输出。超声波流量计可以在小批量和大批量生产环境中实施，并且无论管中化学品的类型或混合程度如何，都能可靠地使用。

可靠监测CMP中的浆料消耗量

化学机械平坦化或抛光 (Chemical-mechanical planarization or polishing, CMP) 是制造最先进的微电子元件和微机电系统 (MEMS)

的领先技术之一。为了生产具有多个布线层和最小线宽的现代集成电路，需要高精度的平坦和光滑的表面。CMP 工艺在晶圆减薄工艺的精加工和穿过硅晶圆的垂直接触生产中也变得非常重要。由于业界一直在寻找进一步减小结构宽度的方法，因此工艺设计的要求变得更加详细和严格。从而，CMP 工艺变得越来越复杂，质量标准也在不断提高。因此，必须在各个步骤中非常密切地监控工艺参数，以避免产品质量偏差可能导致代价高昂的失效。

在 CMP 工艺中，流量计可精确监测抛光板上浆料的分配情况。此外，还安装了流量计来计算体积流量，以计算该工艺步骤中使用的浆料量。流量传感器还可以精确监测供应罐或管道系统中的浆料消耗量，以确定输送量。每个晶圆厂都使用自己的浆料混合。非接触式流量计非常适合无污染的液体流量或体积测量，独立于浆料部件工作，并且不会产生磨损。

在每个使用点进行高效的浆料混合和分配

大型半导体制造厂通常采用浆料搅拌和混合系统，以确保特定工艺要求的最佳浆料浓度。对于浆料制备，是将不同的组分与去离子水混合。为了在使用点精确达到预定义的浆料浓度，高精度流量计可监测从缓冲罐到混合容器的各组分的体积流量。这种非接触式流量传感器的实时控制可确保在高生产率和特定混合比例下正确混合化学品。

自动浆料分配平台可确保在 CMP 生产环境中的连续

操作期间有效地分配浆料。为了实现冗余系统监控，除了每个分配泵外，还安装了非接触式流量计，以确保特定的产品质量始终保持在相同的高水平。非接触式超声波流量测量保证管道或管路中的浆料或化学品不被测量设备污染或影响。此外，流量传感器可以方便地更换或移动到另一个位置，而无需干预封闭的管道系统。

通过在整个管道系统中自动计量和混合校正来监测浆料成分和浓度，从而使用精确的计量选项。通过晶圆厂中额外的储罐或混合站，可以进行混合校正。在此步骤中，高精度和可靠的流量计控制相关泵。因此，可以确保并有效地使用精确的浆料混合。此外，流量计保证了整个晶圆制造过程中的系统和组件冗余。

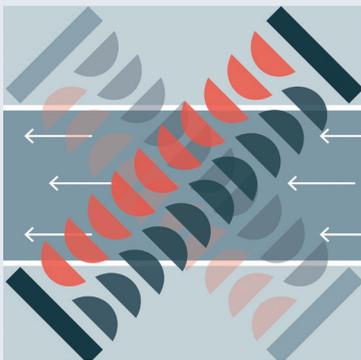
在大型制造设施中，输送泵通过整个晶圆厂的环路管道系统控制浆料供应。出于冗余原因，实施的钳式流量传感器用于监测管道系统中的液体流量或体积。

光刻胶在光刻应用中的精确分布

在半导体制造中，光刻工艺是通过光在硅晶圆上制作加工电路板设计的过程。该工艺首先在晶圆上涂上称为光刻胶的化学层。光刻胶层必须非常精确。为了精确地计量这些光刻胶层，采用了高精度流量计来冗余地监测泵的行为。通过实施 SONOTEC 的非接触式超声波气泡检测器，甚至可以检测到涂层工艺中可能出现的最小气泡。在进一步的步骤中，光线穿过光掩模，并在晶圆上创建出电路布

超声波流量计的工程原理

超声波换能器是任何超声波流量传感器的核心。它们由压电陶瓷或复合材料组成，当施加直流电压时，它们会膨胀或收缩，具体取决于电压的符号（逆压电效应）。通过施加交流



电压，压电材料周期性地膨胀和收缩，并发出与激励频率相对应的声波。该声波以脉动超声波束的形式从激发换能器发出，并由接收换能器检测。信号以电子方式进行评估，并通过各种信号输出（数字 + 模拟）。

传输时间技术

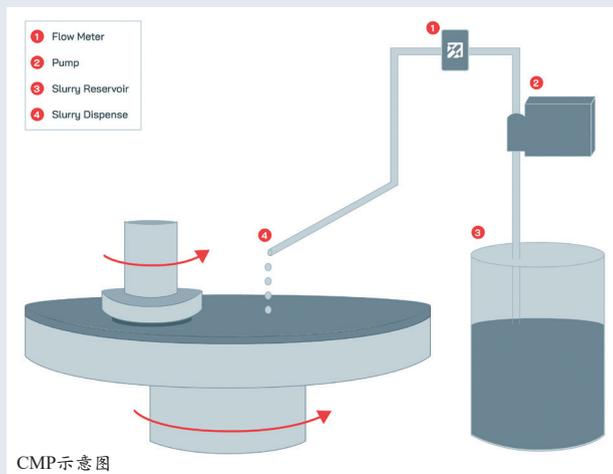
利用超声波信号计算流速的方法有很多种。SONOTEC 的 SEMIFLOW 传感器基于传输时间技术工作。

使用这种方法，通过时间 - 数字转换器可以高精度地测量介质流动方向的传输时间和与介质流动相反方向的传输时间。在流动方向上，超声波的通过时间短于逆流方向上的通过时间。时间差与管道的几何信息相结合，可以确定流量和体积。这种方法既不会导致管内压降，也不会造成泄漏风险，因为它可以以完全非侵入性和非接触的方式应用。如果校准得当，传输时间几乎可以适用于所有液体，与流体的粘度、密度、颜色或电磁特性无关。测量值不需要考虑离子和颗粒物。此外，非接触式测量方法不会对传感器造成任何磨损。因此，钳式超声波传感器是免维护的。

化学机械抛光/平坦化 (CMP) 基础

CMP 是任何半导体制造中的关键技术。它既适用于基板，也适用于器件制造。先进的半导体器件很容易需要 30 多次 CMP 工艺才能进入最终阶段。CMP 的目标是完美的光滑表面，几乎没有剩余的形貌。

为此，使用浆料和抛光垫对晶圆表面进行抛光。浆料是指含有分散在酸性或碱性溶液中的研磨性纳米颗粒的化学流体。在 CMP 工艺步骤中，晶圆被压在旋转的抛光垫上，同时浆料也会连续分配。具体来说，浆料对最上层的表层进行化学改性，然后通过浆料磨料进行机械碎裂和去除。



局的光学图像。产生的光与光刻胶发生反应，光刻胶在下一个工艺步骤中被洗掉。因此，下面的氧化层暴露在外。通过使用特定的酸浴，可以去除底下硅层中更多的氧化物和残留物。由于酸浴必须保持均匀的填充液位，因此非接触式流量计可精确监控湿法工作台的填充情况。由于采用非接触式测量方法，因此在清洁工艺或使用后无需更换传感器。使用化学品和掩模的不同组合重复多次所述光刻工艺，从而构建了后续处理器的布局结构。最后，将掺杂工

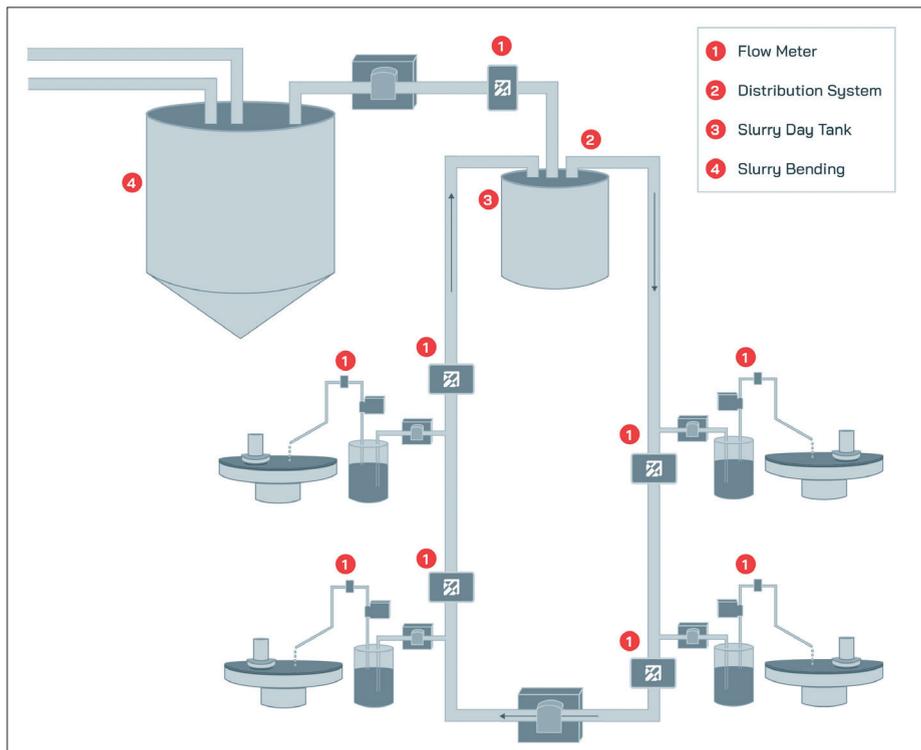
艺应用于暴露的硅，改变其电性能。目前的光刻工艺通常包括大约 30 个或更多单独的掩模，以将电路图案层叠在一起。

通过整个晶圆厂的液体输送管理来提高生产效率和产量

考虑到最近规划和建立的新晶圆厂的努力和成本，实施和保持高效运营、尽可能延长设备正常运行时间并优化高质量产品的良率至关重要。作为严密生产控制系统的一部分，安装高精度和可靠的流量计进行液体过程管理，可以提高制造效率，降低制造成本，并避免生产周期中的停机时间。

最新的传感器技术提供实时数据，为实时控制系统提供反馈，以缩短周期时间并提高良率。SONOTEC 不受流量范围和流量体积的影响，提供广泛的紧凑型超声波流量计和气泡检测器产品组合，适用于各种管材尺寸，以实现整个晶圆厂的流量控制系统——即使在危险环境中也能实现。

非接触式流量传感器在小容量或大体积化学品分配系统中经济高效、可靠地运行。随后，可以建立高度可靠的连续化学晶圆厂供应链，以提高效率和良率。◆



浆料管理和分配图

将测试提升到一个新的水平

SPEA公司半导体和MEMS测试业务部副总裁Emanuele Bardo与Silicon Semiconductor编辑Philip Alsop讨论了该公司与半导体行业相关的自动测试设备专业知识，重点介绍了技术创新以及公司的未来增长计划。



SPEA于1976年在意大利北部成立。创始人曾在著名的意大利公司Olivetti工作，后来在通用电气工作，然后创立了SPEA。最初的业务与ICT测试仪的生产有关——用于组装好的PCBA板的测试。

1993年，SPEA生产了第一台半导体测试仪，一年后投入市场。作为欧洲公司，其第一个安装基地是欧洲的主要半导体IDM公司。该公司的第一台大批量半导体测试仪于1999年投放市场，后来在2002/2003年推出了第二代版本。SPEA随后在2003/2004年渗透到传感器市场。当时，应用并不多。一个早期的成功应用是任天堂Wii，它包含首

个三个轴向加速度计——这些加速度计是用SPEA机器进行测试和校准的。从那时起，消费者业务推动了传感器业务的大量创新，其次是汽车行业。

在2009/2010年，再次受到汽车和电动汽车的推动，SPEA开始大力渗透高压和大电流业务，该业务如今已成为公司最大的收入份额之一。2018年，SPEA推出了第二代面向器件的测试仪，即DOT (device-oriented tester)。这是该行业最大的“革命”之一，引入了一种新的ATE构思方式，成为欧洲、美

国、亚洲（韩国、日本和中国大陆）的许多客户的一个非常成功的代表性商业案例。如今，该公司的营业额已超过2亿欧元，目标是在未来两年内突破3亿欧元的关口。

SPEA公司在自动测试设备市场中的地位目前排名第四。然而，该公司在两个主要市场占据主导地位。在MEMS传感器市场，公司占有60%以上的市场份额，在高电压大电流半导体产品市场也占有重要地位。最大的新闻是，在过去由其两个主要竞争对手主导的模拟混合信号方面，SPEA的市场份额在过去四年中增长了两倍多。根据该公司的四年路线图，该公司的机器设计大大降低了测试成本，SPEA预计将上升到整体排名第三的市场地位。

关于SPEA如何在市场上脱颖而出，以及它在半导体测试方面与竞争对手的不同之处，Emanuele解释说：对于所有ATE供应商来说，测量电压和电流是一样的。当然，如果你必须以一定的精度测量五伏电压，或者你有这个规格，或者你没有，关键是你如何做到这一点，以及如何使它具有成本效益。为了使今天的事情具有成本效益，你必须研究两个主要课题——设计架构以及机器中的分布式智能。因此，该机器的架构带来了两个主要优势——拥有高度模块化和可配置的部件，其整体资本支出成本明显低于竞争对手。第二个课题是你如何设计你的仪器和背



功率半导体器件对可靠性的需求不断增长，这促使SPEA开发了一种专用的测试系统，能够满足对器件进行完整的交流、直流、ISO测试要求。

板，以获得最高的多站点效率——半导体测试需要多站点测试以获得成本优势。因此，关键问题是，在并行测试期间，每次添加一个站点，测试时间的百分比会增加多少？所以，如果你的效率是 99%，这是一个尚可的数字，但如果你的效率是 99.95%，这就是一个完全不同的数字了，它代表着成本的节省。因此，这两个元素是由这个测试的架构驱动的。

Emanuele 继续说道：“另一个课题是你今天在机器中加载的智能功能。这种类型的设备——它们使用自己的智能来自我控制自己的校准数据，以便机器可以在生产车间的空闲时间自动重新校准。这与旧的工作模式不同，在这种模式下，设备和测试仪运行一定时间，就可以进行预防性维护操作，然后进行诊断和校准等。”

“我们引入的最大优势正是这三个，即设备的架构、多站点效率和智能化。总体而言，这代表了成本的节约。当你开始将成本分成不同的部分并且同步采取行动时，你就可以将这些成本大幅降低。这就是竞争因素，也是大客户考虑改变其测试平台的原因。”

就 SPEA 的产品和服务组合而言，DOT 测试仪是最大的创新。DOT 的意思是面向器件的测试仪，这个名字本身就代表了公司架构向前迈出的的一大步，因为旧的 ATE 机器，它们曾经有纯的模拟卡、纯的数字卡、单处理卡、高压卡等。客户需要选择部件，这些还不在预算之内，而且还要求他们的应用团队设计一个 PCB 接口，以便专门连接产品和测试仪接口。

借助 DOT，还有 SPEA 本身具有的可配置的板卡。因此，客户可以根据其产品组合，他可以在一块电路板上，将模拟、数字、信号处理和电源的逻辑组合配置在一起，这样，客户就可以用一个板卡并行测试一个、两个、四个或八个器件，然后用所需的同一种板卡数量来增加测试仪的数量。这是巨大的成本优势，也是我们实现多站点效率的技术因素。因此，这是 SPEA 在混合信号测试仪方面的主要优势之一。

SPEA 公司在与电力电子相关的高电压、高电流测试方面也拥有非常强大的技术路线图。这个市场，直到三年前还是一个非常小的市场，现在正在蓬勃发展。即使在 2023 年，在半导体行业市场普遍下滑的一年里，唯一实现两位数增长的细分市场就是功率器件和分立器件——由汽车、电动汽车、混合动力汽车和充电站驱动。在这个细分市场中，SPEA 非常领先，因为它与重要的 IDM 公司

合作，并达到了所有电压标准和所需的精度。因此，这两个细分市场是公司目前投资最多的细分市场。

在 SEMICON West 2023 上，SPEA 推出了一些创新技术。这次展会对公司来说是一个非常积极的活动——美国市场确实“需要新供应商从旧的

ATE 供应商的垄断中

走出来的创新”。

在前面已经提

到的架构方

面，SPEA

已经开

发了超高

速数字引脚，

该引脚将成为低

成本混合信号测试

的一个选项，其概念是

您可以使用高速数字引

脚部分配置其中一张卡。

SPEA 今天拥有的所有产品，都具有以太网、HDMI 等高速接口。

降低高速数字测试的测试成本一直是一个巨大的挑

战，通过这种类型的创新，SPEA 提供了配置具有低速数

字、高速数字、模拟和信号处理通道的板卡选项，成本

极具竞争力。这与混合信号有关。

该公司在 SEMICON West 上讨论的另一个重要话题

是碳化硅产品测试的新兴需求，其中额定电压超过 3000

伏，并在路线图中还有可能超过 6000 伏。

SPEA 最近推出的另一项重大创新集中在自动维护

上。Emanuele 解释说：“旧的 ATE 系统的工作方式是运

行一定小时，然后进入预防性维护模式，机器必须进行

校准调整，并最终进行诊断。我们能够做的是知道测试

人员何时有空闲时间。如果你做一个计算，这个时间在

一个月内非常显著。那么，我们就能够了解测试仪何时

会闲置一段时间。”

“在这一时间点上，我们可以运行校准程序的一个子

集，以验证校准数据的漂移。我们能够随着时间的推移

来跟踪和记录这些数据。而且，我们能够预测仪器何时

可能超过校准阈值。而当到了这一时间点时，当我们有



创新的 DOT 测试平台满足了 BMS、SerDes、运算放大器、PMIC、MEMS 和传感器、微控制器等应用的测试要求。

这个预测，我们就能够自动重新校准机器，而不是留有适当余量的将测试仪设置为 PM 状态。”

这种自动维护 / 校准创新是工业 4.0 的实际应用——使测试仪足够智能，因此它可以自动控制数据漂移并最终重新校准。

SPEA 在工业 4.0 方面引入的另一个功能是开发一种能够计算继电器寿命的测试仪。所有 ATE 都装满了机械和固态继电器。这些部件迟早会失效，因为它们都有一定的使用寿命。能够了解安装在测试仪中的易损件的使用寿命，并能够预测使用寿命结束，这是一项非常重要的进步，因为它可以帮助客户减少停机时间并提高制造效率。

从工业 4.0 到人工智能和机器学习只是一小步，正如 Emanuele 所承认的那样：“人工智能将在未来带来巨大的潜力，我认为像我们这样的供应商将有可能帮助我们的客户将测试程序和测试应用程序从一台机器迁移到另一台机器。正如我之前所说，我们进入市场有点晚，我们提供竞争优势，但我们的客户最头疼的一个问题是，我们已经有很多产品在机器 A 上运行，我们需要在 SPEA 上进行转换。在此测试程序迁移期间，使用人工智能提供帮助将是未来的一大机遇。”

“这将是我们可以为客户提供巨大优势的下一步。我们的设计团队和软件团队正在研究这个课题，因为这不仅关系到人工智能本身，还关系到我们如何设计我们的软件架构，使其友好，以便使用人工智能工具自动完成迁移，并具有客户想要的适当保密级别。”

虽然围绕半导体行业无处不在的保密协议使 Emanuele 无法分享有关 SPEA 如何帮助特定公司的细节，但他能够对正在进行的工作类型提供一些高层次的看法。

Emanuele 说：“在过去的两年里，我们在 BMS (Battery Management System, 电池管理系统) 测试方面发挥了极其重要的作用。我们帮助一家主要客户降低了 50% 以上的运营成本，这要归功于我们为业务开发的具有极高精度的专用仪器。您可以理解，将我们现有机器的产量提高一倍，再加上我

之前提到的所有优势，可以节省大量成本，节省占地面积等。这是我们取得的最大成功之一。”

“我们还为另一家主要客户提供了传感器测试支持，由于我们的多站点能力比竞争对手高出十倍，他们能够获得非常大的市场份额。这是我们多年来建立的合作伙伴关系的两个非常好的例子，它们为我们的两个主要客户带来了许多优势。”

展望未来，Emanuele 预计 SPEA 将在所有领域继续保持有机增长。模拟混合信号领域和电源领域的增长率最高，它们是非常大的细分市场，也是 SPEA 重点推出其大部分创新的细分市场。

传感器业务仍在增长，但速度与前几年不同。也就是说，传感器业务在中国大陆的增长令人印象深刻，SPEA 在其中发挥主导作用，最近也建立了合作伙伴关系。

模拟混合信号和高功率领域的高增长给公司带来了许多挑战。SPEA 最近批准了一项大规模投资，将在未来两年及以后将产能提高两倍半以上。

Emanuele 总结道：“这是一项巨大的投资，不仅在意大利总部，而且在全世界。当然，因为我们正在亚洲、中国、东南亚、美国 and 欧洲的所有国家发展我们的组织。通过扩大我们的客户群，我们的客户需要更快的响应时间，他们需要应用能力，他们需要服务能力，他们需要本地维修中心。这就是所有投资的重点所在——尽可能地贴近客户。”

在技术未来方面，SPEA 从硬件和软件的角度制定了五年的路线图。该公司与主要客户分享其计划，并定期收到有关他们自己的计划（他们要去哪里）的反馈。它还与个人客户合作，以验证创新。

Emanuele 解释说：“最近，我们还引入了以下做法：一旦我们推出了新设备或新设备功能，我们就会与客户合作，确定他们具有特定的技术要求的某一产品可以采用该创新，我们共同努力缩短验证时间，并通过经过充分验证的解决方案以改进的方式加快上市时间。”

DOT800 测试平台融合了工业 4.0 的元素，包括自动维护功能、数据收集和分析，以及可以轻松从传统测试仪迁移测试程序服务的人工智能。



创新HOD技术提升驾驶安全

如今，汽车正在从传统的交通工具，转变为一个大型的智能设备。在汽车智能化之路上，离不开传感器和光源这两大关键技术。传感器是一切信息来源的核心关键，而光又是传感信息采集中最简洁直接、高效且不受干扰的方式。作为智能传感器和发射器的领导者，艾迈斯欧司朗正引领着光与传感技术的深度融合，为未来的智能汽车描绘出一幅“更注重全生命周期用户体验、更具情感温度”的全新图景。

艾迈斯欧司朗的产品涵盖了车辆周身的^{关键}光学应用，包括前照灯、信号灯、内饰功能性照明等领域。在激光雷达发射器、雨量传感器和舱内传感等高科技领域，艾迈斯欧司朗同样占据着行业领先的地位。这些创新的光学和传感技术为未来智能汽车的发展奠定了坚实的基础。

在智能汽车的发展道路上，安全性始终是至关重要的考虑因素。艾迈斯欧司朗在对光学和传感技术的不断创新中，也密切关注着驾驶安全技术的进步。其中，HOD(Hands Off Detection, 离手检测)技术便是一个突出的例子。由于越来越多的汽车引入自动驾驶技术，对L2+以上的自动驾驶车，有要求加入HOD的检测功能。HOD技术能够通过传感器检测驾驶员是否将手放在方向盘上，如果驾驶员的手离开方向盘超过一定时间，系统会发出警告，提醒驾驶员注意。HOD技术可以有效提高驾驶员在自动驾驶

过程中紧急避险能力，从而增加驾驶安全性。HOD所用传感器往往需要极高的灵敏度和可靠性，而这正是艾迈斯欧司朗所擅长的领域。

电容传感：重塑HOD技术

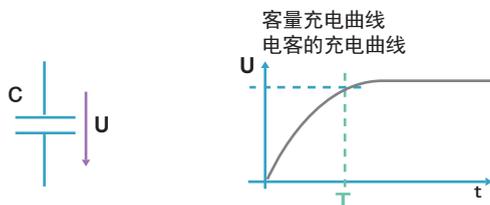
汽车行业对HOD技术的需求主要来自以下几个方面：一是自动驾驶的要求，如进行车道保持辅助驾驶；二是标准和法规的要求，例如欧洲经济委员会(ECE)的R79标准要求，当车速超过60公里/小时时，车辆必须具备HOD功能；三是公共安全要求，例如防止被乘客抢夺方向盘；四是HOD技术可以提醒驾驶员注意道路情况，避免因分心驾驶而引发事故。

其实，HOD(离手检测)技术并非一项新技术，目前市面上已有多种HOD技术方案：

- 一种方案是基于扭矩传感的测量，但是该方案具有很大的缺点，它必须要转动方向盘才能识别。而且无法识别手部的姿态，人为很容易骗过该方案，比如挂一个重物。这种方案已经在陆续退出市场。
- 另外一种是基于光学系统的图像传感及分析。它采用一系列补光器+驱动+摄像头做组成的多芯片方案，可以进行高精度的手部探测，但是该解决方案也在无形中增加了成本。另外，由于视角的死区，

电容传感原理

基于时间的解决方案

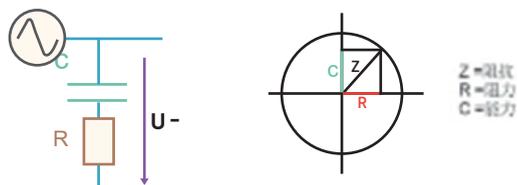


基本功能：

恒流充电C
计数时间信息(T)得出电压

缺点：无法检测出寄生电阻

阻抗计量解决方案 (I&Q测量)



基本功能：

传输交变电压信号
传回测量电流的信息

优势：**识别寄生电阻**

不受湿手、手套影响。...
不会通过在传感器附近放置物体而不是人体来作弊

图1：电容传感原理 来源：艾迈斯欧司朗

它也不可能完全观察到司机的手是否真的在方向盘上，所以也存在一定的风险。

- 现在比较流行的方案是用电容式传感测量。这种方式是在方向盘里面包裹的导电金属丝或导电金属网来作为一个电极，利用电极与握在方向盘上的手之间形成的电容变化来做一个判别。其优点是无需转动方向盘，就能进行高精度的手部探测。而且是单芯片设计，成本相对较低。这也是艾迈斯欧司朗比较推荐的解决方案。

比较常用的电容传感方案通常是基于时间的解决方案。该方案是基于电容器 (C) 通过电阻器 (R) 的充电时间 (T)，其中 R 和 C 的乘积给出了对应的电容值的时间测量。这种方法虽然简单，但当涉及到复杂的环境，如潮湿的方向盘或手接触时，或戴厚手套握方向盘时，在回路中出现寄生电阻，使本应在测量回路中恒定的电阻 R 发生变化，从而引起了测量电容值的误差。这可能导致电容测量的不准确，这在方向盘离手检测中会造成一些误判等问题。现在许多客户已发现此方案存在的问题 (图 1)。

鉴于这些痛点和难题，艾迈斯欧司朗研发了一种新型的阻抗计量解决方案，也称为是 I&Q 正交法。这种方法利用两个正交的解调分量来分别测量电阻 R 和电容 C，通过这种正交解调的方式，可以将阻抗包含有电阻成份和电容成份分离，并分别测量。进一步通过矢量的计算方法来得到一个代表阻抗的矢量值。

图 2 展示了艾迈斯欧司朗利用 I&Q 正交法进行电容检测的系统架构和工作原理。整个系统由传感器、发射器、接收器和输出接口组成。通过发送一个正弦波电流在负载上，负载由方向盘系统的本身阻抗及手握方向盘引起的阻抗变化所组成，通常来说，负载中的电阻的大小决定负载上的电压信号的幅度大小，而电容成份会决定负载上有信号相位的变化大小。负载上的电压信号经过采集放大和滤波后，输入到同相和正交解调器。同相解调器测量信号的同相分量 (I)，而正交相检测器测量信号的 90

度相位差分量 (Q)。得到对应电阻成份的 I 和对应电容成份的 Q 分量，通过滤波器 (Filter) 处理，以去除噪声，并进行偏移补偿性。最终自动测量的结果是负载的阻抗中电阻和电容的变化量。

在实际的车辆应用检测解决方案中，会在其中嵌入一个电极。当手接触方向盘时，人体与电极间的电容和电阻值发生变化，从而改变了振荡信号的幅度或相位，这个信号一般在 45-125KHz 之间。这种方法的优势在于能够更准确地区分电阻和电容，从而准确测量出阻抗。而且不受湿手、手套等影响，也不会通过在传感器附近放置物体来进行作弊，能够很好的识别出寄生电阻。因此能够在复杂的车辆环境中准确地检测人手离开方向盘与否，从而提高系统的可靠性和用户体验。

AS8579 芯片：高精度、多功能、小尺寸，HOD 技术新选择

艾迈斯欧司朗推出的 AS8579 芯片是一款专为 HOD (离手检测) 市场应用设计的先进产品，具备 10 个独立测

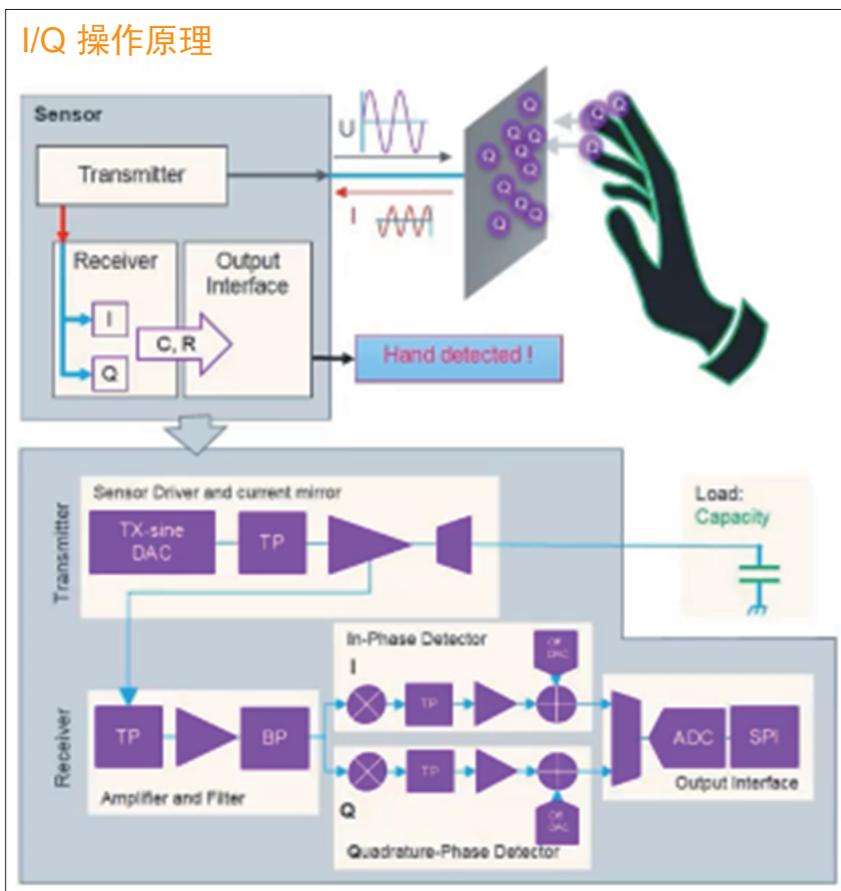


图 2: 艾迈斯欧司朗研发的新型阻抗计量解决方案 来源: 艾迈斯欧司朗

量通道，能够进行精准的电容采集。这款芯片支持4种不同的频率测量来进行精确的阻抗检测，还增加了主动屏蔽功能，从而避免杂散的寄生电容对测量值的影响。AS8579 不仅完全满足 ISO26262 安全标准，及完善的安全机制，达到 ASIL B 的安全等级，并符合汽车 AEC-Q100 Grade1 标准。

AS8579 的卓越特点在于其具有高灵敏度和 14bit 分辨率，测量范围从 20 到 2000pF。而且能通过 DC 偏置调整以补偿温度变化，有效克服温度影响，确保测量的稳定性。

AS8579 采用小尺寸的 SSOP24 封装，使系统设计更加紧凑。同时，对于方向盘离手检测的应用，现在很多方向盘都添加了加热功能，AS8579 芯片可以直接复用方向盘加热丝作为传感，可以节省客户的成本。

AS8579 芯片除了能用于自动驾驶领域的方向盘离手检测，还可以对车内乘客进行检测，如座位占用情况检测。还可以用于其他电容式内部控制和开关，如空调、收音机、导航等。由于 AS8579 芯片具有 10 条感知线路，最多可以检测 10 个不同的区，所以它还可以用于一些方向盘按键或接近传感的应用当中。例如在方向盘当中，可以检测是左手还是右手握方向盘。

车载电容的更多应用案例

车载电容的应用不止于方向盘的离手检测，在燃油液位传感、占座传感、后备箱开启、车内控制开关等许多场

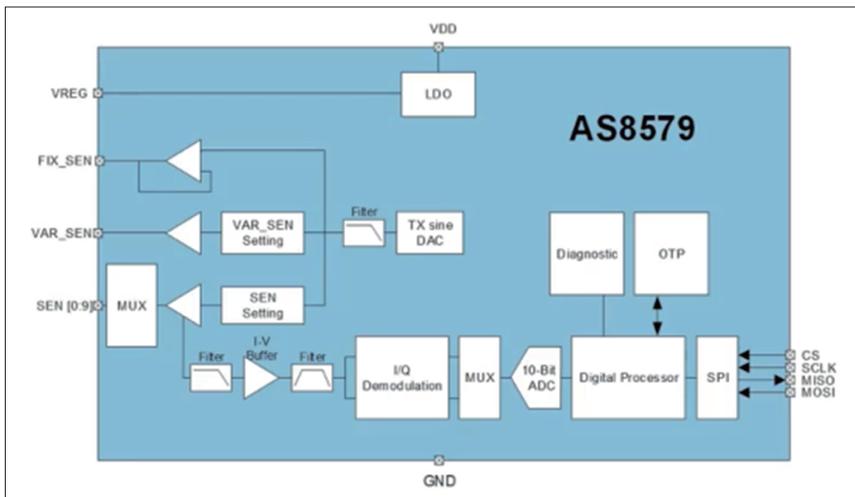


图3：专为HOD应用设计的AS8579芯片 来源：艾迈斯欧司朗

景中，电容技术也具有广泛的应用前景。

- 电容触摸式按钮：电容触摸式按钮是车载电容技术的典型应用场景之一。在汽车内的智能表皮上，电容触摸式按钮可以做成半透明的，其背后隐藏了 LED 指示灯，用来完成开关控制、音量调节、空调调节等功能。
- 座位检测：电容传感还可以用于座椅检测，结合座椅加热的加热毯，有效检测出座椅上的人员或物品在占位状况，可以防止如儿童遗留问题的发生。
- 门把手开关：电容传感还可以用于门把手的开关的检测，艾迈斯欧司朗的新一代产品，可以增加至 10 公分的离手距离，当人接近到 10 公分时唤醒钥匙，可以达到很好的省电。
- 后备箱开启：艾迈斯的车载电容产品有多个感知点，所以除了可以检测人体接近的状态之外，还可以检测左右滑动或螺旋的动作，这就很好的将电容传感应用于后备箱开关的操作。

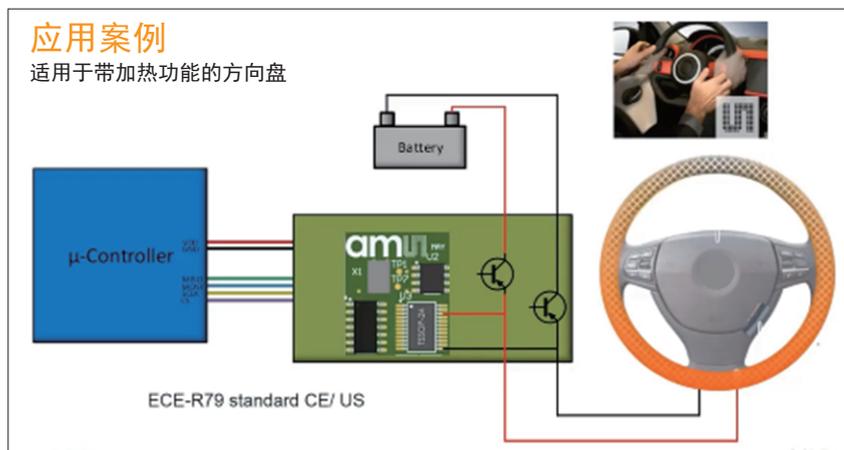


图4：应用案例 来源：艾迈斯欧司朗

结语

通过将 HOD 技术这一关键创新融入其广泛的产品组合，艾迈斯欧司朗正展现出对于安全、可靠且高度互动的智能汽车未来的承诺。基于电容传感技术的 HOD 解决方案不仅展示了他们在智能汽车领域的技术领导力，也为消费者提供了更为丰富和深入的驾驶体验。◆

CWIC 2024 | MEGS | 麦格斯会展 | 科创西安 | 聚焦·创新·合作



第二届中国西部半导体及集成电路产业博览会 暨“两链”融合创新发展论坛 中国（西安）电子信息产业博览会

THE 2ND WESTERN CHINA SEMICONDUCTOR AND INTEGRATED CIRCUIT INDUSTRY EXPO
AND "TWO CHAINS" INTEGRATION INNOVATION DEVELOPMENT FORUM
CHINA (XI'AN) ELECTRONIC INFORMATION INDUSTRY EXPO

邀请函

展会时间 ——— 2024 ———

TIME > 04/18-04/20

展会地点 > 西安国际会展中心(浐灞) 2号馆



联系人：周笑

电 话：15891761256（同微信）

邮 箱：383501309@qq.com

地 址：西安市未央区国际企业中心B座609室

Advertiser	广告商名称	网址	页码
ACM	盛美上海	www.acmrcsh.com.cn	17
东莞市晟鼎精密仪器有限公司		www.sindin.com	3
REHM THERMAL SYSTEMS	锐德热力设备	www.rehm-group.com	9
SEMICON China 2024		www.semiconchina.org	IBC
Shanghai Fosen	上海福讯	www.shfosen.com	1
ZHICHENG	智程半导体	www.zc-semi.com	25
2024中国西部半导体及集成电路产业博览会暨“两链”融合创新发展论坛		www.cwice.cn	39
2024慕尼黑上海光博会		www.world-of-photonics-china.com.cn	29

欢迎投稿

《半导体芯科技》(Silicon Semiconductor China, SiSC)是面向中国半导体行业的专业媒体,已获得全球知名权威杂志《Silicon Semiconductor》的独家授权。本刊针对中国半导体市场特点遴选相关优秀文章翻译,并汇集编辑征稿、采编国内外半导体行业新闻、深度分析和权威评论等多方面内容。本刊由香港雅时国际通讯(ACT International)以简体中文出版发行。

本刊内容覆盖半导体制造工艺技术、封装、设备、材料、测试、MEMS、mini/Micro-LED等。文章重点关注以下内容:

FAB (Foundry, IDM, OSAT, R&D)

四个环节:晶圆制造(wafer后道)、芯片制造、先进封装、洁净室;深入报道与之相关的制造工艺、材料分析,工艺材料、工艺设备、测试设备、辅助设备、系统工程、关键零备件,以及与particle(颗粒度)及contamination(沾污)控制等厂务知识。

FABLESS

芯片设计方案、设计工具,以及与掩模版内容和导入相关的资讯。

半导体基础材料及其应用

III-V族、II-VI族等先进半导体材料的科学研究成果,以及未来热门应用。

《半导体芯科技》欢迎读者、供应商以及相关科研单位投稿,已甄选中文稿件将在印刷版杂志以及网上杂志刊登;IC设计及应用等半导体相关内容将酌情予以网络发表(微信推送、杂志网站)。本刊优先刊登中文来稿(翻译稿请附上英文原稿)。

技术文章要求

- 论点突出、论据充分:围绕主题展开话题,如工艺提升、技术改造、系统导入、新品应用,等等。
- 结构严谨、短小精悍:从发现问题到解决问题、经验总结,一目了然,字数以3000字左右为宜。
- 文章最好配有2-4幅与内容有关的插图或图表。插图、图表按图1、图2、表1、表2等依次排序,编号与文中的图表编号一致。
- 请注明作者姓名、职务及所在公司或机构名称。作者人数以四人为限。
- 文章版权归作者所有,请勿一稿多投。稿件一经发表如需转载需经本刊同意。
- 请随稿件注明联系方式(电话、电子邮件)。

新产品要求

- 新产品必须是在中国市场新上市、可在中国销售的。
- 新产品稿件的内容应包含产品的名称、型号、功能、主要性能和特点、用途等。
- 新产品投稿要求短小精悍,中文字数300-400字左右。
- 来稿请附产品照片,照片分辨率不低于300dpi,最好是以单色作为背景。
- 来稿请注明能提供进一步信息的人员姓名、电话、电子邮件。

电子邮箱: sunniez@actintl.com.hk
viviz@actintl.com.hk

行政及销售人员 Administration & Sales Offices

行政人员 Administration

HK Office (香港办公室)

ACT International (雅时国际通讯)

Unit B, 13/F, Por Yen Building, No. 478 Castle Peak Road, Cheung Sha Wan, Kowloon, Hong Kong
Tel: 852 28386298

Publisher (社长) - China

Adonis Mak (麦协林), adonism@actintl.com.hk

Deputy Publisher (副社长) - China

Lisa Cheng (程丽娜), lisac@actintl.com.hk

General Manager-China (中国区总经理)

Floyd Chun (秦泽峰), floyd@actintl.com.hk

Editor in China (中国版编辑)

Sunnie Zhao (赵雪芹), sunniez@actintl.com.hk

Vivi Zhang (张雨薇), viviz@actintl.com.hk

London Office

Hannay House, 39 Clarendon Road
Watford, Herts, WD17 1JA, UK.

T: +44 (0)1923 690200

Coventry Office

Unit 6, Bow Court, Fletchworth Gate
Burnsall Road, Coventry, CV5 6SP, UK.

T: +44 (0)2476 718 970

Publisher & Editor-SiS English

Jackie Cannon, jackie.cannon@angelbc.com
+44 (0)1923 690205

销售人员 Sales Offices

China (中国)

Wuhan (武汉)

Lisa Cheng (程丽娜), lisac@actintl.com.hk

Tel: 86 185 7156 2977

Mini Xu (徐若男), minix@actintl.com.hk

Tel: 86 187 7196 7314

Phoebe Yin (尹菲菲), phoebey@actintl.com.hk

Tel: 86 159 0270 7275

Ron Wang (汪毓神), ronw@actintl.com.hk

Tel: 86 186 9404 8156

Mandy Wu (吴漫), mandyw@actintl.com.hk

Tel: 86 187 7196 7324

Shenzhen (深圳)

Yoyo Deng (邓丹), yoyod@actintl.com.hk

Tel: 86 135 3806 1660

Shanghai (上海)

Hatter Yao (姚丽莹), hattery@actintl.com.hk

Tel: 86 139 1771 3422

Beijing (北京)

Cecily Bian (边团芳), cecilyB@actintl.com.hk

Tel: 86 135 5262 1310

Hong Kong (香港特别行政区)

Floyd Chun (秦泽峰), floyd@actintl.com.hk

Tel: 852 2838 6298

Asia (亚洲)

Japan (日本)

Masaki Mori, masaki.mori@ex-press.jp

Tel: 81 3 6721 9890

Korea (韩国)

Lucky Kim, semieri@semieri.co.kr

Tel: 82 2 574 2466

Taiwan, Singapore, Malaysia

(台湾, 新加坡, 马来西亚)

Regional Sales Director

Floyd Chun (秦泽峰), floyd@actintl.com.hk

Tel: 852 2838 6298

US (美国)

Janice Jenkins, jjenkins@brunmedia.com

Tel: 724 929 3550

Tom Brun, tbrun@brunmedia.com

Tel: 724 539 2404

Europe (欧洲)

Shehzad Munshi, Shehzad.Munshi@angelbc.com

Tel: +44 (0)1923 690215

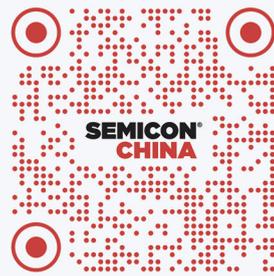
Jackie Cannon, Jackie.cannon@angelbc.com

Tel: +44 (0) 1923 690205

SEMICON[®] CHINA

FPD CHINA 跨界全球·心芯相联

SEMICON / FPD China 2024 将于2024年3月20日-22日
在上海新国际博览中心N1-N5、E7、T0-T3馆盛大举行。



扫码预注册

产品创新奖

PRODUCT INNOVATION

“新产品、新技术和新势力”的舞台

■ 第二届产品创新奖

SEMICON / FPD China 2024衍生项目——“产品创新奖”投票通道正式开启！
(扫码进入右侧小程序即刻报名投票)

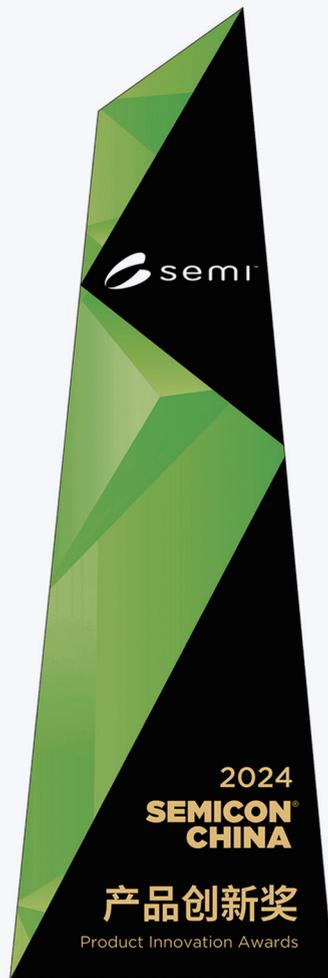


■ 投票时间

2024年1月1日-2024年3月8日 (上午10:00前截止投票)

■ 投票规则

每日10票/人，同公司每日限投1次每成功完成1次投票即可获得1次抽奖机会，中奖礼品于2024年3月20日-22日在SEMICON/FPD China 2024展会现场礼品兑换处领取。



免费自助发产品

7000⁺公司 26万⁺专业观众

半导体先进技术创新发展和机遇大会

Semiconductor Advanced Technology Innovation Development And Opportunities Conference

议题范围

- 确保SiC取得巨大成功
- 加速GaN的发展
- 先进半导体材料、器件的可靠性和故障分析
- 能源变革大时代，功率器件及应用市场格局
- 超宽禁带器件：最终解决方案？
- 晶圆制造工艺：结合当地制造和产品差异化
- 先进半导体制程的创新解决方案
- 功率半导体市场竞争格局及产业机会
- 先进封装工艺和关键材料的创新
- 先进封测发展进入快车道

四“新”齐发



新升级

汇聚化合物半导体及半导体两大
产业界力量，两大类型论坛同频风暴



新空间

全新展览式布局
更大规模、更聚人流、更集人气



新力量

注入国内外产业界龙头企业
学术大咖、权威专家和科研院所



新功能

学术分享、商务洽谈、投融资对接
1V1专家把脉、企业专访、产品设备展

已确定入驻企业

亚舍立半导体贸易(上海)有限公司

3M中国有限公司

Park Systems

KLA Instruments

Wolfspeed

BelGaN

厦门镭茂科技有限公司

牛津仪器科技(上海)有限公司

赛默飞世尔电子技术研发(上海)有限公司

上海神视珩光学精密仪器有限公司

上海贺利氏工业技术材料有限公司

钢泰科技(苏州)有限公司

广东唐古环境科技有限公司

上海谦视智能科技有限公司

苏州晶湛半导体有限公司

爱发科真空技术(苏州)有限公司

广州南沙晶圆半导体有限公司

南京百识电子科技有限公司

西安晟光硅研半导体科技有限公司

杭州海乾半导体有限公司

宁波合盛新材料有限公司

派恩杰半导体(杭州)有限公司

三星电子

安靠科技

焱芯微电子科技(苏州)有限公司

苏州锐杰微科技集团有限公司

苏州智程半导体科技股份有限公司

Compound Semiconductor

迈锐斯自动化(深圳)有限公司

青岛四方思锐智能技术有限公司

苏州芯睿科技有限公司

苏州芯澈半导体科技有限公司

深圳市纳设智能装备有限公司

杭州众硅电子科技有限公司

岱美仪器技术服务(上海)有限公司

翌颖科技(上海)有限公司(优尼康)

清软微视(杭州)科技有限公司

日立科学仪器(北京)有限公司

Aixtron

三安光电股份有限公司(待定)

国仪量子技术(合肥)有限公司

苏州新尚思自动化设备有限公司

昂坤视觉(北京)科技有限公司

江苏晶工半导体设备有限公司

浙江六方半导体科技有限公司

苏州瑞霏光电科技有限公司

苏州飞时曼精密仪器有限公司

宁波云德半导体材料有限公司

东莞鼎鼎精密仪器有限公司

普雷赛斯(苏州)智能科技股份有限公司

亚科电子(香港)有限公司

迪森(常州)能源装备有限公司

北京特思迪半导体设备有限公司

上海矽卿 & 沉积半导体

北京华林嘉业科技有限公司

安科瑞泰科技(北京)有限公司

安徽微科医疗用品有限公司

安徽旭腾微电子设备有限公司

武汉颐光科技有限公司

速普仪器(太仓)有限公司

九域半导体

江苏南大光电材料股份有限公司

苏州佑伦真空设备科技有限公司

矽磐微电子(重庆)有限公司

北京水木梧桐创投

中兴微电子

武汉利之达科技股份有限公司

锐德热力设备(苏州)有限公司

空气化工产品(中国)投资有限公司

广东鸿浩半导体设备有限公司

中国电子科技集团公司第四十五研究所

盛美半导体设备(上海)股份有限公司

上海微电子装备(集团)股份有限公司

武汉新创元半导体有限公司

湖南栏海电气工程有限公司

晨日科技

深圳市思立康技术有限公司

苏州利亚得智能装备有限公司

基恩士(中国)有限公司

*以上信息更新至2024年2月28日

展位余量有限，欲定从速……



主办单位：雅时国际商讯

官方媒体：《化合物半导体》《半导体芯科技》

支持媒体：《激光世界》《洁净室》《一步步新技术》《视觉系统设计》《工业AI》《微波杂志》

《化合物半导体》客服 《半导体芯科技》客服