

半导体芯科技



SILICON
SEMICONDUCTOR

CHINA

ISSN 2523-1294

www.siscmag.com

2025年 8/9月

先进晶圆厂需要创新设施管理 P.14

全球半导体行业需要SEMI EDA标准 P.18

迎接异质革命 P.21

仿真技术助力未来芯片 P.28

国防通信的未来 P.35

ACT
INTERNATIONAL

Angel
BUSINESS COMMUNICATIONS



微信公众号

国际知名媒体授权 报道全球高新科技信息



服务于机器视觉设计、电子制造、激光/光电子、射频/微波、化合物半导体
半导体制造、洁净及污染控制、电磁兼容等领域的专业读者及与会者

品牌会议

VisionCon
视觉系统设计技术会议

SSOTC

EDICON Electronic Design
Innovation Conference
电子设计创新大会

AA
工业技术及应用研讨会

LaserFocusCon
激光聚会

CS
CHINA
CON

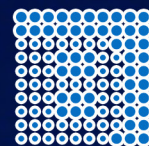
CHIP China
晶芯研讨会

CleanRooms
China

国际代理

CQ Publishing (Japan) Chomdan (Korea) Pan Global (Europe)

Endeavor Business Media (USA) Horizon House (USA) Angel Business Communications (UK)



SICEXPO.NET
半导体集成电路展

2025厦门国际半导体 及集成电路博览会

2025 Xiamen International Semiconductor
and integrated circuit expo

时间：2025年12月10-12日

地点：厦门国际会展中心

网址：<http://xm.sicexpo.net>

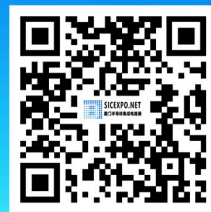
电话：李海菊 13161718173



扫一扫加好友



参展预登记



参观预登记

目录 CONTENTS

封面故事 Cover Story

- 14 先进晶圆厂需要更多创新设施管理，以实现高效、可靠和韧性**
Advanced fabs require more innovative facility services for efficiency, reliability and resiliency

当今的晶圆厂是高度复杂的环境，要求精确性、可靠性和实时适应性。复杂的尖端半导体制造设施需要高度专业化的洁净室和厂务设施管理解决方案，也需要推动更多数字化应用，行业的成功将依赖于一支稳定的、拥有专业技能、注重流程和效率的员工队伍，并采用创新设施管理合作伙伴和解决方案。



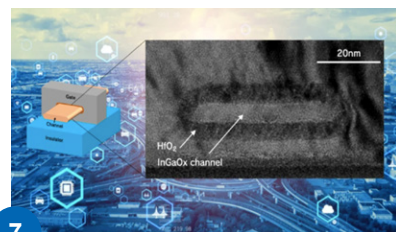
14

编者寄语 Editor's Note

- 4 半导体封装进入“板级时代”**

行业聚焦 Industry Focus

- 5 青岛思锐智能半导体先进装备研发制造中心投产**
- 5 面向先进封装的 VertaCure LX 固化系统**
- 6 泛林集团实现等离子刻蚀技术突破性创新**
- 6 长江存储全国产化产线即将试产，本土半导体设备、材料企业受益**
- 7 iDEAL 公司正式量产 SuperQ 技术**
- 7 新型“掺镓氧化铟 (InGaOx) 晶体”有望取代硅材料**
- 8 西门子 EDA 解决方案简化复杂 3D IC 设计与分析流程**
- 8 国内首条碳基集成电路生产线于重庆投运**
- 9 盖泽 GS-EA12C 边缘夹持式晶圆校准器**
- 10 ERS 光子解键合技术推动先进封装发展**



7



11

关于雅时国际商讯 (ACT International)



雅时国际商讯 (ACT International) 成立于1998年，为高速增长的中国市场中广大高技术行业服务。ACT通过它的一系列产品——包括杂志和网上出版物、培训、会议和活动——为跨国公司和中国企业架设了拓展中国市场的桥梁。ACT的产品包括多种技术杂志和相关的网站，以及各种技术会议，服务于机器视觉设计、电子制造、激光/光电子、射频/微波、化合物半导体、半导体制造、洁净及污染控制、电磁兼容等领域的约二十多万专业读者及与会者。ACT亦是若干世界领先技术出版社及展会的销售代表。ACT总部在香港，在北京、上海、深圳和武汉设有联络处。www.actintl.com.hk

About ACT International Media Group

ACT International, established 1998, serves a wide range of high technology sectors in the high-growth China market. Through its range of products -- including magazines and online publishing, training, conferences and events -- ACT delivers proven access to the China market for international marketing companies and local enterprises. ACT's portfolio includes multiple technical magazine titles and related websites plus a range of conferences serving more than 200,000 professional readers and audiences in fields of electronic manufacturing, machine vision system design, laser/photronics, RF/microwave, cleanroom and contamination control, compound semiconductor, semiconductor manufacturing and electromagnetic compatibility. ACT International is also the sales representative for a number of world leading technical publishers and event organizers. ACT is headquartered in Hong Kong and operates liaison offices in Beijing, Shanghai, Shenzhen and Wuhan.

关于《半导体芯科技》

《半导体芯科技》(原半导体科技)中国版 (SiSC) 是全球最重要和最权威的杂志Silicon Semiconductor的“姐妹”杂志，由香港雅时国际商讯出版，报道最新半导体产业新闻、深度分析和权威评论。为中国半导体专业人士，提供他们需要的商业、技术和产品信息，帮助他们做出购买决策。《半导体芯科技》内容覆盖半导体制造、先进封装、晶片生产、集成电路、MEMS、平板显示器等。杂志服务于中国半导体产业，包括IC设计、制造、封装及应用等。

About Silicon Semiconductor China

Silicon Semiconductor China is the 'sister' title to Silicon Semiconductor - the world most respected and authoritative publication, published by ACT International in Hong Kong (former SST China), reports the latest news, in-depth analysis, and authoritative commentary on the semiconductor industry. It provides for Chinese semiconductor professionals with the business and technology & product information they need to make informed purchasing decisions. Its editorial covers semiconductor manufacturing, advanced packaging, wafer fabrication, integrated circuits, MEMs, FPDs, etc. The publication serves Chinese semiconductor industry, from IC design, manufacture, package to application, etc.

目录 CONTENTS

采访报道 Interview

- 11 为半导体产业发展建设添砖加瓦
——世源科技资深项目经理刘学先生专访

技术 Technology

- 18 为什么全球半导体行业需要 SEMI EDA 标准
Why the global semiconductor industry needs SEMI EDA standards
- 21 迎接异质革命
Say hello to the heterogeneous revolution
- 26 确保复杂半导体制造中的气体纯度
Ensuring gas purity for complex semiconductor manufacturing
- 28 仿真技术如何助力未来芯片
How simulation is helping to usher in tomorrow's chips
- 32 扫描声学显微镜卓越性能背后的三驾马车
The power trio behind superior SAM performance

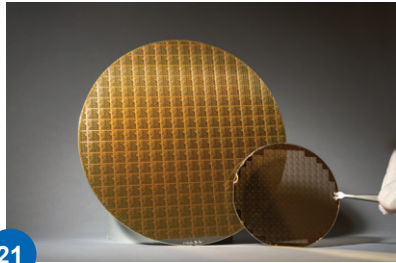
专栏 Column

- 35 国防通信的未来
The future of defence communications
- 37 SmartFactory 制造执行系统（MES）自动化解决方案赋能卓越制造
Empowering manufacturing excellence with smartfactory MES automation solutions
- 38 超越硅：光子集成电路新材料
Beyond Silicon: the future materials for Photonic Integrated Circuits

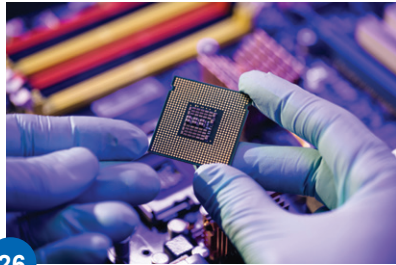
40 广告索引 Ad Index

《半导体芯科技》编委会（排名不分先后）

徐冬梅 教授级高工	中国半导体行业协会副秘书长兼封测分会秘书长
于大全 教授	厦门云天半导体创始人
姚大平 博士	江苏中科智芯集成科技有限公司总经理
汤 晖 教授	广东工业大学、精密电子制造技术与装备国家重点实验室
罗仕洲 教授	磐允科技总经理
林挺宇 博士	广东芯华微电子有限公司总经理
杨利华 院长	两江半导体研究院
王文利 教授	西安电子科技大学电子可靠性（深圳）研究中心主任 雅时国际商讯顾问
刘功桂 教授级高工	中国电器科学研究院股份有限公司威凯技术中心主任
徐开凯 教授	电子科技大学、电子薄膜与集成器件国家重点实验室
何 进 教授	北京大学教授、深圳系统芯片设计重点实验室主任



21



26



35

半导体封装进入“板级时代”

为满足 AI 和 HPC 对逻辑与内存集成的旺盛需求，芯片封装必须实现更高集成度，支持多芯片封装与更高带宽传输，同时保持较低能耗，以提供卓越性能，而面板级封装（PLP）技术正是满足这些需求的理想选择。

面板级封装用面板取代目前的晶圆载板，成本远低于硅中介层，同时还能容纳具有高 I/O 数量的超大尺寸芯片。PLP 能够增加大尺寸 AI 芯片的产量并降低成本，满足市场对高阶芯片不断增长的需求。在成本效益的驱动下，众多半导体龙头企业正积极布局 PLP 及相关技术。

台积电在 FOPLP 领域已迈出实质性步伐。其第一代技术规格将采用 310mm×310mm 的基板，虽然较先前试制的 510mm×515mm 尺寸略小，但已足够引起业界瞩目。目前，台积电正在桃园兴建试产线，预计最快于 2027 年即可实现小量试产。

三星电子正研发基于 415mm×510mm 尺寸长方形面板的 SoP (System on Panel) 封装，这是一项无需 PCB 基板和硅中介层、采用 RDL 重布线层实现通信的先进封装技术。不过 SoP 封装也存在着大规模作业稳定性、边缘翘曲等一系列尚待解决的问题。

日月光集团在 FOPLP 领域已布局多年，最近更是斥资 2 亿美元采购设备，计划在高雄厂建立产线。预计今年下半年设备进场安装，年底前进行试产，2026 年开始送样给客户进行认证。日月光集团意在通过这一技术强化在先进封装领域的竞争力。

力成公司已小量出货 FOPLP 产品，并有重量级客户的高阶产品正在验证阶段。该客户采用 2nm 制程的高阶系统单晶片，搭配 12 颗 HBM 芯片，使得整体封装成本高达 25,000 美元。这一超高价值的设计显示出 FOPLP 技术在高端市场的潜力。

群创公司 FOPLP 产品已获得客户验证，预计 2025 年将实现量产。群创已发布其 FOPLP 技术的三项制程技术蓝图：①计划今年率先量产 Chip First 制程技术。②针对中高阶产品的 RDL First 制程预计在未来一至两年内导入量产。③技术难度最高的 TGV 制程，将与合作伙伴共同研发，预计需两至三年时间才能投入量产。

Manz 亚智科技等半导体设备厂商正从“单点突破”转向“系统级整合”，推动 PLP 技术从实验室走向量产。Manz 亚智科技凭借面板级 RDL 制程技术与玻璃基板实现等关键突破，推动 CoPoS 技术崛起，为突破传统封装瓶颈提供了全新路径。作为 RDL 制程设备的行业标杆，Manz 亚智科技不仅提供涵盖化学湿制程、精密电镀、自动化及智能软件系统的完整解决方案，更通过与玻璃基板厂商、材料供应商、封装测试企业等上下游伙伴的深度协作，构建起 CoPoS 技术生态链。

PLP 并非简单的将硅晶圆载板换成面板，而是一场涉及材料、工艺、设备的全方位革新。为支持这一结构转变，设备端仍需进行多项改进，以改善层间对准精度，优化芯片/组件在基板上的倒装芯片贴装，并通过材料和工艺的进步来控制翘曲和芯片偏移问题；必须增强 RDL 工艺，以适应多层金属堆叠、高 I/O 密度和多芯片集成等广泛的封装要求。虽然目前该技术仍面临一些挑战，但随着工艺不断改进和设备不断优化，PLP 有望在未来几年内实现大规模应用，为半导体行业带来新的发展机遇。

赵雪芹

社长 Publisher

麦协林 Adonis Mak

adonism@actintl.com.hk

荣誉顾问 Honorary advisor

刘胜院士 Academician Liu Sheng

主编 Editor in Chief

赵雪芹 Sunnie Zhao

sunniez@actintl.com.hk

出版社 Publishing House

雅时国际通讯 ACT International

香港九龙 B,13/F, Por Yen Bldg,

长沙湾青山道478号 478 Castle Peak Road,

百欣大厦 Cheung Sha Wan,

13楼B室 Kowloon, Hong Kong

Tel: (852) 2838 6298

Fax: (852) 2838 2766

北京 Beijing

Tel/Fax: 86 10 64187252

上海 Shanghai

Tel: 86 21 62511200

Fax: 86 21 52410030

深圳 Shenzhen

Tel: 86 755 25988573 /25988567

Fax: 86 755 25988567

武汉 Wuhan

Tel: 86 27 82201291

UK Office

Angel Business

Communications Ltd.

6 Bow Court,

Fletchworth Gate,

Burnsall Road, Coventry,

CV56SP, UK

Tel: +44 (0)1923 690200

Chief Operating Officer

Stephen Whitehurst

stephen.whitehurst@angelbc.com

Tel: +44 (0)2476 718970

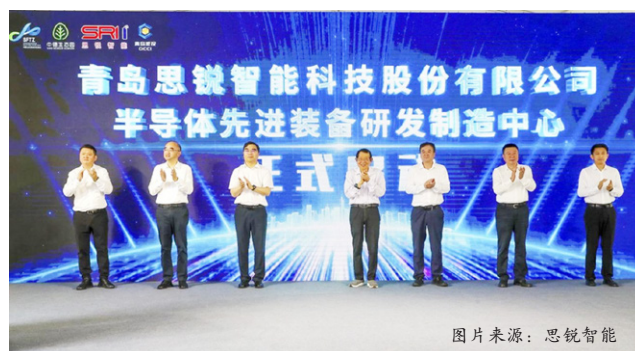
青岛思锐智能半导体先进装备研发制造中心投产

2025年6月27日，青岛思锐智能半导体先进装备研发制造中心在青岛自贸片区投产。作为山东省2024年度及2025年度连续两年的重大项目，以及青岛市的重点项目，思锐智能半导体先进装备研发制造中心由思锐智能与青岛城投集团联合打造。该中心总占地约95亩，总建筑面积达8.6万平方米，计划总投资逾12亿元人民币。

该中心核心任务聚焦于原子层沉积镀膜（ALD）和离子注入机（IMP）两大关键半导体前道设备的研发与规模化生产。该中心的投产，有效填补了青岛市在半导体核心装备领域的空白，标志着青岛在半导体产业自主创新和高端装备制造领域迈出了里程碑式的一步。

思锐智能董事长聂翔表示：该中心不仅仅是一个年产百台设备的生产基地，更是构建“技术-制造-生态”闭环的关键环节，公司将依托此中心加速突破ALD、IMP等关键技术瓶颈，深化在集成电路、功率化合物等领域的战略布局。

青岛思锐智能科技股份有限公司由中国中车集团及旗下基金通过深度“产融结合”的方式联合发起设立，主要业务包括原子层沉积设备及离子注入设备，广泛应用于集成电路、以功率与化合物为代表的第三代半导体、新能



图片来源：思锐智能

源、光学、生物医学等诸多高精尖领域。

据悉，思锐智能是目前国内唯一一家同时提供IMP和ALD设备并实现关键技术自主突破的高科技企业。项目从建设到投产仅用一年时间，进一步完善了青岛市集成电路产业链布局，对产业升级具有重要的示范引领作用。思锐智能所在的青岛市集成电路产业园自2022年11月揭牌成立以来，已累计集聚产业链上下游项目46个，总投资约1803亿元，涵盖设计、制造、封测、材料、设备等全产业链领域，带动青岛市跻身全球集成电路产业综合竞争力百强城市第81位。

面向先进封装的VertaCure LX固化系统

AI和高性能计算（HPC）半导体应用制程设备的领导厂商Yield Engineering Systems (YES)近日宣布，已向中国台湾顶尖半导体封装测试代工厂（OSAT）提供多套VertaCure™ LX固化系统。这些系统将为边缘运算和HPC解决方案的先进封装制程提供支援，针对晶圆级芯片尺寸封装（WLCS）、电镀凸块和铜柱应用，实现关键的低温固化、退火及脱气制程。

VertaCure LX是一款全自动真空固化与脱气系统，其设计确保了温度的均匀分布，并能精确控制加热和冷却速率。这一特性可实现溶剂的彻底去除、薄膜效能的提升、固化后脱气现象的消除，以及卓越的颗



粒控制表现。VertaCure LX系统在大批量生产中实现了超过30%的热均匀性提升，且整体拥有成本降低30%。在研发和大批量生产环境中，YES产品在固化、涂覆和退火制程上始终展现出卓越质量。

YES总裁Rezwan Lateef表示：VertaCure系列已成为业界应用最广泛的2.5D封装大批量生产固化解决方案。这些系统在晶圆级、2.5D和3D封装中均能提供出色的机械、热学和电学效能。

一流IDM和晶圆代工厂对该平台的采用已验证了其价值，我们也很高兴看到OSAT客户的需求不断成长。这一动力将巩固我们在先进封装领域的市场领先地位。

泛林集团实现等离子刻蚀技术突破性创新

Lam Research 推出了 Akara[®]，这是等离子刻蚀领域的一项突破性创新，也是目前最先进的导体刻蚀工具。

未来的器件架构将需要超越当今最先进等离子刻蚀技术的刻蚀能力才能支持 AI 时代。

新型逻辑晶体管（例如 CFET）和新型存储器架构（例如 4F2 和 3D DRAM）要求刻蚀性能达到新的极限，

以便塑造和形成必须在单个 300mm 晶圆上完美匹配数万亿次的、越来越精确的三维结构。为了应对形成这些 3D 器件的挑战，IC 制造商需要一代代提升其等离子刻蚀能力。

凭借二十多年在导体刻蚀市场的领导地位，Akara[®] 实现了革命性的飞跃。Akara[®] 首次使用称为 DirectDrive[®] 的固态等离子源来实现以前无法实现的刻蚀工艺控制和



响应性。DirectDrive[®] 能够比以前的等离子源快 100 倍以上的速度响应形成复杂 3D 结构所需的工艺变化。在与专利的离子能量控制和等离子脉冲系统相结合时，Akara[®] 可提供未来 CFET 逻辑晶体管和 3D DRAM 通道所需的性能。

Akara[®] 旨在实现具有最大工艺良率的大批量生产，可提高晶圆产量

并消除时间浪费，其对任何变化的响应时间均为毫秒级。Akara[®] 具有行业最先进的刻蚀均匀性控制，可提供埃米级关键尺寸下的均匀性和晶圆间可重复性。

基于超过 30,000 个目前正在运行的 Kiyo 腔室的传统和经验，Akara[®] 继承了泛林集团行业领先的 Kiyo[®] 的传统，提供先进的技术来满足未来需求，在泛林集团的导体刻蚀创新与领导地位的历史中翻开了新的篇章。

长江存储全国产化产线即将试产，本土半导体设备、材料企业受益

国产存储龙头长江存储在推动“全国产化”制造设备方面取得了重大突破，首条全国产化的产线将于 2025 年下半年导入试产。这一进展标志着中国半导体产业链在关键环节的自主可控能力提升，对国内半导体行业国产替代进程具有里程碑意义。

长江存储作为中国第一家存储器晶圆厂，3D-NAND 存储芯片龙头，尤其是 Xtacking 3.0 和 Xtacking 4.0 架构的推出，可让 3D NAND 的层数堆叠到 232 层，使其能够与美光、三星和 SK 海力士等全球领导者进行竞争。今年市场又传出，长江存储已开始量产第五代 X4-9070 3D TLC NAND 芯片，通过其自研的 Xtacking“混合键合”技术实现了 294 层量产。

据悉，当前市场中 3D NAND 闪存量产的最高层数为 SK 海力士的 321 层；三星电子量产最高为 286 层；美光为 276 层。日本铠侠目前量产的 NAND 为 218 层芯片。不过，铠侠已宣布与闪迪联合开发的第 10 代 BiCS 3D NAND 闪存，3D 堆叠层数达到空前的 332 层。

市场分析，一旦长江存储这条该试验线获得成功，将

有助于长江存储扩大量产规模，并朝向 100% 设备本土化迈进。若长江存储能将月产量提升至 20 万片，将具备影响全球 NAND 闪存价格走势的话语权。

半导体设备层面，现有国产比例约 45%，一旦整线跑通，蚀刻、沉积、清洗、量测等子系统的验证窗口打开，国产厂商有望分享 2025-2027 年长江存储新一轮扩产资本开支，特别是光刻、量测检测、离子注入等环节替代空间较大。预计 2025 年，半导体设备的国产化率将提升至 50%！

半导体材料层面，长江存储月产能若从 15 万片提升至 20 万片，对国产硅片、光刻胶、电子特气的需求将大幅增长。

政策层面，国家大基金三期注册资本 3440 亿元已落地，投向“卡脖子”设备与材料，叠加地方集成电路产业基金二期同步启动，资金与订单双向共振。

此次试产的全国产化产线涵盖光刻、刻蚀、沉积等全环节国产设备，若试产成功，长江存储 2026 年有望实现全球 NAND 闪存市场 15% 份额。

iDEAL公司正式量产SuperQ技术

美国 iDEAL Semiconductor 的 SuperQ™ 技术现已全面量产，首款产品为 150V MOSFET。同时，一系列 200V MOSFET 产品也已进入送样阶段。

SuperQ 是过去 25 年来硅基 MOSFET 设计领域的首次重大突破，在硅功率器件中实现了前所未有的性能与效率提升。该架构突破了硅材料在导通与开关方面的物理瓶颈，将 n 型导电区域扩大至高达 95%，并将开关损耗较竞争产品降低高达 2.1 倍。

该结构不仅改善了器件的电阻与功率损耗，同时保留了硅材料的诸多优势，包括高强度、量产能力强以及在 175°C 结温下的可靠性。该技术可应用于 MOSFET、IGBT、二极管、电源 IC，甚至未来的半导体材料，使 SuperQ 有望成为下一代电力电子的基础性平台。

iDEAL 首款 150V MOSFET 产品——iS15M7R1S1C，为一款典型导通电阻为 6.4mΩ 的器件，现已可通过 5×6 mm 的 PDFN 封装交付。该表贴封装采用外露引脚设计，便于客户装配并提升板级可靠性。

200V 产品系列包含 iS20M6R1S1T，一款典型导通电阻为 6.1mΩ 的 MOSFET，采用 11.5×9.7 mm 的 TOLL 封装。其 RDS(on) 比目前的业界领先产品低 10%，比第二梯队竞争产品低 36%。公司目前还提供 TOLL、TO-220、D2PAK-7L 与 PDFN 等封装形式的 200V 样品。

250V、300V 与 400V MOSFET 平台即将推出——这些电压等级在当前主流半导体技术中仍处于服务不足状态。iDEAL 的新一代器件将提供远低于现有方案的导通电阻，释放全新的效率与性能潜力。

iDEAL Semiconductor 联合创始人兼首席执行官 Mark Granahan 表示：“在过去的 25 年里，业界依赖于如 Superjunction 这类的‘减电场 (RESURF)’技术，但这类架构的性能已经趋于瓶颈。若要实现电源传输与效率的跃升，就必须引入新的架构——这正是 SuperQ 的使命。对高性能电源解决方案的需求从未如此强烈。SuperQ 将推动包括工业自动化、AI 数据中心以及全球电气化趋势等关键新兴应用的发展。”

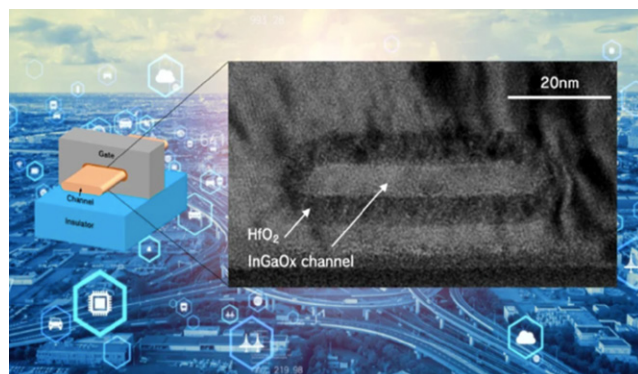
新型“掺镓氧化铟 (InGaOx) 晶体”有望取代硅材料

东京大学工业科学研究所研究人员宣布，开发出一种革命性的新型掺镓氧化铟 (InGaOx) 的晶体材料，有望取代现有的硅材料。应用于环绕栅极晶体管中可实现出色的电子迁移率和长期稳定性，能够大幅提升 AI 与大数据领域应用的性能，并在后硅时代延续摩尔定律的生命力。

研究人员使用这种掺镓氧化铟材料制造了一种新型晶体管，因为这种特殊材料可以形成高度有序的晶体结构，帮助电子更有效地移动——这对晶体管性能至关重要。

该研究的主要作者 Anlan Chen 称：“我们还希望我们的晶体氧化物晶体管具有‘全环绕栅极’结构，即控制电流开断的栅极完全环绕着电流流动的通道，与传统栅极相比，我们可以提高效率 and 可扩展性。”

据了解，氧化铟存在氧空位缺陷，这会促进载流子散射，从而降低器件稳定性。研究团队用镓对氧化铟进行掺杂，以抑制氧空位，进而提高晶体管的可靠性。该团队采用原子层沉积技术，逐层将一层薄薄的 InGaOx 涂覆在环绕栅极晶体管的沟道区域上。沉积完成后，将薄膜加热以形成



Credit: Institute of Industrial Science, The University of Tokyo

实现电子迁移率所需的晶体结构。这一过程最终实现了基于金属氧化物的场效应晶体管 (MOSFET) 的环绕栅极制造。

据 Anlan Chen 介绍，团队研发的全环绕 MOSFET 包含一层掺镓的氧化铟层，实现了 44.5 平方厘米 / 伏秒的高迁移率。至关重要的是，该器件在施加应力的情况下稳定运行了近三个小时，表现出良好的可靠性，超过了此前报道的类似器件的性能。

西门子 EDA 解决方案简化复杂 3D IC 设计与分析流程

西门子数字化工业软件宣布为其电子设计自动化 (EDA) 产品组合新增两大解决方案，助力半导体设计团队攻克 2.5D/3D 集成电路 (IC) 设计与制造的复杂挑战。

西门子全新的 Innovator3D IC™ 解决方案套件能够助力 IC 设计师高效完成异构集成 2.5D/3D IC 设计的创建、仿真与管理。新的 Calibre 3DStress 软件借助先进热-机械分析技术，可在晶体管级确定应力对电气性能的影响。这些解决方案协同作用，能够显著降低下一代复杂 2.5D/3D IC 设计的风险，并提升设计效率、良率及可靠性。

Innovator3D IC 解决方案套件

西门子的 Innovator3D IC 解决方案套件为异构设计的规划与集成、基底/中介层实现、接口协议合规性分析及设计和 IP 的数据管理提供了快速且可预测的实现路径。

该套件基于 AI 赋能的用户体验，具备强大的多线程与多核处理能力，可为 500 多万管脚的设计提供优化的性能。

该套件包含：Innovator3D IC Integrator——可通过统一数据模型构建数字孪生的整合集成环境，以用于设计规划、原型验证及预测分析；Innovator3D IC Layout 解决方案——用于“设计即正确”封装中介层与基底实现；Innovator3D IC Protocol Analyzer——用于芯粒间及裸片间接口合规性分析；Innovator3D IC Data

Management——用于设计和设计数据 IP 的在研管理。

Calibre 3DStress 软件

随着 2.5D/3D IC 架构的裸片厚度降低及封装工艺温度升高，IC 设计师们逐渐意识到在裸片研发时已通过验证和测试的设计在封装回流后往往不再符合规格。

Calibre 3DStress 正是针对这一挑战而推出，其支持在 3D IC 封装场景下对热机械应力及翘曲进行晶体管级精确分析、验证与调试，使芯片设计师能够在开发早期评估芯片封装交互作用对设计功能的影响。这种前瞻性分析不仅可预防后期失效，还能优化设计以提升性能与耐用性。

基于 2024 年推出的 Calibre 3DThermal，Calibre 3DStress 扩展了多物理场解决方案，大幅降低热机械影响，并在设计早期提供设计与电气行为的可视化分析。有别于封装级应力分析工具，Calibre 3DStress 可唯独实现晶体管级应力检测，验证封装工艺与成品功能是否会导致电路性能下降。

Calibre 3DStress 是西门子 3D IC 多物理场软件产品组合的重要组成部分，也是西门子 IC 数字孪生与半导体开发工作流程的基础模块。该方案创新性地将行业标准 Calibre 物理验证功能与本地高级机械解算器结合，实现 IC 结构与材料的应力评估。

国内首条碳基集成电路生产线于重庆投运

北京大学重庆碳基集成电路研究院近日在重庆投运了国内首条碳基集成电路生产线，目前已开始量产。

当前市场主流芯片为硅基芯片，是以硅为核心材料，但受摩尔定律的影响，硅基芯片的晶体管尺寸已接近极限。碳基芯片则采用碳纳米管等为核心材料制作，以求突破集成电路发展瓶颈。据介绍，碳纳米管拥有超薄结构、优异电学性能和化学稳定性，综合性能可以比硅基集成电路提高成百上千倍，且具有成本低、功耗低等优势。同时，碳基芯片无需采用最先进的光刻工艺，其技术性能就能与当前最先进的硅基芯片相当。比如，28 纳米碳基芯片就相当于 7 纳米硅基芯片。

经过 20 多年攻关，北大碳基团队研发出一整套高性能碳纳米管晶体管的无掺杂制备方法，达到世界领先水平。基于此，2023 年，北大重庆碳基院揭牌成立，致力于推动北大成果在渝转化，开展碳基集成电路工程化和产业化研究开发，孵化培育碳基集成电路全链条产业生态。此次生产线的投运，标志着碳基集成电路从实验室创新走向工程化应用迈出了坚实的第一步，将加快我国碳基集成电路发展进程，助力“中国芯”实现“换道超车”。下一步，北大重庆碳基院将加快打造碳基集成电路制造示范线，开发更先进的 28 纳米碳基完整工艺平台，预计 2028 年投产后，年晶圆 10 万片。

盖泽GS-EA12C边缘夹持式晶圆校准器

夹持式晶圆校准器通过独特的夹持机构，能够以最小接触面积实现晶圆的高速、高精度寻边校准，在晶圆加工的定位环节得到广泛应用。

盖泽 GS-EA12C 晶圆校准器 (wafer aligner) 采用了先进的 2 轴 5 相步进电机控制器与脉冲发生器，并结合盖泽自主研发的高精度晶圆校准算法，实现了卓越的校准性能。该设备的校准精度达到晶圆缺口精度 $\pm 0.3^\circ$ ，校准速度仅需 2.5 秒 (不执行夹持动作)，在性能上可以与国际一线产品比肩。

盖泽 GS-EA12C 搭载了先进的高性能光学传感器，能够精准地实现对 300mm 透明、半透明以及不透明等多种材质晶圆的轮廓侦测功能，为高精度晶圆校准寻边提供了可靠的硬件支持。

盖泽 GS-EA12C 配备了优质的夹持机构。该机构能够以合适的力度精准接触晶圆边缘，有效避免晶圆应力的



产生以及颗粒的附着。校准过程中与晶圆与接触面积更小，降低了晶圆在工艺过程中被污染的风险，同时设备运行更加安静。凭借这一卓越性能，盖泽 GS-EA12C 助力客户显著提升生产效率，实现更高的产量。

盖泽 GS-EA12C 采用内嵌式设计，无需额外设置控制器及走线空间，实现了超小体积尺寸，能够直接集成至半导体设备中使用。其洁净等级达到 Class 2，完美适用于半导体、光电等对洁净度要求极高的环境。此外，设备配备有提醒功能的状态指示灯，用户可以通过状态指示灯轻松掌握产品的使用状态。

盖泽 GS-EA12C 夹持式晶圆校准器带来了新的国产化替代方案，为客户提供了更多选择。盖泽期待 GS-EA12C 夹持式晶圆校准器能够助力客户实现更高效、更精确的晶圆加工，共同推动半导体产业的持续繁荣与发展。



MRSI设备：一站式满足光模块键合与封装的高效解决方案

高精度

高效率

高产能

高稳定

模块化设计

NEW



MRSI-LEAP超高速1微米芯片键合机



诚挚邀请您莅临2025年CIOE光博会10B79展台
共同探讨先进技术与创新封装解决方案的最新突破

ERS光子解键合技术推动先进封装发展

随着轻型可穿戴设备和先进数字终端设备的需求不断增长，传统晶圆逐渐无法满足多层先进封装（2.5D/3D堆叠）的需求。它们体积较大、重量重、且在高温和大功率环境下表现欠佳，难以适应行业的快速发展。如今，半导体制造商倾向于采用厚度小于 100 μm 的薄晶圆。然而，晶圆越薄就越容易破损，为此，行业开发了各种临时键合和解键（TBDB）技术，利用专用键合胶将器件晶圆临时固定在刚性载板上，以提升制造过程的稳定性和良率。

现有解键方法的局限性

完成晶圆减薄等一系列后端工艺后，如何无损地分离载板与键合胶成为关键。现有的解键合方法各有优缺点：

- **热溶解键**：通过加热融化键合材料来分离晶圆和载板，但键合材料的热稳定性较低，易产生残留，影响后续加工。

- **化学解键**：使用化学溶剂溶解键合胶来确保零残留。这种方法虽然有效，大量化学品的使用不仅增加成本，也对环境造成不良影响，还可能导致晶圆翘曲。

- **机械剥离**：通过刀片施加机械应力来分离晶圆和载板。虽然避免了化学试剂和加温的过程，但外加的机械应力大大增加了超薄晶圆碎裂的风险。因此，这种方法更适用于面积较小或较厚的晶圆。

- **激光解键**：当前主流技术，利用激光透过玻璃载板照射键合胶，使其发生物理或化学变化，实现解键。然而，这种方法需特定的激光释放层（Laser release layer），工艺繁琐复杂，且玻璃载板损耗高，成本居高不下。

光子解键合：低成本、良率高、零应力的革新方案

为克服现有解键合技术的不足，ERS 在 2024 年推出了光子解键合机，为 TBDB 工艺带来了革命性的解决方案。该技术突破性的摒弃了传统的激光释放层，而在玻璃载板上加一层永久的光吸收反应层（CLAL，Carrier with Laser Absorbing Layer），这样做的目的是省去了激光解键合中的旋涂（Spin coating）工艺，同时也不再需要昂贵的 IR 或 UV 激光器，而是采用高照射强度的闪光灯溶解载板和晶圆之间的键合胶，从而保证脱胶且无残留。

该闪光灯拥有可调控的光源波长（200 至 1100nm）以及照射强度（最高可达 45 kW/cm^2 ），特殊的玻璃载板与光吸收层组合（CLAL）吸收光并将光能转化为热能，促使键合材料发生反应。由于照射时间极短，以及玻璃载板优良的光学和温度表现，不但保证了在室温下完成解键合工艺，还保护了晶圆。

作为该机器核心部件之一的玻璃载板（CLAL），通过 PVD 工艺将涂层覆盖在玻璃载板上，仅需薄薄一层就可将 55% 的光能转化为热能，并且该 CLAL 可以重复使用，大大降低了企业的耗材成本。

ERS 开创性的设计让该机器具备以下独特的优势：

- 解键合无施加任何外力，无残胶
- 与传统激光解键合相比，运营成本降低超过 30%
- 可兼容多种键合材料
- 简化工艺流程：无需旋涂工艺，无需投入额外设备
- 光子解键合在工艺上的优势将大幅提高良率

此外，该机器还支持晶圆级 / 面板级先进封装，面板尺寸可达 600 x 600 mm，非常适合人工智能芯片、功率 IC、GPU 和 HBM 等高端应用。



ERS 光子解键合技术不仅攻克了薄晶圆解键合的技术瓶颈，更为半导体制造设定了新标准。它以低成本、高可靠性、零应力的特性，在确保高产量的同时，最大化提升良率，是推动下一代半导体先进封装工艺发展的关键一步。

（来源：ERS 亚洲）



为半导体产业发展建设添砖加瓦

——世源科技资深项目经理刘学先生专访

电子工程建设是电子信息产业发展的基础。在半导体产业蓬勃发展的浪潮中，世源科技工程有限公司作为电子信息产业的“国家队”，始终站在行业前沿，以其卓越的技术实力和丰富的项目经验，为半导体项目的落地与运营提供全方位支持与服务。近日，《半导体芯科技》杂志有幸采访了世源科技资深项目经理刘学先生，深入了解公司在半导体工程领域的创新实践与独特优势。

项目经理：EPC项目责任担当

1999年，刘学毕业于东北大学工业工程专业，带着年轻人建功立业的理想，投入到了工程建设的技术和管理工作中。从2003年起，刘学开始参与EPC（工程总承包）工程的施工管理工作，逐渐成长为一名经验丰富的优秀EPC项目经理。

2015年，刘学进入半导体行业，十年来，他与快速发展的中国半导体产业同步成长，见证了中国半导体产业从“跟跑”到“并跑”的发展历程。作为资深项目经理或副经理，他负责和参与了“西安三星SDI化学电解液输送系统项目”、“南昌高新微电子科技园项目（设计、采购、

施工）EPC总承包项目”、“晋城开发区光机电产业园区标准厂房建设项目”、“国家存储器基地（一期）二阶段工程项目设计、采购、施工总承包项目”、“国家存储器基地项目（一期）FAB2及配套设施建筑机电设计、采购、施工总承包项目”、“润鹏半导体12吋集成电路生产线项目EPC工程总承包”等重要项目的全过程，为这些项目的顺利交付贡献了自己的聪明才智，付出了辛勤劳动。在长江存储国家存储器基地项目中，刘学利用六个月时间，完成了洁净室设计，通过工艺、建筑、机电的跨学科协作，攻克了微振动控制难题。通过负责多个项目，塑造了他以客户需求为导向的职业理念。此外，在中国半导体从“跟跑”到“并跑”的过程中，世源科技也遇到多个“卡脖子”的问题，通过在超纯水、特气、化学品等方面实现突破，使他增强了从业者的使命感。

EPC项目经理是工程总承包项目的核心管理者，责任重大。EPC项目经理要负责项目全周期管理，主导项目从决策、设计、采购、施工，到验收、试运行的全过程，制定执行计划并分解目标，全面把控项目质量、安全、成本和进度，统筹协调全过程，确保项目在预算内按时保质完成。

谈到十年来作为半导体工程 EPC 项目经理的经历，刘学深有感触：半导体是工业体系里的皇冠。半导体工程项目既像化工厂，又像高端制造厂。它有非常多的特殊气体、化学品，需要超洁净环境，又有各种监控监测系统，非常复杂。半导体行业技术含量高，细节把控需要更深，这个行业是非常具有挑战性的。

作为高级工程师和资深 EPC 项目经理，刘学表示，半导体工程领域从业者需具备工艺理解能力、数字化技能和系统思维，要成为复合型人才，具备沟通协调能力。半导体行业对从业人员的要求比较高，世源科技在人才培养方面下足功夫，采用项目导师制，由资深工程师带教新人。通过内部项目锻炼年轻人，每周、每月有培训计划，在企业微信“源学堂”上分享项目总结和心得并考试。还组织内部技术论坛、参加外部技术交流会和行业标准制定会议，打造复合型人才。在润鹏项目中，许多年轻工程师通过项目锻炼，快速成长为技术骨干。

全国性服务网络，赋能半导体项目落地

世源科技成立于 2003 年，是中国电子工程设计院股份有限公司整合工业板块资源改制创建的控股子公司。世源科技专注于电子信息行业工程技术服务，聚焦半导体、新型显示、电子材料、大数据、生物医药、新能源等产业，业务范围涵盖规划咨询、工程设计、项目管理、工程总承包、专项工程承包等领域，为客户提供产业链全生命周期的全过程解决方案。

世源科技围绕京津冀、长三角等主要城市群构建了全国性服务网络，在上海、成都、深圳、合肥、武汉等地设有分公司。刘学表示，这些分支机构通过本地化资源整合与快速响应能力，为半导体项目落地提供了有力支撑。在深圳润鹏半导体 12 吋集成电路生产线项目中，依托当地产业链配套，刘学带领项目团队实现了从设计到投产的全流程高效协同，建设周期缩短 15% 以上。而在武汉长江存储国家存储器项目二期工程设计、采购、施工总承包中，通过与本地高校、科研院所合作，刘学团队更是快速解决了超洁净车间设计中的技术难题。这种网络优势不仅降低了项目成本，更助力客户实现产能快速爬坡。

全过程服务，创造客户额外价值

世源科技秉持为高科技领域工程建设提供全方位、全过程解决方案的使命。刘学介绍，公司的全过程服务涵盖

从前期园区规划、项目拿地，到具体 EPC 施工管理服务，以及项目投产以后的运维服务。以国家存储器基地项目为例，前期通过自有 Ansys Fluent 软件进行 CFD 气流组织模拟分析，通过对设备 Layout、洁净室初版建筑图、FFU 及高架地板布置图、回风道及 DCC 分布图等条件输入建模模拟，对洁净厂房分别在空态、静态、动态下的相关参数（气流、温度、湿度、洁净度）进行数值模拟，指导设计优化，优化机电系统布局；施工阶段采用设计、采购、施工一体化模式，将设备采购周期缩短 20%；运维阶段通过数字孪生平台实时监控能耗数据，使客户运营成本较传统工程服务降低 12%。这种模式减少了 40% 的跨部门协调成本，并通过工艺优化实现绿色化升级，为客户创造了可持续的经济收益。

技术深耕，突破行业难题

在国家政策驱动下，半导体国产化加速，近年国内半导体工程市场规模年增长率超过 20%，但高端技术国产化仍面临挑战。面对当前国内半导体工程领域的机遇与挑战，世源科技在技术突破方面成果显著，自主研发的超洁净车间微振控制系数达到国际领先水平。并获多项国际发明专利授权。

刘学参与主导的润鹏 12 吋集成电路生产线项目是 2023-2024 年广东省和深圳市的重点项目。在这个项目中，他带领项目团队取得多项技术突破。突破了 40 纳米以上模拟特色工艺的量产瓶颈；通过进行 CFD 气流组织模拟



分析,实现洁净室设计气流模拟精度误差在 5% 以下;并采用模块化施工,将施工周期大大缩减。从项目开工到工艺设备搬入仅用了 14 个月不到,到项目通线不到 23 个月,远低于行业平均的 24 个月。在智能化方面,引入数字孪生平台和智能化能源监控,使故障响应时间缩短 15 分钟。

在武汉长江存储国家存储器项目等“标杆工程”中,刘学团队也攻克了诸多典型技术难题。如在超洁净车间设计方面,通过双墙夹道压差控制法将空气中分子级污染物浓度控制在 0.1ppm 以下,并采用 BIM 技术实现机电管线预制,降低污染风险 70%;针对 3D NAND 芯片制造的严苛温湿度要求,开发了四管制 RCU 加 FCU 复合空调系统,并通过 CFD 仿真优化气流组织,确保晶圆缺陷率控制在万分之一以下。

智能化提升项目管理效率

世源科技强调推动产业的高端化、智能化、绿色化,在项目管理、工程监控等方面有诸多“智能化”应用案例。在项目管理方面,刘学领导的多个项目引入 AI 驱动的风险管控系统,通过机器学习提前预测设备到货延滞风险,使供应链中断次数减少 60%。在工程监控方面,引入智能化工程监控,在施工阶段布置多个智能化机器人及监控摄像头,通过物联网传感器实现全程智能化监测和事故预防。在运维方面,通过 AR 远程协作系统将专家支持响应时间从 4 小时缩短至 30 分钟,使维护效率提高 80%。

对于复杂程度极高的半导体工程,世源科技在跨团队协作方面经验丰富。在搭建跨团队协作体系时,先分析项目重难点和特殊之处,再协调公司各部门资源,派驻有半导体工程经验和大厂房施工经验五年以上的人员参与项目。

刘学表示,不同项目管理逻辑存在差异,如西安三星 SDI 化学电解液系统项目侧重国际化标准对接,建立双语协同平台和引入韩国质量管理体系;而润鹏 12 吋半导体芯片工厂则聚焦智能化集成,采用设计、仿真、施工闭环流程和实时数据共享平台。

在晋城开发区光机电产业园、南昌高新微电子科技有限公司等产业集群项目中,世源科技从前期园区规划就参与其中,通过产业定位适配分析,优化厂房设计,使单位面积产能提高、工程造价降低。后期运维引入智能运营平台,通过大数据分析预测设备故障,减少停机时间,降低运维成本。这种全生命周期解决方案,帮助客户实现从建设到运营的成本最低和运维稳定性提升。



面对半导体项目“工期紧、标准高、供应链波动大”的问题,世源科技建立了完善的风险管理体系。通过多部门联合评估列出风险点,针对每个风险点制定对策和责任人跟踪。在设备采购风险方面,建立分级管控体系,筛选和管理供应商;在技术方面,预留洁净空间冗余应对工艺升级需求;在供应链波动方面,通过区块链溯源系统监控材料物流状态。

数字化转型,迈向国际一流

世源科技正积极布局数字化转型,BIM 技术已覆盖 90% 以上项目,数字孪生平台在多个项目中实现能耗降低和运维效率提升。未来,公司将继续深化 AI 与设计融合,通过生成式设计算法优化洁净室布局,并开发风险预判 AI 模型。

刘学强调,“国际一流”的半导体工程公司应具备独特技术、优秀人才、先进管理制度、全产业链生态技术的全球化服务能力和高端标准制定权。世源科技在本地化服务、绿色技术和成本控制方面已经具有相当优势,但在技术应用提升、产业链深耕和国际市场拓展方面还有差距。目前公司已承接越南、泰国、新加坡等地的国外项目,正加快全球化布局。

世源科技作为半导体工程领域的国家队,通过技术深耕、全生命周期服务与数字化转型,正从工程服务商向科技型解决方案供应商升级。在产业振兴的浪潮中,其经验为行业提供了本土化创新与全球化对标的双重范本。未来,世源科技将在高端技术生态构建与国际化布局上持续突破。期待更多年轻人加入,共同推动半导体产业迈向新高度。◆(本刊记者 赵雪芹)



先进晶圆厂需要更多创新设施管理， 以实现高效、可靠和韧性

当今的晶圆厂是高度复杂的环境，要求精确性、可靠性和实时适应性。行业的成功将依赖于一支稳定的、拥有专业技能、注重流程和效率的员工队伍，并采用创新设施管理合作伙伴和解决方案。

美国国内半导体制造业正受到创纪录的高额投资和《芯片与科学法案》等联邦激励措施的推动。美国半导体制造能力即将迎来大规模扩张。

根据美国半导体行业协会（SIA）的数据，在未来十年内，美国晶圆厂产能将增长到目前的三倍。

然而，这一制造业的复兴面临着一些重大障碍。许多设施需要从零开始建

设，这需要高度专业化的技能和培训——从管道工、水管工、电工和焊工，到设备安装、操作和维护人员。

这些晶圆厂一旦投入运营，要在满足严格的质量、安全和环境标准的同时，保持最高效率运行，将面临一系列独特的挑战。由于流程极其复杂、精度要求严苛、生产规模庞大，管理这些设施是一项艰巨的任务。随着工艺技术的不断进步（向



作者：Joseph Cestari，ABM公司半导体运营副总裁；Neha Dhingra，ABM公司半导体战略副总裁

3 纳米、2 纳米节点迈进)，误差容限更是进一步降低。制造过程中温度、压力或化学成分的微小偏差都可能导致系统性故障，对于极紫外（EUV）光刻等尖端技术而言尤其如此。

这些复杂的设施需要高度专业化的洁净室和厂务设施管理解决方案，也需要推动更多数字化应用，以及对于劳动力人才发展的持续投资。

设施停机的成本影响

半导体设施的停机可能源于多种问题，包括电力中断、设备故障、人为错误，以及疫情期间暴露出的供应链短缺。

一家先进晶圆厂四小时的意外停机可能造成 83.3 万至 330 万美元的损失（每分钟高达 3,472 美元）。这意味着一整天的停机损失可能高达 500 万至 2000 万美元。生产较落后芯片的小型或老旧设施成本可能较低，但仍可能达到每天 50 万至 200 万美元的损失。

虽然实际成本可能因设施的产出价值和产品类型而波动，但有一点无疑是确定的：任何停机都代价高昂。更复杂的是，成品在发货后也可能因污染或工艺不一致而失效，导致昂贵的召回，甚至对消费者造成伤害，从而引发巨额罚款、强制停工、退货利润损失或昂贵的诉讼。

洁净闭环管理

洁净室必须始终如一地坚守一个核心目标——阻隔外部污染物，并清除内部产生的污染微粒。这需要通过“洁净闭环管理（clean continuum）”来实现，包括建立、认证并持续维护所需环境。该一精密的过流程融合了多项专业技术能力，包括受控环境的专业化清洁、微粒监测、气流测试与平衡调试，以及标准合规性认证等核心环节。

滤网破损、物料输送管线泄漏或操作人员疏忽都可能导致污染，造成良率损失。即便是比微米级（相当于人类头发丝直径的百分之一）还小的单个颗粒，也足以毁坏整片晶圆。

ISO 标准为维持这种无菌环境提供了必要框架，既规定了空气中可接受的颗粒物水平，也制定了相应操作规范。从 Class 1 到 Class 10,000 的污染控制洁净等级，对应着逐级变化的颗粒物限值、气流控制严格度及流程严谨度要求。主要污染源包括人员、设备、物料及制程引入的空气悬浮物（灰尘、微生物、气溶胶等）。洁净等级每提升一级，

技术难度与风险系数便呈几何级增长。

管控微粒污染问题

空气污染物、污垢灰尘、金属铁屑、人体毛发、皮屑等——这些只是其中几例——都必须严格隔绝。同时必须注意，所有操作和系统都是相互关联、彼此影响的。暖通系统中的颗粒物会推高制冷能耗，空气中的气态污染物可能导致设备腐蚀与故障，而微粒积聚更会干扰关键设备运行，引发停机事故。

人体污染防控——皮屑、毛发、呼吸等人体污染物是主要污染源之一。在 Class 1 级洁净室中，一个未防护的咳嗽就足以让数小时的过滤努力前功尽弃。

污染控制方案——通过升级更衣程序、风淋系统等进出管控措施，可有效降低此类污染风险。在整体洁净环境中必须严格执行标准操作规程（SOP），包括日常清洁和工具安装/维护后的“作业后专项清洁”。

气流系统管理——在这些复杂环境中，空气过滤、流向及排风系统同样至关重要。必须实施严格的预防性维护计划，才能维持 Class 1-100 级洁净室所必需的定向气流。

数字化设施管理

半导体制造设施的数字化升级，是通过应用先进技术优化运营、提升效率，确保持续满足严苛生产环境要求的系统性工程。数字化转型将显著提升自动化控制、数据整合及环境监控等关键领域的设施管理水平。

数据驱动决策——晶圆厂从设备、环境控制系统到生产流程均产生海量数据。数字化设施管理的核心在于将这些数据转化为可执行洞察。以 ABM Connect™ 为代表的智能数据平台，可实时生成定制化分析报告，快速响应各类运营问题。通过集成物联网中枢实现可视化监控与任务验证，一线团队可实时获取以下维度的数据看板：



- 计划路线的工作完成情况
- 质量检测与合规检查结果
- 异常识别模式与绩效趋势
- 培训达标率
- 安全生产观察记录

数字化设施管理技术通过实时可执行指标、强大的报告系统及动态 KPI（关键绩效指标）看板，实现精度与效率的双重提升。对于半导体这类强监管行业，数字化方案既能有效应对合规审计挑战，更为持续改进提供数据支撑。

引入预测性维护

随着晶圆厂生产技术的不断创新，基于智能科技的设备维护解决方案应运而生。预测性维护（PdM）通过从被动检修 / 定期维护转向数据驱动的精准维护模式，为半导体晶圆厂带来革命性变革。

预测性维护在关键设备中的应用——光刻机、蚀刻机和沉积系统等高度专业化且造价昂贵的设备容易发生故障。EUV 系统的激光器不发射或真空泵故障都可能导致整条产线停摆。采用预测性维护（PdM）模型可最大限度减少中断并延长设备寿命。其核心价值在于：从按固定周期更换部件，转变为基于运营需求与全生命周期成本最优化的精准维护决策。

实时监测技术实现路径——通过有线 / 无线传感器网络与人工智能技术的结合，可实现设备状态的实时监控并将数据汇总至中央信息系统。这类传感器主要应用于以下关键资产监测场景：

- 热量监测 - 检测由绝缘问题或传导故障引起的异常发热，在放电事件或电弧故障发生前采取行动。
- 局部放电监测 - 局部放电通常是不可见的，但会随时间破坏绝缘，最终导致灾难性完全放电。
- 电路监测 - 测量电能和电能质量数据，包括波形中的谐波干扰和电压瞬变（骤降和骤升），这些可能损坏敏感设备。

然后，借助人工智能和机器学习算法分析这些数据，可识别预示故障的模式或异常。例如：泵体振动水平突增可能预示磨损，触发预防性维护。长期积累此类数据可建立设备异常识别模型，实现故障预警。实施精准维护策略的企业通常能获得更高的设备综合效率（OEE）。据 Nucleus Research 研究显示，预测性维护可达成：

- 减少 35%-50% 的停机时间

- 延长 20%-40% 的设备寿命
- 降低维护成本
- 提升安全生产水平
- 改善产品质量

然而，有效实施预测性维护仍面临诸多挑战，成功需要依赖于高质量、可获取的数据，以及与现有系统的集成；需精准定义故障预测模型的参数；同时必须建立强健的网络安全措施保护敏感生产数据。

值得关注的是，新型解决方案正使该技术更易实施且具备跨厂区扩展能力。具备专业资质的实施团队能帮助企业成功部署预测性维护系统，最终实现效率提升、成本优化和品质保障的多重效益。



电力韧性保障体系

半导体晶圆厂属于高耗能设施，其冷却系统、制程设备及洁净室运行需要消耗巨量电能和水资源。更重要的是，生产线要求全年无间断的超稳定电力供应——必须实现 24/7 零电压波动供电。即便是毫秒级的电力中断，也可能导致蚀刻或掺杂等精密制程失控，造成在制晶圆批量报废。

电网可靠性挑战——当前美国电网正面临严峻压力。预测显示未来二十年电力需求将激增 50%，且增长势头持续强劲。Grid Strategies 研究指出，美国现有电网基础设施难以应对如此大幅度的负荷增长。这对半导体工厂构成重大运营风险，特别是在干旱频发或高电价地区，电网可靠性问题可能造成毁灭性影响。

值得关注的是，现在有了新型能源管理方法——本地化微电网，通过分布式供能模式可以显著提升供电可靠性与韧性。本地化微电网能够：

- 增强厂区电力承载能力
- 规避用电高峰时段的高额成本
- 构建弹性供电保障体系

简而言之，微电网是分布式能源的本地化集成系统，既能与主网协同实现“削峰填谷”，又可独立运行确保系统韧性。这种自主性显著提升了能源安全性、稳定性和使用效率。由于可再生能源成本下降和政策支持，越来越多的微电网开始采用可再生能源供电。

微电网的“智能”核心在于一组先进的控制系统，能够实时管理整个系统的储能、充放电等动态过程。这些控制系统可以进行编程设定，以监测主网供电与负载需求的实时匹配度，以及电力市场的实时价格波动。

当监测到电价低谷时，系统自动切换至主网供电模式，同时将太阳能电池板产生的富余电能储存于电池系统；待主网电价攀升时，则优先释放储能电力。这种策略可确保：能源成本稳定性；在主网故障时无缝切换至自主供电模式确保不间断的电力供应。这种级别的实时能源管理可以提高能源绩效、控制成本并提高可预测性。

据半导体行业案例显示，部署智能微电网的企业平均可降低 28% 的能源支出，同时将供电中断风险控制在 0.001% 以下。随着数字孪生技术在微电网仿真中的深入应用，这种能源管理模式的预测准确性还将持续提升。

专业技术人才缺口与应对策略

美国半导体行业协会（SIA）预测，到 2030 年全行

业将面临约 67,000 名工程师和技术人员的严重短缺，且现有劳动力中有三分之一即将退休。当前亟需建立更全面的培训体系、技能提升计划和可持续的人才发展机制。值得关注的是，这些岗位中约 60% 并不要求四年制学历，通过职业认证或两年制培训项目即可胜任。

行业各方应联合建立国家级培训体系，整合政府资金与行业资源来培育核心专业技术力量。在人才供需失衡的过渡期，选择专业外包服务将成为关键解决方案。当外包合作伙伴具备

在半导体高度专业和复杂环境中的深度作业经验优势时尤其如此。

设施管理伙伴的价值——专业设施管理服务商可有效填补建设、运营及维护领域的人才缺口，这种合作模式可能成为振兴美国制造业的关键。其价值体现在：

- ① 传承宝贵的行业经验
- ② 确保符合行业标准
- ③ 实施预测性维护等先进方案

现代晶圆厂作为精密制造的巅峰之作，环境高度复杂，需要精密度、可靠性和实时适应性，要求劳动力具备专业能力。行业成功将取决于三大支柱：稳定的专业技术团队、极致优化的流程管理，以及勇于创新的设施管理合作伙伴生态。◆

USB 功率传感器

中国台湾无线通讯系统整合商筑波网络科技（ACE Solution）与美国高精度功率传感器领导品牌 LadyBug Technologies，共同推出支援 Wi-Fi、4G 与 5G 等涵盖低频至高频测试频段的 USB 功率传感器，以对应不同的测试需求。

目前，筑波网络科技与 LadyBug 积极布局 77 GHz 至 110 GHz 的超高频、微波市场，瞄准车用雷达、卫星通讯及 6G 测试等应用。双方认为，未来如 Starlink 等卫星系统的点对点通讯将广泛使用 80 GHz 频段，具备高速传输与低延迟的优势，应用潜力巨大。

LadyBug 高整合性设计的 USB 功率传感器易于嵌入各式测试设备中，可协助客户缩减整体系统体积、提升测试效率。新推出的 LBSF09 为全球最小、同时具备可追溯

校准能力的功率传感器，特别适用于如 1U 机架等高密度安装场景，有效提升空间利用率。针对日益增长的电磁兼容性（EMC）测试需求，LadyBug 亦推出 LB5900 系列产品，最低测试频率达 4 kHz，满足最新法规与市场需求。

LadyBug 传感器支援 4 kHz 至 75 GHz 的广泛频率范围，搭载先进专利「免归零、免校准（No-Zero, No-Cal）」技术，可精准量测平均功率、峰值功率与脉冲功率，并大幅简化操作流程。其功率传感器更采用 Tier 1 校准标准，由美国国家标准与技术研究院（NIST）或瑞士联邦计量研究所（METAS）直接校准，确保量测数据的高精度与一致性。

筑波网络科技与 LadyBug 携手近 20 年，持续提供高质量的功率量测整合方案与在地化技术支持，深获业界肯定。



为什么全球 半导体行业需要 SEMI EDA标准

通过提升数据吞吐量并与现代分析工具和人工智能驱动解决方案进行无缝集成，设备数据采集（EDA）标准能够实现实时工艺优化、预测性维护，以及自适应性制造运营。

自 20 世纪 80 年代初制定 SEMI 设备通信标准 1（SECS-I）以来，SEMI 持续推动半导体制造标准化进程。SECS-I 为半导体制造设备与工厂系统间的通信奠定了基础。

多年来，SEMI 逐步扩展了 SECS-II、通用设备模型（GEM）及 GEM300 标准系列。这些标准为车间设备与 IT 系统间的通信、数据交换及控制提供了通用语言统一规范。通过标准化交互方式，SEMI 实现了来自多个供应商的设备无缝集成，这是晶圆制造实施的一项基本要求。如今，SEMI 标准已成为设备通信、工艺控制、物料管理和数据采集等关键活动的基石。

从SECS/GEM到EDA的演进

近年来，SEMI 推出了设备数据采集（Equipment Data Acquisition，简称 EDA）标准，也常称为接口 A（Interface A），进一步扩展其标准体系，以满足半导体行业日益多元化和复杂化的需求。EDA 标准有效促进并简化了工厂的数据采集程序与制造设备之间的通信。

从 SECS/GEM 到 GEM300，再到如今 EDA 标准的演进历程，正是半导体制造复杂度不断提升的自然体现。早期 SECS/GEM 标准建立了完善的设备与主机通信框架，规范了设备行为模式，不仅实现了可靠交互，更为自动化生产奠定了基



作者：Fahad Golra 博士，AGILEO AUTOMATION 产品创新总监

础。随着晶圆尺寸从 200mm 发展到 300mm，GEM300 标准应运而生，以满足更高吞吐量需求和先进工艺控制要求。在 SECS/GEM 基础上，GEM300 新增了作业管理、自动化物料搬运及物料追踪等关键功能，有力支撑了大尺寸晶圆量产需求。

随着产业规模扩大，数据采集与利用的重要性日益凸显。EDA（Interface A）标准体系作为高速、海量数据采集解决方案应运而生。在兼容 SECS/GEM 与 GEM300 的基础上，EDA 实现了实时数据分析、工艺优化和预测性维护，这些功能对数据驱动型制造至关重要。

EDA 与 SECS/GEM、GEM300 相辅相成，共同构成了提升生产效率、良率与质量控制的完整技术路线。这一演进历程确保半导体晶圆厂始终保持竞争力，实现高度自动化，并能在快速变化的市场中持续创新。

利用设备数据提升晶圆厂效率

现代半导体设备可生成海量实时数据，这些数据支撑着多项关键应用：

- **批次间控制（R2R）**：动态调整设备参数，确保不同生产批次间的输出质量稳定；
- **故障检测与分类（FDC）**：通过数据监控实现异常检测与分类，预防缺陷产生；
- **虚拟计量**：利用传感器数据预测工艺参数，减少物

理测量需求并提升产能；

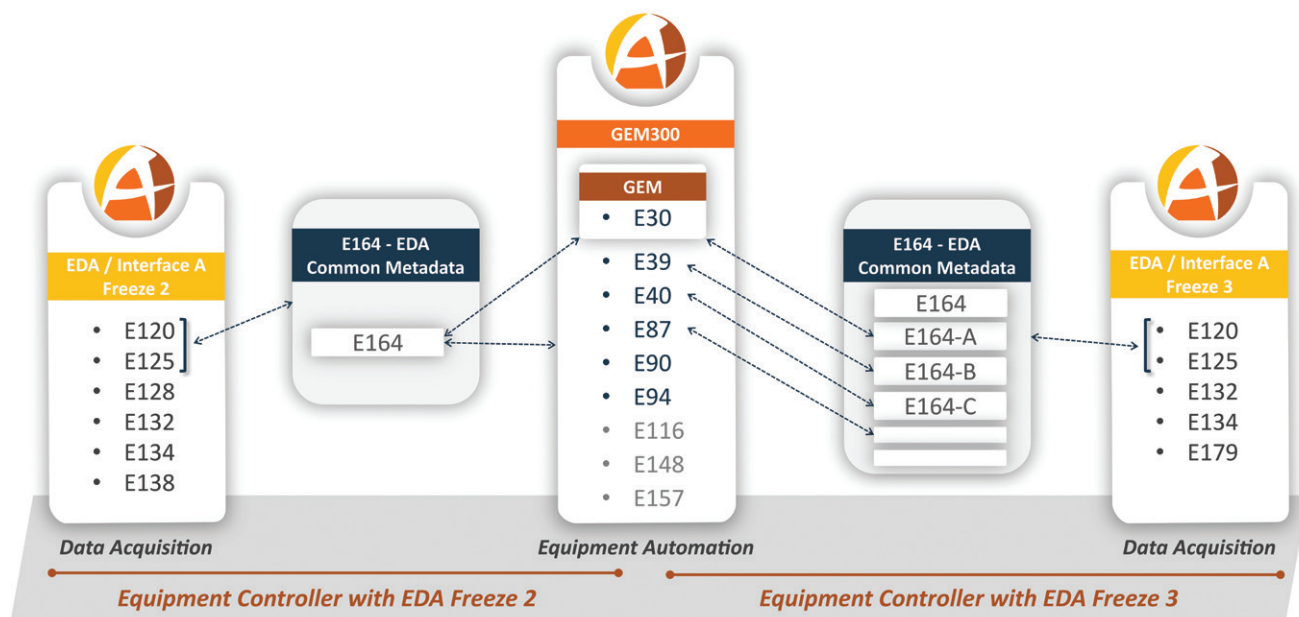
- **状态监控**：分析设备与传感器数据以预测和预防故障，最大限度降低意外停机；
- **数据分析**：识别生产规律与趋势，优化工艺流程、提升良率和整体效率。

这些数据驱动型应用彰显了设备数据利用的变革性价值。通过实施完善的数据采集标准，晶圆厂可实现更敏捷的运营，主动解决问题，并持续优化工艺流程以保持竞争优势。

EDA标准体系

随着摩尔定律不断推动晶体管密度的提升，半导体制造工艺也变得更加复杂。EDA 系列标准通过规范化的数据结构、格式和协议，使复杂的精密设备和 IT 系统之间能够高效地交换数据。在早期 SEMI 标准的基础上，EDA 系列标准增加了管理高速、海量数据的功能。这些标准涉及设备结构、通信、安全、数据建模和收集规划等几项关键功能，使晶圆厂能够安全高效地获得可操作的见解。

SEMI E164 标准 - 通过对设备元数据进行分层建模，并支持跨协议对设备状态进行标准化访问，在 EDA 和 GEM/GEM300 之间架起了一座桥梁。这种集成可确保从日益复杂的自动化设备中无缝收集数据。



EDA Freeze 2和 EDA Freeze 3标准与GEM/GEM300标准的对应关系

STANDARD	DESCRIPTION
SEMI E120 – Common Equipment Model (CEM)	It provides a unified high-level structure for equipment.
SEMI E125 – Equipment Self-Description (EqSD)	It standardises how equipment capabilities and operational states are presented.
SEMI E128 – Specification for XML Message Structures	It defines XML-based message structures for consistent data exchange.
SEMI E132 – Specification for Equipment Client Authentication and Authorisation	It addresses session management and standardises authentication and authorization for secure data access.
SEMI E134 – Specification for Data Collection Management	It outlines the process for planning, managing, and executing data collection.
SEMI E138 – XML Semiconductor Common Components (Freeze 2 only)	It provides XML components tailored for semiconductor communication.
SEMI E179 – Protocol Buffers Common Components (Freeze 3 only)	It specifies a standardized approach to representing errors, data types, data value types, units, and operators through protocol buffers.

“冻结版本 (Freeze)” 的技术意义

“冻结版本 (Freeze)” 是通过锁定成熟、可靠的版本来稳定 SEMI 标准，这些版本共同构成标准套件。根据 SEMI E178 规范，EDA 标准以 Freeze 2 作为当前高速、海量数据采集的稳定框架。而业界正在积极筹备的 Freeze 3 将引入对 HTTP/2、gRPC 和协议缓冲区的支持，以及其他增强功能。

Freeze 3 的一个关键要素是 SEMI E179，即协议缓冲区通用组件规范。SEMI E179 标准确立了通过协议缓冲区表示错误、数据类型、数据值类型、单位和运算符的统一方法。它将在 Freeze 3 中取代 SEMI E138 和 SEMI E128，使业界从基于 XML 的结构转向下一代数据交换格式。在 Freeze 3 继续发展的同时，SEMI EDA Freeze 2 仍是一个可靠、成熟的标准，可推动当今半导体制造领域的数据采集和集成。这一演变凸显了业界对采用尖端技术进行数据驱动型半导体制造的承诺。

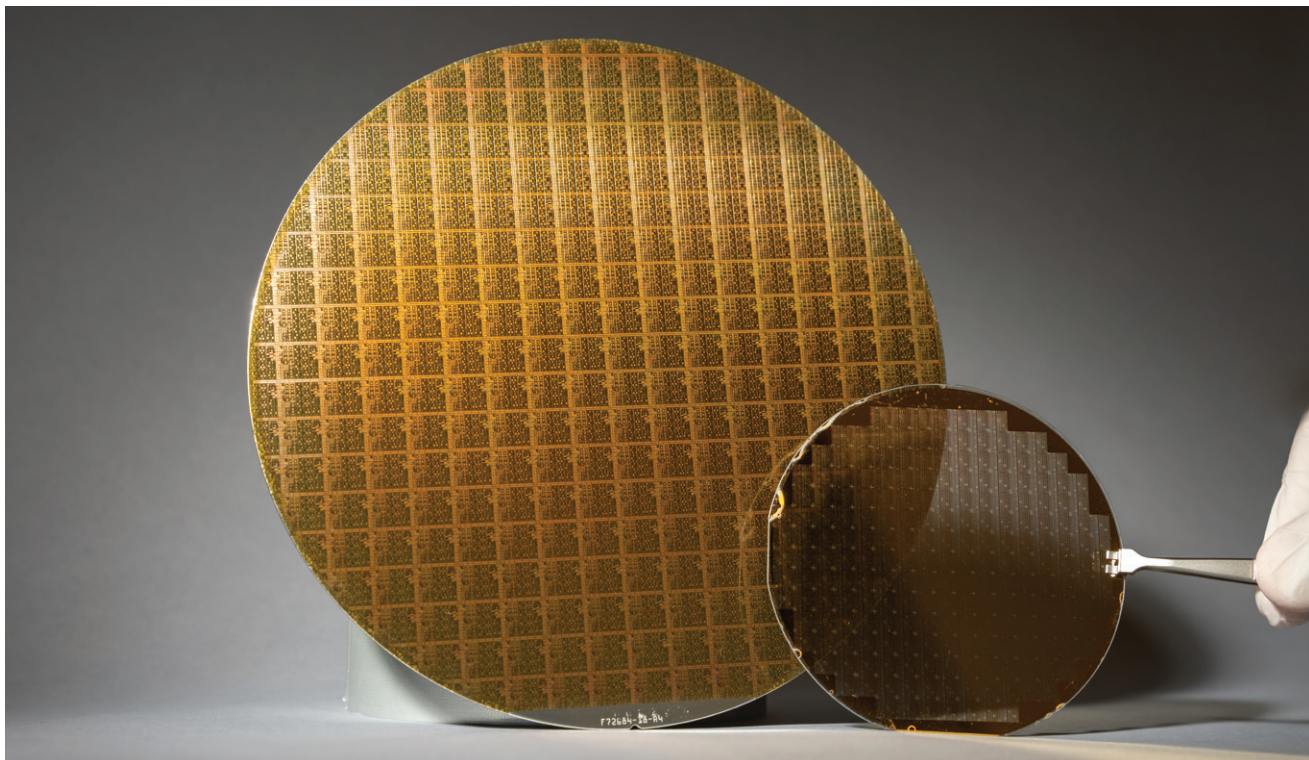
随着制程节点的持续微缩和先进封装技术的大规模应用，全球半导体产业正面临数据复杂度的指数级增长。即将发布的 Freeze 3 标准通过引入 HTTP/2、gRPC 和 Protocol Buffers 等创新技术，使 SEMI EDA 标准体系能够更高效地应对这些日益增长的数据需求。通过提升数据吞吐量，并与现代化分析工具及人工智能驱动解决方案实现无缝集成，该标准将为晶圆厂赋能三大核心能力：

- 实时工艺优化
- 预测性维护
- 自适应制造运营

积极拥抱这一技术演进路线的晶圆厂将实现更高的良率、更快的创新迭代周期，并在不断加速的市场中获得可持续的竞争优势。◆



Dr. Fahad Golra is Director of Product Innovation at Agileo Automation, a French firm specializing in equipment connectivity, control, and supervision solutions for the global semiconductor manufacturing industry. Since joining in 2019, he has driven practical innovations in connectivity technologies, data modeling, and communication architectures. Actively involved in SEMI and the OPC Foundation, Dr. Golra advocates Industry 4.0 adoption, focusing on interoperability, digital twins, and edge-to-cloud architectures. Over his 15-year career, he has served in academia, research, and industry. He is a recognized speaker at global semiconductor events and an accomplished author of conference papers and articles, contributing extensively to the field's ongoing evolution.



迎接异质革命

近期在异质集成电路上的进展凸显了其在现实应用中的潜力

自 超大规模集成电路（VLSI）硅 CMOS 技术诞生以来，在不断追求更小的栅极尺寸和更高器件密度的过程中，其射频（RF）和毫米波性能一直处于次要地位。填补这一空白的是多种化合物半导体，例如砷化镓（GaAs）、氮化镓（GaN）和磷化铟（InP），它们在更高的频率下提供高增益和高输出功率。得益于这些器件，人们得以构建固态相控阵雷达、5G/6G 基站和量子计算机。然而，这些应用在生态系统中面临着诸多挑战，许多人可能认为“异质”材料是一个问题，它会减缓并限制其采用。与硅

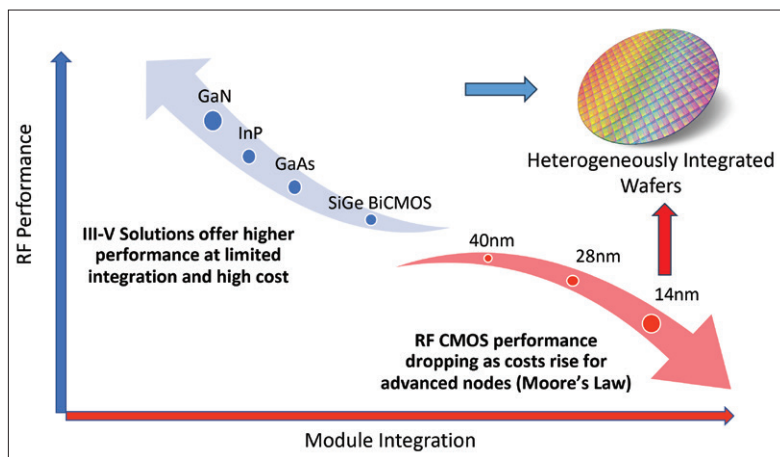


图1：硅基CMOS和化合物半导体各自具有独特的优势，而异质集成有望将两者的优势完美结合。

作者：Christopher Maxey、Justin Kim、Dave Hodge、Mark Soler、Bennett Coy、Dan Green、James Buckwalter 和 Florian Herrault 来自 PseudolithIC 公司

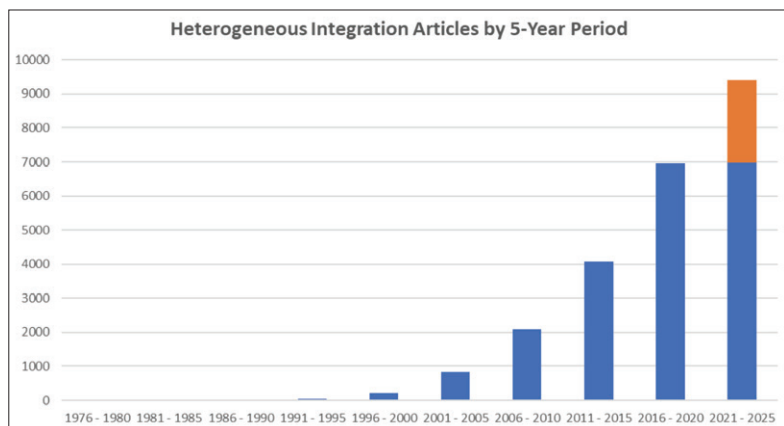


图2：从20世纪70年代至今，每五年为一个周期，涉及异质集成的文章和专利引用情况。最后一个周期包括对当前周期剩余时间的线性外推（数据来源：谷歌学术）。

CMOS 相比，化合物半导体器件的制造时间通常要长一倍，单位面积的成本要高出 5 到 10 倍，因为它们缺乏高量产带来的基本经济优势。

一个吸引人的解决方案是异质集成。许多人正在研究这种方法，它将多种技术的独特优势结合到一个集成电路中（见图 1）。在这里，我们回顾了异质集成兴趣的增长、其在半导体技术历史演变中的进展，以及它为加速新器件进入市场所提供的潜在转折点。我们还描述了我们公司——PseudolithiC 的贡献，我们是许多“史上首次”原型设计的前驱，包括世界上第一个基于 InP 和 GaN 器件的毫米波放大器。

异质集成有望产生重大影响

证据表明异质集成的兴趣正在加速增长，在过去三十年中，期刊文章和专利申请的数量不断增加（见图 2）。在千禧年之初，异质集成开始成为一个真正的主题，从那

时起，出版物的数量一直稳步增长，直至今日。与这一趋势相伴的是，实现集成解决方案的潜在方法数量以及异质集成的潜在应用数量都在增加。例如，不同数字芯片的集成催生了多个会议和联盟，包括最近成立的通用芯片互连快速联盟。许多这类活动得到了联邦资助的支持和推动，例如美国国防高级研究计划局（DARPA）的 CHIPS 计划。还有许多由政府研究计划推动的努力，专注于在芯片级别混合光技术，以降低成本并提高光子集成电路的性能。

从更广泛的半导体创新历史来看，从一项技术的首次成果到其商业部署的时间一直大约是二十年。开发化合物半导体器件技术（例如基于 GaAs 或 GaN 的技术）的时间与硅技术相似（见图 3），最初的器件成果比商业应用的部署早大约 20 年。

对于 GaAs 和 GaN，其发展得到了重大工业投资的支持，部分由美国政府资助。GaAs 器件的开发得到了 DARPA 微型化和集成微电路（MIMIC）计划的支持，而 GaN 的进步则得益于 DARPA 宽禁带半导体（WBGs）计划。异质集成现在正处于商业应用的边缘，并且也受益于类似的开发投资。

根据历史发展速度，我们可以得出结论，异质集成已准备好实现其商业影响。

PseudolithiC 方法的优点

许多研究小组专注于射频应用，并探索了多种方法。我们参与了这一领域，但将技术推向了更远的地方，通过

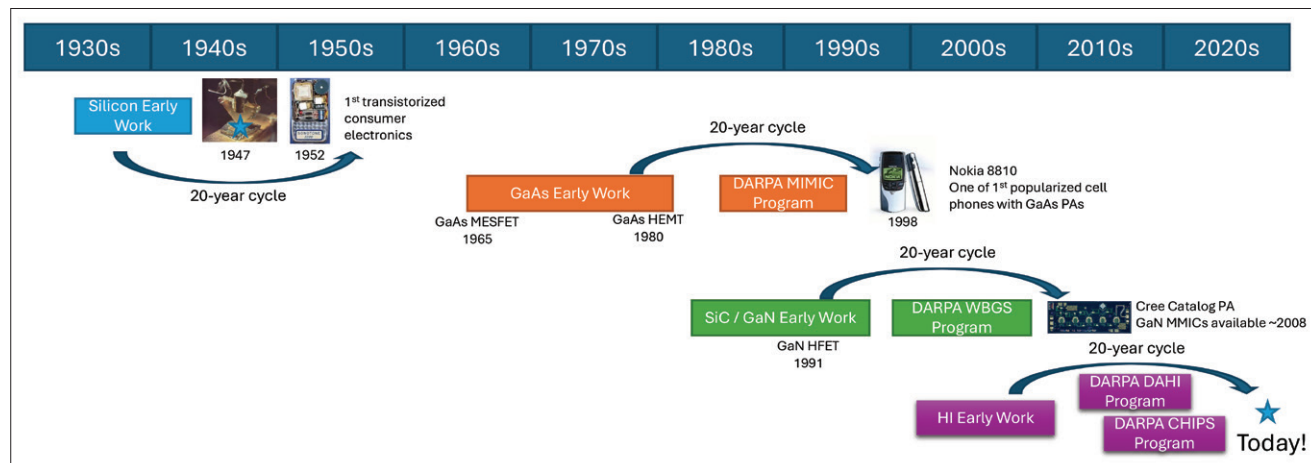


图3：一条时间线，展示了硅、砷化镓（GaAs）、氮化镓（GaN）以及异质集成作为半导体技术的发展演变。

商业化一种芯片级 2.5D 集成方法，利用现有的射频硅和化合物半导体生态系统。

我们的方法在三个关键价值主张上超越了专注于单一材料的单片工艺。首先，我们加快了高性能射频电路的设计和制造过程。例如，设计新电路并集成异质材料（如 N 极性 GaN）的速度比传统代工厂更快，因为我们只需要材料的芯片，而不是整个单片微波集成电路（MMIC）。因此，可以从一次流片中获得数千个芯片（见图 4）。一旦我们采购了芯片并建立了库存，我们的设计师只需要设计中介层，以生产一个新的伪单片集成电路（PLIC）。其次，我们的方法允许在单个 PLIC 中真正“混合和匹配”不同的器件，如 InP 和 GaN，从而实现无需多芯片模块的最佳架构。最后，由于中介层是基于直径至少为 8 英寸的晶圆制造的，它们的面积至少是典型 III-V 工艺中使用的 4 英寸晶圆的四倍，从而带来显著的晶圆厂吞吐量和成本优势。

为了享受所有这些好处，我们采用了一种方法，首先从已建立的国防工业基础或商业代工厂获取单独的活性 III-V 晶体管，甚至是更复杂的集成电路。将这些器件切割成单独的“芯片”后，将它们嵌入到单独设计和制造的硅中介层中，该中介层可能包含无源网络（如变压器）和有源 CMOS 控制电路。通过采用低温工艺，我们保持了芯片和原位 CMOS 器件的完整性。我们最后一步是在晶圆级别完成集成，即在芯片和中介层之间制造铜共面波导互连。

最终产品，即 PLIC，是完全平面的，与商业芯片贴装、封装和芯片级封装工艺兼容，有助于在更高级别的系统中进行下游集成。至关重要的一点是，PLIC 与单一技术集成电路几乎无法区分（见图 5，该图显示了芯片嵌入中介层后的 PLIC 的横截面，并突出了由于直接接触高功率芯片背面而带来的热优势）。

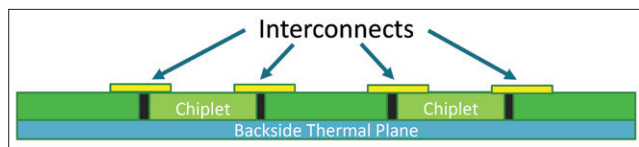


图5：一个完整的伪单片集成（PseudolithIC PLIC）的横截面图，其中嵌入了一个芯片在硅中介层中。

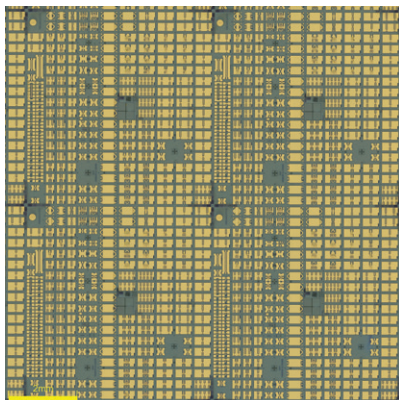


图4：用于N极性氮化镓（GaN）芯片制造的“晶体管海洋”晶圆的显微照片。

首次流片的成功

我们独特的工艺利用了硅的成熟度和可靠性，简化了毫米波和微波 MMIC 设计过程，从而实现了极高的首次流片成功率。我们工艺的优势在最近的出版物中得到了体现，这些出版物概述了我们的技术如何用于制造 N 极性 GaN 功率放大器、InP 功率放大器以及同时包含 InP 和 GaN 技术的两级放大器。

最近的研究表明，N 极性 GaN 高电子迁移率晶体管（HEMT）为微波和毫米波应用提供了高效率、高功率密度和出色的线性度。然而，将新兴的 GaN HEMT 技术转化为商业应用受到完整 MMIC 流程的代工厂开发周期长的阻碍——这涉及到器件成熟和认证，并且由于使用了专用的 4 英寸外延晶圆，成本很高。我们的方法解决了其中的一些延迟问题，通过引入将 N 极性晶体管嵌入硅中介层的异质设计，加速了材料的可行性。

对于我们制造的放大器，我们使用了一个 HEMT 芯片，其具有：80 纳米的栅极长度；500 纳米的栅极 - 漏极间距；以及两个宽度为 37.5 微米的指状结构，总栅极周长为 75 微米。对该放大器的 S 参数测量表明，其峰值输出功率为 150 毫瓦（见图 6）。尽管设计跨越了两个工艺，但由于我们定制的设计环境成熟，擅长将硅和 III-V 技术结合起来，因此在 20 到 40 吉赫兹之间有很好的 consistency。

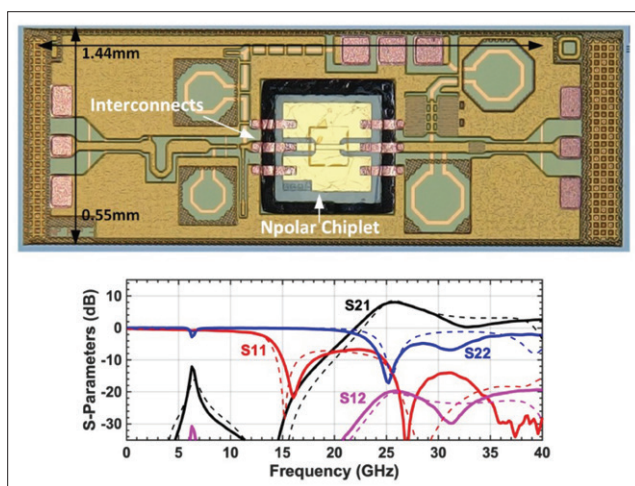


图6：（上）26 GHz 异质集成放大器的芯片显微照片，展示了输入和输出匹配网络的紧凑实现。为了清晰起见，高电子迁移率晶体管（HEMT）芯片和互连部分被突出显示。（下）异质集成放大器的模拟（虚线）和实测（实线）S 参数。在 26 GHz 处达到峰值增益 8.0 dB。

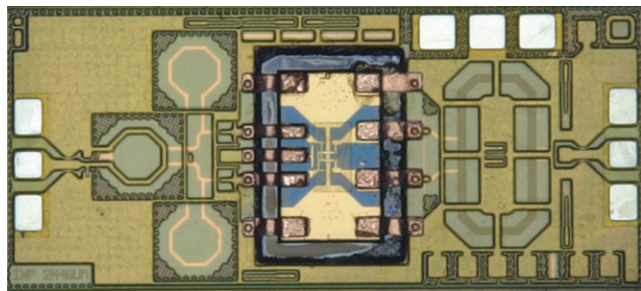


图7: Ka波段异质集成磷化铟 (InP) 放大器的芯片显微照片。

我们的放大器在 26 吉赫兹时达到峰值增益 8.0 分贝。在这个频率下, 输入和输出反射损耗分别超过 16 分贝和 12 分贝。反向隔离度 S12 在整个频段内优于 20 分贝。测量的放大器从 0 到 40 吉赫兹无条件稳定。

我们还在更成熟的工艺技术中展示了类似的首次流片成功, 包括 2024 年初报告的 250 纳米 InP 双极型晶体管 (HBT) 工艺。该工艺提供 2.5 伏的电源, 最高振荡频率 (f_{max}) 接近 650 吉赫兹。 f_{max} 的高值以及截止频率 (f_T) 的高值确保了该技术适用于高增益和高效率模块。

其他属性包括低电源电压和高集电极电流密度, 为 2 毫安/微米, 这些优势支持与期望的 50 欧姆更接近的匹配。因此, 需要较低的阻抗匹配品质因数 (Q) 来匹配到器件, 从而实现宽带放大器设计。

我们的异质集成 InP 放大器 (见图 6) 在芯片上包含了差分模式稳定化。为了通过共模节点提供基极电压, 在

输入端使用了具有电容隔离的变压器。在输出端, 通过四分之一波长平衡器将集电极上的差分信号合并。采用这种配置, 我们的放大器在 24 吉赫兹时显示出 10.6 分贝的增益, 总功耗仅为 45.3 毫瓦。

结合 GaN 和 InP

在我们已经建立了单一 III-V 技术异质集成的可行性和商业竞争力的基础上, 我们进一步证明了我们的技术可以在同一集成工艺中混合和匹配不同的 III-V 器件类型。为了进行这一演示, 我们借鉴了之前两个电路设计的成功经验, 设计并制造了一个具有 InP 前置级和 GaN 后置级的两级放大器。制造这个单个 PLIC 的动机是, 没有任何单一技术最适合所有射频功能。在我们的 Ka 波段放大器中, 我们需要一个 InP 前置级来最大化增益, 以及一个 GaN 后置级来最大化输出功率 (见图 8, 显示了制造的 PLIC 的芯片显微照片和两级的顶层原理图)。

由于我们在之前已经分别构建并测试了每一级, 因此我们将重点放在新的级间匹配网络上, 并对之前的输入和输出匹配网络进行了微调。这再次证明了我们如何通过独特的工艺加速以前不可能实现的电路拓扑结构的采用。我们的组合放大器在 25.7 吉赫兹时测量到超过 20 分贝的增益, 验证了我们合并这两种技术的方法。

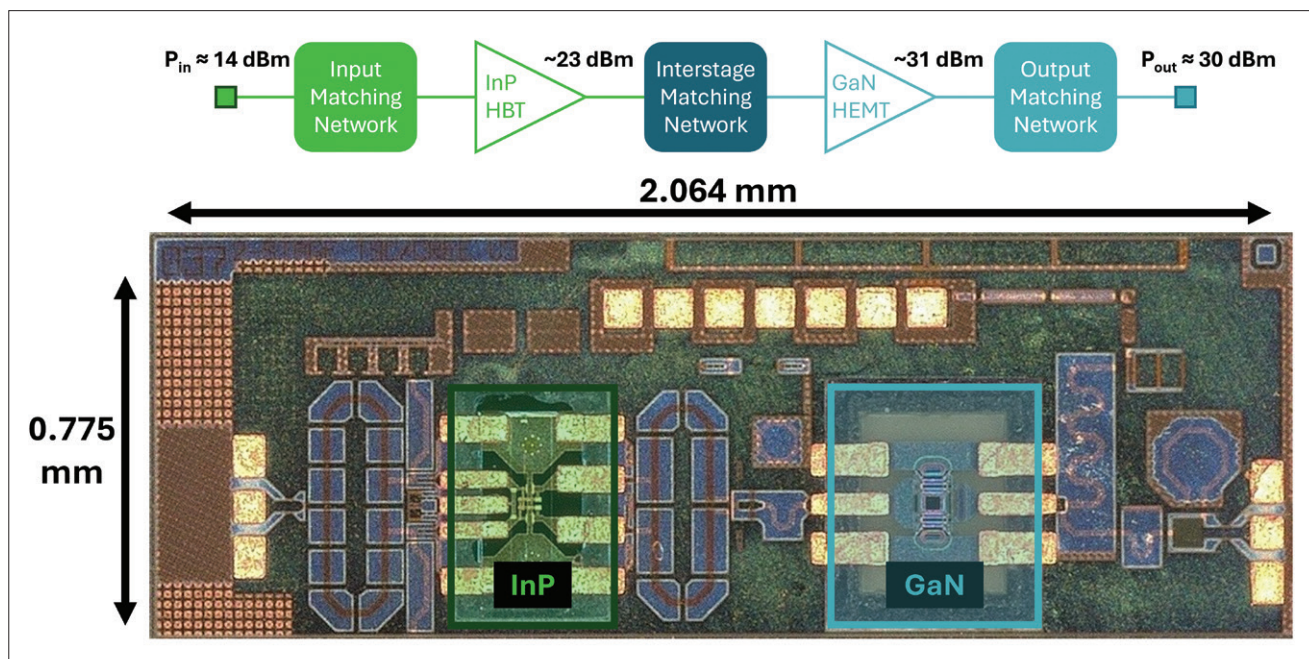


图8: (上) 两级放大器的高级原理图。(下) 制造完成的器件的芯片显微照片。

更高级别的集成

发射 / 接收模块在商业和国防电子领域无处不在。这里对更高性能的需求不断增长，同时要求以更低的成本和更高的频率实现。国防电子正在向 V 波段和 W 波段迁移，以获得带宽和频谱接入优势，以对抗潜在对手。同样，商业电子也在转向更高频率，以满足蜂窝和卫星通信网络中对带宽不断增长的需求。异质集成非常适合满足所有这些应用需求，提供优化的性能，同时保持小尺寸。

传统上，发射 / 接收模块是由多个芯片构成的，并采用传统的印刷电路板（PCB）制造技术进行封装和互连。采用这种方法是因为没有任何单一的单片工艺适合每个发射 / 接收功能（见表 1，列出了典型发射 / 接收模块的一些设计考虑因素，包括最适合这些要求的器件）。

表1: Ka波段收发模块的设计考虑因素。

Component	Ideal Qualities	Candidate Technologies
T/R switch	Fast Switching Time High Off/On Isolation Low Insertion Loss	Si SOI CMOS GaN HEMT
Low-Noise Amplifier	Low Noise Figure Wide Bandwidth Low Power Consumption	InP HEMT GaAs pHEMT
Power Amplifier	High Output Power High Efficiency Ease of Matching	GaN HEMT

在我们多级、多技术放大器的成功基础上，我们已经设计并制造了几代发射 / 接收模块，通过混合不同的器件来实现非常小的尺寸（通常仅约 5 平方毫米）中的最佳性能。根据我们最新的模拟结果，我们的技术可以从模块的发射路径中提供 2 瓦的输出功率。接收路径可以在 28 吉赫兹时提供 12 分贝的增益，同时在考虑开关损耗的情况下，整个模块的噪声系数保持在 2.5 分贝以下。毫无疑问，异质集成是实现最佳技术组合的关键，能够在小尺寸中实现卓越的性能。

经过 20 年的公私投资和研究活动，异质集成似乎现在已准备好实现商业采用，这得益于基础制造技术的持续成熟和演变。我们通过专有工艺为这一发展做出了贡献，该工艺产生了几“史上首次”的原型设计，突出了异质集成在射频和毫米波电路中的关键优势。

我们的成就包括世界上第一个结合 InP 和 GaN 器件的毫米波放大器，这一演示突出了结合不同技术所关联的极端灵活性。另一个重大成功是我们密集的发射 / 接收模块设计，将 InP、GaN 和 CMOS 结合起来，以提供更高的性能和更低的成本。尽管这一演示针对的是 Ka 波段应用，但这种方法很容易扩展到 W 波段及以上的频率。这些结果突出了现在是将异质集成转向各种应用的时刻，从商业 5G/6G 电信到国防电子等。◆

● 作者感谢：感谢美国国防高级研究计划局（DARPA）第二阶段小企业创新研究（SBIR）计划的支持，该计划在 David Abe 博士、Thomas Kazior 博士和 Timothy Hancock 博士的监督下进行，以及国家科学基金会（NSF）第一阶段的支持，该计划在 Elizabeth Mirowski 博士的监督下进行。部分工作在加州大学圣塔芭芭拉分校（UCSB）纳米制造设施中完成，这是一个开放获取实验室。作者感谢使用加州纳米系统研究所内的量子结构设施，该设施由加州大学圣塔芭芭拉分校和加州大学校长办公室支持。

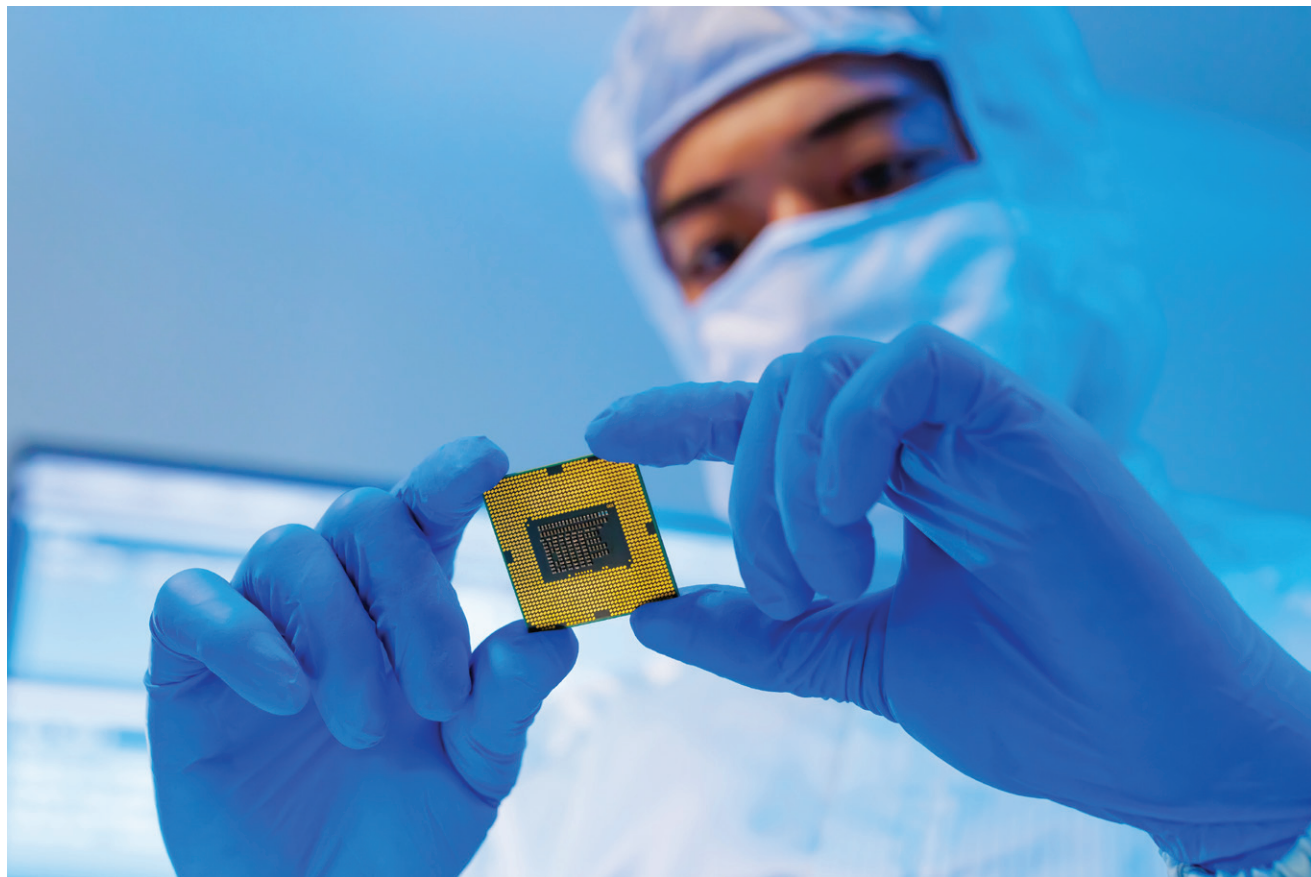
参考文献

- J. Kim et al. “Heterogeneously-Integrated Gallium Nitride and Indium Phosphide Devices for Ka-band Amplifiers” in The Proceedings of the 2024 RF Integrated Circuit Conference (RFIC), Washington, DC, June 2024.
- J. Kim et al. “A Heterogeneously-Integrated Ka-Band, N-Polar Gallium Nitride HEMT Amplifier” in The Proceedings of the 2024 International Microwave Symposium (IMS), Washington, DC, June 2024.

晶越半导体研制出高品质12英寸SiC晶锭

晶越半导体继 2025 年上半年成功量产 8 英寸碳化硅衬底后，持续投入并不断加大研发力度，并在热场设计、籽晶粘接、厚度提升以及缺陷控制方面不断调整和优化工艺，近日研制出高品质 12 英寸 SiC 晶锭，标志晶越成功进入 12 英寸 SiC 衬底梯队。

公开资料显示，浙江晶越半导体有限公司成立于 2020 年 7 月 21 日，现阶段主要聚焦于 6-8 英寸导电型碳化硅衬底材料的研发、生产与销售。未来晶越将持续投入研发、专注于打磨产品、提高良率和参数优化，努力打造国内领先碳化硅材料提供商。◆



确保复杂半导体制造中的气体纯度

随着芯片需求增长，半导体行业正不断挑战当前制造工艺的极限。那些投资于尖端质量保证/质量控制 (QA/QC) 设备的企业，不仅能满足市场需求，更将在全球激烈竞争中赢得优势。



半导体芯片是现代电子产品的核心驱动力。从口袋里的智能手机到家居办公场所的 LED 照明，各类电子设备都离不开半导体技术，并且随着技术迭代这些设备正变得日益智能化和互联化。人工智能 (AI)、可穿戴设备和先进数据中心等广泛应用领域，都在加速采用先进的半导体技术。德勤公司预测，在生成式 AI 需求推动下，到 2030 年全球芯片销售

额有望突破 1 万亿美元。

随着全球半导体产业向 2030 年 1 万亿美元规模迈进，半导体制造商纷纷向支持社会技术进步的先进三维芯片设计过渡，在生产过程中对超高纯度 (UHP) 气体的稳定供应需求愈发迫切。气体杂质会导致器件性能下降、生产延误和收入损失。虽然电子显微镜等工具可检测影响生产的微观物理缺陷，但创新的分析技术，如结

作者：Daniel Merriman, Thermo Fisher Scientific 赛默飞世尔科技公司半导体顾问

合大气压电离质谱分析 (API-MS) 技术的 UHP 电子气体分析仪等创新检测方案, 能确保半导体制造获得所需超高纯度气体, 满足半导体精密制造要求。

API-MS (atmospheric pressure ionization mass spectrometry) 技术通过持续检测痕量级杂质, 树立了气体分析新的基准。其卓越灵敏度可识别极微量污染物, 满足制造商对极致纯度的需求。行业需要新一代气体分析仪来简化和优化质量控制 (QC) 流程, 以应对半导体制造日益严苛的工艺要求。

半导体制造中的质量控制挑战

即使是最先进的半导体生产工艺, 在质量控制方面仍然存在挑战。由于芯片很容易受到杂质的影响, 这些杂质会从晶片表面吸收并影响后续层的性能, 因此即使在气体供应中存在微量污染物, 也会导致代价高昂的缺陷、生产延误和收入损失。

为了保持晶片的完整性, 半导体制造商需要能对电子特种气体 (ESG) 成分进行更高精度分析的检测工具, 其中包括氮气、氧气、氩气、氢气、氦气和二氧化碳等。UHP 气体分析仪可以对每种散装气体进行万亿分之一 (ppt) 级别的潜在污染物监测, 从而满足最严格的质量要求。

一直以来, 行业多采用气相色谱法和热脱附技术来监测电子特气的纯度。但随着业界致力于生产更小、更复杂的芯片, 这些方法已无法满足污染限值必须更低、更精确的行业要求。如果在生产过程中未检测出杂质, 就会导致晶圆报废、资源浪费和生产线停工。在这个不断发展、追求零缺陷器件、竞争日益激烈的行业中, 由此引发的财务和声誉风险远超以往。

将API-MS技术引入质量控制流程

为实现连续杂质监测, 制造商应采用 API-MS 分析仪等创新检测技术。当配备先进的电子元件与软件系统时, API-MS 分析仪能有效突破气相色谱等传统技术的局限性。

通过实时数据反馈, 制造商可快速解决质量问题, 避免代价高昂的生产中断。该技术还能检测更广谱的杂质组合——包括氧气、水分与碳氢化合物、氢气、一氧化碳及惰性气体的混合污染物。这些精准数据能确保企业从容应对持续升级的气体纯度标准。

API-MS 分析仪的另一优势在于其多组分、多流路的检测方案可降低资本支出与运营成本。其内置的自动校准

功能进一步减少人工干预, 显著降低总体拥有成本。为确保优化复杂的半导体制造流程、实现最大良品率, 气体供应商与半导体企业应当部署 API-MS 技术, 通过精准识别、减少和预防缺陷污染, 从而实现高品质产出。

通过综合分析确保质量

要满足当今半导体行业的需求, 就必须在整个价值链上进行创新。API-MS 可确保超高纯度气体, 而扫描电子显微镜 (SEM) 等先进成像技术则可帮助制造商识别半导体中的原子级结构缺陷, 从而实现全面的质量控制。SEM 设备采用低压成像技术, 可在不损伤器件的情况下分析微型化器件特征, 与 API-MS 形成技术互补, 共同解决物理缺陷检测问题。

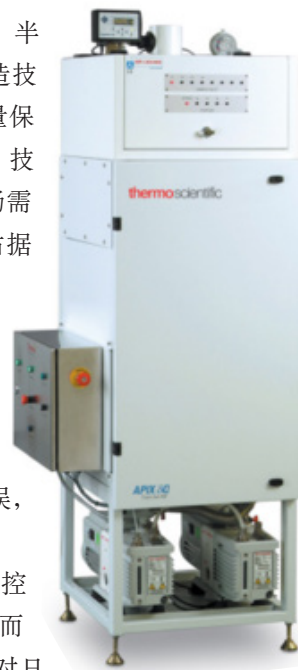
此外, SEM 工作流程的自动化不仅优化了数据采集流程、提升了检测精度, 还能减少生产停机时间, 显著提高缺陷分析效率。通过整合 API-MS 与 SEM 的检测数据, 制造商能够获得质量保证 (QA) 与质量控制 (QC) 流程的完整视图, 从而快速识别并解决问题, 确保半导体生产的高效稳定运行。

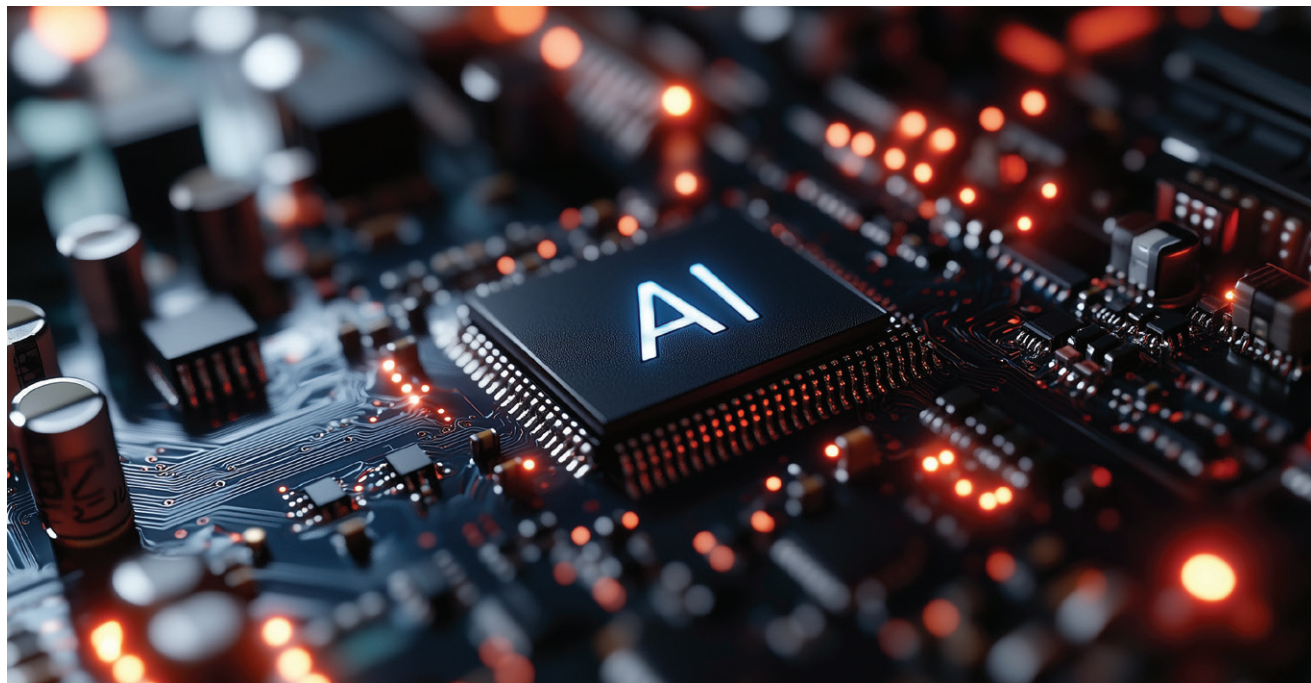
创新技术引领未来发展方向

随着芯片需求持续增长, 半导体行业正不断挑战现有制造技术的极限。积极投资尖端质量保证 (QA) 及质量控制 (QC) 技术的企业, 不仅能够满足市场需求, 更将在全球激烈竞争中占据优势地位。

通过采用新一代气体分析仪与先进检测分析技术, 半导体制造商可构建高效且经济的工作流程, 从而大幅降低污染风险、减少生产延误, 并确保产品性能的完整性。

在芯片制造领域, 质量监控的精确度与可靠性至关重要, 而创新技术工具能帮助企业应对日益复杂的器件工艺要求, 满足市场需求。随着技术持续突破, 制造商如今比以往更有能力交付高品质、零缺陷半导体器件, 以满足各行各业的期望。◆





仿真技术如何助力未来芯片

通过采用全面的多物理场仿真技术并利用人工智能加速设计流程，半导体企业能够应对异质集成带来的挑战，打造驱动下一波人工智能创新浪潮的计算平台。

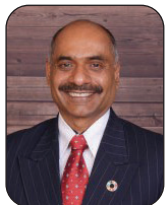
半导体行业正处在一个关键的转折点。2024 年全球半导体销售额达到 578 亿美元，该行业规模化发展的必要性比以往任何时候都更加明显。然而，日益严峻的物理限制和经济约束正威胁着这种增长。随着人工智能（AI）应用对处理能力提出前所未有的需求，芯片设计者们正在转向先进的仿真技术，以期实现下一代复杂的异构多芯片（multi-die）系统。

当今的芯片日益集成各类专用处理单元，尤其是面向 AI 工作负载的神经网络处理器（NPU），它们与图形处理器（GPU）、中央处理器（CPU）及存储器共同构成精密的多芯片封装系统。众所周知，设计这

类系统需要了解电气、热力和机械领域的复杂相互作用，而这些相互作用只有通过全面的多物理场仿真才能预测。随着行业在设计中采用这种多物理场仿真方法，仿真技术已从验证工具演变发展为创新的核心推动力，使设计人员能够探索原本因风险过高而不敢尝试的新型架构。

突破传统制程微缩的局限

数十年来，半导体行业始终依赖晶体管微缩来提升性能与能效。然而，随着制程节点逼近物理极限，微缩技术的性价比公式已发生剧变。先进制程节点的单个晶体管成本不再下降，甚至可能不降反升，



作者：Jayraj Nair，Ansys公司高科技和亚太地区现场技术总监

这促使制造商转向提升系统性能的替代方案。

这一现实催生一个根本性变革——业界正彻底告别单纯依靠单颗 CPU/GPU 的制程微缩模式。虽然 GPU 凭借大规模并行计算能力引发了计算革命（最初用于图形渲染，随后扩展至 AI 训练），但即便这些功能强大的处理器也面临微缩瓶颈。随着 2025 年 AI 芯片市场规模预计增长超 30%，异构集成技术已成为确保持续提升性能的破局之道。通过将多颗专用芯片（可能采用不同制程节点制造）集成在一个紧密协作的封装中，系统架构师可以针对每个组件的特定功能进行专项优化，而无需在单一芯片设计上做出妥协。

NPU 堪称 AI 专用芯片领域最具突破性的进展。作为专用处理器，NPU 包含针对张量运算进行优化的架构，具有专门的数据通路、存储层级和计算单元，与通用处理器相比，可大幅加速神经网络工作负载。当 NPU 与负责通用计算的 CPU、处理并行任务的 GPU 集成协同工作时，这种异构系统能为 AI 应用提供前所未有的算力支持。

向异构集成的转型带来了新的设计复杂性，单靠传统的原型设计方法无法解决这些问题。随着这些系统变得越来越复杂，仿真技术已成为关键推动工具，使工程师能够在投入高昂的流片成本之前验证设计。

基于NPU的系统所面临的多物理场挑战

使用 NPU 的异构多芯片系统的设计在多个领域带来了前所未有的复杂性。传统仿真方法将电气、热力和机械现象割裂分析，对于这些高度集成的系统已无法奏效，因为在这些复杂系统中，相互关联的物理效应会显著影响性能和可靠性。

供电网络与热管理系统必须进行整体分析，因为电气性能会影响温度分布，而散热效率又会反作用于电气性能，形成持续反馈循环。这种相互关联对于 NPU 尤为关键，因为 NPU 在不同计算阶段可能经历剧烈的功率波动。同样，裸片（Die）之间的高带宽低功耗接口也需要精确的电磁分析，以确保信号完整性，同时在日益严苛的能效限制下，随着晶粒之间通信速度的提升，这一挑战正变得愈发复杂。

当系统设计尺度从纳

米级晶体管延伸到厘米级封装甚至更大范围时，跨尺度物理场协同的重要性日益凸显。这种大跨度的物理维度要求仿真工具能够在不同尺度间无缝切换，同时保持精度与计算效率。此外，随着光电共封装技术在现代系统中的普及，共封装中光学元件的热稳定性问题又为多物理场建模增添了新的复杂度，需要更先进的协同仿真方法支持。

这种复杂性还延伸至多域电源完整性管理，因为 NPU 和其他专用处理器通常需要在不同电压等级和功耗要求下运行。这要求进行精密的供电网络分析，以防止电压骤降危及系统稳定性。机械应力则带来另一重大挑战，因为先进封装中的复杂结构在组装和运行期间经历热胀冷缩，可能会由应力而引发参数漂移，从而影响可靠性和电气性能。

除这些组件级问题外，预测实际工作负载下的整体系统性能已成为优化异构架构的关键。这些局限性正推动半导体行业采用更先进的仿真方法，以应对现代芯片设计的多维度挑战。

先进的仿真方法

针对异构系统的现代仿真方法正朝着统一的多物理场方向演进，旨在捕捉不同物理域之间的复杂相互作用。协同仿真框架已成为极具价值的工具，它能同步分析电气、热力和机械现象，并实现结果的双向耦合。在这些仿真环境中，电源分布分析数据直接反馈到热仿真中，而热仿真又会通过温度相关参数反过来影响电气性能，从而构建出更贴近系统实际工作状态的精准模型。

为了管理这些多物理场问题的计算复杂性，域分解法（DDM）变得越来越重要。这些技术战略性地将复杂问题分解为多个较小的、易于管理的子域，这些子域可以独立求解，然后再进行组合，从而在不牺牲精度的前提下，大幅提高了多域、多物理场大型问题的高效求解能力。这种方法对于异构系统特别有价值，因为不同的组件可能需要不同程度的仿真精度。

产品上市时间压力已成为关键因素，在汽车等竞争激烈的行业尤其如此，制造商们正竭力满足市场对复杂硅基元器件日益增长的需求。现在，先进的系统架构建模工具





(Advanced System Architecture Modelers) 使工程团队能够采用 "左移" 开发方法, 从而能够更早验证系统级性能, 在芯片流片前发现潜在问题, 可以显著缩短开发周期。这些工具打破了不同工程领域之间的传统壁垒, 创建了热力学、机械与电气专家能够并行协作 (而非串行作业) 的新型工作模式。

将机器学习融入仿真工作流程标志着另一重大突破。基于人工智能的方法能够通过训练现有结果数据构建预测模型来加速仿真, 使工程师无需对每种配置进行全尺度仿真即可快速探索设计空间, 从而大幅提升效率。

仿真技术的这些进步使得针对复杂 2.5D/3D 封装结构的全面分析成为可能, 这类配置在基于 NPU 的系统中日益普遍。现代工具现已能够高精度建模硅通孔 (TSV)、重分布层 (RDL) 以及嵌入式冷却技术, 从而在物理原型制作前即可准确预测系统性能。

Die to Die接口: NPU集成的关键使能技术

在异构系统中, 裸片 (Die) 之间的接口既是关键使能技术, 也是重大设计挑战。要实现 NPU 高效访问内存并与 CPU 等系统组件交换数据, 高速裸片间通信至关重要。目前业界正在采用几种前景看好的技术来满足这些连接要求, 针对不同应用场景每种技术各具优势。

采用硅中介层的先进封装技术可在裸片间实现高密度互连, 通过更短的走线提供更宽的数据通路, 从而显著降低延迟与功耗。事实证明, 这种方法对于连接 NPU 和高带宽内存尤为重要, 因为宽数据通路对计算性能具有决定性影响。

为实现更高集成密度, 混合键合技术通过裸片间铜-铜直接互连, 可达成超高密度互连, 满足现代 NPU 架构所需的大规模并行数据传输需求。

展望未来具有更多分布式处理功能的系统, 基于硅光

子技术的光互连技术有望实现比传统电气互连更高的带宽和更低的功耗, 尤其适用于芯粒 (chiplet) 间的长距离连接。仿真这些先进接口需要专门的工具, 以准确捕捉高频电磁效应、密集线路之间的串扰, 以及工艺变化对信号完整性的影响。

热管理与电源完整性

随着异构系统将高性能 NPU 与传统处理器集成, 热管理变得日益复杂。NPU 在执行高强度 AI 工作负载时会产生大量热量, 形成远超散热系统平均功率密度的局部热点。这种挑战因芯片间的热耦合效应而加剧, 其中一个组件产生的热量会影响邻近的芯片, 从而产生复杂的热分布, 必须对其进行整体分析。

AI 工作负载的动态特性进一步增加了热管理难度, 这类应用通常会产生波动的功耗模式, 从而产生瞬态热状况, 需要随时间变化进行分析。为应对这些挑战, 工程师正在开发嵌入式冷却通道与均热板 (vapor chambers) 等先进散热方案, 这些方案需通过精细化建模来预测不同运行场景下的性能表现。

在异构 NPU 系统中, 电源传输同样至关重要。这类专用处理器往往需要在负载快速变化时进行精确电压调节, 以保持性能并防止错误。异构系统通常需要分布式供电网络来支持具有不同电压需求的多个芯片 (multiple dies), 而 NPU 运行时所特有的动态负载特性会给供电网络带来压力, 并引发电压波动。许多 NPU 架构为最大化能效会采用降低工作电压的策略, 这使得瞬态压降的容忍裕度极小, 因此对供电网络进行精确仿真变得尤为关键。

采用AI加速仿真与设计

随着设计复杂性不断增加, 异构 NPU 系统仿真的计算需求也变得越来越具有挑战性。机器学习方法已成为在保持可接受精度的同时加速复杂仿真的重要工具。通过对基于详细物理仿真结果进行代用模型训练, 工程师可以快速预测各种设计变化的系统行为, 而无需对每种配置运行完整的电磁或热仿真。

除加速仿真外, AI 增强型设计流程还能基于历史方案积累的经验指导设计决策, 发挥越来越重要的作用。机器学习系统能够识别成功设计中的共性规律, 并在潜在问题变成代价高昂的问题之前及时预警, 将其标记出来, 从而高效地实现跨项目的经验沉淀与复用。

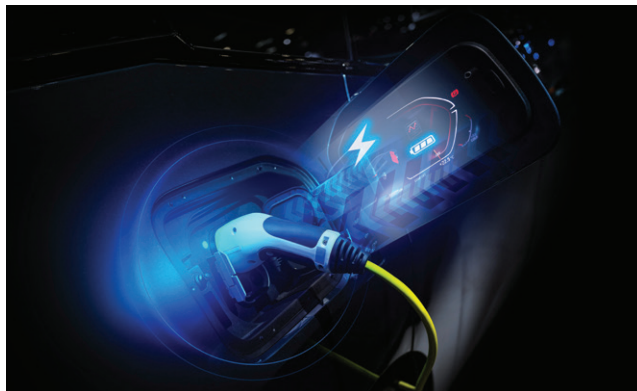
统一的设计方法

随着含 NPU 的异构集成成为高性能计算的主流模式，业界正在向跨越多物理域和封装层级的统一设计方法迈进。接口文件的标准化是实现更加统一的工作流程的关键一步，它使得不同仿真工具能够交换数据，从而实现全面的跨域分析。

同样重要的是，开发共享几何和物理数据的安全方法，避免泄露专有设计细节。随着异构系统越来越多地采用来自不同供应商的组件，在保护知识产权的同时交换关键物理特性的能力，对于实现更好的多组件分析至关重要。

对异构组件之间接口的合规性进行标准化规范，也将简化集成过程并降低兼容性风险。采用统一的方法来指定和验证芯片到芯片（die-to-die）连接、热接口和电源传输特性的性能，为组件供应商和系统集成商确立了明确的预期。

半导体行业的转型不仅需要技术的发展，还需要劳动力能力的同步提升。随着设计变得越来越复杂和跨学科，该行业面临着严重的技能差距，有可能阻碍行业的进步。未来的半导体专业人员需具备跨越传统领域界限的全局思维模式，既要有深厚的专业知识，又要有系统级的理解能



力。为了满足这些新的需求，企业必须投资对员工进行技能提升和再培训，营造一种环境，让电气工程师了解热影响，让机械工程师理解信号完整性问题。这种人才转型与技术突破同样重要，是应对半导体行业日益严峻挑战的关键。

事实上，通过采用全面的多物理场仿真并利用 AI 加速设计流程，半导体企业能够克服异构集成挑战，打造支撑下一代 AI 创新的计算平台。随着仿真能力的不断成熟，未来将实现更先进的架构，在满足下一代应用算力需求的同时，有效管理系统级约束条件。◆

适用于HBM芯片的新一代内存测试平台Magnum 7H

全球领先的自动测试设备和机器人供应商泰瑞达推出新一代内存测试平台 Magnum 7H，旨在满足高性能生成式 AI 服务器中 GPU 和加速器所集成的高带宽内存（HBM）芯片测试的严苛要求。Magnum 7H 专为大规模 HBM 堆叠裸片测试而设计，具备高同测数、高速和高精度三大特性。行业领先的 HBM 制造商已开始使用泰瑞达 Magnum 7H 平台进行 HBM 芯片的量产测试并出货，产能得到大幅提升。

Magnum 7H 是一款先进的内存测试平台，支持多代 HBM 芯片，包括 HBM2E、HBM3、HBM3E、HBM4 和 HBM4E。该平台实现了从基础裸片晶圆



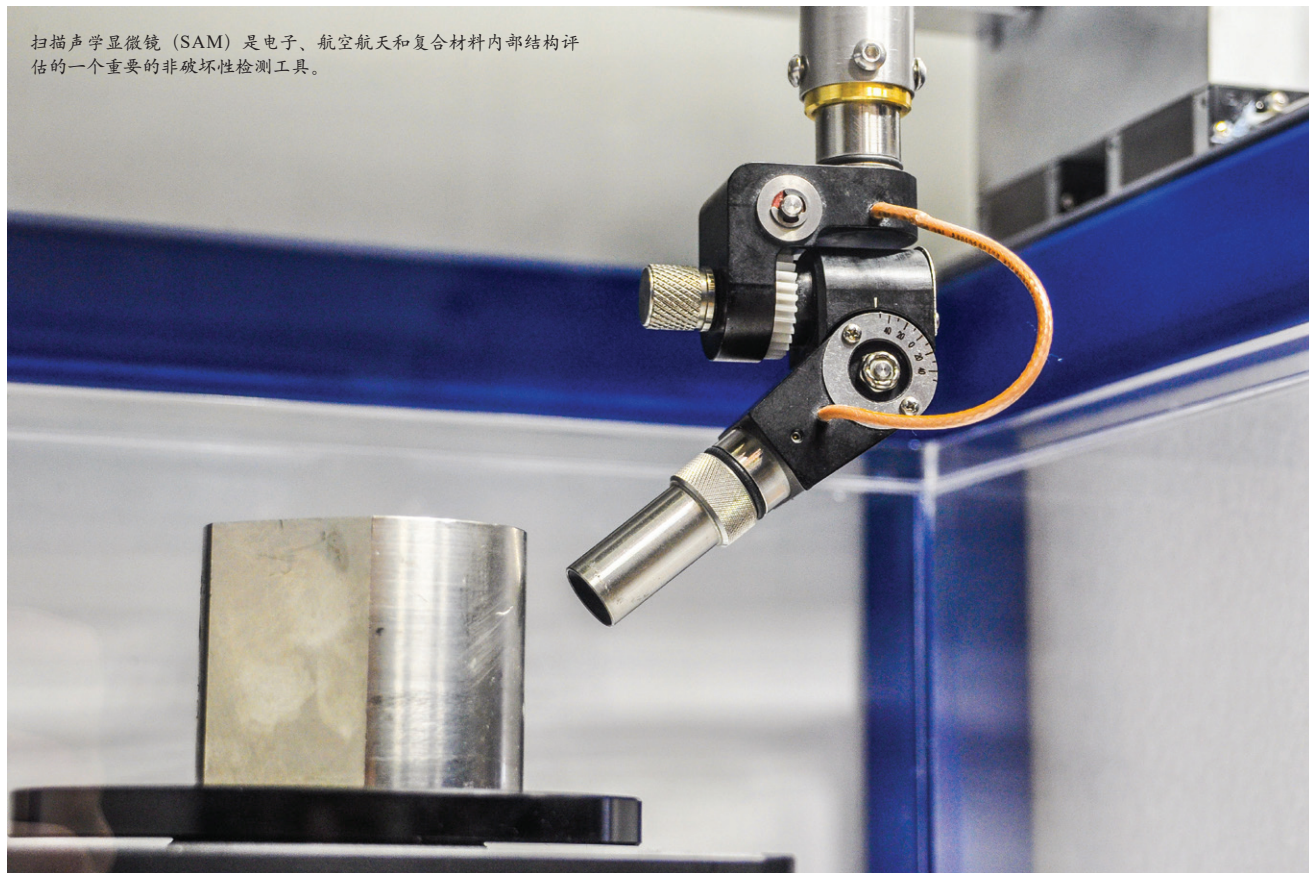
测试、内存核心测试到老化测试的全面覆盖，确保 HBM 芯片品质卓越且稳定可靠。此外，Magnum 7H 既可通过与传统探针台和探针卡对接，在 Known-Good-Stack-Die (KGSD) 或 Chip-on-Wafer (CoW) 级别对未切割的 HBM

芯片进行测试，也可配合新型裸片探针台 / 分选器，对切割后的 HBM 芯片进行测试，以改善芯片质量。

泰瑞达 Magnum 7H 具有以下优势：

- 提升芯片质量：出色的 DPS 响应时间有助于提高芯片良率。
- 全面的内存和逻辑测试：Magnum 7H 非常适合测试同时包含逻辑功能裸片（logic base die）和 DRAM 裸片的 HBM 堆叠。其中，灵活的算法测试向量生成器（APG）支持高速内存测试，同时，也可支持逻辑向量内存（LVM）选项用于逻辑测试。Fail List Streaming (FLS™) 功能确保在高速内存和逻辑测试中实时捕获错误。
- 高性能：支持高达 4.5 Gbps 的数据速率，满足当前 HBM3/3E 和下一代 HBM4/4E 芯片对速率的测试需求。
- 高同测数：Magnum 7H 对于降低 HBM 的整体测试成本至关重要。它可配置多达 9,216 个数字引脚和 2,560 个电源引脚，能够显著提升测试效率，减少 Touch Down 次数，在量产测试下的产能可提升 1.6 倍。

扫描声学显微镜 (SAM) 是电子、航空航天和复合材料内部结构评估的一个重要的非破坏性检测工具。



扫描声学显微镜卓越性能 背后的三驾马车

选择和集成正确的换能器、数字化仪和软件，助力扫描声学显微镜实现卓越的质量控制。

扫描声学显微镜 (Scanning Acoustic Microscopy, SAM) 为电子、航空航天以及金属、合金和复合材料等先进材料领域的制造商提供了强大的质量控制工具，可确保结构完整性、可靠性和性能，而不会损坏任何部件。该技术利用高频超声波检测和表征材料的内部特征，能精准识别可能影响产品性能的裂纹、孔隙、杂质和分层缺陷。

SAM 是一种强大的非侵入式无损检测方法，可用于检测光学不透明材料的内部结构。该技术无需耗时的断层

扫描或成本更高的 X 射线检测，即可提取特定深度的信息并生成二维及三维图像。

如今，SAM 的缺陷检测精度已突破以往极限。

“先进的相控阵 SAM 系统将材料缺陷分析提升至全新高度，其检测精度远超从前。过去的目标是能检测 500 微米的缺陷，现在已能捕捉 50 微米的缺陷。通过这种检测技术，我们可以发现材料中以往无法识别的隐患。”弗吉尼亚州工业 SAM 超声无损检测系统制造商 OKOS 公司

作者：Del Williams, 美国加利福尼亚州托伦斯市技术撰稿人

总裁 Hari Polu 表示。该公司服务于电子制造、航空航天、金属 / 合金 / 复合材料生产商及终端应用市场。

对电子制造商而言，SAM 是检测微芯片、键合晶圆和底部填充胶不可或缺的工具，因为在这些领域绝不容许任何失效。航空航天企业依赖该技术识别轻质复合材料或高性能合金的亚表面缺陷，确保飞行关键部件的安全性。在金属与复合材料领域，SAM 既能验证粘接质量，又可早期发现疲劳损伤或内部腐蚀，在节约成本的同时更守护了生命安全。

然而，要充分发挥 SAM 技术的全部潜力，制造商必须配备合适的系统。为了实现这一目标，最先进的 SAM 系统建立在三大核心组件：换能器 (transducer)、数字化仪和软件的高效协同基础之上，利用关键组件来优化 SAM 性能。

Polu 深入解析了换能器、数字化仪与软件如何在扫描声学显微镜中无缝协作，为制造商创造价值。“换能器作为系统的眼睛，负责生成和接收超声波信号；数字化仪将高频声波信号转换成精确的数字数据以供分析；而软件则整合全流程，实现实时可视化成像、缺陷识别和可执行报告生成。当这三者协同运作时，SAM 便超越了单纯的质量控制工具，成为企业的核心竞争力。” Polu 说。

换能器

扫描声学显微镜的工作原理是通过换能器将电能转换为高度聚焦的超高频声波。这些声波会精准地指向检测对象的特定位置，从而实现异常精确的内部检测。换能器的透镜形状和声波频率共同决定了扫描的焦距和分辨率。

当声波与材料内部结构相互作用后，反射波被换能器捕获并转化为电压信号。该模拟信号经脉冲发生器 / 接收器放大后数字化，以便进一步分析。所有超声扫描系统都



换能器、数字化仪和软件三大核心组件的系统级整合决定扫描声学显微镜 (SAM) 的性能表现。

依赖这种“发射 - 接收”的双重功能，通过至少一个换能器对内部结构进行精确的无损评估。

换能器具有各种尺寸和形状，以适用于不同的应用。有些换能器需要与材料直接接触才能工作；有些则使用气隙或浸入液体（通常是水）中，以便更好地通过材料传播声波。OKOS 可为不同的应用提供频率高达 300 MHz 的各种换能器，也可为特定应用定制开发换能器，以满足特定需求。

据 Polu 介绍，原始设备制造商一般提供四种类型的换能器（环氧树脂头型、PVDF 型、延迟线型、相控阵型），分别针对特定应用具有独特优势：

环氧树脂尖头换能器的频率通常低于 30 MHz，适用于厚样品或具有高衰减性材料的样品成像。这些换能器通常具有长焦距能穿透高衰减材料。

PVDF 型换能器使用金质暴露探头进行高频成像，工作频率在 35 MHz 至 75 MHz 之间。这些换能器非常适合检测硅基芯片等薄层衰减材料。焦距通常在 0.25~1.5 英寸之间，可进行精确的内部检测。

延迟线型换能器是带有内部晶体的石英透镜换能器，其晶体厚度制造精确，可控制频率。频率范围为 35 MHz 至 300 MHz，具有最佳景深，并可定制焦距。

相控阵换能器采用多元件设计，不同于标准类型的单元件设计，并且可以弯曲，以改善对轮廓表面的扫描。多个元件同时扫描样品，从而实现扫描速度更快。相干干涉允许实时调整焦距以获得最佳成像。这些传感器通常在 20MHz 或更低频率工作。

使用多个换能器加快扫描速度

与传统的扫描声学显微镜系统使用单个换能器不同，相控阵系统使用多个换能器，这些换能器可组合在一起同时扫描样品。

在相控阵系统中，可同时或依次启动多个相控阵阵元（换能器），合成聚焦声束。根据具体应用和系统设计的不同，阵列中所包含的换能器元件数量也大不相同。常见的配置通常是包括 16、32、64、128 或 256 个元件的阵列。

“传统的 5 MHz 传感器检测一块 8-10 英寸见方的合金方块或圆盘可能需要 45 分钟。而如今，先进的相控阵扫描系统采用 64-128 个传感器配合创新的图像渲染软件，不仅可将检测时间缩短到 5 分钟，还能更精细地识别微小杂质或缺陷。” Polu 说。

相控阵扫描系统由排列成阵列的多个超声波换能器单元组成。阵列中的每个阵元都可独立控制激励的时序(相位)和振幅。这种配置可以通过调整施加到每个阵元上的时序和振幅,实现超声波束的电子转向和聚焦。

相控阵 SAM 系统在需要高通量检测的应用中展现出显著优势。这些系统尤其适合于对复合材料、粘接结构和电子组件进行无损评估。它们还支持实时成像,焦点深度可调,从而能有效检测材料内部不同深度的结构特征。

“为了生成图像,需要对样品进行逐点逐行扫描,” Polu 解释说,“扫描模式包括单层扫描、托盘扫描和横截面扫描。多层扫描可包括多达 50 个独立层。可以提取特定深度的信息并应用于创建二维和三维图像,而无需耗时的断层扫描程序或昂贵的 X 射线设备。然后通过对图像进行分析,识别裂纹、夹杂物和气孔等缺陷并进行特征量化描述。”

据 Polu 称, SAM 还可以进行定制化设计,实现与大批量生产系统的完全集成。当需要高吞吐量进行 100% 检测时,可使用配备 128 个换能器的超高速单/双龙门式扫描架构进行相控阵扫描。

数字化仪

在扫描声学显微镜中,数字化仪首先接收来自换能器的模拟电压信号(该信号已通过脉冲发生器/接收器放大),随后将其转换为数字格式。这些数字数据将用于图像重建与分析,从而实现对检测对象内部结构的精确可视化。作为将原始声学信息转化为可用高分辨率图像的关键组件,数字化仪的性能直接影响成像质量。

数字化仪以特定的时间间隔(即采样率)对输入波形进行采样,从而将模拟信号转换为数字信号。采样率越高,每秒采集的数据点越多,从而可以更精确地重建原始信号。

为了避免失真和保持信号的完整性,采样率通常必须至少是信号中最高频率的两倍。Polu 说:“随着采样率的提高,会产生更多的数据,因此,能够准确再现原始信号的最低采样率将提高吞吐量。”

软件

软件可以协调像 SAM 这样的超声波扫描系统的所有部件。它与数字化仪、运动控制和数字脉冲发生器/接收器相互作用,以协调它们的运行。软件用于调整样品或探头(换能器)在三维空间中的位置,触发换能器,并将产生的波形数据处理成二维和三维图像。



SAM 每个组件的选型与校准必须严格匹配具体应用的需求,这样才能实现最优的系统性能。

与执行扫描的物理和机械方面同样重要的是,软件对于提高分辨率和分析信息以生成详细扫描结果至关重要。

多轴扫描系统支持多种检测模式,为材料分析提供全方位解决方案。比如,多轴扫描选项可对各种材料进行 A、B 和 C 扫描、轮廓跟踪、离线分析和虚拟重新扫描。这样就可以通过检测软件对缺陷进行高精度的内部和外部检测以及厚度测量。

各种软件模式既可以简单易用,也可以进行高级的详细分析,还可以自动进行生产扫描。离线分析模式也可用于虚拟扫描。

Polu 表示, OKOS 的软件驱动模型使他们能够降低 SAM 检测的成本,同时提供相同质量的检测结果。因此,即使是规模不大的测试实验室,也完全可以使用这种设备。

总结

扫描声学显微镜的性能表现并非取决于单一组件性能,而是取决于三大核心要素的系统级整合。

当换能器、数字化仪和软件无缝协调运行时,扫描声学显微镜才能达到最佳效果。SAM 性能不仅取决于单个组件的质量,还取决于它们作为一个统一系统的整合情况。

如果匹配得当,这些元件就能实现更高的扫描速度,增强对更微小的缺陷检测能力,并提高成像清晰度。这种性能水平将使制造商能够及早发现问题,提高产品质量,并在这个微小缺陷可能导致重大后果的行业中保持竞争优势。◆

国防通信的未来

毫米波射频与波束成形技术如何重塑现代战场

当我们在日益数字化的世界中前行时，商业通信与国防技术的融合从未如此明显。作为 Sivers Semiconductors 公司的从业者，我们正亲眼见证毫米波（mmWave）射频与波束成形技术如何彻底改变这两个领域，为创新与跨行业协作创造前所未有的机遇。

数字化战场呼唤新型解决方案

现代战场已演变为复杂的数字生态系统，其成败取决于卓越的数据能力。在与国防合作伙伴的近期对话中，一个主题反复出现：传统射频系统根本无法满足下一代国防平台对带宽、安全性和适应性的需求。

在低频段运行的传统射频技术面临着严重的限制，频谱拥塞已严重削弱作战效能；有限的带宽无法支持人工智能驱动系统和实时传感器融合的海量数据需求；使其越来越难以胜任先进国防应用。而最令人担忧的是，这些传统系统在对抗环境中易受拦截和干扰，会带来不可接受的安全风险。

这些挑战并非国防领域独有，专家们在商业电信领域也看到了类似的制约因素，从而形成了一种自然的技术融合，推动着跨行业的创新。

为何毫米波技术能同时满足国防与商业应用需求

十多年来，Sivers 公司一直在深耕毫米波技术，我们开创了毫米波解决方案。我深信这项技术提供了经过验证的成熟解决方案，并代表着高性能通信的未来，原因有以下几个。

(1) 革命性带宽突破

毫米波的高频特性（24-100 GHz）提供了比传统射频频段高出数倍的带宽。这就实现了以千兆比特而不是兆比特为单位的数据传输速率，这一点无论对于战场传感器网络，还是商用 5G/6G 基础设施等各种应用都至关重要。

(2) 颠覆性安全优势



与先进的波束成形技术相结合，毫米波可生成高度定向的聚焦传输波束，取代传统的全向广播模式，具有前所未有的安全优势。这种传输方式本质上更难以拦截或干扰，这在军事和敏感的商业应用中都是至关重要的能力。

(3) 精准定位感知能力

毫米波波束成形实现的精确定位使其成为国防和商业领域高分辨率雷达、物体探测和态势感知系统的理想选择。这种能力正深刻改变着从军事监控到自动驾驶汽车导航等各个领域。

半导体行业在推动这一变革中的作用

毫米波技术的广泛应用完全依赖于半导体领域的创新。在实现毫米波的实际应用方面，有几项突破尤为重要。

(1) 智能波束成形芯片

集成智能算法的波束成形芯片大幅简化了系统设计，同时增强了性能。Sivers 公司的波束成形芯片可支持多频段同步工作并生成多波束同步传输，为商用和国防系统提供高可靠性、多功能化的解决方案。我们还将增强型信号处理技术直接集成到波束成形阵列中，实现了自适应干扰抑制，使同时收发（STAR）功能成为可能——这在几年前还无法想象。

(2) 氮化镓放大器

氮化镓（GaN）放大器技术解决了长期限制毫米波应用的功率和效率难题。其卓越的散热性能对军用级系统所需的高频、大功率运行至关重要。

(3) 先进封装技术

天线集成封装（AiP）和三维集成等先进封装技术使大规模相控阵系统更紧凑、更经济，为多行业应用开辟了

新可能。这些创新对国防领域尤为关键，因为尺寸、重量和功耗直接决定实战效能。

Sivers在国防和商业创新之间架起桥梁

Sivers 公司在国防和商业毫米波应用的交叉领域开展业务，构建了一个创新互促的良性循环，为两大领域创造双重价值。

我们与雷神公司(Raytheon)、英国宇航系统公司(BAE Systems)等国防领域的领先企业以及爱立信(Ericsson)等商业电信巨头合作，共同开发新一代波束成形解决方案。随着国防机构越来越多地采用商业现货(COTS)方式进行技术采购，我们对军民两用技术的关注已被证明特别有价值。

在设计毫米波解决方案时，我们同时考虑到了商业和国防需求，因此能够成功驾驭多个市场和行业，加快创新速度，实现经济高效的快速部署，同时保持关键任务应用所需的性能和安全性。

仍需应对的关键挑战

尽管毫米波技术已取得重大进展，但要充分释放其潜力，还必须克服以下难题：

(1) 毫米波信号存在传播距离短和易受环境影响的天然局限 - 其传输距离远低于低频信号，而且易受大气条件(如雨衰、氧气吸收)干扰。

(2) 功耗和热管理难题 - 因为高频运行必然带来更高功耗。针对这一双重挑战，Sivers 通过创新电路拓扑结构实现了提升射频输出功率以扩大覆盖范围，同时优化能效比以降低整体功耗。我们相信，下一代突破将来自天线、射频电路与数字信号处理间的跨层协同优化，目前正与系统合作伙伴共同推进此类解决方案。



(3) 与传统基础设施的集成挑战 - 国防客户需要的是能够补充现有系统的解决方案，而不是需要全面更换的解决方案。我们的毫米波模块化设计方法专门应对了这一挑战，允许在尊重国防采购周期现实的基础上逐步采用。



毫米波技术在国防及其他领域的未来展望

展望未来，我们发现毫米波技术的未来有几种新兴趋势。

首先，射频与光子学的融合将催生混合系统，可以充分发挥两项技术的协同优势。我们已着手探索基于光子学的信号处理方案，以增强现有毫米波系统性能，此举有望突破纯电子系统的某些固有局限。

其次，人工智能驱动的自适应波束成形技术将日趋精密，使系统能在复杂对抗环境中自主优化性能。这项能力在电子战应用中特别有价值，因为在这种应用中，快速适应瞬息万变的战场环境，往往直接决定着任务成败。

第三，随着国防和商业需求的不断融合，我们将看到各部门之间的技术转移不断加快，从而形成一个有利于整个生态系统的正反馈循环。国防技术单向引领商业创新的时代已经终结了。如今，最成功的国防系统往往利用商业半导体技术的进步，再叠加军事部署和使用所需的坚固耐用和安全功能。

Sivers Semiconductors 公司致力于通过持续的研发投资、跨国防和商业领域的战略合作伙伴关系，坚持不懈地推动毫米波技术的发展，引领这一领域的变革。

今天，毫米波射频和波束成形技术的创新正在塑造国防通信的未来，而半导体行业正处于这场革命的中心。Sivers 公司不断推进这些技术的发展，我们不仅提高了军事能力，还为所有领域的下一代安全、高性能通信奠定了基础。◆

SmartFactory 制造执行系统（MES） 自动化解决方案赋能卓越制造

应用材料公司 SmartFactory™ 自动化解决方案专家团队致力于为半导体制造商提供集成自动化解决方案，以提升工厂效益。他们通过实施可促进协作和自动化的制造执行系统，同时整合人工智能/机器学习（AI/ML）技术，加速决策制定过程，SmartFactory 自动化解决方案帮助制造商在制造流程的每个阶段优先考虑质量和可靠性。

本文是该团队技术专家 David Hanny、Selim Nahas、Madhav Kidambi 和 Dan Meier 共同解读 SmartFactory 制造执行系统（MES）自动化解决方案如何通过全面集成能力引领工厂自动化升级的对谈整理。

我们经常被问到这个问题，制造执行系统（MES）能带来什么价值？如果用简洁的方式概括，我们应该从哪些方面着手？

- 首先，它能帮助你优化工厂资产配置，突破产线关键瓶颈，优化这些环节的产出效率，从而显著提升整体产出。
- 其次，借助 SmartFactory 的集成能力，我们可以快速响应工厂突发事件。
- 总体而言，这将提升工厂生产力。

另一个关键价值是“可预测性”，这能从供应链层面带来显著效益。随着供应链日趋复杂，企业需要快速响应客户需求的动态变化，并优化设备利用率。

在某些场景下，可以利用预测性能力，通过设备优化实现节能降本等目标。我认为 MES 系统对制造业的价值主要体现在三个方面，这就像三脚凳的三个支点。

一致性

确保每次生产都能遵循相同标准。从 MES 系统的角度看，我们需要明确定义，工艺流程按步执行、加工设备按需送达、程序参数依标配置，以及工艺配方参数，确保每次执行的一致性。

提升生产效率

保证一致性的前提下，提升生产效率，这是生产效率的部分。如何提升生产效率？具体包括缩短生产周期、优化工序时间、识别并缓解瓶颈。

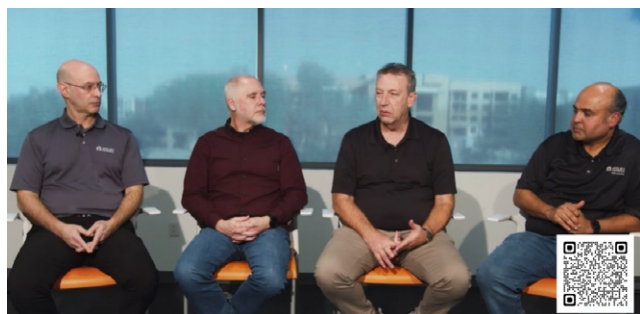
确保产品质量

在实现一致性和高速量产的同时，确保产品质量。必须提升品质，因为高速量产中存在的不良品，会造成严重后果。

Dan Meier 觉得这就像凳子的三个支点，由此衍生出许多方面，我们有许多系统来处理这些领域。关键在于这些系统的集成协同，如何将它们整合在一起？这就是三个基本支柱。从更全球化的视角看，超越 MES 系统和工厂生产力本身。归根结底，自动化决策要服务于商业目标，客户盈利的关键在于交付符合规格的产品。

企业需要建立多维评估体系，其中两个核心指标是：第一，是否越来越接近零缺陷？第二，我在资产、设备、人员和工艺方面投入了大量资金，是否从中获得了最佳回报？

下转第39页



▲ 扫码查看视频，了解完整对话

作者：应用材料公司 SmartFactory 自动化解决方案专家团队

超越硅：光子集成电路新材料

光子集成电路 (PIC) 采用为半导体行业开发的制造工艺，将复杂的光学功能微型化到芯片上。与电子集成电路相比，光子集成电路具有显著优势。由于光的传播速度比电快 3 倍，因此 PIC 可以以更高的吞吐量传输数据。传播损耗通常也比电子集成电路的电阻损耗小得多。这些特性使得光子波导的数据传输效率比电子波导高出 10 倍，带宽高出 100 倍，延迟时间大大缩短，仅为电子集成电路的 30%，同时通常还能节省能源。此外，PIC 可以集成到现代 CMOS 工艺中，与现有电子系统的结合也相对容易。这增强了 PIC 在推动数据通信技术发展方面的通用性和有效性。

PIC 收发器正迅速成为人工智能革命中的重要工具，这一点不足为奇，因为 PIC 收发器可加快数据中心节点之间的连接，同时降低功耗，使更大的人工智能模型得以训练和执行。IDTechEx 最近发布：“2025-2035 年硅光子学和光子集成电路：技术、市场和预测” (Silicon Photonics and Photonic Integrated Circuits 2025-2035: Technologies, Market, Forecasts) 报告，报告预测，2035 年 PIC 市场规模将达到 540 亿美元，而 PIC 收发器应用将是主要贡献者。不过，PIC 的影响还将体现在许多其他应用上，包括连接 5G 基站、激光雷达，甚至光子量子计算。

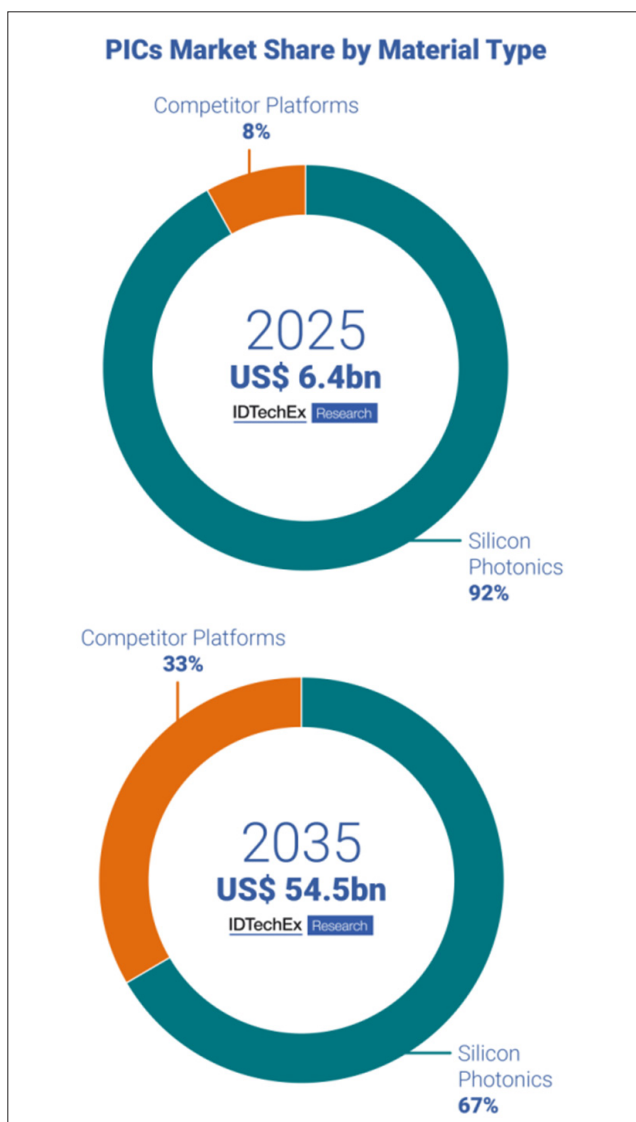
硅光子学的替代平台

硅光子学利用现有的半导体工艺，是光子集成电路 (PIC) 中最常见的材料类别。它通常采用硅和二氧化硅组成的绝缘体上硅 (silicon-on-insulator, SOI) 材料平台。与成熟节点工艺的兼容性意味着代工厂市场的很大一部分已投资于 PIC 制造，台积电在 2024 年推出 65 纳米硅光子学制造工艺，突显了该技术的重要性。然而，在未来十年随着市场的迅速爆发，预计一些可以克服硅光子学某些缺点的替代材料将有望获得增长机会。

在绝缘体上硅 (SOI) 系统中用氮化硅 (SiN) 替代硅，为硅光子学提供了一个替代平台。氮化硅具有更低的损耗和更高的功率效率，且透明窗口更宽。然而，其制造生态

系统有限，氮化硅与二氧化硅相比，介电性低，导致面积使用增加。因此，它主要应用于材料的宽透明范围最为重要的非通信领域，如气体传感和生物传感。

因为硅具有间接带隙，使其成为一种低效的发光体。这就需要将硅与 III-V 材料结合，以集成激光器和光电探测器，从而增加了平台的复杂性。在单片磷化铟 (InP)



预计未来十年PIC市场的增长情况。Source: IDTechEx

平台上构建光子集成电路解决了这一问题。InP 具有直接带隙, 适合用作光源和光电探测器, 并且已经在电信领域得到应用。然而, 由于吸收损耗更大, 且晶圆更小、更昂贵, InP PIC 通常成本更高。

这些因素限制了单片磷化铟的采用, 该材料更多地被集成到硅光子学平台中。不过, IDTechEx 在其报告的材料平台基准测试中指出, 在 PIC 材料中, 磷化铟的综合性能最为出色, 预计未来十年随着成本的降低将使其在整体市场中的重要性进一步提升。

薄膜铌酸锂 (TFLN) 光子集成电路的技术成熟度较低。TFLN 的化学稳定性限制了其与标准 CMOS 工艺的兼容性, 并且与硅一样, 必须集成其他材料作为光源和探测器。然而, 由于其适度的普克尔效应 (Pockel effect), TFLN 具有低损耗和强电光性能, 使其成为高性能调制应用的理想选择, 包括量子系统和超高吞吐量收发器。

钛酸钡 (BTO) 展现出已知最强的普克尔效应之一, 其电光系数比 TFLN 大 100 倍, 成为调制性能的黄金标准。然而, 与 TFLN 相比, 其更高的损耗限制了其在收发器应用中的实用性, 表明在调制效率至关重要的量子光子系统

中, 它具有最佳的产品市场契合度。尽管从长远来看这很重要, 但预计这将带来规模扩展方面的挑战。与 TFLN 不同, BTO 缺乏开放的 PDK (工艺设计套件), 这增加了其被采用的难度。

PIC的未来

IDTechEx 的分析预计, 绝缘体上硅 (SOI) 将继续在光子集成电路市场占据主导地位。然而, 由于通信领域之外的应用不断增长以及计算领域对更高调制速度的需求, 单片磷化铟 (InP) 和薄膜铌酸锂 (TFLN) 预计将会获得更多的市场份额。

尽管其在整个市场中的份额不断缩小, 但根据 IDTechEx 报告的十年预测期, 硅光子学市场预计仍将以 20% 的复合年增长率持续增长, 这代表着巨大的机遇。该报告对硅光子学和新兴平台进行了比较, 概述了关键参与者和应用领域, 如人工智能收发器、共封装光学器件和可编程光子学, 以预测市场增长。

更多关于 PIC 技术和市场的信息, 请访问: www.IDTechEx.com/SemiPIC。◆

上接第37页

David Hanny 认为, 我们必须牢记智能制造的最终目的是创造商业价值, 这包括我们已经讨论过的系统集成和多平台协同运作。

这是第一点, 第二是引入可提升生产效率的先进技术, 能让我们做得比以往更多。当工厂发生任何事件时, 无论是好是坏, 都能快速决策, 这将让你有效提高生产效率。正如 Madhav Kidambi 所说, 让你的工厂更具可预测性。

Selim Nahas 认为主要体现在: 首先 SmartFactory 让你能够实现传统方式无法完成的生产。这些生产本身成本太高, 且不可持续。

第二是人员要素、学习要素。如果人员缺乏认知, 将难以推进, 所以需要抓住这一点。技术要素包括我们讨论过的系统集成、平台的可扩展性和合理成本控制。因为在某些情况下, 你审视问题时会发现: 我们无法解决这个问题。

某些问题成本过高, 无需解决。所以 SmartFactory 实现了在评估任何系统时都会关注的三个基本要素: 人员、技术和经济性三要素的平衡。◆

关于SmartFactory解决方案

应用材料公司 SmartFactory 解决方案助力半导体制造商和制药制造商增长生产效率, 优化质量, 提高产出, 降低成本, 减少风险以及提高良率。使用应用材料公司 SmartFactory 和 SmartFactory Rx 解决方案来助您量化 KPI 的影响。详情请访问 <https://appliedsmartfactory.com/zh-hans>。

相关阅读

1. 博客中文原文: SmartFactory 制造执行系统 (MES) 自动化解决方案赋能卓越制造 <https://appliedsmartfactory.com/zh-hans/semiconductor-blog/smartclips-zh-hans/panel-zh-hans/empowering-manufacturing-excellence-with-smartfactory-mes-automation-solutions>
2. MES 系统集成: SmartFactory 解决方案的独特优势: <https://appliedsmartfactory.com/zh-hans/semiconductor-blog/smartclips-zh-hans/interviews-zh-hans/unique-mes-integration-capabilities/>
3. 品质追求: 来自晶圆厂的真知灼见: <https://appliedsmartfactory.com/zh-hans/semiconductor-blog/smartclips-zh-hans/interviews-zh-hans/quality-quest-insights-from-the-fab/>

Advertiser	广告商名称	网址	页码
MRSI		www.mrsisystems.com	9
第三十二届国际电力设备及技术展览会暨上海国际储能技术应用展览会		www.EPChinaShow.com www.cdc-expo.com	IBC
2025厦门国际半导体及集成电路博览会		http://xm.sicexpo.net/	1

欢迎投稿

《半导体芯科技》(Silicon Semiconductor China, SiSC)是面向中国半导体行业的专业媒体,已获得全球知名权威杂志《Silicon Semiconductor》的独家授权。本刊针对中国半导体市场特点遴选相关优秀文章翻译,并汇集编辑征稿、采编国内外半导体行业新闻、深度分析和权威评论等多方面内容。本刊由香港雅时国际通讯(Act International)以简体中文出版发行。

本刊内容覆盖半导体制造工艺、封装、设备、材料、测试、MEMS、mini/Micro-LED等。文章重点关注以下内容:

FAB (Foundry, IDM, OSAT, R&D)

四个环节:晶圆制造(wafer后道)、芯片制造、先进封装、洁净室;深入报道与之相关的制造工艺、材料分析、工艺材料、工艺设备、测试设备、辅助设备、系统工程、关键零备件,以及与particle(颗粒度)及contamination(沾污)控制等厂务知识。

FABLESS

芯片设计方案、设计工具,以及与掩膜版内容和导入相关的资讯。

半导体基础材料及其应用

III-V族、II-VI族等先进半导体材料的科学研究成果、以及未来热门应用。

《半导体芯科技》欢迎读者、供应商以及相关科研单位投稿,已甄选中文稿件将在印刷版杂志以及网上杂志刊登;IC设计及应用等半导体相关内容将酌情予以网络发表(微信推送、杂志网站)。本刊优先刊登中文来稿(翻译稿请附上英文原稿)。

技术文章要求

1. 论点突出、论据充分:围绕主题展开话题,如工艺提升、技术改造、系统导入、新品应用,等等。
2. 结构严谨、短小精悍:从发现问题到解决问题、经验总结,一目了然,字数以3000字左右为宜。
3. 文章最好配有2-4幅与内容有关的插图或图表。插图、图表按图1、图2、表1、表2等依次排序,编号与文中的图表编号一致。
4. 请注明作者姓名、职务及所在公司或机构名称。作者人数以四人为限。
5. 文章版权归作者所有,请勿一稿多投。稿件一经发表如需转载需经本刊同意。
6. 请随稿件注明联系方式(电话、电子邮件)。

新产品要求

1. 新产品必须是在中国市场新上市、可在中国销售的。
2. 新产品稿件的内容应包含产品的名称、型号、功能、主要性能和特点、用途等。
3. 新产品投稿要求短小精悍,中文字数300~400字左右。
4. 来稿请附产品照片,照片分辨率不低于300dpi,最好是以单色作为背景。
5. 来稿请注明能提供进一步信息的人员姓名、电话、电子邮件。

电子邮箱: sunniez@actintl.com.hk
viviz@actintl.com.hk

行政及销售人员 Administration & Sales Offices

行政人员 Administration

HK Office (香港办公室)

ACT International (雅时国际通讯)

Unit B, 13/F, Por Yen Buiding, No. 478 Castle Peak Road, Cheung Sha Wan, Kowloon, Hong Kong
Tel: 852 28386298

Publisher (社长) - China

Adonis Mak (麦协林), adonism@actintl.com.hk

General Manager-China (中国区总经理)

Floyd Chun (秦泽峰), floydc@actintl.com.hk

Editor in China (中国版编辑)

Sunnie Zhao (赵雪芹), sunniez@actintl.com.hk

Vivi Zhang (张雨薇), viviz@actintl.com.hk

London Office

Hannay House, 39 Clarendon Road
Watford, Herts, WD17 1JA, UK.
Tel: +44 (0)1923 690200

Coventry Office

Unit 6, Bow Court, Fletchworth Gate
Burnsall Road, Coventry, CV5 6SP, UK.
Tel: +44 (0)2476 718 970

Publisher & Editor-SIS English

Jackie Cannon, jackie.cannon@angelbc.com
Tel: +44 (0)1923 690205

销售人员 Sales Offices

China (中国)

Wuhan (武汉)

Mini Xu (徐若男), minix@actintl.com.hk
Tel: 86 187 7196 7314

Mandy Wu (吴漫), mandyw@actintl.com.hk

Tel: 86 156 2304 9536

Ron Wang (汪毓翀), ronw@actintl.com.hk

Tel: 86 186 9404 8156

Shenzhen (深圳)

Samuel Zhou (周伟林), samuelz@actintl.com.hk
Tel: 86 186 8201 0368

Shanghai (上海)

Hatter Yao (姚丽莹), hattery@actintl.com.hk
Tel: 86 139 1771 3422

Shohan Shen (沈璟晓), Shohans@actintl.com.hk
Tel: 86 176 2122 8315

Beijing (北京)

Cecily Bian (边团芳), cecilyB@actintl.com.hk
Tel: 86 135 5262 1310

Hong Kong (香港特别行政区)

Floyd Chun (秦泽峰), floydc@actintl.com.hk
Tel: 852 2838 6298

Asia (亚洲)

Japan (日本)

Masaki Mori, masaki.mori@ex-press.jp
Tel: 81 3 6721 9890

Korea (韩国)

Lucky Kim, semieri@semieri.co.kr
Tel: 82 2 574 2466

Taiwan, Singapore, Malaysia

(台湾, 新加坡, 马来西亚)

Regional Sales Director
Floyd Chun (秦泽峰), floydc@actintl.com.hk
Tel: 852 2838 6298

US (美国)

Janice Jenkins, jjenkins@brunmedia.com
Tel: 724 929 3550
Tom Brun, tbrun@brunmedia.com
Tel: 724 539 2404

Europe (欧洲)

Shehzad Munshi, Shehzad.Munshi@angelbc.com
Tel: +44 (0)1923 690215
Jackie Cannon, Jackie.cannon@angelbc.com
Tel: +44 (0) 1923 690205

诚邀 观展

EP Shanghai 2025
上海国际电力展

ES Shanghai 2025
上海国际储能展

EP上海国际电力展暨储能展

2025 11.18-20

上海新国际博览中心 N1-N5、W5馆及E7馆
Shanghai New International Expo Center, PR China

86,000 平方米

2000+ 展商/品牌

用能企业

安全、智慧、绿色用电

全方位解决方案

您的企业是否有节能降本需求

您的企业是否有供配电系统升级需求

您是否关注更为可视化的智慧能效管理

您是否关注更为智能化的电力安全运维

您是否关注更为低碳化的绿色工厂改造

安全生产 降本增效 从电力开始

供配电改造

高效节能

智慧用电

工业微电网

虚拟电厂

绿色工厂

零碳园区

电能质量

AI巡检

预测性运维

主办单位

 中国电力企业联合会
CHINA ELECTRICITY COUNCIL



国家电网
STATE GRID

承办单位

ADSALE 雅式

ufi
Member

查询

香港: (852) 2811 8897

北京: (86 10) 8460 2766

上海: (86 21) 5187 9766

深圳: (86 755) 8232 6251

大会网站

电力展 www.EPChinaShow.com

AI算力展 www.cdc-expo.com



扫码关注智慧用电

化合物半导体

CS COMPOUND SEMICONDUCTOR CHINA

2022年4/5月



www.compoundsemiconductorchina.net

化合物半导体

CS COMPOUND SEMICONDUCTOR CHINA

2022年6/9月



www.compoundsemiconductorchina.net

化合物半导体

CS COMPOUND SEMICONDUCTOR CHINA

2023年12月/2024年1月



www.compoundsemiconductorchina.net

全球知名权威杂志 Compound Semiconductor的中国版

化合物半导体

CS COMPOUND SEMICONDUCTOR CHINA

中文版, 双月刊, 全方位报道化合物半导体行业的发展, 是化合物半导体材料和器件业专业人士重要的信息源。2025年, 将主要报道开发超宽禁带材料, 基于SiC、GaN和Ga₂O₃的功率电子; 5G和6G的射频器件; 光子学领域的突破, 包括新的VCSEL设计; 以及在射频领域的功率、效率和频谱范围的进步。

2025
化合物半导体
先进技术及应用大会

由雅时国际商讯主办, 会议专注搭建全球化合物半导体行业范围内产、学、研、政信息交流和商务合作的精准交流平台, 着眼行业前沿议题, 洞悉行业最新需求, 汇集国内外领先跨国科技, 与专家学者共探行业发展方向, 共同探讨化合物半导体产业开拓创新的解决之道。



www.compoundsemiconductorchina.net

ACT
INTERNATIONAL