

# 半导体芯科技



# SILICON SEMICONDUCTOR CHINA

ISSN 2523-1294

[www.siscmag.com](http://www.siscmag.com)

2025年 10/11月

## 先进封装材料创新 P.11

从三维成像到自动化缺陷检测 P.15

半导体制造中的湿度测量 P.20

先进封装设计的破局之路 P.22

解构TC-SAW P.31

ACT  
INTERNATIONAL

Angel  
BUSINESS COMMUNICATIONS



微信公众号

# 国际知名媒体授权 报道全球高新科技信息



免费  
索阅



服务于机器视觉设计、电子制造、激光 / 光电子、射频 / 微波、化合物半导体  
半导体制造、洁净及污染控制、电磁兼容等领域的专业读者及与会者

品牌会议

**VISIONCon**  
视觉系统设计技术会议

**SBS  
OTM**

**ED CON** Electronic Design  
Innovation Conference  
电子设计创新大会

**AI**  
工业技术及应用研讨会

**LaserFocusCon**  
激光聚会

**CS  
CON**

**CHIP** China  
晶芯研讨会

**CleanRooms  
China**

国际代理

CQ Publishing (Japan) Chomdan (Korea) Pan Global (Europe)

Endeavor Business Media (USA) Horizon House (USA) Angel Business Communications (UK)

# 2026 研讨会计划

## Conference Schedule

CHIP China 晶芯研讨会 CS 2026 化合物半导体  
CON CHINA 先进技术及应用大会

### CSC Webinar

1/4/12月  
线上

- 大数据与AI驱动的先进半导体智能量检测
- “内卷”与突围：如何破除SiC产能过剩？
- Micro-LED：显示技术的下一个“风口”
- PIC的新应用
- GaN下一个增长极
- 超宽禁带器件：最终解决方案？
- 面向未来通信：5G-A与6G的射频前端革新

### CSC化合物深研会

#### 主题：破局·增效·可持续——化合物半导体的下一代技术与市场格局

- 破局与突围：SiC产能与可持续发展
- 后台积电时代，GaN市场谁主沉浮？
- 800V HVDC下的价值链博弈：器件供应商如何破局？
- 超宽禁带半导体的“破晓”时刻：氧化镓与金刚石的产业化路径
- 异质集成：超越“摩尔定律”的化合物半导体新范式
- 化合物半导体的“绿色”与可持续性：机遇与挑战并存

9月  
无锡

### CHIP China晶芯研讨会

5月  
苏州

- TGV技术推动封装应用创新发展
- 面板级封装技术加速崛起进程
- AI驱动光电合封呈现新形势
- 3D封装助力AI算力提升
- 先进封装优化终端设备体验
- 2.5D封装设计实现成本管控
- 混合键合技术持续发展升级
- 推进先进互连技术国产化
- 攻关先进封装新装备技术



### 芯界深研会

3月  
武汉

#### 主题：共筑先进半导体制造芯生态

- 晶栈架构革新3D NAND存储技术
- 存储与AI融合提升数据处理能力
- AI+SMT协同：半导体制造智能化的必然路径
- 大尺寸晶圆均匀性瓶颈：关键技术如何破局？
- 先进封装热失控：器件热管理的突围路径
- 异构集成浪潮：半导体封测的未来范式
- 纳米级失效定位：半导体分析技术的未来方向
- 晶圆缺陷困局：机器学习如何实现“精准预判”？



### 芯界深研会

8月  
合肥

#### 主题：共筑先进半导体制造芯生态

- 车规级SiC模块封装技术研发
- SiC功率半导体产品研发及制造
- 车规半导体SMT贴片与激光焊接协同优化
- 车规芯片供应短缺：  
产业链如何构建弹性保障体系？
- 宽禁带功率半导体：  
新能源领域的下一代核心器件
- 未来芯片与先进制造：  
制程突破与产能保障的联动
- 3D堆叠创新：解锁高密度集成新可能
- 功率半导体新材料应用：  
重构高能效器件技术格局



\*以上主题暂定，请以会议举办议题为准



# 目录 CONTENTS

## 封面故事 Cover Story

### 11 面向先进封装应用的材料科学创新

Material science innovations for advanced packaging applications

Terecircuits 公司凭借其在聚合物、封装材料和薄膜涂层的合成、表征及交付方面的丰富专业知识，为先进封装技术提供支持。公司首席执行官 Wayne Rickard 表示，通过与美国半导体生态系统中的行业领军者携手合作，Terecircuits 能够加速异构集成先进材料解决方案的开发，进而助力解决高密度、高性能芯片制造中的关键挑战。



11

## 编者寄语 Editor's Note

### 4 光电融合突破算力边界

## 行业聚焦 Industry Focus

### 5 东方晶源展示面向先进工艺的电子束量测检测技术

### 5 芯原推出基于 FD-SOI 工艺的无线 IP 平台

### 6 Microtronic WaferWeight 精确监测半导体晶圆质量

### 7 九峰山实验室首发 6 英寸 InP 激光器与探测器外延工艺

### 7 全反射 X 射线荧光系统支持晶圆表面微量污染分析

### 8 清华大学研究开发出理想的 EUV 光刻胶材料

## 关键尺寸量测设备 CD-SEM

面向150mm/200mm/300mm工艺制程



5

## 市场分析 Market Analysis

### 9 半导体制造设备市场：芯片制造领域潜力无限

Semiconductor manufacturing equipment market: endless potential in chip making



9

## 关于雅时国际商讯 (ACT International)

**ACT INTERNATIONAL** 雅时国际商讯 (ACT International) 成立于1998年，为高速增长的中国市场中广大高技术行业服务。ACT通过它的一系列产品 - 包括杂志和网上出版物、培训、会议和活动 - 为跨国公司及中国企业家架设了拓展中国市场的桥梁。ACT的产品包括多种技术杂志和相关的网站，以及各种技术会议，服务于机器视觉设计、电子制造、激光/光电子、射频/微波、化合物半导体、半导体制造、洁净及污染控制、电磁兼容等领域的约二十多万专业读者及与会者。ACT 亦是若干世界领先技术出版社及展会的销售代表。ACT总部在香港，在北京、上海、深圳和武汉设有联络处。[www.actintl.com.hk](http://www.actintl.com.hk)

## About ACT International Media Group

ACT International, established 1998, serves a wide range of high technology sectors in the high-growth China market. Through its range of products -- including magazines and online publishing, training, conferences and events -- ACT delivers proven access to the China market for international marketing companies and local enterprises. ACT's portfolio includes multiple technical magazine titles and related websites plus a range of conferences serving more than 200,000 professional readers and audiences in fields of electronic manufacturing, machine vision system design, laser/photonics, RF/microwave, cleanroom and contamination control, compound semiconductor, semiconductor manufacturing and electromagnetic compatibility. ACT International is also the sales representative for a number of world leading technical publishers and event organizers. ACT is headquartered in Hong Kong and operates liaison offices in Beijing, Shanghai, Shenzhen and Wuhan.

## 关于《半导体芯科技》

《半导体芯科技》(原半导体科技)中国版 (SiSC) 是全球最重要和最权威的杂志Silicon Semiconductor的“姐妹”杂志，由香港雅时国际商讯出版，报道最新半导体产业新闻、深度分析和权威评论。为中国半导体专业人士，提供他们需要的商业、技术和产品信息，帮助他们做出购买决策。《半导体芯科技》内容覆盖半导体制造、先进封装、晶片生产、集成电路、MEMS、平板显示器等。杂志服务于中国半导体产业，包括IC设计、制造、封装及应用等。

## About Silicon Semiconductor China

Silicon Semiconductor China is the 'sister' title to Silicon Semiconductor - the world most respected and authoritative publication, published by ACT International in Hong Kong (former SST China), reports the latest news, in-depth analysis, and authoritative commentary on the semiconductor industry. It provides for Chinese semiconductor professionals with the business and technology & product information they need to make informed purchasing decisions. Its editorial covers semiconductor manufacturing, advanced packaging, wafer fabrication, integrated circuits, MEMS, FPDs, etc. The publication serves Chinese semiconductor industry, from IC design, manufacture, package to application, etc.

# 目录 CONTENTS

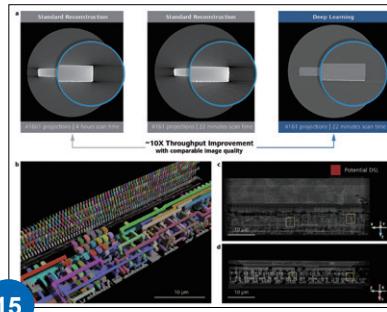
## 技术 Technology

- 15 用于失效分析的多模态显微工作流中的人工智能：从三维成像到自动化缺陷检测**  
Artificial intelligence in multimodal microscopy workflows for failure analysis: from 3D imaging to automated defect detection
- 20 为什么湿度测量在半导体制造中很重要**  
Why is humidity measurement so important in semiconductor manufacturing?
- 22 华大九天 Storm 平台：先进封装设计的破局之路**  
Empyrean Storm Platform: breaking through the barrier in advanced packaging design
- 25 借助 IP 生命周期管理构建半导体设计领域对 GenAI 的信任基础**  
Building trust in GenAI for semiconductor design with IP lifecycle management

## 专栏 Column

- 27 MIT 工程师打印出兼具高强度与高弹性的合成“超材料”**  
MIT engineers print synthetic ‘metamaterials’ that are both strong and stretchy
- 29 实时测量方法延长电池寿命并提升电池安全性**  
Real-Time Measuring Method Extends Lifespan and Enhances Safety of Batteries
- 31 解构 TC-SAW：高端滤波器的绝对主流**  
Deconstructing TC-SAW: the absolute dominant choice for high-end filters

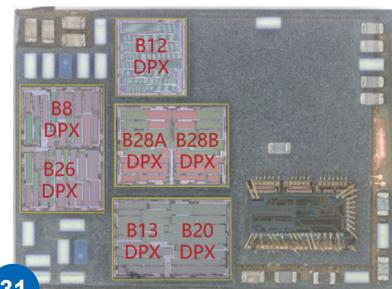
## 36 广告索引 Ad Index



15



20



31

### 《半导体芯科技》编委会（排名不分先后）

- |           |                                  |
|-----------|----------------------------------|
| 徐冬梅 教授级高工 | 中国半导体行业协会副秘书长兼封测分会秘书长            |
| 于大全 教授    | 厦门云天半导体创始人                       |
| 姚大平 博士    | 江苏中科智芯集成科技有限公司总经理                |
| 汤 晖 教授    | 广东工业大学、精密电子制造技术与装备国家重点实验室        |
| 罗仕洲 教授    | 磐允科技总经理                          |
| 林挺宇 博士    | 广东芯华微电子技术有限公司总经理                 |
| 杨利华 院长    | 两江半导体研究院                         |
| 王文利 教授    | 西安电子科技大学电子可靠性（深圳）研究中心主任 雅时国际商讯顾问 |
| 刘功桂 教授级高工 | 中国电器科学研究院股份有限公司威凯技术中心主任          |
| 徐开凯 教授    | 电子科技大学、电子薄膜与集成器件国家重点实验室          |
| 何 进 教授    | 北京大学教授、深圳系统芯片设计重点实验室主任           |

## 光电融合突破算力边界

在 2025 世界人工智能大会 (WAIC) 上，曦智科技联合壁仞科技、中兴通讯共同推出的光跃 LightSphere X——全球首个分布式光互连光交换 GPU 超节点解决方案，凭借其突破性原始创新荣膺世界人工智能大会的最高奖项——2025 SAIL 奖（卓越人工智能引领者奖）。该方案以曦智科技的全光互连芯片为核心，创新性地提出了分布式光交换技术，解决了大规模算力集群中传统电互连、集中式交换的带宽瓶颈与扩展性受限等挑战，构建起高带宽、低延迟、灵活可扩展的自主可控智算集群新范式，相关论文已获国际通信网络领域顶级会议 SIGCOMM 2025 接收。

### 曦智科技引领光互连光交换技术革新

在 2025 世界人工智能大会上，曦智科技以“光电融合突破算力边界”为主题，全方位呈现了其“光子计算 + 光子网络”两大产品线的最新成果，特别是在光互连光交换技术领域取得的一系列突破性进展。曦智科技正以坚实的“硅光子”技术底座，构建智算集群新范式，获得了产业界与学术界的广泛认可。

除了获奖的光跃 LightSphere X 分布式光互连光交换 GPU 超节点解决方案外，曦智科技还联合燧原科技推出国内首款 xPU-CPO 光电共封装原型系统，通过将光学引擎与计算芯片 (xPU) 在基板上实现光电共封装，将电芯片与光芯片的传输距离缩短，与传统可插拔光学相比，大幅提升信号完整性并降低损耗和延迟，同时显著降低系统功耗，有效提高光电转换的稳定性。

作为国内首次采用 CPO 技术实现 GPU 直接出光的成功案例，该项目验证了 xPU-CPO 光电共封装技术的可行性与技术方向，同时为中国人工智能基础设施建设与先进光学封装产业突破奠定了关键技术锚点。

曦智科技与沐曦合作的光互连电交换超节点方案也首次公开亮相。该方案采用线性直驱光互连技术，具有低延时、高带宽、低功耗的特点，并支持长距离传输，突破跨机柜连接的限制，支持 8 台标准服务器共 64 张 xPU 卡的高速互连，为大模型训练及推理提供更灵活、更高效的并行策略支持，从而提升集群性能。

### 光电融合实现算力突破

在当前人工智能与大数据高速发展的时代，算力需求呈指数级增长，传统电互连技术逐渐面临带宽瓶颈、扩展性受限、功耗过高等挑战。在此背景下，光电融合技术凭借高带宽、低延迟、低功耗的核心优势，成为突破算力边界的重要突破口。

曦智科技在“光子计算 + 光子网络”领域的双轮驱动与创新实践，不仅为行业提供了可借鉴的技术路径，更证明了光电融合技术在突破算力边界、赋能产业升级中的关键作用。光电融合技术的意义，一方面能够整合产业链上下游资源，加速技术迭代与产品成熟；另一方面能够降低行业应用门槛，让更多企业受益于光电融合技术，共同推动智算产业的高质量发展。未来，随着技术的进一步成熟、生态的持续完善，光电融合将有望重塑全球算力格局，为数字经济的高质量发展注入源源不断的“光算力”动力。

赵雪芹

社长 Publisher

麦协林 Adonis Mak

adonism@actintl.com.hk

荣誉顾问 Honorary advisor

刘胜院士 Academician Liu Sheng

主编 Editor in Chief

赵雪芹 Sunnie Zhao

sunniez@actintl.com.hk

出版社 Publishing House

雅时国际商讯 ACT International

香港九龙 B,13/F, Por Yen Bldg,

长沙湾青山道478号 478 Castle Peak Road,

百欣大厦 Cheung Sha Wan,

13楼B室 Kowloon, Hong Kong

Tel: (852) 2838 6298

Fax: (852) 2838 2766

北京 Beijing

Tel/Fax: 86 10 64187252

上海 Shanghai

Tel: 86 21 62511200

Fax: 86 21 52410030

深圳 Shenzhen

Tel: 86 755 25988573 /25988567

Fax: 86 755 25988567

武汉 Wuhan

Tel: 86 27 82201291

UK Office

Angel Business

Communications Ltd.

6 Bow Court,

Fletchworth Gate,

Burnsall Road, Coventry,

CV56SP, UK

Tel: +44 (0)1923 690200

Chief Operating Officer

Stephen Whitehurst

stephen.whitehurst@angelbc.com

Tel: +44 (0)2476 718970



ISSN 2523-1294

© 2025 版权所有 翻印必究

## 东方晶源展示面向先进工艺的电子束量测检测技术

东方晶源携 AI 驱动电子束量检测技术方案亮相第十三届半导体设备与核心部件及材料展 (CSEAC 2025)，东方晶源董事长俞宗强博士在展会同期的董事长论坛上发表演讲，系统介绍公司电子束量检测设备生态建设成果，并提出 AI 计算引领的设备发展新路径。

俞博士指出，通过 AI 算法深度挖掘海量历史与实时检测数据，可精准识别影响芯片性能的关键缺陷与参数偏差，实现“量得少却同样解决问题”的高效模式，为半导体量检测设备从追赶到“换道超车”提供可能。

东方晶源专注于半导体量检测设备，在国产化方面取得了令人瞩目的成果。6/8 英寸硅制程及第三代半导体，关键尺寸量测设备 (CD-SEM) 已经完全实现国产化。在 12 英寸方面，东方晶源最新机台 SEpA®-c505 则搭载全新高速传片平台，可满足更高产能需求。设备集成全新自研的电子光学系统 (EOS)，成像分辨率和量测重复精度实现双重突破，技术参数比肩国际主流产品，目前正在客户端进行验证。有望在今年底或明年初实现在 28 纳米制程的完全国产替代。

在电子束缺陷检测设备 (EBI) 方面，东方晶源最新产品 SEpA®-i635 取得了非常大的进展，大电流预充电功能的开发解决了 3D 结构漏电和断路缺陷检测问题，抗干扰性能的优化大大提高了小尺寸物理缺陷的检出率，在 28 纳米成熟制程及 3D NAND 实现国产化替代。

在电子束缺陷复检设备 (DR-SEM) 方面，东方晶源最新产品 SEpA®-r655，实现 1.4 纳米分辨率，5 通道探测器同时成像，可对标 fab 主流机台。

CD-SEM 用于集成电路硅片图形关键尺寸量测，是良率控制核心设备。该类设备长期被日本和美国公司垄断，属于“卡脖子”产品。东方晶源自 2021 年先后推出 12 英寸 CD-SEM 和 6&8 英寸兼容 CD-SEM 设备，成功突破多项关键技术，如高速高精度硅片传输定位、图像像差补偿

### 关键尺寸量测设备CD-SEM

面向150mm/200mm/300mm工艺制程



关键尺寸量测设备 (Critical Dimension Scanning Electron Microscope, 简称 CD-SEM)，子束显微图像进行关键尺寸量测，实现关键工艺参数的监控，是芯片制造过程中质量控制的关键设备。

等，创新性地提出了复合高精度定位技术、电磁复合偏转器及多级视场像差校正方法，从而大幅提升了设备性能与良率优化能力。

东方晶源 CD-SEM 产品已广泛应用于多个制程领域，包括 12 英寸  $\geq 28\text{nm}$  逻辑制程、3D-NAND 制程、DRAM 制程，以及 8 英寸 Si、MEMS 制程和 6 英寸第三代半导体 SiC、GaN、GaAs 等化合物制程，成功获得国内多家晶圆制造头部企业认可，具有极高的性能表现和可靠性，市场认可度高。

东方晶源自成立以来便聚焦电子束检测、量测领域，经过十年的发展，突破多项关键核心技术，积极布局电子束缺陷复检设备 DR-SEM，为我国芯片安全做出了重要的贡献。东方晶源未来将继续在电子束检测、量测领域深耕，不断进行技术突破与产品创新。同时，将充分发挥公司在计算光刻 OPC 等软件方面的优势，将软硬件进行协同，为国内集成电路制造良率管理探索全新路径。

## 芯原推出基于FD-SOI工艺的无线IP平台

芯原股份发布其无线 IP 平台，帮助客户快速开发高能效、高集成度的芯片，广泛应用于物联网和消费电子领域。该平台基于格罗方德 (GF) 22FDX® (22 纳米 FD-

SOI) 工艺，支持短程、中程及远程无线连接，并提供完整的 IP 解决方案，可实现具有竞争力的功耗、性能及面积 (PPA)。

该平台为多种无线标准提供高集成、低功耗和业经市场验证的解决方案，针对低能耗蓝牙（BLE）、双模蓝牙（BTDM）、NB-IoT 及 Cat.1/Cat.4 等标准提供完整的 IP 解决方案，包括射频（RF）、基带以及软件协议栈。其中 GNSS、802.11ah 及 802.15.4g 等射频 IP 已被多家客户芯片采用并实现规模化量产。

通过充分利用 FD-SOI 技术的高集成度和低功耗优势，芯原的无线 IP 平台助力客户成功推出面向不同市场的具有竞争力的 MCU 和 SoC 产品，包括超低能耗的 BLE MCU、基于 Wi-Fi 802.11ah 的家用安防摄像头，以及多通道高精度全球导航卫星系统（GNSS）SoC。客户基于这些设计推出的芯片已累计出货超过 1 亿颗，获得了市场的高度认可。

“随着物联网和消费电子市场对低功耗、多标准连接的需求不断增长，我们的无线 IP 平台为客户提供了灵活、高能效的基础，使其能够快速开发连接设备。”芯原股份执行副总裁，定制芯片平台事业部总经理汪志伟表示，“过去十余年，在芯原基于 GF 22FDX® 工艺所开发的 FD-SOI IP 中，有 60 多个 IP 已累计向 45 家客户授权超过 300 次。值得一提的是，我们是最早成功将 FD-SOI 自适应体偏置（ABB）技术应用于量产芯片的企业之一。迄今为止，我们已为 43 家客户定制了 FD-SOI 芯片，其中 33 款已投入量产，涵盖卫星、汽车和智能眼镜等领域。未来，我们将继续推动 FD-SOI 创新在 Wi-Fi 6、卫星通信、毫米波雷达和助听器等新兴应用中的发展。”

## Microtronic WaferWeight 精确监测半导体晶圆质量

Microtronic 公司推出一种便捷且高精度的解决方案，可在检测缺陷的同时监测半导体晶圆的重量——所有操作均可在单一设备上完成。

这项专利技术名为 WaferWeight，可以完全集成至 Microtronic 的 EAGLEview™ 高速宏观缺陷检测系统系列设备中。该技术功能既可应用于最新款 EAGLEview 6 设备，亦可适配该系列设备历史机型。

Microtronic 首席执行官 Reiner Fenske 表示：“随着半导体工艺日益复杂精密，晶圆质量计量的重要性与日俱增。现代晶圆厂亟需监测工艺流程中（尤其在沉积、刻蚀、电镀、背面研磨、键合、TSV 等环节）发生的晶圆质量变化。但传统晶圆称重方法不仅耗时昂贵，还需独立设备。如今 WaferWeight 技术让晶圆厂能够在进行宏观缺陷检测

的同时，快速、精准且经济地追踪晶圆质量变化。我们的 EAGLEview 系统可在单一平台上同步完成缺陷检测与晶圆称重。”

“设备吞吐速度在此过程中至关重要。为了监测晶圆重量的变化，晶圆厂必须获取每批次中每片晶圆的数据。正是 EAGLEview 系统卓越的速度实现了这一目标。因此全球众多顶级晶圆厂已选择采用我们的 WaferWeight 功能。”Fenske 补充道。

新型 WaferWeight 测量技术的分辨率可低至 0.1 毫克。这使得在工艺步骤之间——以及同一批次不同晶圆之间——都能精确追踪晶圆质量变化。在加工全流程的关键节点监测晶圆重量，对发现肉眼无法察觉的工艺问题具有不可估量的价值。当晶圆重量变化超出容许范围时，系统可立即触发警报，提示需进行深入检查或修正。全面的晶圆重量数据还可纳入 SPC 系统，整体提升晶圆厂工艺监控的精准度与质量。

晶圆重量数据均可存储于 EAGLEview 强大的 ProcessGuard™ 软件中。该系统通过批次、日期和时间维度，为每片经设备处理的晶圆建立信息数据库。它能自动随机排列晶圆，并追踪每片晶圆进出槽位的具体位置。ProcessGuard 集成的槽位位置分析工具（Slot-Positional Analysis Tool）可绘制并比对包括晶圆重量在内的多项参数，为每个槽位位置提供晶圆重量数据及工艺前后重量变化值。



## 九峰山实验室首发6英寸InP激光器与探测器外延工艺

九峰山实验室在磷化铟（InP）材料领域取得重要技术突破，成功开发出6英寸InP基PIN结构探测器和FP结构激光器的外延生长工艺，关键性能指标达到国际领先水平。

这一成果也是国内首次在大尺寸磷化铟材料制备领域实现从核心装备到关键材料的国产化协同应用，为光电子器件产业化发展提供重要支撑。

据悉，磷化铟材料的产业化应用长期面临大尺寸制备的技术瓶颈，业界主流停留在3英寸工艺阶段，高昂的成本使其无法满足下游产业应用的爆发式增长。九峰山实验室依托国产MOCVD设备与InP衬底技术，突破大尺寸外延均匀性控制难题，首次开发出6英寸InP基PIN结构探测器和FP结构激光器的外延生长工艺，关键性能指标达到国际领先水平，为实现6英寸InP光芯片的规模化



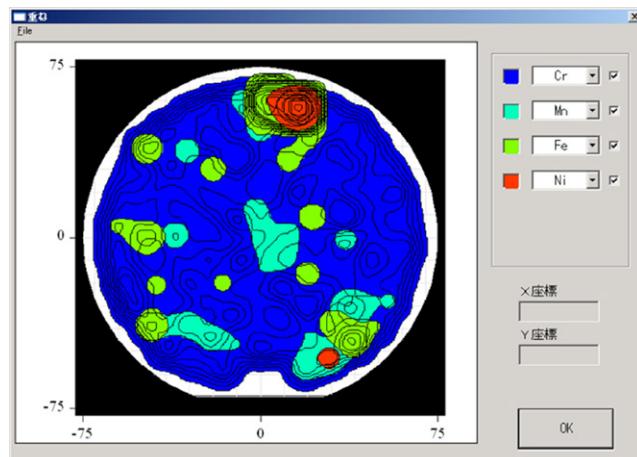
制备打下基础。

材料性能：

- FP激光器量子阱PL发光波长片内标准差 $<1.5\text{nm}$ ，组分与厚度均匀性 $<1.5\%$
- PIN探测器材料本底浓度 $<4 \times 10^{14}\text{cm}^{-3}$ ，迁移率 $>11000\text{cm}^2/\text{V}\cdot\text{s}$ 。

## 全反射X射线荧光系统支持晶圆表面微量污染分析

作为X射线分析系统解决方案的领先厂商，日本Rigaku公司近日推出XHEMIS TX-3000全反射X射线荧光（TXRF）系统，支持半导体制造中晶圆表面微量污染分析。



晶圆表面微量污染物的分析对半导体制造至关重要。随着生产工序日益精细化、质量标准日趋严格，这一过程在降低缺陷率方面发挥着重要作用。此外，包含数百道工序的生产线需要精准的微量污染物分析，以维持稳定运行和产品质量的可靠性。在TXRF这一代表性分析方法中，Rigaku已将其技术确立为有效的全球标准。公司长期以

来一直是推动行业质量标准提升的引领者，以TXRF技术守护品质，在该领域占据压倒性市场份额。

最新型号XHEMIS TX-3000在现有功能基础上进行改进，在测量精度、操作性和生产效率方面实现飞跃式提升。

①速度提升至6倍，原需1小时的任务现仅需10分钟完成

XHEMIS TX-3000的处理速度最高可达Rigaku以往系统的6倍。首先，通过结合新开发的光学阵列和新型多元素检测器，测量速度提升3倍。其次，该组合系统配合AI驱动的光谱预测技术，在保持精度的前提下将测量速度再提升一倍。这一两阶段技术创新有助于提升半导体制造现场的生产效率与工艺稳定性。在旧型号中需耗时一小时的测量，现在仅需10分钟即可完成。

②新型检测器设计支持轻元素分析

XHEMIS TX-3000采用可在三种波长间切换的X射线源，能够分析钠、镁、铝等荧光X射线分析系统难以检测的轻元素。通过这种方式，几乎可以在不破坏样品的情况下，测量所有元素的表面污染分布。

此外，XHEMIS TX-3000结合了新开发的可进行X射线照射的单色器与可同时测量晶圆表面三处位置的多元

素检测器。通过组合这些功能，XHEMIS TX-3000 相比以往系统，测量速度提升约 3 倍。

### ③ AI 助力高精度与应用扩展

荧光 X 射线分析系统的一个问题是缩短测量时间往往会导致精度下降。为解决这一问题，XHEMIS TX-3000 采用基于海量分析数据训练的光谱预测软件，在将测量时间减半的同时保持精度不变。

此外，新功能还可减少不必要的背景信号，将应用范围扩展到以往无法进行微量污染测量的各种材料，如阻挡

金属（布线保护涂层）、高介电薄膜及化合物半导体。

Rigaku 预测 2025 年常规 TXRF 产品的销售额约为 50 亿日元。随着这一高端系统推向市场，预计主要半导体制造商的采用将加速推进。

公司预期该产品线在未来数年将持续实现两位数的增长，成为支持半导体市场可持续增长的稳定平台。



## 清华大学研究开发出理想的EUV光刻胶材料

清华大学化学系许华平教授团队在极紫外 (EUV) 光刻材料上取得重要进展，开发出一种基于聚碲氧烷 (Polytelluoxane, PTeO) 的新型光刻胶，为先进半导体制造中的关键材料提供了新的设计策略。

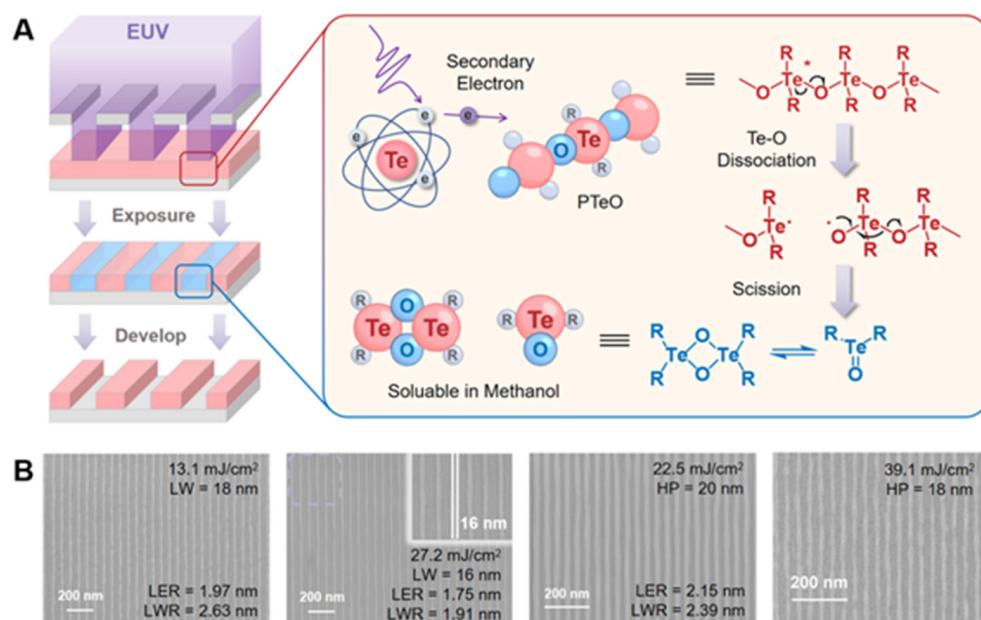
随着集成电路工艺向 7nm 及以下节点不断推进，13.5 nm 波长的 EUV 光刻成为实现先进芯片制造的核心技术。但 EUV 光源反射损耗大、亮度低等特点，对光刻胶在吸收效率、反应机制和缺陷控制等方面提出了更高挑战。

学界普遍认为，理想的 EUV 光刻胶应同时具备以下四项关键要素：1) 高 EUV 吸收能力，以减少曝光剂量，提升灵敏度；2) 高能量利用效率，确保光能在小体积内高效转化为光刻胶材料溶解度的变化；3) 分子尺度的均一性，避免组分随机分布与扩散带来的缺陷噪声；4) 尽可能小的构筑单元，以消除基元特征尺寸对分辨率的影响，减小线边缘粗糙度 (LER)。长期以来，鲜有材料体系能够同时满足这四个标准。

许华平教授课题组基于团队早期发明的聚碲氧烷开发出一种全新的 EUV 光刻胶，满足了上述理想光刻胶的条件。在该项研究中，团队将高 EUV 吸收元素碲 (Te) 通过 Te—O 键

直接引入高分子骨架中。碲具有除惰性气体元素氙 (Xe)、氡 (Rn) 和放射性元素砹 (At) 之外最高的 EUV 吸收截面，EUV 吸收能力远高于传统光刻胶中的短周期元素和 Zn、Zr、Hf 和 Sn 等金属元素，显著提升了光刻胶的 EUV 吸收效率。同时，Te—O 键较低的解离能使其在吸收 EUV 后可直接发生主链断裂，诱导溶解度变化，从而实现高灵敏度的正性显影。这一光刻胶仅由单组份小分子聚合而成，在极简的设计下实现了理想光刻胶特性的整合，为构建下一代 EUV 光刻胶提供了清晰而可行的路径。

该研究提供了一种融合高吸收元素 Te、主链断裂机制与材料均一性的光刻胶设计路径，有望推动下一代 EUV 光刻材料的发展，助力先进半导体工艺技术革新。



# 半导体制造设备市场： 芯片制造领域潜力无限

当前，在人工智能、5G网络、物联网、汽车电子以及先进封装等应用快速兴起的推动下，全球半导体制造设备市场正处于重大技术变革的前沿。

如今，半导体制造设备（SME）已备受关注，为未来交通、医疗、能源及国防领域的发展奠定基础。各国政府正大力投资于产业回流、供应链安全及技术创新。根据 Research Nester 公司发布的报告，到 2037 年，半导体制造设备市场规模预计将达到令人瞩目的 3503 亿美元。

这一增长得益于全球向电动汽车与自动驾驶汽车转型的趋势，以及对 5 纳米、3 纳米等更先进、更小制程节点半导体技术的需求不断攀升。随着汽车行业积极拥抱电动化与自动驾驶技术，对高性能半导体的需求呈爆发式增长。这种激增推动了对碳化硅（SiC）芯片制造设施的大量投资。与此同时，半导体行业持续追求微型化，这使得对超高精度制造设备的需求急剧上升。

本文我们将深入剖析塑造这一蓬勃产业的趋势与市场动态。

## 先进封装技术的兴起

先进封装技术的迅猛发展已成为推动半导体制造设备市场增长的关键因素。这一趋势使得对用于精密组装、键合、互连及检测的专用设备需求大幅增加。此外，由于需要处理精密、高密度的互连结构及多层结构，对超高精度制造系统的需求也随之增长。随着人工智能（AI）加速器、5G 模组、物联网设备及汽车电子等领域应用的不断拓展，进一步助推了这一趋势。

例如，2024 年 9 月，塔塔电子（Tata Electronics）宣布与新加坡 ASMPT（ASM 太平洋科技有限公司）建立合作关系，为其位于印度阿萨姆邦（Assam）和卡纳塔克邦（Karnataka）的芯片封装工厂开发半导体组装设备。此次合作聚焦于引线键合、倒装芯片技术及先进封装等领域的研发。合作目标是打造强大的半导体组装与测试基础设施，同时将能源和材料效率置于优先地位，以推动可持续增长并加强半导体供应链。

## 人工智能与机器学习的融入

随着芯片制造流程日益复杂，制造商正越来越多地依赖人工智能

（AI）与机器学习（ML）来提升运营效率。在半导体制造设备中，AI 一项突出的应用便是预测性维护。这种主动式维护方式能够减少意外停机时间，延长设备使用寿命。

此外，AI 与 ML 在流程优化和缺陷检测领域也发挥着重要作用。AI 正在为半导体晶圆厂的智能自动化带来变革，有助于提高良率并降低能耗。AI 与 ML 的融入还在改变设备的设计与功能，因此，这一技术已成为推动市场长期增长的关键因素。

2025 年 3 月，AI 与高性能计算（HPC）半导体解决方案制程设备的领先制造商 YES 公司宣布，已向一家全球知名半导体制造商交付其首台商用 VeroTherm Formic Acid Reflow（甲酸回流）设备。这一成果标志着印度首次成功研发出适用于高带宽内存（HBM）等尖端半导体应用的设备，而高带宽内存对于全球人工智能与高性能计算领域至关重要。

## 先进光刻技术的应用

尖端光刻技术的兴起正在重塑半导体制造设备市场。极紫外（EUV）光刻技术已成为实现下一代芯片制造工艺的关键。这一技术转型使得对结构高度复杂、高价值光刻设备的需求激增。2025 年 2 月，杜邦公司（DuPont）宣布将通过一系列技术演讲展示其最新创新成果，重点介绍极紫外光刻用光刻胶的研发进展。

高数值孔径（High-NA）极紫外光刻系统的推出，可能会进一步推动英特尔、台积电、三星等行业龙头企业增加资本支出。

2025 年 6 月，全球唯一的极紫外光刻设备供应商阿斯麦（ASML）宣布将推进其下一代 High-NA EUV 系统的研发。此外，新一轮针对研发与产能的投资热潮，正巩固先进光刻技术在市场扩张中的关键地位。

## 半导体晶圆厂扩建投资

近期，用于扩建半导体晶圆厂（Fab）



的投资大幅增加，这一趋势在推动半导体制造设备（如光刻系统、刻蚀机、沉积设备、清洗设备及计量设备）市场增长方面发挥着关键作用。

晶圆厂扩建是全球制造战略的根本性转变。三星、英特尔、格芯（GlobalFoundries）等行业龙头企业正斥资数十亿美元，在美国、中国台湾、韩国及欧洲各地建设下一代晶圆厂。美国《芯片与科学法案》（CHIPS Act）、《欧洲芯片法案》（European Chips Act）等政府举措为提升本土半导体产能提供了强有力的支持与资金激励。这一趋势正推动半导体制造设备市场形成良好的增长态势，且有望在未来十年内持续发展。

以下是部分地区近期在半导体晶圆厂扩建方面的投资案例：

- 2025年6月，德州仪器（Texas Instruments）宣布将投资逾600亿美元，在美国各地建设七座半导体晶圆厂。这是美国历史上对基础半导体制造领域规模最大的一笔投入，此次扩建将大幅提升其制造产能，以满足不断增长的半导体需求。

- 2024年3月，印度政府批准了一项重大投资计划，用于建设该国首座尖端半导体制造工厂。政府为这些重大项目划拨了高达150亿美元的资金。

### 总结

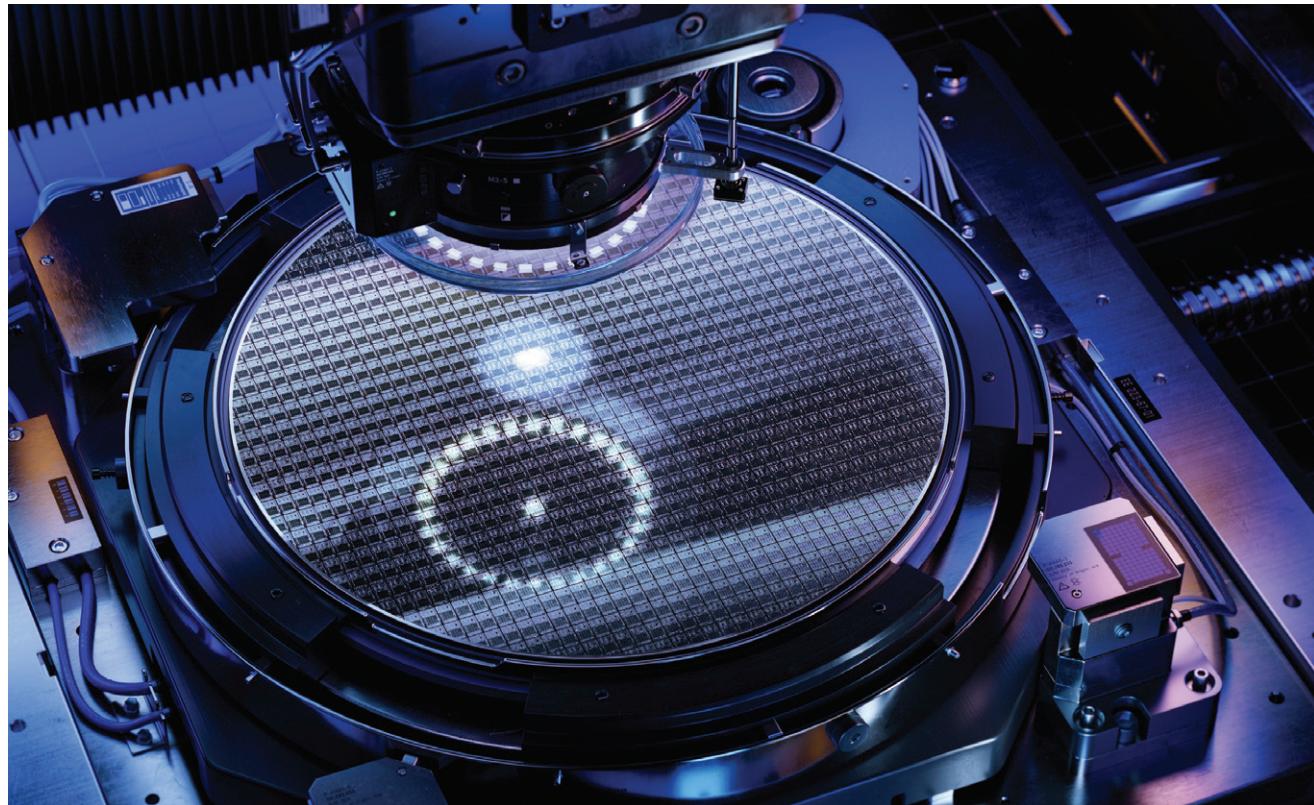
如今，半导体制造设备市场已成为全球创新与经济稳定的重要支柱。随着各行业加速推进数字化转型，对先进半导体的需求急剧上升。

对更小尺寸、更高性能芯片的持续追求，先进封装与三维集成技术的兴起，以及人工智能与自动化技术的融入，正推动半导体制造设备市场不断扩张。

应用材料公司（Applied Materials）、泛林半导体（Lam Research）、东京电子（Tokyo Electron）等行业龙头企业正通过快速创新，以适应不断变化的半导体行业格局。与此同时，各国正投入数十亿美元推出相关政策举措，以提升本土制造能力。

展望未来，半导体制造设备市场将在推动未来技术发展方面发挥关键作用。◆

随着芯片制造流程日益复杂，制造商正越来越多地依赖人工智能（AI）与机器学习（ML）来提升运营效率。在半导体制造设备中，AI一项突出的应用便是预测性维护。这种主动式维护方式能够减少意外停机时间，延长设备使用寿命。



## 面向先进封装应用的材料科学创新

Terecircuits公司首席执行官Wayne Rickard阐述了该公司加入美国国家半导体技术中心（US's National Semiconductor Technology Center）的决定，并表示公司将凭借其在聚合物、封装材料和薄膜涂层的合成、表征及交付方面的丰富专业知识，为先进封装技术提供支持。Wayne解释道，通过与美国半导体生态系统中的行业领军者携手合作，Terecircuits能够加速异构集成先进材料解决方案的开发，进而助力解决高密度、高性能芯片制造中的关键挑战。

本文是Silicon Semiconductor（SiS）杂志对Wayne Rickard（WR）先生的采访，讨论了先进封装材料的发展与创新应用。

**SiS:** 我们能否先从公司背景谈起，做个简要介绍？

**WR:** 当然可以。Terecircuits公司由Jaina Sheets博士创立，我们在2019年获得了第一笔融资。她深信的愿景是，先进封装技术终将成为半导体制造与工艺进步的驱动力，以补充摩尔定律；而当这种情况到来时，行业还需要新的材料。作为一名在惠普实验室工作了20年的物理化学家，Jaina有光刻技术的背景，对这一市场的崛起有着独到的洞察力。

**SiS:** 贵公司最近加入了美国国家半导体技术中心（NSTC）。能否谈谈加入的重要性、预期收益以及贵公司

将贡献的力量？

**WR:** 国家半导体技术中心对我们这样的小型企业而言是难得的机遇。如我所说，我们是一家初创公司，员工不到12人。在材料科学领域，单个企业只是庞大生态系统的一小部分。显然，先进封装涉及设备制造商、原始设计制造商（ODM）、外包半导体封装测试厂商（OSAT）

等多个环节。半导体制造供应链的每个部分、相关基础设施的每个环节都有其独特需求。作为材料供应商，我们无力购置全套半导体制造设备，而技术中心为我们提供了与同行及上下游环节主导者交流的机会，这一点至关重要。其次，对材料公司而言，在不同环境中验证材料成本极高。而技术中心将各方聚集在一起，让我们能共同应对行业面临的挑战。

**SiS:** 关于贵公司的技术组合，核心优势似乎集中在聚合物化学领域。听说你们有一款名为 Terefilm 的产品解决方案，能否详细介绍一下？

**WR:** Terefilm 是一种独特的材料，它融合了临时键合与解键粘合剂的特性，以及光刻技术的图案化能力。

这种特性组合非常特别。在临时键合与解键过程中，当你将两片晶圆或芯片与晶圆连接时，会对粘接材料的整个表面区域施加释放过程。这意味着粘接材料要么处于粘接状态，要么处于解粘状态。

但光刻技术能实现单个元件的图案化——在半导体制造中，光刻的精度可达纳米级。我们构想的工艺是：先使用临时键合 / 解键粘合剂，再通过图案化技术定位粘合剂所固定的单个元件，最后以可控方式释放它们。这使我们能够实现一些非常独特的功能。

首先，它能处理极小的材料。例如微型 LED，其尺寸约为花粉粒大小，可以想象，传统的拾取 - 放置 (pick-and-place) 设备或真空吸头很难操作这种红细胞级尺寸的元件。但借助我们的材料，我们可以拾取一整片外延晶圆上的元件，然后，通过少量光线和加热精准释放目标元件并放置在基板上。

其次，它能处理极脆弱的元件，比如碳化硅或氮化镓。这些材料比硅脆得多，传统处理技术很容易造成损坏。我们的材料能牢固固定这些元件，并在需要放置到基板上时精准释放。

最后，它还适用于超薄硅晶圆等脆弱材料。普通硅晶圆刚性较强，易于处理，但当厚度减至 50 微米以下时，就会变得极易损坏。我们的材料可作为临时键合与解键粘合剂，在释放和放置前始终牢固固定这类材料。

**SiS:** 目前这款 Terefilm 解决方案是否已向合作伙伴和客户开放？还是仍处于测试阶段？进展如何？

**WR:** 我们目前正在提供材料样品。已有多家合作伙

“Terefilm 是一种独特的材料，它融合了临时键合与解键粘合剂的特性，以及光刻技术的图案化能力。这种特性组合非常特别。在临时键合与解键过程中，当你将两片晶圆或芯片与晶圆连接时，会对粘接材料的整个表面区域施加释放过程。”

伴针对我刚才提到的三大应用场景（先进显示制造中的微型 LED、碳化硅芯片键合处理，以及超薄晶圆处理）进行评估。这些场景目前都在不同合作伙伴处落地应用。我们也与设备公司展开合作——如前所述，我们是材料公司，专长在于聚合物化学，但仍需与设备伙伴协作。例如微型 LED 放置需要激光放置设备，有多家公司正在开发这类设备，我们已与他们展开合作。

**SiS:** 贵公司在光刻和工艺工程方面也有专业积累和创新。这些是聚合物化学核心业务的衍生能力，还是独立的重点领域？或者仅在影响聚合物化学核心优势时才涉及？

**WR:** 这是个好问题。这些技能与核心业务高度互补。在先进封装这一半导体制造中快速演进的领域开发先进材料，需要掌握将材料推向市场所需的配套技能。例如，要对我们的材料进行图案化，需要类似光刻设备的工具。为了演示材料性能，我们必须培养光学和精密定位系统方面的专业知识，这需要机械工程能力。我们并非想涉足设备业务，但为了让设备公司认可我们工艺的潜力，必须展示材料的实际效果。我们已搭建实验室级设备，能实现基板上微米级精度的元件放置，以及元件间仅 1 微米间距的精准释放。这类技术若不实际演示，很难让人相信其可行性。因此，工艺工程、光刻、光学和激光技术都是我们必须培养的互补技能。

**SiS:** 既然已具备这些能力，你们是否考虑将其转化为商机？比如授权他人生产设备，还是仅将其作为实现目标的手段，一旦聚合物化学产品和 Terefilm 落地就不再投入设备开发？

**WR:** 这是个好问题。我们希望让尽可能多的设备厂商采用我们的材料，这对行业有益。我提到的每个应用领域对设备设计可能都有细微要求。设备厂商理想中希望一款设备适用于所有场景，但实际上每个应用都需要设备针对特定工艺流程微调优化。通过与多家设备厂商合作，帮助他们根据工艺参数调整流程，我们能同时推进多个领域的应用。例如，专注显示技术的设备伙伴与聚焦功率半导体的设备伙伴截然不同。

**SiS:** 您多次提到先进封装是最终目标，且这一领域发展迅速。能否谈谈你们当前面临的挑战与机遇，以及在这一热门领域的发展潜力？

**WR:** 先进封装确实是一个快速发展的领域。目前，先进封装的顶尖技术由三星、台积电等大公司主导，它们拥有内部工艺；英特尔也有自己的技术。但要让先进封装走向主流，被 OSAT 厂商采用，并应用于标准元件的半导体制造（而非仅英伟达最新 GPU 等高端产品），还需要大量工艺优化和新材料支持。

这还要求我们重新构想半导体组装方式。过去，封装通常是将一个芯片键合到基板上，通过引线键合连接到引线框架并封装。如今，先进封装涉及数十个甚至数百个元件——在微型 LED 面板中更是数百万个元件——需要组装成更大的模块。这可能包括共封装光学元件、薄膜电池、无源器件等，涉及不同工艺节点。

例如，GPU 使用的最新工艺节点与内存所需节点不同，这意味着问题已从单芯片集成转向多元件分布式解决。芯粒（chiplet）是一大创新，作为小型构建模块可组装成复杂系统，但也带来了封装挑战：它们必须高精度放置在基板上，有时元件间距极小，甚至需要三维堆叠。

“我们希望让尽可能多的设备厂商采用我们的材料，这对行业有益。我提到的每个应用领域对设备设计可能都有细微要求。设备厂商理想中希望一款设备适用于所有场景，但实际上每个应用都需要设备针对特定工艺流程微调优化。”

这些挑战都涉及到设备……而我们目前依赖的拾取放置设备，如前所述，在处理小型、超薄、脆弱元件时愈发吃力。倒装芯片键合机一次只能处理一个或五六个元件（多喷头设备），其吞吐量和良率无法满足从高端昂贵设备向 OSAT 可负担设备的普及需求。

**SiS:** 您已解释了加入 NSTC 这一协作组织的好处。该组织旨在推动美国半导体产业发展，缩短从实验室到晶圆厂的周期，你们显然对此有明确承诺。但从更宏观的角度，你们是更倾向于助力美国半导体产业，还是将自己视为全球半导体产业的一员？

**WR:** 我们认为两者都是。我提到的先进封装挑战是全球行业共同面临的问题。就美国而言，供应链自主化的推动源于全球专业化分工的加深。例如，EDA 工具和半导体设计专长在美国，而先进光刻设备技术多在欧洲，先进材料能力集中在日本，封装组装传统上在东南亚。这种能力分散使整个全球半导体产业高度互相依赖。但是，疫情让我们意识到，供应链中断可能导致因一个收音机芯片短缺而无法生产汽车，这给行业敲响警钟：即使不能完全本土化，也需降低依赖度。

我们需要将供应链从地缘政治或疫情等风险较高的地区转移，减少对单一故障点的依赖。这正是 NSTC 为美国所做的部分工作：通过本土化将传统上位于其他地区的产业带回美国，优化供应链。

**SiS:** 您谈到了供应链（Supply Chain），还有技能（Skills）——大家都认为人才短缺且情况将加剧，但似乎未引起足够重视，但这确实是个大问题；还有可持续性（Sustainability）——尽管当前地缘政治存在一些阻力，但行业在可持续发展方面已形成趋势。您如何看待这些挑战？

**WR:** 技能和人才培养是老生常谈的问题。当核心能力集中在某一地区并经过数十年发展，而其他地区相关技能逐渐萎缩后，若要推进本土化，就会面临技能人才（skilled workforce）短缺。这可能是因为美国本土制造业经验不足，也可能是教育机构未能培养出半导体领域所需人才。

但我看到情况正在改变。几乎所有主要组织（如 SEMI）和半导体制造企业都在开展人才培养项目，与大学合作，推出认证课程。尽管在缺乏基础的地区建立人才储备仍需时间，这一问题仍将存在一段时间，但行业已在



积极应对。台积电在亚利桑那州建厂就是一个例子，他们曾担忧能否在台湾以外地区找到足够的技能工人。虽然过程波折，但事实证明，在非传统半导体地区培养技能人才是可行的。

可持续性方面，我在亚利桑那州常被问到：若美国半导体产业重心转移至此，水资源怎么办？英特尔等公司已展示了半导体工艺用水的高效回收能力，大幅减少了实际水消耗量，这是过去十年半导体制造可持续发展的重大进步。

另一个角度是，我们正处于电气化时代，电动汽车、太阳能和风能等非传统能源的发展都将受益于从硅向碳化硅、氮化镓等功率半导体的转型。数据显示，在电动汽车动力传动系统中用碳化硅替代硅进行功率转换，可提升7%的续航里程。碳化硅效率更高，还能减轻动力系统重量，进一步提升效率，并支持充电站更高电压。功率半导体将实现电动汽车充电时间与加油相当，这是电动汽车普及的最后障碍之一。这些都将减少对化石燃料的依赖，转向更清洁高效的能源，而这很大程度上得益于半导体技术的新突破。

**SiS:** 关于行业未来，当前时代充满不确定性。各地区推行本土化和内向型政策，这是否会对行业造成严重损害，还是行业能够适应？如您之前所说，全球各地区各有所长，共同构成了强大的全球产业。若每个国家或地区都追求供应链完全自主，虽有机遇，但也必然面临挑战？

**WR:** 没错。除了你提到的“供应链”、“技能人才”和“可持续性”，我认为还有三个重要方面：韧性（Resiliency）、

本土化（Reshoring），以及我们普遍落后的研发（R&D）。以我们公司为例，美国并非半导体先进材料的核心地区，这一领域主要集中在日本。当我们聚焦填补本土在材料、封装组装等领域的缺口，而欧洲等地区通过各自的“芯片法案”强化芯片设计和EDA工具能力时，全球产业将变得更具竞争力。

事实上，完全本土化绝无可能，供应链的关联性和复杂性太高。我们能做的是与利益一致的伙伴建立牢固合作，规避地缘政治风险。而在这一过程中，各国填补自身能力缺口的努力将让整个行业更加强大。我认为这对行业未来是积极信号。

**SiS:** 最后，能否请您分享一下 Terecircuits 公司的发展路线图？

**WR:** 好的。Terefilm 是我们的旗舰产品，在先进封装组装的精密放置领域有多种应用，甚至能替代传统拾取-放置设备无法完成的极端场景。我们仍在持续拓展这一产品线，吸引更多设备厂商合作。

除此之外，我们拥有深厚的知识产权组合，包括封装材料等其他产品。我们正在研究具有负热膨胀系数的材料，将其作为掺杂剂加入传统封装材料和底部填充剂中，可减少二氧化硅用量，同时提升材料的热传导性能，这是我们研究方向之一。我们还在开发可光成像掩模和液态金属合金相关技术。我们的知识产权储备丰富，尚未完全开发。目前推动一款材料市场化已让我们应接不暇！◆

# 用于失效分析的多模态显微工作流中的人工智能： 从三维成像到自动化缺陷检测

本文探讨了海量互联数据将如何推动基于人工智能的预测模型发展，这类模型不仅能够预测失效的发生，还能从最早出现的症状中预判失效发生的时间及根本原因。

## 成像技术发展与失效分析对人工智能的需求

在电子和半导体行业快速发展的今天，图像处理与分析已成为创新的核心支柱，正在重新定义失效分析的工作流程。随着器件日益小型化、复杂化和高密度集成化，对三维(3D)、高分辨率和非破坏性成像的需求呈指数级增长。

图像处理与分析是一个独立的研究与应用领域，融合了计算机科学、物理学、数学和工程学等多个学科的成果。这些领域知识的整合极大地提升了我们对复杂图像数据集的增强、解读和有意义信息提取能力，从而在广泛的技术和工业领域实现了突破性进展。

数据量、复杂性和维度的增长，尤其是随着三维成像和多模态研究工作流(multimodal investigation workflows)的广泛采用，已将传统图像分析方法推向极限。因此，人

们对更智能、更具适应性的方法的需求日益增长，这类方法需能够处理复杂的大型图像数据集，并实现重复性分析任务的自动化。

在本文中，我们将探讨人工智能(AI)如何改变电子与半导体领域失效分析(FA)场景下图像数据的处理与分析方式。我们将重点阐述基于AI方法的核心优势，分析其实际应用案例，并探讨该技术对研究、质量保证及工业可靠性领域的未来影响。

## 图像分析中的人工智能、机器学习与深度学习基础

要理解人工智能在图像处理与分析领域的应用进展，明确核心概念至关重要。人工智能(AI)广义上指能够模拟人类智能的计算机系统。机器学习(ML)是AI的一个

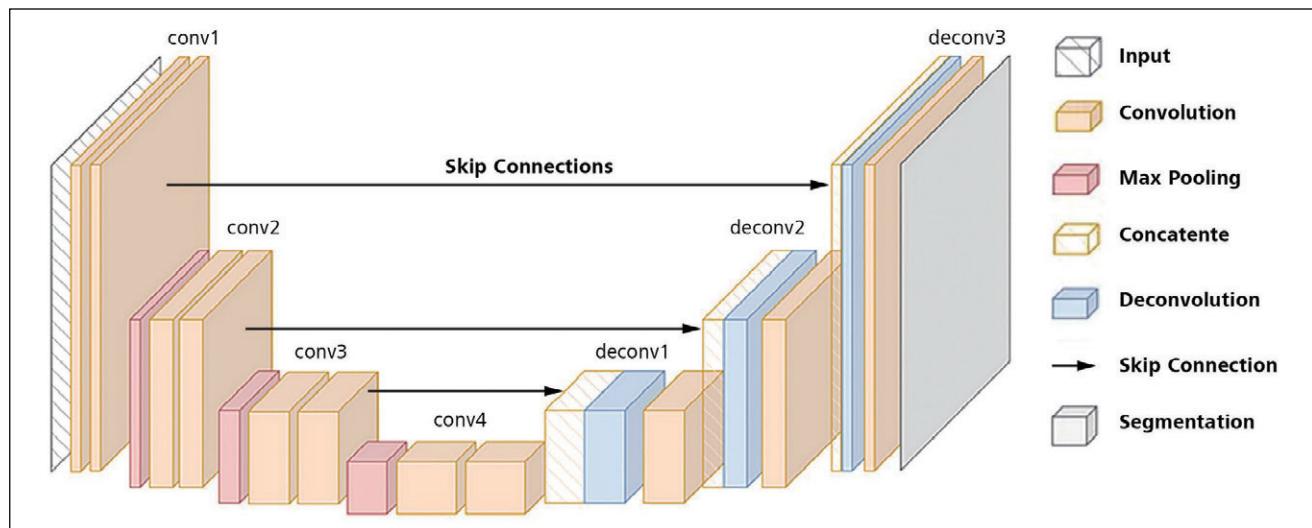


图1. U-Net 解析：理解其图像分割架构（作者：Conor O'Sullivan）

link: <https://medium.com/data-science/u-net-explained-understanding-its-image-segmentation-architecture-56e4842e313a>

作者：Flavio Cognigni，CARL ZEISS MICROSCOPY公司XRM与多模态显微产品及应用销售专家；Heiko Stegmann，CARL ZEISS MICROSCOPY公司FIB-SEM应用专家及顾问

分支，在此框架下，计算机无需通过显式编程即可从数据中自主学习。深度学习（DL）作为机器学习的进一步分支，借助神经网络（神经网络是受大脑神经元启发、由相互连接的节点层构成的结构）来处理信息。

在各类神经网络中，卷积神经网络（CNN）是图像处理领域最常用的类型。而 U-Net 架构在图像分割与分析领域尤为突出，即便在训练数据有限的情况下仍能实现高性能，这主要得益于其包含的跳跃连接（skip connections）：该结构可在特征提取与重建过程中帮助保留空间信息（图 1）。

### 借助深度学习技术推动图像重建发展

为应对日益提升的数据复杂性与维度，对更智能、更具适应性的方法的需求不断增长，AI 已成为失效分析（FA）领域的有力助力。通过从数据中学习并根据场景自适应调整，深度学习模型能够突破硬件在图像质量

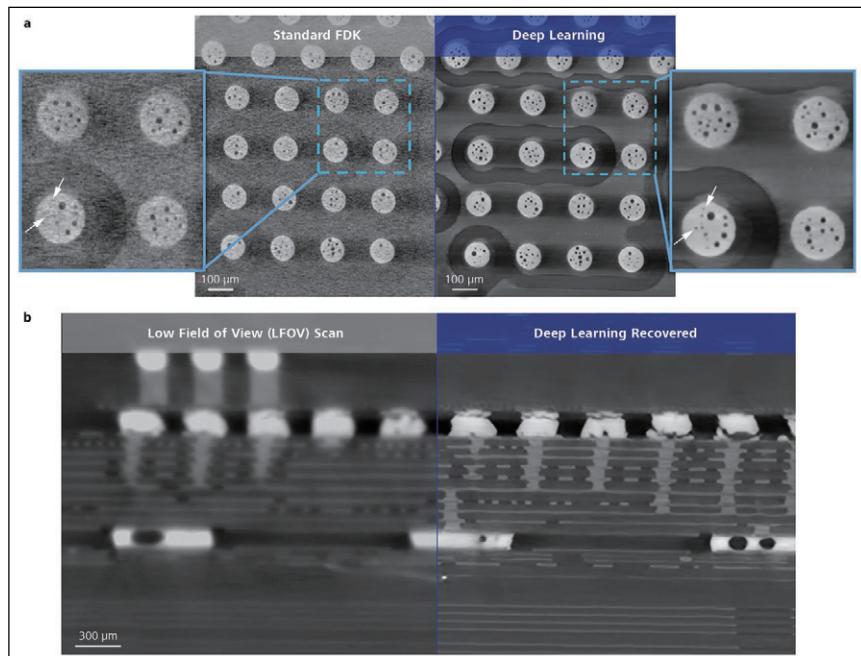


图2. (a)采用传统Feldkamp-Davis-Kress (FDK) 算法 (左侧) 与深度学习 (DL) 算法 (右侧) 重建的现代显卡XRM数据集对比。如白色箭头所示，DL重建技术可呈现标准FDK重建中无法观测到的精细细节。(b)基于DL的超分辨率模型应用：将高分辨率XRM扫描的小视场的精细像素尺寸“迁移”至可捕捉更大视场的低分辨率扫描中<sup>[1]</sup>。

与处理吞吐量上的局限——具体包括优化三维重建效果、实现对更精细复杂结构及隐藏特征的检测，同时显著

提升数据采集与解读的速度和准确性 (图 2a)。基于深度学习的模型在超分辨率领域应用广泛：在该场景中，AI

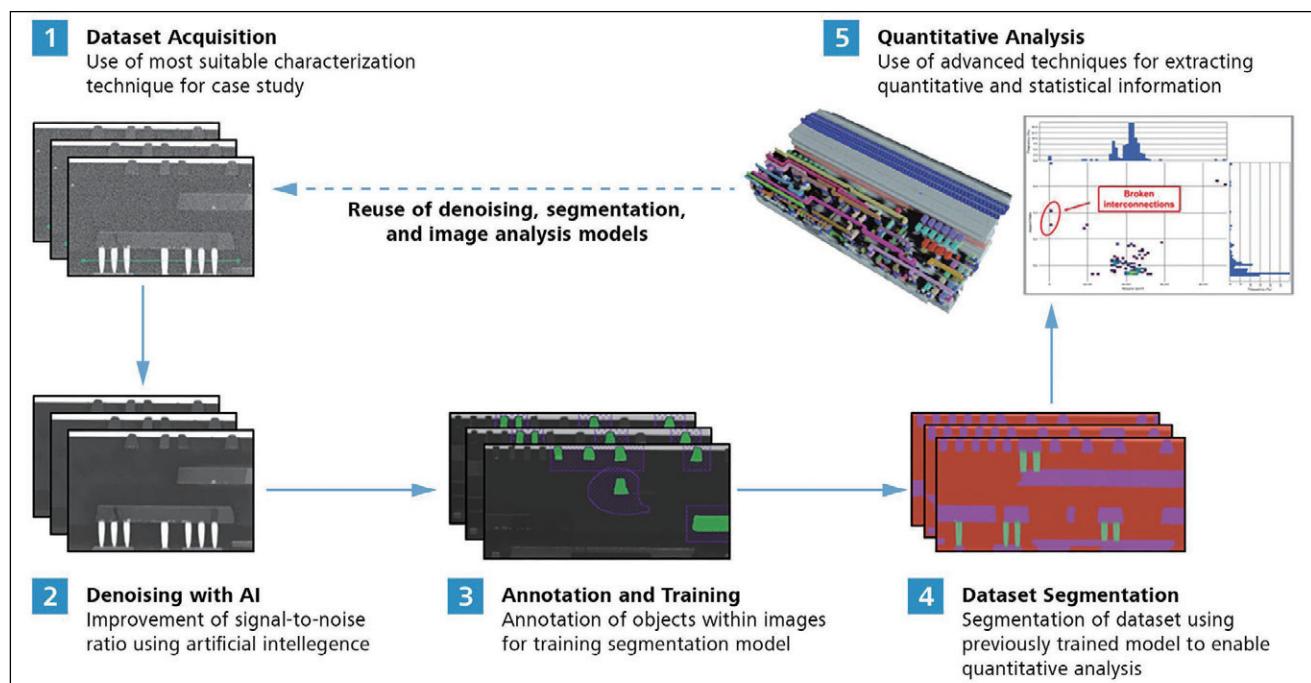


图3. 基于AI的图像处理与分析工作流。该流程包括：采用最适宜的表征技术采集数据集、通过基于AI的去噪处理提升信噪比、为训练分割模型进行目标标注、实现数据集的自动化分割，以及开展高级定量分析。经训练后的模型可重复使用，从而在相似数据集的分析中确保结果一致性与分析效率。

可将高分辨率 X 射线显微镜 (XRM) 扫描所具备的精细像素尺寸 (其特点是视场范围小) “迁移”至视场范围更大的低分辨率扫描中<sup>[1]</sup> (图 2b)。

## AI 驱动的图像分割及其对半导体失效分析的影响

在完成图像重建与初始图像处理 (如滤波) 后, 图像分割作为图像分析流程中的首个基础步骤, 发挥着关键作用。其核心是将图像划分为具有实际意义的区域或目标, 例如互连线、过孔、裂纹、空隙或分层结构, 这些区域或目标对于识别缺陷、理解失效机制至关重要。图 3 所示是以通用案例的形式, 展示了图像处理与分析工作流的整体流程。

精准的分割能够实现对结构特征的精确定位与量化分析, 帮助分析人员聚焦关键关注区域, 并提取相关测量数据。传统分割方法 (如基于直方图的阈值分割法) 操作简便, 在部分应用场景中, 或许能作为获取并提取数据集中所需信息的适用方案。然而, 特定图像的特征属性、图像分析的目标与任务要求, 可能会限制这类传统方法的实际效果。

若缺乏有效的分割步骤, 后续任务 (如缺陷分类、统计分析或三维目标可视化) 的准确性或可解释性可能会显著下降。随着器件架构日益复杂, 图像数据集在规模、维度与复杂度上不断提升, 先进的分割技术, 尤其是 AI 驱动的分割技术, 已成为实现可扩展、一致且可复现的失效分析过程中不可或缺的核心工具。

## 突破计算壁垒: 深度学习模型的云基训练

借助深度学习模型开展图像分

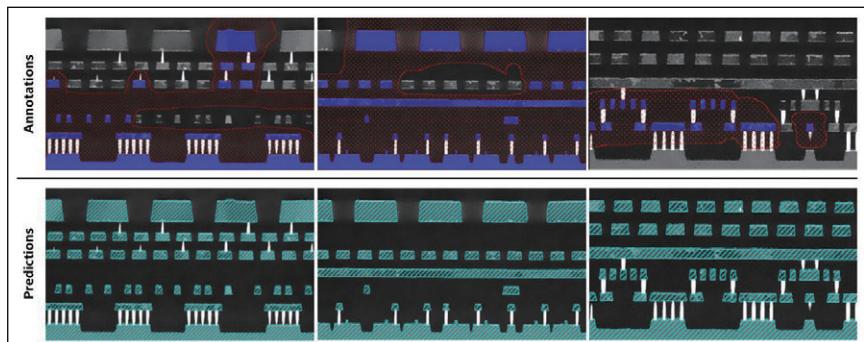


图 4. 借助现代云基软件解决方案开展标注、训练与分割工作, 仅需少量带标注的图像和目标, 即可开发定制化深度学习模型。为便于说明, 图中展示了 3 幅具有代表性的图像<sup>[2]</sup>。

割, 为失效分析领域带来了新机遇。该方法需先进行模型训练, 而训练过程涉及数据集标注与大量计算工作。从实用性角度出发, 训练需在几分钟内 (最多几小时内) 完成, 且仅使用少量图像——因为超大规模的训练数据集与过长的训练时间会阻碍技术的实际应用 (图 4)。

训练阶段是整个流程中资源消耗最大的环节。本地计算资源 (如高性能工作站) 常受硬件条件限制——包括中央处理器 (CPU)、图形处理器 (GPU)、内存与存储能力等——导致处理时间冗长且可扩展性有限; 而云计算则为此提供了灵活的替代方案<sup>[2]</sup>。

适宜的表征技术采集数据集、通过基于 AI 的去噪处理提升信噪比、

为训练分割模型进行目标标注、实现数据集的自动化分割, 以及开展高级定量分析。经训练后的模型可重复使用, 从而在相似数据集的分析中确保结果一致性与分析效率。

按需付费 (Pay-per-Use) 平台可消除硬件壁垒, 能根据需求灵活扩展资源规模, 支持远程访问, 并助力构建协作环境, 同时还能降低维护成本。这些优势使得云解决方案在将深度学习整合到常规失效分析工作流中时, 吸引力日益增强。

图 5 所示结果表明, 深度学习模型在分割含噪声数据集 (无需大量预处理步骤), 以及分割“不同结构呈现相似灰度级”的图像时效果显著——而这类图像会导致基于直方图

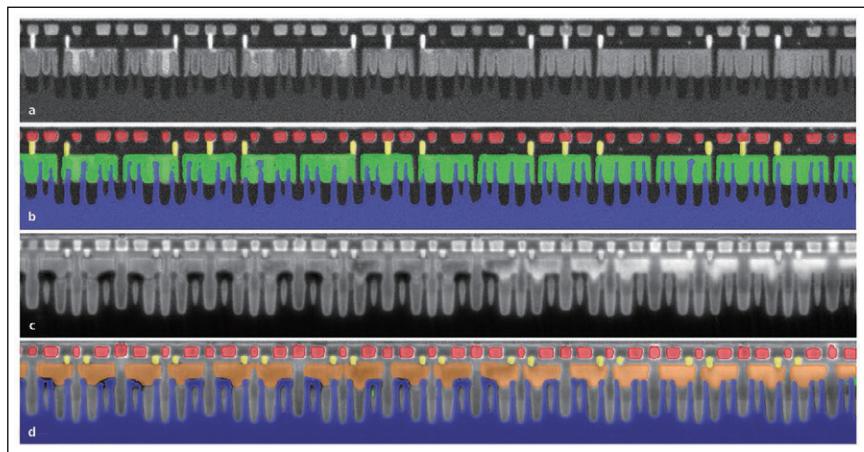


图 5. (a) 背散射电子 (BSE) 图像和 (c) 二次电子 (SE) 图像中尺寸为  $2.45 \times 0.29 \mu\text{m}^2$  的区域, 及其对应的 (b, d) 分割图, 颜色编码如下: 蓝色代表鳍部 (fin)、绿色代表栅极 (gate)、橙色代表源漏极 (SD)、黄色代表接触孔 (contact)、红色代表第一层金属 (M1)<sup>[3]</sup>。

的阈值分割等传统方法失效<sup>[3]</sup>。

## 借助深度学习与关联显微术构建自动化多模态工作流

整套 AI 驱动的图像处理与分析流程，可在紧凑的集成式多模态工作流中实现自动化。该工作流将数据分析功能单元、代码集成与数据存储整合到单一软件环境中，能够支持复杂分析任务与常规操作的高效执行。

例如，研究人员将聚焦离子束 - 扫描电子显微镜 (FIB-SEM) 断层扫描技术与三维能量色散 X 射线光谱 (EDX) 相结合，对超结 (Superjunction) MOSFET 展开研究，实现了纳米级形貌信息与元素分布图的整合。研究人员对这两组数据集进行了对齐处理，而数据集的融合则为深度学习 (DL) 模型的训练提供了可能——该模型能够对整个数据集进行分割，同时捕捉形貌特征与元素特征。

文献 [4] 中介绍的案例针对一个实际工业问题展开，结果表明，这种方法可实现对同一样本类别下数千张图像的自动化分析（见图 6）。AI 算法还可用于缩短 X 射线显微镜 (XRM) 的扫描时间。工程师们已开发出一种多模态表征工作流程，将红外成像、多尺度 XRM 与 FIB-SEM 断层扫描技术相结合，用于研究隐形激光切割工艺在射频识别 (RFID) 集成器件中引发的缺陷<sup>[5]</sup>。

在本研究中，如图 7a 所示，在保持数据集质量的前提下，扫描时间缩短至原来的 1/10。如图 7b 所示，深度学习分割模型能够实现对器件内部金属层彩色编码网络的可视化。

研究人员采用第二种深度学习算法，对 FIB-SEM 断层扫描数据集的感兴趣体积 (VOI) 内潜在缺陷位置

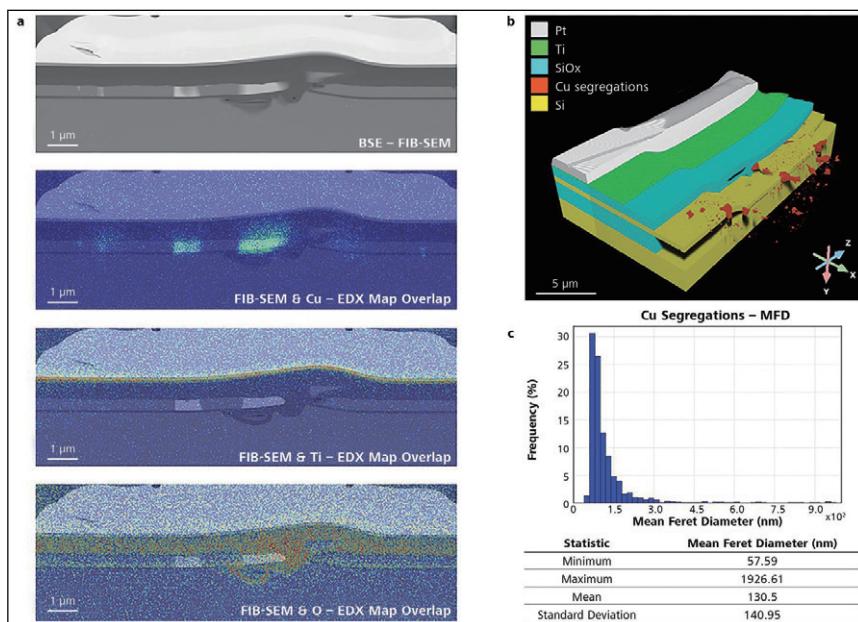


图 6. AI 驱动的失效分析集成工作流程示例。研究人员通过结合 FIB-SEM 断层扫描技术与 3D EDX 技术，对 Superjunction MOSFET 进行了分析，从而实现了形貌数据集与元素数据集的对齐。研究团队基于上述融合数据训练了一个深度学习模型，该模型可根据形貌特征与成分特征对结构进行分割，进而能够对同一样品类别的数千张图像进行自动化分析。此方法印证了多模态数据融合在实际工业应用中的强大效用<sup>[4]</sup>。

的识别过程进行引导和简化。工程师发现，缺陷可能表现为多晶硅条之间的低放电现象，且通常伴随第一层金属层内出现小孔或空洞。经过两个训练周期后，该模型展现出精准识别这些空洞和小孔的能力——这些特征可能暗示着潜在失效根本原因的存在。相关结果如图 7c 和图 7d 所示。

## 数据管理系统与 AI 在未来互联实验室中的作用

随着失效分析实验室的不断发展，构建功能完善的数据管理系统 (DMS) 对于处理多模态表征平台生成的海量数据而言，已变得至关重要。数据管理系统可提供集中式存储、数据整理与数据获取功能，进而能够与 AI 驱动的图像处理及分析工作流程实现整合。

在未来的互联实验室中，仪器可实现远程操作，协作也突破了物理空间的限制。在此场景下，融合了多模态显微技术与 AI 技术的数据管理系

统 (DMS) 平台将成为核心必备工具。这些平台能够确保高效的数据管理，至少在其所属组织内部践行 FAIR 原则，并加速用于自动化缺陷检测的 AI 模型训练进程，进而提升半导体及电子器件失效分析领域的分析通量、结果可重复性与技术创新性<sup>[6]</sup>。

展望未来，我们预计，海量互联数据将推动基于 AI 的预测模型不断发展。此类模型不仅能够从失效的早期征兆中预测失效是否会发生，还能预判失效发生的时间及根本原因。通过大幅缩短“从分析到得出结果”的耗时，并助力我们设计出更具韧性与更智能的器件，这些技术进步将为人类开启全新篇章，在新篇章中，我们的技术与世界脆弱的生态系统和谐共生，在推动人类社会向前发展的同时，精心降低我们对地球的环境足迹。◆

更多信息请访问 ZEISS Microscopy: [www.zeiss.com/ai-multimodal-workflows](http://www.zeiss.com/ai-multimodal-workflows)

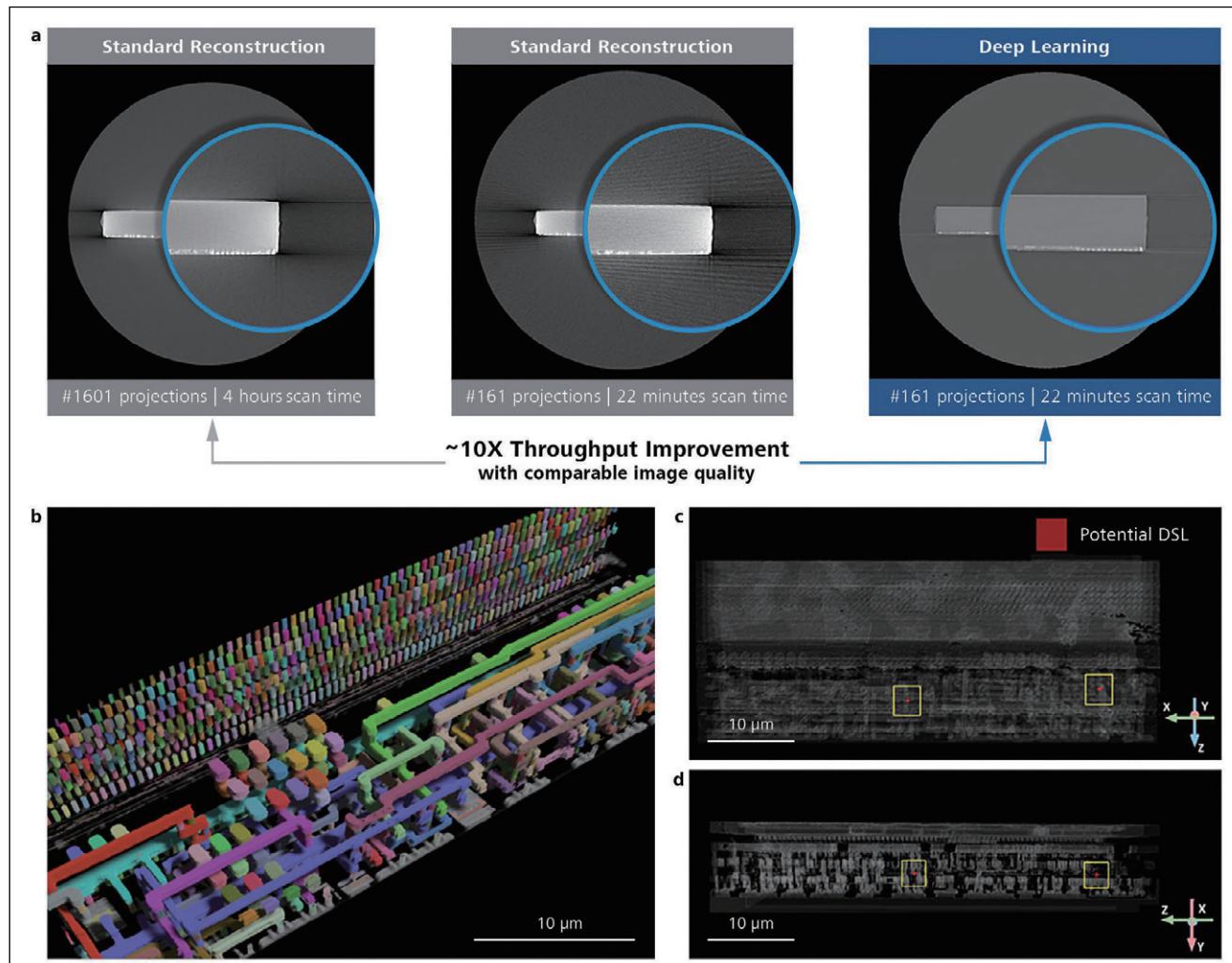


图7. (a)采用深度学习(DL)重建算法得到的重建结果(右侧)，可使失效分析人员在约20分钟内获取XRM数据集；而采用标准FDK重建算法(左侧)则需约4小时的扫描时间。中间的标准FDK重建结果源自161个投影数据的采集，呈现出典型的、与角度信息缺失相关的径向伪影线。使用深度学习算法时，在仍采用161个投影数据(即未增加投影数量)的情况下，可避免此类伪影，同时将扫描时间缩短至原来的1/10(即扫描时间减少90%)<sup>[5]</sup>。

#### 参考文献

1. Carl Zeiss Microscopy, «Advanced Reconstruction Toolbox,» 2025. [Online]. Available: <https://www.zeiss.com/microscopy/en/products/software/advanced-reconstruction-toolbox.html>
2. Carl Zeiss Microscopy, «ZEISS arivis Cloud Software,» [Online]. Available: <https://www.zeiss.com/microscopy/en/products/software/arivis-cloud-ai.html>
3. H. Stegmann e F. Cognigni, «Few-Shot AI Segmentation of Semiconductor Device FIB-SEM Tomography Data,» in ISTFA 2024: Conference Proceedings from the 50th International Symposium for Testing and Failure Analysis, San Diego, California, USA, 2024.
4. F. Cognigni, M. Rossi, H. Stegmann, G. Sciuto, G. Anastasi, M. Astuto, M. Bonadonna e D. Mello, «A Multiscale and Multimodal Correlative Microscopy Workflow to Characterize Copper Segregations Identified in Epitaxial Layer of Power MOSFETs,» in ISTFA 2023: Conference Proceedings from the 49th International Symposium for Testing and Failure Analysis, Phoenix, Arizona, USA, 2023.
5. F. Cognigni, G. Lamedica, D. Mello, P. Von Gunten, G. Fiannaca, H. Stegmann, A. du Plessis e M. Rossi, «Integrating Multimodal Microscopy and Artificial Intelligence Solutions for Laser Dicing Process Induced Defect Identification,» in ISTFA 2024: Conference Proceedings from the 50th International Symposium for Testing and Failure Analysis, San Diego, California, USA, 2024.
6. Carl Zeiss Microscopy, «ZEISS arivis Hub,» 2025. [Online]. Available: <https://www.zeiss.com/microscopy/en/products/software/arivis-hub.html>

# 为什么湿度测量在半导体制造中很重要

在半导体制造中，准确度至关重要。从芯片制造到集成电路封装，每个环节都依赖精准的环境参数监测，以确保产品性能的一致性与可靠性。在诸多环境参数中，湿度作为核心工艺参数之一，其精确控制直接影响工艺稳定性和产品良率。

## 保持良好的环境

在纳米级半导体制造中，环境条件的微小波动——哪怕是相对湿度几个百分点的变化——都可能造成严重后果。环境参数必须实现精准监测与严格控制，这是由于芯片及印刷电路板等半导体元件对水汽极为敏感。事实上，在半导体生产过程中，水汽堪称最具破坏性的污染源——相关研究显示，因湿度控制不当导致的经济损失，最高可占据总营收损失的 25% 之多。

具体而言，湿度过高会引发金属腐蚀、电气短路、元件性能劣化以及故障率攀升等问题；而湿度过低则易产生静电累积，造成半导体表面损伤并严重制约生产效率。因此，实现精准的湿度控制极为关键，这使得高性能传感器成为不可或缺的核心部件——这项投入虽小，却能带来远超其体积与成本的综合效益。优质的传感器与变送器产品可确保生产环境和工艺设备始终处于半导体制造所需的理想参数区间，从而有效避免因环境异常导致的生产中断与资源浪费。

## 半导体制造中的湿度管理解决方案

以下是几个典型制程环节的湿度控制挑战及应对方案：

### • 硅晶圆抛光与清洗

硅晶圆抛光和清洗是半导体制造流程中的关键步骤。该流程涉及高湿度和刺激性化学物质，容易导致传感器漂移，增加测量误差。

维萨拉提供一系列高精度测量解决方案，可满足严苛的半导体制造需求。一个好的解决方案是维萨拉紧凑型 HMP9 温湿度探头，其快速响应特性与化学污染物自清洁

功能，可确保传感器在含有化学物质的条件下，依然保持长期稳定性。此外，维萨拉还提供模块化温湿度产品，对于设备集成需求，HMM170 模块化温湿度单元可灵活嵌入各类制造设备。

### • 晶圆光刻机与涂胶显影机

在半导体制造的光刻工艺中，晶圆光刻机与涂胶显影设备的稳定运行直接关系到制程精度。由于采用高精度激光技术，环境参数的细微波动——包括气压、相对湿度和温度的微小变化——都会显著影响光刻效果和镜头聚焦。在纳米级制程中，精确测量和监测这些参数变得更加重要。

针对这些设备，一个理想的解决方案是采用模块化设计的维萨拉 Indigo520。该设备支持将气压作为可选测量参数，并可兼容诸如 HMP3 型温湿度探头等传感器。HMP3 探头的结构支持现场免工具更换传感器，这一特性使其特别适合对洁净度要求极高的洁净室环境。对于需监测其他参数（如二氧化碳和露点）的工艺流程，也可选用其他型号的探头。无论何种配置，所有 Indigo 系列探头均可连接至 Indigo520 等数据处理单元，从而灵活适配不同工艺的测量需求。

可互换的智能探头、坚固耐用的数据处理单元和维萨拉 Insight 软件共同构成了一个可靠的产品生态系统，可帮



带有气压测量模块的 Indigo520 数据处理单元，搭配一至两个与 Indigo 兼容的温湿度测量探头，构成一套独立的、具有气象级压力测量的工业应用设备。

助获得节能、安全的操作使用过程，以及优质的终端产品。即插即用的模块化设计使 Indigo 系列探头和数据处理单元易于安装、使用和维护。

#### • 晶圆切割与探针测试

晶圆切割流程将单个芯片从晶圆上分离出来，在这过程中，冷凝风险可能损坏晶圆结构；在探针测试过程中，芯片会承受极端的温度变化以测试集成电路性能，而极端温度变化则要求严格的露点控制。

以下两款产品均具备自动校准功能，可大幅延长校准周期，能适配各类半导体制造及测试设备的 OEM 集成需求。维萨拉 DMT143 小型露点变送器具备宽量程测量范围（-70°C 至 +60°C）。针对极端干燥环境，DMT152 露点变送器可实现低至 -80°C 的露点测量，精度高达  $\pm 2^\circ\text{C}$ 。DMT152 为可靠测量低露点而设计，它适用于半导体行业以及多种工业应用场合，如干燥机、手套箱、干燥室和其他需要以高精度控制湿度的应用场合。



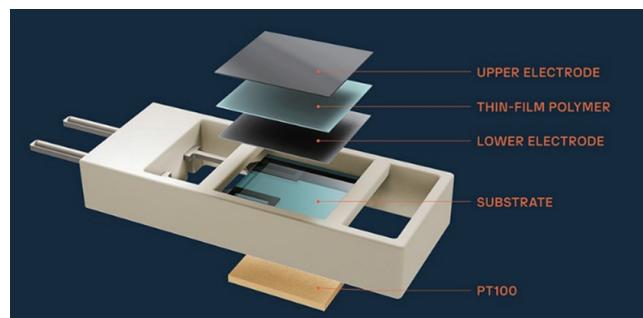
维萨拉露点变送器DMT152

#### • 工艺管线气体质量

半导体制造的洁净室环境依赖于氮气和氩气等高质量、非反应性工艺气体。确保这些气体的干燥性对于维持工艺环境的纯度和避免敏感制造阶段的潜在污染至关重要，因此需要监测工艺气体管线中的湿度水平，并确保准确的测量结果。建议采用抛光的不锈钢管路系统，因为这有助于确保获得准确、无污染的读数。

维萨拉 DRYCAP® 传感器是气体干燥度监测的理想选择，该传感器具有极快的响应特性，可节省昂贵的气体并在故障情况下保护流程。自维萨拉于 1997 年推出以来，DRYCAP® 传感器产品系列迅速发展，目前的产品适用于干燥过程、压缩空气和干燥室等各种领域。DRYCAP® 的性能以两项创新为基础：久经考验的电容式薄膜聚合物传感器和自动校准功能。随着周围湿度升高或降低，传感器的薄膜聚合物吸收或释放水蒸气。聚合物所具有的介电性能随着传感器周围湿度的变化而变化，传感器的电容随之

变化。电容转换成湿度读数。电容型聚合物传感器与温度传感器结合在一起，根据湿度和温度读数计算出露点。



维萨拉DRYCAP®传感器结构

作为该应用的适配方案，维萨拉 DMT152 露点变送器可提供实时、高精度的测量数据。安装时需将 DMT152 直接置于工艺气流中，采用锥形螺纹连接设计防止泄漏，或配合抛光不锈钢材质的采样室，共同保障测量结果的准确性和可靠性。

#### 湿度控制的重要性

有效且精确的湿度控制不仅关乎产品良率，也直接关系到半导体制造设备本身的寿命与维护成本。生产线上许多高精度设备，如光刻机、电子显微镜和镀膜机，其内部光学和机械部件在不当湿度下会发生老化、结雾或锈蚀。通过采用像维萨拉这样的高精度传感器与变送器实施全流程湿度监控，制造企业可系统性地降低因环境异常导致的设备故障与产品报废，从而在优化生产成本的同时实现产能与效益的最大化。

从硅片制备、前道制程到后道封装，几乎每一个半导体制造的关键环节都离不开严格的湿度管理。维萨拉凭借其丰富的产品线与深厚的技术积累，为全球半导体行业提供值得信赖的测量解决方案，帮助客户实现高良率、高可预测性、低成本与稳定输出为一体的先进制造目标。

维萨拉的产品矩阵覆盖了湿度、露点、温度、压力及湿化学品浓度等关键参数的测量。每款产品都致力于为客户提供准确、稳定且响应迅速的环境数据，从而有效优化工艺条件，提升芯片性能与生产线安全水平。

正因为此，维萨拉已成为众多半导体制造商、MEMS 代工厂、设备制造商、OEM 集成商、晶圆厂运营商和材料供应商在测量领域的理想合作伙伴，持续助力全球半导体行业向着更高、更精、更可靠的方向发展。◆

（维萨拉公司供稿）

# 华大九天Storm平台： 先进封装设计的破局之路

## Chiplet布线效率提升1-2月！

### 引言

随着“后摩尔时代”的到来，芯粒(Chiplet)与2.5D/3D先进封装技术正成为突破晶体管微缩瓶颈的关键路径。通过异构集成将不同的芯片模块化组合，依托2.5D/3D封装实现高带宽互连与低功耗协同，推动从芯片到系统级的性能飞跃。这为半导体技术发展带来重大机遇，也对传统设计方法构成全新挑战。在实际设计中，您是否正面临以下问题？

#### 1. 先进封装设计困境

芯片间互联数量呈指数级增长，从芯片经通孔/Bump至基板的连线可达十几万根。手动布线作业量大，不仅耗时费力，还易因线路复杂导致视觉混淆与迭代困难。

#### 2. 传统版图工具掣肘

大规模封装数据输入时，传统版图工具存在响应迟缓、操作卡顿等问题，直接影响设计效率。

#### 3. 低效DFM需求处理困扰

面对Dummy填充、泪滴处理等DFM(可制造性设计)需求，现有处理方式效率低下，无法满足生成制造量产的版图后处理需求。

#### 4. 繁琐的验证流程

设计完成后，DRC/LVS等物理验证流程复杂，需多次迭代，耗费大量时间与精力，延长项目周期。

针对上述痛点，解决方案已正式推出。华大九天先进封装版图设计解决方案Empyrean Storm<sup>®</sup>，作为一款具备革新意义的EDA工具，可直击传统封装设计核心问题，显著提升设计效率，推动先进封装设计进入新阶段！

### 什么是Empyrean Storm<sup>®</sup>？

Empyrean Storm<sup>®</sup>是一款专为先进封装设计打造的具备自动布线与物理验证的版图平台。它支持跨工艺封装版图数据导入与设计编辑，深度适配当下主流的硅基(Silicon Interposer)以及有机转接板(Organic RDL)工艺，可实现HBM和UCLe等通讯协议多芯片的大规模自动布线；同时能够完成Dummy填充等保障量产的DFM版图后处理，更是内置无缝集成的跨工艺物理验证Argus，通过DRC/LVS等检查确保版图的正确性。凭借上述强大功能，Storm能够轻松驾驭多芯片间大规模、高密度的互联布线和复杂的Layout需求，以高效的平台性能为先进封装设计注入强劲动力，助力设计工作实现质的飞跃。

#### 核心亮点一：强大智能的自动布线功能

传统芯粒设计中，复杂布线是一大难点。以2.5D中介板(Interposer)的跨层布线为例，HBM2/2E/3高带宽存储器是面向高性能计算HPC、AI加速等场景的堆叠式DRAM技术，通过2.5D/3D集成提供超高带宽(如HBM3可达819GB/s)，但需通过硅中介层与处理器/SoC互联，布线密度高、信号完整性要求严苛。UCLe通用芯粒互联接口标准，旨在实现



图1

作者：华大九天

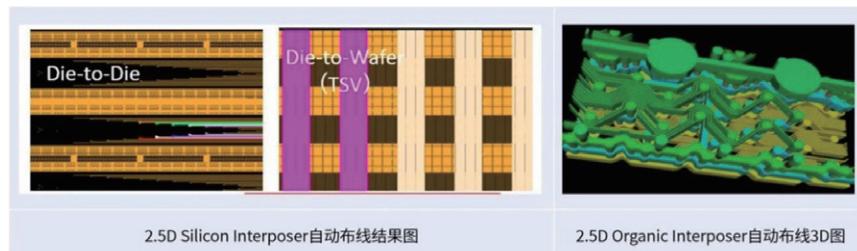


图2

不同工艺、厂商的 Chiplet 高效集成，支持高吞吐低延迟通信，但跨 Die 布线需协调时序、阻抗匹配，手动优化难度大。两者均为 2.5D 封装中的关键模块，但手工布线需处理几十万根高密度互连线，易导致串扰、时序违例等问题，而 Storm 搭载的智能化自动布线引擎，可通过简单操作流程改变这一现状，用户仅需完成规则配置并触发指令，即可启动自动布线。其核心能力包括：

**(1) 硅基中介层自动布线：**依托智能算法支持从顶层 Micro-Bump 到底层 C4 Bump 的跨层布线，可高效完成多芯片间 Die-to-Die、芯片到晶圆间 Die-to-Wafer（含 TSV 硅通孔）的自动布线任务，精准规划芯片间、晶圆级与裸片级混合互联结构，保障信号传输稳定性。

**(2) 有机中介层自动布线：**通过优化垂直互连通道布局实现全局 RDL 高效布线，同时具备能够满足约束条件的电源网络（PDN）版图的自动布线功能。同时，为了更便捷地看到走线连接，Storm 可生成三维布线图，直观呈现线路走向。

**(3) 多样化布线角度适配：**兼容芯片式曼哈顿布线与 PCB 式 135 度布线模式，能够精准匹配客户工艺标准，确保布线效率与准确性。

## 核心亮点二：为量产护航的 DFM 版图后处理能力

设计的最终目标是实现成功量

产。Storm 凭借完善的版图后处理功能，可有效提升设计的可制造性（DFM），为芯粒量产提供有力支持，具体包括：

**(1) 智能金属哑元 (Dummy) 填充：**能够自动、快速完成大面积 Dummy 填充，且支持特殊形状（例如 Island 不规则岛状）的填充。这一功能可解决工艺中的不均匀性问题，有助于提升晶圆制造的稳定性和芯片性能的一致性。

**(2) 自动泪滴 (Teardrop) 处理：**提供一键式操作，为焊盘和过孔精准添加泪滴，从而增强连接的可靠性，降低线路断裂风险，进而提升产品良率。

**(3) 封装测试结构 (Daisy Chain) 模块：**可自动完成封装测试结构的连接与分析，能够识别封装中 Interposer、Substrate 等结构的连接情况，分类展示 Bumps、Terminals、Paths 及 Abnormal Bumps 等信息。针对 Bypass 链路，可精准标记异常路径；

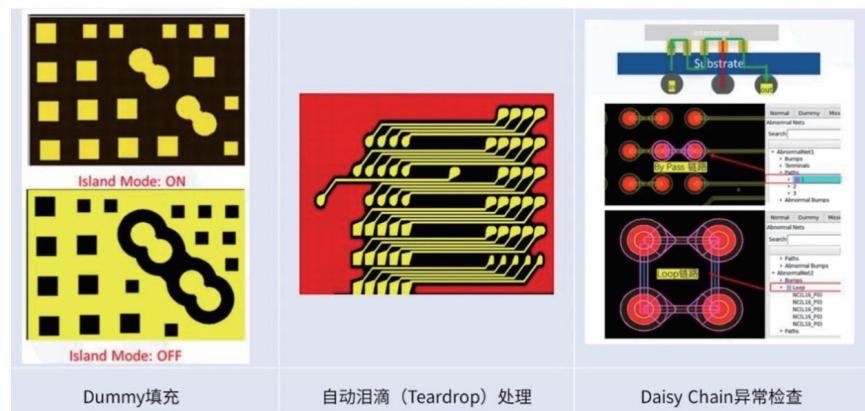


图3

对于 Loop 链路，能清晰罗列关联节点，帮助工程师在芯片封装设计阶段快速定位异常并排查问题，提升设计可靠性。

## 核心亮点三：不止于布线与后处理，更是一站式设计平台

Storm 并非单一的布线与后处理工具，而是先进封装设计领域的综合性平台。其功能覆盖设计全流程，可提升设计流畅度并推动流程优化，具体包括：

**(1) 全功能版图编辑：**传统 EDA 工具在导入多个 GDSII 文件时，会出现同图层覆盖问题，导致无法区分 Die1、Die2，在异构集成场景中效率低下。Storm 平台可以支持多个 GDSII/OASIS 数据无损导入导出，创新性研发出针对封装版图的层次化 (hierarchy) 编辑设计功能，突破传统工具仅支持扁平化 (Flatten) 封装版图编辑模式、难以快速批量修改封装版图的局限。同时 Storm 支持直观形象的 3D 堆叠 Stack 显示、编辑与快速查询功能，形成完整的异构版图集成解决方案。

**(2) 实时分析与检查：**在沿用传统 2D 操作习惯的基础上，Storm 平台创新性地提供了多工艺节点跨芯片线网追踪 (Trace) 功能，设计师通过



图4

点击、拖拽等简单操作，即可实现快速追踪跨芯片关键线网走向，清晰呈现信号传输路径，可在版图绘制阶段提前检查信号连通性与短路风险，推动设计左移。此外，平台具备封装测试结构（Daisy Chain）异常检查等功能，能在设计阶段及时发现问题，降低后期修改成本。

**(3) 无缝集成验证工具：**与华大九天物理验证工具 Empyrean Argus® 实现无缝集成，能够提供快速的 Online DRC 以及开/短路检查，也同时提供 Signoff 级别的 DRC/LVS，覆盖从设计到验证的全流程，保障版图正确性，缩短迭代周期，提升设计效率。

**(4) 改版数据比对：**通过同步视图端口实现高效版本差异对比，借助双版本同步透视可并列显示改版前后的布局/GDS 视图，自动高亮差异区域，支持跨工艺库参数比对；点击差

异标记可即时跳转至对应层级，实现变更点的快速识别与动态定位。

### Empyrean Storm® 平台带来的价值

华大九天版图设计解决方案 Empyrean Storm 平台在先进封装设计中优势显著。

例如，在处理 HBM2/2E/3 与 UCLe 等高速接口时，传统工具需耗时约两月、60-90 天之久，而 Storm 的自动布线引擎可在 15 天内完成 IO 数量高达 200K 的 Micro-bumps 与 TSV 跨层走线。该平台能高效处理 TSV 布线、微凸点（Microbumps）连接及 BGA 球栅阵列布局，同时支持中介层 + 基板的物理验证，并兼容 CoWoS（Chip on Wafer on Substrate，晶圆基底封装）架构。某客户案例显示，在完成工具参数 Option 设置后，自动布线功能仅需 10 分钟即可完成 1

次设计迭代，显著提升了反复修改的效率：“Storm 有效解决了先进封装的设计瓶颈，效率提升 1-2 个月”。

### 结语

在先进封装设计这一兼具机遇与挑战的前沿领域，若持续使用落后设计工具，将直接影响效率提升与创新突破。Empyrean Storm® 凭借卓越的自动布线核心引擎、一站式设计平台的全面功能，以及保障量产的 DFM 特性，已成为顶尖设计公司的主流选择。目前，多家大型设计公司已通过 Storm 完成完整的先进封装版图设计并成功流片，其强大的版图处理能力也被众多封测 OSAT 厂商纳入标准流片 TO（Tapeout 流片）流程。风暴来袭，借助 Storm 平台的全方位功能为集成电路产业赋能，在先进封装创新赛道上提升竞争力，重塑全球半导体产业格局。◆

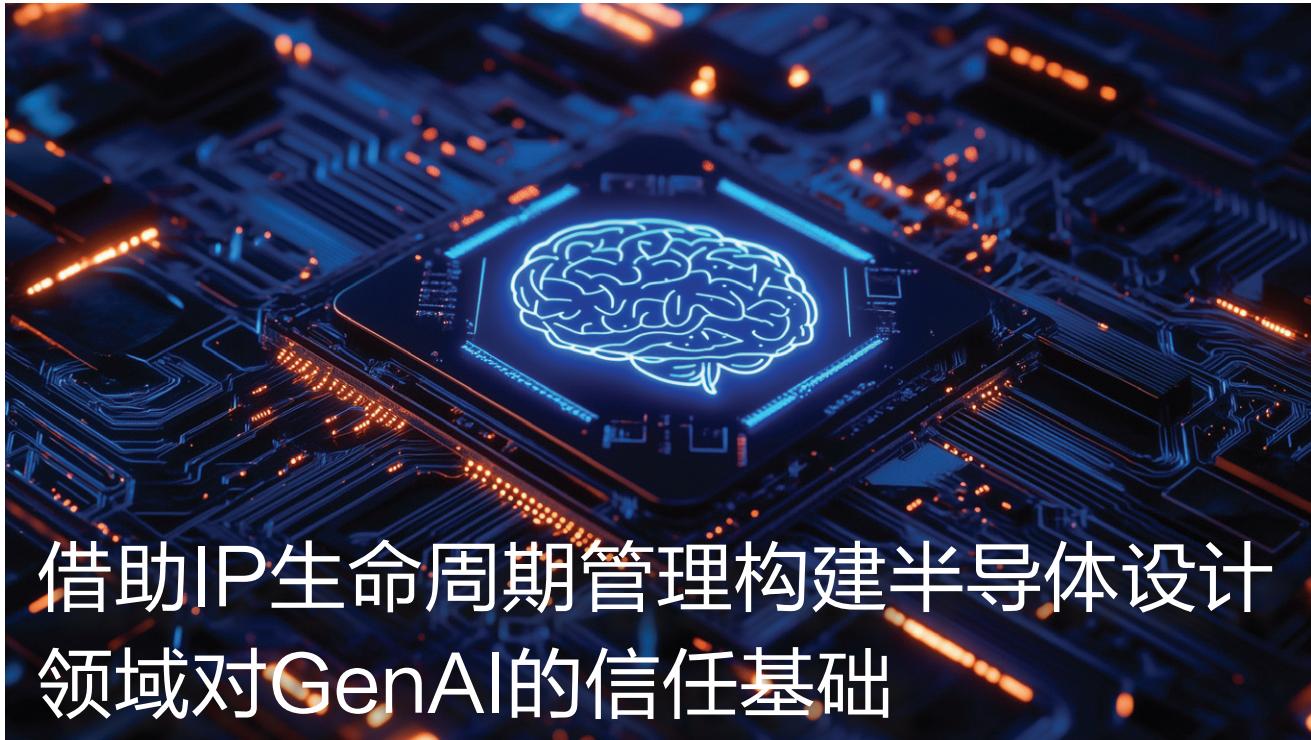
### 关于华大九天

北京华大九天科技股份有限公司成立于 2009 年，一直聚焦于 EDA 工具的开发、销售及相关服务业务，致力于成为全流程、全领域、全球领先的 EDA 提供商。

华大九天主要产品包括全定制设计平台 EDA 工具系统、数字电路设计 EDA 工具、晶圆制造 EDA 工具、先进封装设计 EDA 工具和 3DIC 设计 EDA 工具等软件及相关技术服务。其中，全定制设计平台 EDA 工具系统包括模拟电路设计全流程 EDA 工具系统、存储电路设计全流程 EDA 工具系统、射频电路设计全流程 EDA 工具系统和平板显示电路设计全流程 EDA 工具系统；技术服务主要包括基础 IP、晶圆制造工程服务及其他相关服务。产品和服务主要应用于集成电路设计、制造及封装领域。

华大九天总部位于北京，在南京、成都、深圳、上海、香港、广州、北京亦庄、西安和天津等地设有全资子公司，在武汉、厦门、苏州等地设有分支机构。





# 借助IP生命周期管理构建半导体设计领域对GenAI的信任基础

尽管生成式人工智能（GenAI）技术已在变革软件开发领域，并在提升半导体设计效率方面展现出巨大潜力，但该技术在半导体行业的应用仍面临诸多阻碍，主要包括：高度敏感知识产权（IP）的保护难题、与错误相关的巨额成本，以及对数据溯源和责任界定的迫切需求。

**生**成式人工智能（GenAI）有望加快半导体设计速度并创造新的效率优势，这使得克服上述障碍与挑战的需求日益迫切。

当前亟需制定一套可靠的策略：在保护IP的同时，确保团队仍能有效使用AI。其中一个关键方向是引入IP生命周期管理（IPLM）流程——该流程已成为许多半导体设计团队工作方式的一部分——通过此流程可更好地管控GenAI模型的训练数据使用方式，并提升其可追溯性。

## GenAI在半导体领域的优势与风险

要理解IP生命周期管理在实践中如何发挥作用，首先需要了解GenAI在半导体领域的优势与风险背景。

若应用得当，GenAI可在多个方面发挥作用：缩短设计周期、提升设计质量、优化验证与测试流程、简化IP复用、增强实验创新能力，以及促进协作与知识共享。GenAI为

团队提供显著的“先发优势”，帮助突破人类在时间和经验上的局限。例如，目前半导体设计中的问题定位与调试是一项耗时耗力的工作——而通过有效利用AI，工程师不仅能获得错误根源或原因的指导，还能获取他人解决类似问题的方案建议。再如，可借助AI代理寻找最适配的IP或设计模块，以满足设计项目某一特定需求，这同样能为设计团队节省大量时间和精力。

然而，在享受这些优势的同时，必须谨慎平衡其背后的挑战与风险：

- **责任界定问题：**涉及训练数据的IP所有权与授权许可。若GenAI模型的训练采用了未经妥善管控的专有数据或第三方数据，敏感IP可能通过AI生成的输出结果泄露。考虑到IP供应商在开发和销售设计方案上投入了巨额资金，对IP使用的管控（包括防止第三方利用其数据训练AI模型，或阻止IP在未授权区域使用）至关重要。

作者：Vishal Moondhra，Perforce公司解决方案工程副总裁

● **可追溯性缺失与数据质量隐患：**准确追溯 AI 模型的训练过程并非易事，但可追溯性对于确保模型可复现性至关重要，它要求训练所用全部数据均经过全面审核，以验证其 IP 质量和成熟度。若企业无法完全掌握模型训练所用数据和 IP 版本的具体情况，调试工作将几乎无法开展。

● **高风险代价：**错误导致的成本损失和潜在时间延误可能是毁灭性的。在软件应用领域，即便出现错误和问题，仍有相对可行的恢复机制；但在半导体领域，情况则严峻得多——问题发现得越晚，修复成本越高。若错误延续到“流片”阶段，修复费用可能高达数百万美元。这种巨大的财务风险，是半导体行业在采用 GenAI 技术时进展缓慢的主要原因之一。训练数据集来源不明且训练不当的模型，极易导致生成不可行、难以验证或存在其他缺陷的设计方案。

因此，对于任何涉及 GenAI 的半导体设计项目，核心基础都必须是：对训练数据的使用内容、使用方式拥有完全管控能力，包括掌握数据的完整溯源信息。负责将 GenAI 整合到设计流程中的半导体行业领导者，必须为内部模型的训练数据设定严格的“防护框架”，唯有如此，才能建立起推动 AI 应用所需的信任度，进而推进 AI 技术落地并收获其带来的优势。信任是 AI 应用的基石。

要建立对内部模型训练所用 AI 技术的信任，必须满足以下关键条件：

- 所有训练数据集均具备清晰且可审计的数据溯源信息
- 所有 IP 及 IP 版本均具备完整的可追溯性
- 内部与外部 IP 的使用均安全且合规

## 将设计拆分为模块

那么，如何确保团队在训练 AI 模型时不使用错误数据，或不会不恰当地使用数据呢？首要步骤是将设计拆分为一系列独立、易于管理的 IP 或模块。随后，可借助 IP 生命周期管理的技术与工具，对单个 IP 的全生命周期进行管理。

通过将整体设计拆分为独立 IP，企业可利用特定、已知、经过审核且可靠的模块来训练 AI 模型，而非采用一个不透明的“整体式设计”——这类设计可能包含未授权、低质量或其他不合规的 IP。

IP 生命周期管理已在半导体行业中得到越来越广泛的应用，其覆盖范围贯穿数据 IP 从获取或开发，到认证、分发，再到整合进设计的全流程。借助 IP 生命周期管理，

企业可清晰了解每个特定 IP 版本在所有项目中的使用情况，以及所有未解决的漏洞、衍生设计和验证状态。同时，通过细粒度权限设置，可确保仅授权用于 AI 模型的 IP 能被纳入模型训练；即便用户获得了使用权限，地理围栏技术也能防止 IP 在未授权国家 / 地区被使用。

这种端到端的可见性、可追溯性和 IP 安全性，为半导体设计领域 AI 应用奠定了信任基础所需的管控能力与透明度。

## 确保数据溯源与质量

凭借这种全面的管控与可追溯能力，IP 生命周期管理还能为 AI 训练数据集提供数据溯源支持。数据溯源对于确保所有设计的完全可审计性至关重要。通过 IP 生命周期管理，可将溯源精确到 IP 版本级别，同时覆盖所有相关元数据乃至设计环境，确保影响 AI 模型的每一个潜在变量都可被识别、追踪和审计。此外，可将数据建模为一系列“父子关系”，以清晰呈现 IP 谱系，包括数据来源或复制所涉及的项目。

企业可制定并执行相关规则，明确可使用的 IP 类型及其来源，从而防止训练数据集被“污染”，并避免未授权 IP 被纳入训练数据。同时，还可设定规则，确保在将任何数据用于 AI 训练前，其 IP 质量和成熟度均已达到企业规定的特定标准。

因此，半导体企业能够切实地在 GenAI 模型训练过程中建立信任，从而更高效、更安全地开展实验与创新。此外，增量训练也将成为可能——用户可清晰了解自上一个训练集以来的具体变化。

AI 模型的训练是一个持续过程，而非一次性步骤。用户需要明确：过去发生了什么？如何达到当前状态？新增内容是什么？哪些流程可以复现？

以上这些方法，能帮助半导体团队在收获 AI 优势的同时，将其在半导体设计中应用的风险降至最低。尽管目前半导体行业在采用 AI 进行设计方面，相较于其他行业更为谨慎，但半导体行业的高度竞争性将很快迫使企业推进 AI 应用以避免落后——相关企业必须做好准备。

借助 IP 生命周期管理，半导体设计团队能够建立并管理清晰的“防护框架”，确保人工智能的安全、合规使用。鉴于人工智能的广泛应用已成定局，如今正是奠定坚实基础的关键时期：通过保护 IP、降低业务风险、保持竞争力，为人工智能的持续发展做好准备。◆

# MIT工程师打印出兼具高强度与高弹性的合成“超材料”

麻省理工学院研究人员发现一种新方法，有望实现可拉伸陶瓷、玻璃和金属材料，进而可以应用于制造防撕裂纺织品或可延展半导体。

**在** 超材料（metamaterial）设计领域，“强度越高越好”是长期以来的核心追求。

超材料是一种具有微观结构的合成材料，这种微观结构赋予了材料整体优异的性能。该领域的一大重点是设计出比传统材料强度更高、硬度更大的超材料。但这其中存在一种权衡关系：材料硬度越高，柔韧性就越差。

如今，麻省理工学院（MIT）的工程师们找到了一种制造兼具高强度与高弹性超材料的方法。这种材料的基底通常是高硬度且易碎的，但通过打印成精准、复杂的图案，最终形成的结构既坚固又富有弹性。

这种新材料之所以能同时具备两种特性，关键在于其结合了坚硬的微观支撑结构与较柔软的编织状架构。这种微观“双网络”结构采用一种“类有机玻璃”的聚合物打印而成，制成的材料可拉伸至自身原长的4倍以上，且不会完全断裂。相比之下，其他形态的该类聚合物几乎没有弹性，一旦出现裂纹就极易碎裂。

研究人员表示，这种全新的双网络设计可应用于其他材料，例如制造可拉伸陶瓷、玻璃和金属。这类坚韧且可弯曲的材料可用于制作抗撕裂纺织品、柔性半导体、电

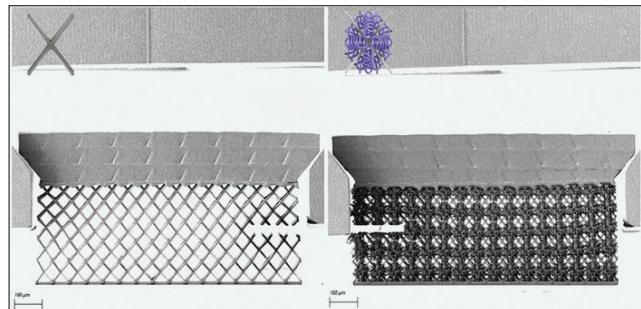


图1. 麻省理工学院工程师发现了一种制造兼具高强度与高弹性的超材料（右图）的方法。基础材料（左图）通常坚硬且脆性，但通过精确复杂的图案打印后，便能形成具有非凡特性的材料。（图片由MIT研究团队提供）

子芯片封装材料，以及用于生物组织修复的细胞培养支架——这种支架既耐用又具备良好的适应性。

“我们正在开拓这片新领域，以实现更多超材料，”麻省理工学院罗伯特·N·诺伊斯职业发展部副教授 Carlos Portela 表示，“你可以打印出双网络结构的金属或陶瓷，并且能获得诸多优势，比如使这些材料断裂需要消耗更多能量，同时它们的弹性也会显著提升。”

Portela 及其同事将在《自然·材料》(Nature Materials) 期刊上发表他们的研究成果。该研究论文在麻省理工学院的合著者包括第一作者 James Utama Surjadi，以及 Bastien Aymon 和 Molly Carton。

## 灵感源自水凝胶

与其他研究团队一样，Portela 及其同事以往设计超材料时，通常会使用传统聚合物（类似有机玻璃和陶瓷），通过打印或纳米制造技术制作微观晶格结构。他们打印出的特定图案（即架构）能为最终制成的超材料赋予卓越的强度和抗冲击性。

几年前，Portela 产生了一个疑问：能否用本身硬度较高的材料制造超材料，但通过特定的图案设计，使其变成柔软度和弹性都大幅提升的版本？

“我们意识到，超材料领域尚未真正尝试在柔软物质方面产生影响，”他说，“到目前为止，我们所有人都在致力于寻找硬度和强度尽可能高的材料。”

与之相反，他开始探索合成更柔软、更具弹性的超材料的方法。不同于传统晶格超材料打印微观支撑结构和桁架结构的做法，他和团队设计出了一种交织弹簧（或线圈）构成的架构。他们发现，尽管所使用的材料本身像有机玻璃一样坚硬，但最终制成的编织状超材料却如橡胶般柔软

且富有弹性。“这些材料确实有弹性，但过于柔软、易变形，”Portela 回忆道。

在寻找增强这种软质超材料强度的方法时，团队从一种完全不同的材料——水凝胶中获得了灵感。水凝胶是一类柔软、有弹性的类果冻材料，主要由水构成，还含有少量聚合物结构。包括麻省理工学院几个研究团队在内的科研人员，已研发出制造兼具柔软性、弹性与韧性的水凝胶的方法。他们通过将性能差异极大的聚合物网络结合在一起实现这一目标，例如将一种本身硬度较高的分子网络与另一种天生柔软的分子网络进行化学交联。Portela 及其同事想知道，这种双网络设计能否应用于超材料。

“那是我们的‘顿悟时刻’，”Portela 说，“我们当时想：能否从这些水凝胶中汲取灵感，制造出具有类似硬度和弹性特性的超材料？”

### 支撑与编织相结合

在这项新研究中，团队通过结合两种微观架构制造出了这种超材料。第一种是由支撑结构和桁架构成的刚性网格状支架；第二种是围绕每个支撑结构和桁架编织的线圈图案。这两种网络均由同一种丙烯酸塑料制成，并通过一种名为双光子光刻的高精度激光打印技术一次性打印完成。

研究人员打印出了这种受双网络结构启发的新型超材料样本，每个样本的尺寸从几平方微米到几平方毫米不等。他们对该材料进行了一系列应力测试：将样本的两端分别固定在专门的纳米力学压力机上，测量将材料拉断所需的力。同时，他们还拍摄了高分辨率视频，以观察材料在被拉伸过程中产生拉伸和撕裂的位置及方式。

结果发现，这种新型双网络设计的材料可拉伸至自身原长的 3 倍，而这一拉伸程度恰好是用相同丙烯酸塑料打印的传统晶格结构超材料的 10 倍。Portela 表示，新材料的抗拉伸能力源于材料在承受应力和被拉伸时，其刚性支撑结构与结构更松散的编织线圈之间的相互作用。

“可以把这种编织网络想象成缠绕在晶格上的一团杂乱的意大利面。当我们破坏整体的晶格网络时，那些断裂的部分会随之移动，而现在这团‘意大利面’会与晶格碎片缠绕在一起，”Portela 解释道，“这会使编织纤维之间产生更多缠绕，意味着会产生更大的摩擦力和更多的能量耗散。”

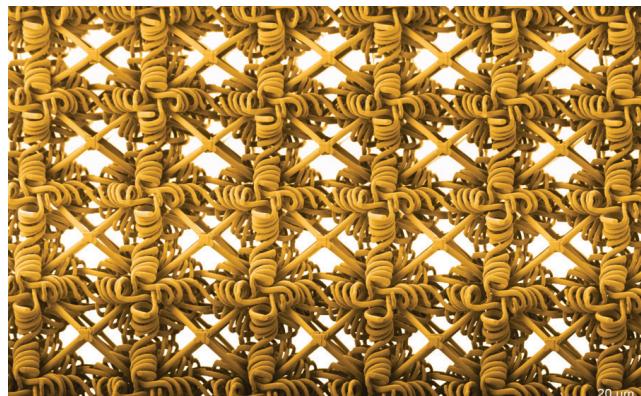


图2. 超材料是一种人造材料，其内部具有微观结构，这种结构赋予了材料整体非凡的特性。（图片由MIT研究团队提供）

换句话说，由于断裂的支撑结构使材料中形成了多个结点或缠绕点，分布在刚性晶格中的柔软结构会承受更多应力。当应力在材料内部不均匀扩散时，初始裂纹不太可能直接贯穿材料并导致其迅速撕裂。此外，研究团队还发现，如果在超材料中特意制造一些孔洞（即“缺陷”），可以进一步分散材料所承受的应力，使其弹性更强、更抗撕裂。

“你可能会认为这样做会让材料性能变差，”该研究论文的合著者 Surjadi 说，“但我们发现，一旦开始添加这些缺陷，材料的可拉伸程度提高了一倍，能量耗散量则增加了两倍。这让我们得到了一种既坚硬又坚韧的材料，而这两种特性通常是相互矛盾的。”

该团队已开发出一个计算框架，能够帮助工程师根据超材料中刚性网络和弹性网络的图案，预测其性能表现。他们认为，这样的设计蓝图将有助于研发抗撕裂纺织品和织物。

“我们还希望将这种方法应用到更多脆性材料上，为它们赋予多功能性，”Portela 说，“到目前为止，我们讨论的都是材料的力学性能，但如果能让它们同时具备导电性或温度响应性呢？要实现这一点，我们可以用不同的聚合物来制造这两种网络，让它们对温度产生不同的响应——比如，织物在温暖环境下可以打开孔隙或变得更具柔韧性，在寒冷环境下则能变得更坚硬。这是我们现在可以继续探索的方向。”◆

（注：这项研究得到了美国国家科学基金会以及麻省理工学院机械工程系与 MathWorks 公司联合设立的种子基金的部分资助。）

# 实时测量方法延长电池寿命并提升电池安全性

一种创新的测量方法可优化电动汽车的电池管理，有助于提高电池安全性并延长其使用寿命。德国弗劳恩霍夫制造技术与先进材料研究所（Fraunhofer IFAM）研发的阻抗谱（Impedance spectroscopy）技术能在电池运行过程中实时分析其状态的详细测量数据，这意味着电池也可应用于安全关键型场景。

高性能、高安全性的电池是电动汽车得以普及的核心要素，因此对电池容量和状态的测量至关重要。阻抗谱技术是目前最具信息量的测量方法。阻抗本身无法直接测量，而是通过电流与电压的关系计算得出。阻抗不仅能反映电池的荷电状态（state of charge, SoC），还能帮助推断电池的健康状态（state of health, SoH，即电池内部阴极、阳极和电解质的状态）及安全状态。

传统上，收集电池状态所需的全部数据需要耗时的测量和分析过程。此外，阻抗测量此前只能在电池静止状态下进行，通常需要长达 20 分钟才能获取到用于表征电池状态的必要数据。

在 Fabio La Mantia 的带领下，弗劳恩霍夫 IFAM 的研究人员对该方法进行了改进。如今，动态阻抗谱技术首次实现了在电池实时运行过程中计算其状态参数并实时输出结果。通过这种方式获得的信息远不止简单的充电容量或剩余运行时间数据，它能提供电池内部状态的详细、准确且深入的全貌，甚至可以单独预测电池单体的潜在寿命。

尽管现有的电池状态显示系统（例如集成在电动汽车电子设备中的显示系统）也会在使用过程中持续进行测量，但它们提供的信息较少、响应速度慢且精度不高。

该项目负责人 Hermann Pleteit 解释道：“首先，动态阻抗谱技术为优化电池管理开辟了新可能，从而延长电池寿命；其次，它为电池应用于安全关键型场景铺平了道路。”

## 高分辨率测量与直接分析

在这种创新方法中，充放电电流上会叠加多频率测试信号。不同的频率能够反映电池内部特定组件或过程的状



图1. 实验室中的计算机辅助实时电池测量装置，测量锂离子电池单体阻抗以分析其状态。（图片来源：Fraunhofer IFAM）

态。电流和电压的响应信号测量频率高达每秒 100 万次，高分辨率测量产生的所有数据会实时流入数据处理系统。一款软件程序利用这些信息计算阻抗值的变化，进而推断相关电池单体的状态。为了在高分辨率测量产生海量数据的情况下实现实时结果输出，弗劳恩霍夫的研究人员想出了一个巧妙的办法。Hermann Pleteit 表示：“我们开发的算法能在分析前大幅缩减数据量，同时不丢失关键信息。”随着这些技术进步，通过阻抗谱对电池状态的所有方面进行实时控制将带来显著优势。

## 快速关停过热电池单体

例如，电池管理系统可利用阻抗数据实时监测到行驶过程中某个电池单体出现局部过热的情况，随后立即关闭该单体或降低其功率。这就无需依赖传统的温度传感器——这类传感器安装在电池单体外部，对热问题的监测

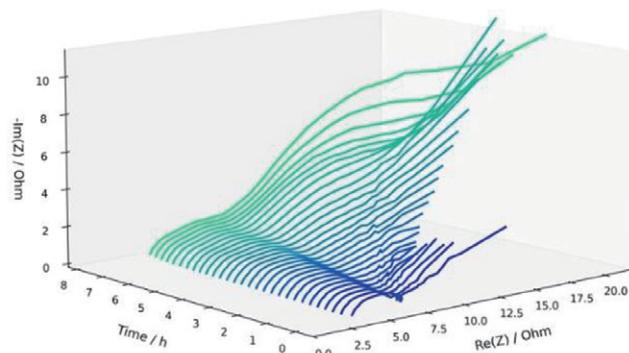


图2. 该图表展示了在一个充电周期内阻抗曲线的动态变化情况。这些曲线可反映出电池单体内部发生的物理与化学过程的相关信息。（图片来源：Fraunhofer IFAM）

存在延迟，往往等发现时已无法避免电池单体受损。该技术对电动汽车充电器也大有裨益，例如可用于决定采用超快充模式还是虽慢但能减少电池损耗的充电模式。在休息

站短暂停留时，电池管理系统可快速充电，同时确保不会出现危险的温度峰值，也不会对内部组件造成过度压力；若车辆充电时间长达数小时，管理系统则会采用慢充模式以减少损耗、延长电池寿命。

### 在可再生能源与航空领域的应用

得益于弗劳恩霍夫的这项技术，风能、光伏发电等可再生能源供应商（他们需要通过储能设备补偿电力生产的波动）将获得可随时调控的稳定电池模块系统。实时电池状态监测未来甚至将为电池在安全关键型场景中的应用创造可能。Hermann Pleteit 表示：“这类系统可应用于环保型电动飞机，该市场目前尚处于起步阶段；航运业也对这项技术表现出兴趣。”此外，阻抗谱技术不仅适用于当前常见的锂离子电池，还可应用于固态电池、钠离子电池、锂硫电池以及其他未来可能出现的电池技术。◆

## X-FAB推出GaN-on-Si代工服务

全球领先的模拟 / 混合信号晶圆代工企业 X-FAB Silicon Foundries 近日宣布，凭借其在高功率应用领域氮化镓 (GaN) 加工技术方面的专业优势，X-FAB 基于其 XG035 技术平台推出针对 dMode 器件的硅基氮化镓 (GaN-on-Si) 代工服务。此举进一步发挥和强化了 X-FAB 作为专业纯晶圆代工企业的优势，现可提供涵盖 GaN 及其他宽禁带半导体材料（包括碳化硅 (SiC)）的全套加工技术，助力无晶圆厂半导体公司实现设计落地。

X-FAB 的 GaN-on-Si 技术由其位于德国德累斯顿的先进 8 英寸晶圆厂提供。该厂是 X-FAB 在全球运营的六大生产基地之一，拥有稳定可靠、符合汽车行业认证标准的制造环境，且配备各类专业加工设备、测量工具和技术，并针对 GaN 的研发与生产进行了优化，同时兼顾模拟 CMOS 工艺，能够提供满足汽车、数据中心、工业、可再生能源、医疗等领域客户所需的较厚 GaN-on-Si 晶圆。

得益于多年来在高压 GaN 技术领域的深厚积累，继近期发布开放 XG035 dMode 工艺平台后，X-FAB 如今已将内部专业能力延伸至 dMode（耗尽模式）器件 GaN-on-Si 代工服务。该工艺包含常用于功率转换应用的 dMode HEMT 晶体管（电压可扩展范围为 100V 至 650V）。此外，

X-FAB 还可提供定制化 GaN 技术和产品，包括 dMode、eMode（增强模式）HEMT，以及肖特基势垒二极管，这些器件广泛应用于高频整流、电源系统，和太阳能电池板等领域。

GaN-on-Si 技术进一步完善了 X-FAB 的宽禁带芯片工艺产品线，使客户从电网到汽车电池，乃至 GPU 层级，都能够设计出更加高效节能的产品。

“我们拥有 30 多年车规级 CMOS 技术领域经验——包括 350nm CMOS 工艺、共享工具和设备，以及 BEOL，这使得我们的 GaN 技术具备内在的品质优势，且显著降低客户进入门槛。”X-FAB 德累斯顿 CEO Michael Woittinenk 表示，“我们开发定制化技术多年，如今我们在位于萨克森硅谷中心的德累斯顿工厂为通用原型设计项目开放 XG035 dMode 技术平台。我们 350nm 工具集的灵活性也使我们能够快速扩大量产规模，为客户提供快速可靠的上市途径。”

目前，X-FAB 已推出可简化客户设计流程并实现更快速入门的 PDK。此外，从 2025 年第四季度起，还将开放公共 MPW（多项目晶圆）服务，允许多个客户共享单片硅晶圆进行芯片制造。这些举措将进一步降低原型设计及小批量生产的准入门槛。◆

# 解构TC-SAW：高端滤波器的绝对主流

## TC-SAW

TC-SAW (Temperature Compensated SAW Filter, 温度补偿型声表面波滤波器) 是一种高端滤波器，采用铌酸锂压电衬底，表面覆盖氧化硅温度补偿层。其基本结构最早能追溯到 1984 年，由日本东北大学山内教授首次发明<sup>[1]</sup>。最近十几年，TC-SAW 凭借显著的性能和价格优势，成为大多数双工器和高端 TRx 滤波器市场的主流技术。

2012 年，苹果在 iPhone 5 手机中首次采用集成了 TC-SAW 及 BAW 滤波器的射频前端模组芯片。在此后的十多年间，TC-SAW 一直是 iPhone 的标配。从最开始的每个 Die 只支持一个频段，到如今支持最多 6 个频段、2 个 FDD 双工，TC-SAW 技术也随着市场爆发迎来发展和进步。从初次集成 TC-SAW 至今，苹果共销售了将近 26.8 亿部 iPhone，TC-SAW 的总消耗量将近 270 亿颗，平均每部 iPhone 消耗 10 多颗 TC-SAW 滤波器。为了抢占先发优势，Skyworks 在 2014 年与 Panasonic 成立了专攻 TC-SAW 滤波器的合资公司，并于 2016 年对该公司完成了全额收购。自此，TC-SAW 正式成为了造就 Skyworks 在射频前端行业领先地位的重要一环。

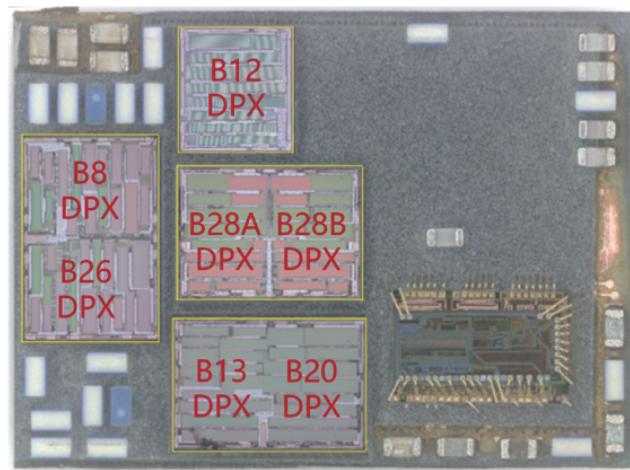


图1. iPhone 16 Pro 低频L-PAMiD模组(全部采用TC-SAW)

提起 TC-SAW，人们第一印象大多是低温漂 (TCF, Temperature Coefficient of Frequency)。因为 TC-SAW 的温漂通常低于 -28 ppm/°C，最低甚至能达到 0 ppm/°C，远

优于 Normal-SAW -40 ppm/°C 左右的值。实际上，TCF 低只是 TC-SAW 众多优势中的一个方面，其中最重要也是最根本的一点是，TC-SAW 具有更高的谐振器 Q 值，其一般在 1800 ~ 2600 之间，而 Normal-SAW 则一般在 600 ~ 1200 之间。Q 值作为影响滤波器插损和滚降这两项核心指标的关键因素，决定了大部分双工器和高端 TRx 滤波器只能由 TC-SAW 实现。

## TC-SAW 和 Normal-SAW 有何不同？

### 1. 声学模式不同

(1) Normal-SAW 工作在 SH Wave (Shear Horizon, 水平剪切) 模式，又被称为 Leaky Wave (漏波) 模式。

Normal-SAW 沿着衬底向前传播时，有两个明显的特征：

a. 表面的振动类似于蛇蜿蜒前行时的左右扭动。单独看每个质点的振动方向 (Y 轴) 与衬底表面平行且与波的传播方向 (X 轴) 垂直，质点的轨迹呈现为垂直于传播方向的左右晃动；

b. Normal-SAW 传播的过程中，因为 SH Wave 的波速高于剪切 (SV) 体波的波速，所以会不断地向衬底一侧辐射体波，造成声学能量的损失，而产生持续衰减<sup>[2]</sup>。这也是它为什么被称为 Leaky Wave 的核心原因。

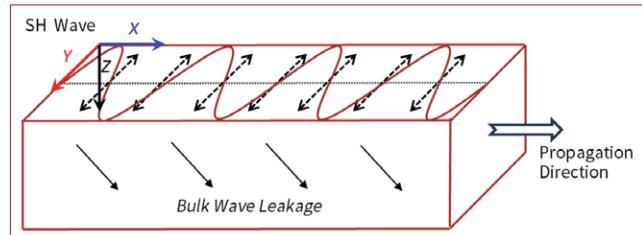


图2. Normal-SAW 工作的波模式：SH Wave (水平剪切波)，又称Leaky Wave (漏波)

事实上，Normal-SAW 滤波器采用的钽酸锂 (LiTaO<sub>3</sub>，简称 LT)，常用的切割方向选择 42° YX 切型就是为了最小化 Leaky Wave 的损失<sup>[2]</sup>。然而，即便使用了 42° LT，因为底层物理原理的限制，也依然存在可观的能量泄露。这就是 Normal-SAW 滤波器性能不佳的主要原因。

(2) TC-SAW 工作在 Rayleigh Wave (瑞利波) 模式, 又被称为 Nonleaky Wave (非漏波) 模式。当 TC-SAW 沿着压电衬底向前传播时, 它的特征与 Normal-SAW 截然不同:

a. 表面振动如同海浪的上下起伏, 质点振动的主分量垂直于衬底表面 (Z 轴), 次分量平行于波的传播方向 (X 轴), 质点的轨迹呈现为一连串逆传播方向的椭圆形;

b. 在垂直方向上, 瑞利波的振幅随着衬底深度的增加而急剧下降, 遵循指数衰减规律, 它的能量绝大多数集中在衬底表面一倍波长的深度内。相比之下, 瑞利波的波速低于所有类型的体波, 在传播时没有向衬底辐射的体波泄露, 损耗极低<sup>[2]</sup>。所以 TC-SAW 有时也被称为 Nonleaky Wave。

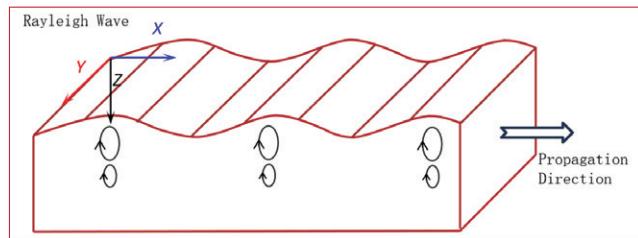


图3. TC-SAW工作的波模式: Rayleigh Wave

因为以上这些特点, 瑞利波成为地震学中最受关注的波 (衰减极低, 传播距离远, 破坏力高)。而在滤波器领域, 瑞利波的这些特点, 则为它带来了极大的优势——高 Q 值。

## 2. 基础性能不同

图 4 展示了 TC 以及 Normal-SAW 谐振器在工作时的位移仿真图, 对比两者位移颜色的强度不难发现, Normal-SAW 在衬底中有极其明显的能量泄露, 而 TC-SAW 几乎没有泄露。这正是 TC-SAW 的核心优势——Nonleaky。

Leaky 的多少与压电材料以及衬底的切角密切相关。Normal-SAW 工作在 SH 波模式, 为 Leaky Wave。图 5 是 Normal-SAW 的传播声损耗与衬底切角的关系。对于无限薄的铝电极, Normal-SAW 的最小声损耗衬底切角是

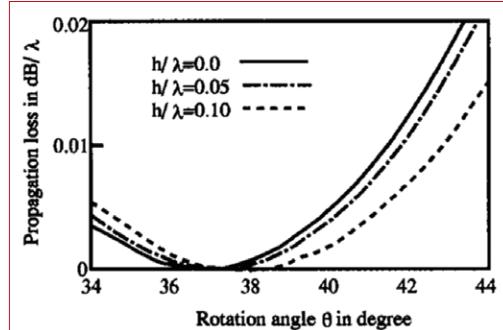


图5. Normal-SAW传播声损耗与衬底材料切型的关系。对于无限薄的铝电极, Normal-SAW 最小声损耗衬底切角是  $36.75^\circ$ , 随着铝电极厚度增加, 该角度逐渐向右移<sup>[3]</sup>

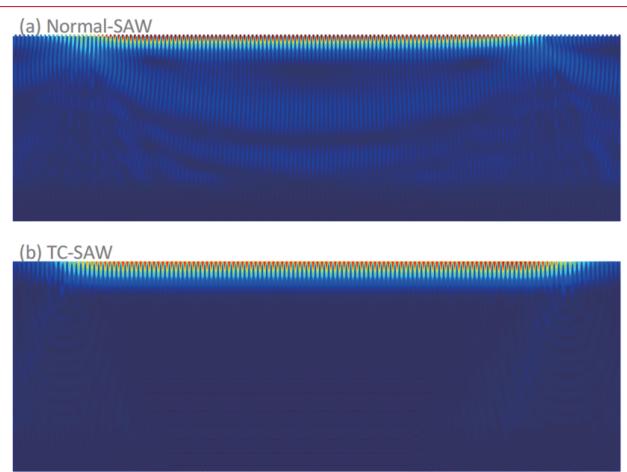


图4. Normal-SAW 与 TC-SAW 谐振器在工作时的位移截面图: (a) Normal-SAW ; (b) TC-SAW

$36.75^\circ$ , 随着铝电极厚度的增加, 该角度逐渐向右移。通过衬底切角的选择, Normal-SAW 的传播声损耗可以做到最小, 但仍然不可忽略。

TC-SAW 工作在瑞利波模式, 为 Nonleaky, 这是因为瑞利波的波速足够小, 低于包括 SH、SV 在内的各种体波。计算证明, LN 上的瑞利波, 声波能量集中在表面很浅的表层, 没有任何向衬底的辐射<sup>[2]</sup>。

没有了体波泄露这个 Q 值最大的限制, TC-SAW 的 Q 值能达到 Normal-SAW 的两倍以上。图 6 是新声半导体 Normal-SAW 和 TC-SAW 的性能对比: 红色 TC-SAW 的 Q 值峰值达到 2600, 而 Normal-SAW 仅在 1200 左右。

## 3. 材料结构不同

Normal-SAW 采用  $42^\circ$  YX 切型的钽酸锂作为衬底, 采用低密度的铝作为 IDT 电极。它的首次出现是 1977 年, 当时选择的是  $36^\circ$  YX 切型的 LT, 在 1997 年, 千叶大学的桥本教授发现将切型微调为  $42^\circ$ , 可以获得更低的损耗, 更优的性能<sup>[3]</sup>。此后的 30 年间, Normal-SAW 的基础结构再

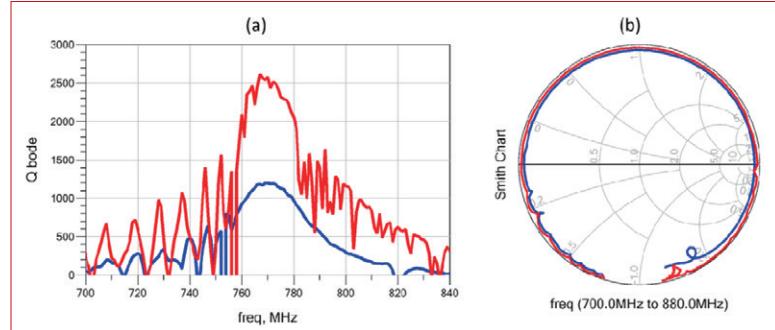


图6. TC-SAW与Normal-SAW的Q值对比图: (a)Q-Bode, (b)Smith 圆图

也没有大的技术上的变化。

而 TC-SAW 采用铌酸锂 ( $\text{LiNbO}_3$ , 简称 LN) 作为衬底, 高密度金属(铜、铂或者钼等)作为 IDT 电极, 并且表面覆盖有氧化硅层。该经典结构在 1984 年由日本东北大学首次发明, 自那时之后 40 余年一直是国际公认的 TC-SAW 结构<sup>[1]</sup>。事实上, 钽酸锂以及铌酸锂同为三方晶系, 他们的晶体结构都属于钙钛矿型。那么, 为什么最终 Normal-SAW 的选择会是  $42^\circ$  YX LT, TC-SAW 的选择会是  $128^\circ$  YX LN? 对于 Normal-SAW 来说, 选择 LT 是因为: 早期工艺能力受限, 对应于 SH 波的  $K^2$  恰好可以满足滤波器带宽的基本需求, 以及 LT 本身拥有较低的 TCF (-40ppm/C°); 选择  $42^\circ$  YX 切角是因为: 早期的研究认为 LT 中声传播损耗最小切角在  $36^\circ$  附近, 但此后随着梯形以及 DMS 滤波器的普及, 损耗在滤波器设计中越来越重要, 1997 年桥本教授在综合了杂波、损耗与 IDT 电极特性之间的关系后确定了最佳切角为  $42^\circ$ <sup>[3]</sup>。

对于 TC-SAW 来说, 选择 LN 是因为: 1) LN 的机电耦合效率更高, Leaky 与 Nonleaky SAW 的  $K^2$  都远高于 LT, 这给了 LN 更多的选择性; 2) 对于无损耗的瑞利波来讲, 其机电耦合效率在  $128^\circ$  附近达到最高(例如对于铜电极的 TC-SAW, 其  $K^2$  一般在 8.4% 附近), 可以满足大多数滤波器带宽的要求。

### TC-SAW 滤波器的性能优势

回到滤波器产品本身, 有三个参数指标极其关键:

a. 插损 (Insertion Loss) 决定了

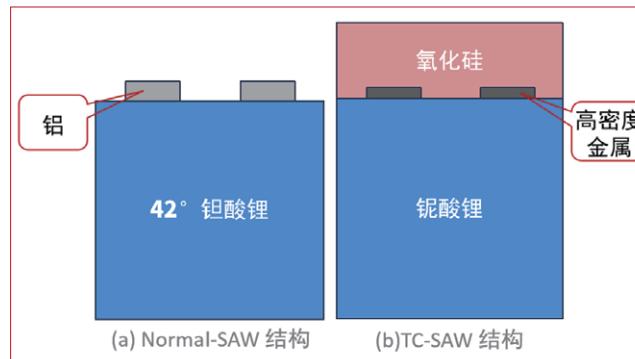


图 7. Normal-SAW 与 TC-SAW 的结构区别: (a) Normal-SAW, (b) TC-SAW

- a. 功耗 (Power Consumption) 决定了系统的功耗水平, 数值越低越好;
- b. 滚降 (Roll-Off) 决定了对系统带外干扰的抑制能力, 越陡峭越好;
- c. 带宽 (Band Width) 由通信系统制式决定, 为固定值。

滤波器领域的技术创新与研发重点始终都是围绕着提升以上这三个关键参数展开。

对于基于声学原理的 SAW 和 BAW 而言, 带宽主要由构成滤波器材料的机电耦合系数 ( $K^2$ ) 决定。而插损和滚降则主要由构成滤波器的基本单元——谐振器的 Q 值决定。

值得注意的是, Normal-SAW 和 TC-SAW 两者的  $K^2$  相近, 都是 8.4% 左右, 两者之间本质的差异是 Q 值——TC-SAW 的 Q 值通常在 2000 以上<sup>[4]</sup>, 而 Normal-SAW 仅为 1000 左右。这一差异也让它们的性能及价值截然不同。

### 1. TC-SAW 插损比

Normal-SAW 好  $0.5\text{dB}$  以上

高 Q 值就意味着低插损, 这一直以来都是射频行业内的共识, 对 LC、对腔体、以及对于 SAW 滤波器都是如此。

以新声半导体 Band8 频段 RX 滤波器的对比测试为例。如图 9 所示, 分别采用 TC-SAW 和 Normal-SAW 技术进行加工设计出来产品的性能对别显示, TC-SAW 的各项性能指标全面碾压 Normal-SAW。我们可以看到, 在整个通带范围内, TC-SAW 插损保持了  $0.5\text{dB}$  左右的优势, 关键的边带区域能接近  $0.8\text{dB}$ 。

### 2. TC-SAW 滚降比 Normal-SAW

陡峭

随着 5G 手机需要支持的通信频段数量持续增加, 为了避免频段间的干扰, 对滤波器的边带滚降要求越来越高。

与 LC 滤波器类似, Q 值同样是影响 SAW 滤波器滚降的首要因素。高 Q 值的 SAW 谐振器在谐振频率附近的储能能力更强, 能够更有效地阻止频率偏离谐振点的信号通过, 从而使滤波器的频率响应曲线在截止区域的斜率更陡。Q 值越高, 滤波器整体

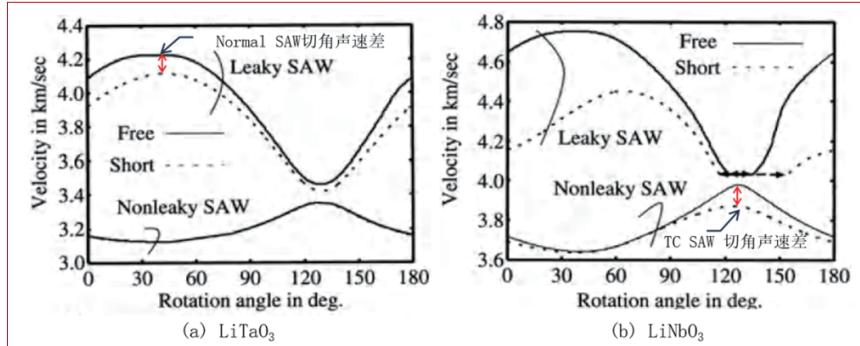


图 8. Leaky SAW (SH Wave), Nonleaky SAW (Rayleigh Wave) 波速与衬底转角的关系。图中实线对应自由表面, 虚线对应带有金属电极的短路表面, 两者的波速差可以得出  $K^2 \approx 2 \times (v_o - v_s)/v_o$ <sup>[4]</sup>: (a) 钽酸锂的 Nonleaky SAW 波速差几乎为 0, 只有 Leaky SAW 的波速差可以达到多数频段  $K^2$  需求; (b) 铌酸锂的 Nonleaky SAW 的波速差在  $128^\circ$  附近达到最高, 满足多数频段的  $K^2$  需求<sup>[2]</sup>

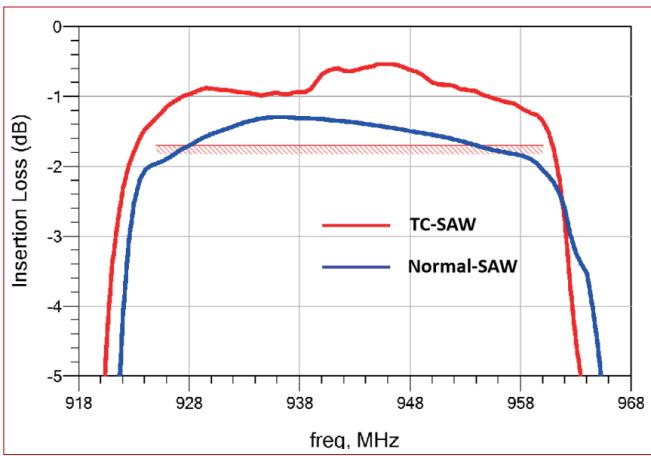


图9. 用TC-SAW和Normal-SAW设计的同频段Band8 Rx滤波器插损对比。

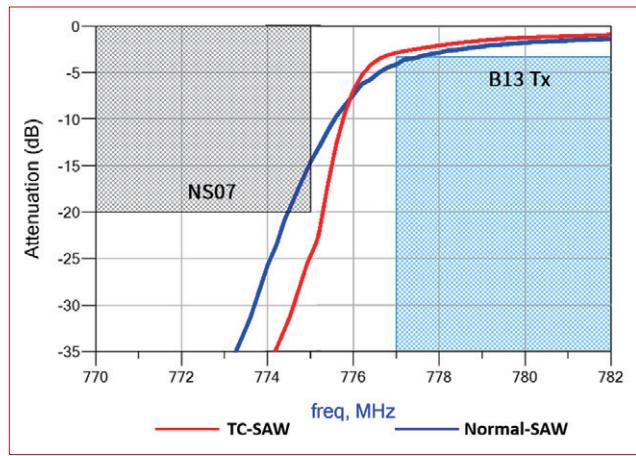


图10. 分别用TC-SAW和Normal-SAW设计的Band 13双工器Tx左侧Roll-Off性能对比。

形状的矩形度就越好，对频率的选择性（滤波能力）就越高。

如图10所示，对于Band 13双工的发射Tx频段（777~787 MHz）其起始频率仅比美国公共安全无线电频段NS07高2MHz。为避免手机发射信号对公共安全通信信道造成干扰，Verizon等运营商要求，必须将手机在NS07频段内产生的带外噪声发射水平控制在极低范围内。

要实现这一目标，Band 13的Tx滤波器必须在NS07频段内提供至少20 dB以上的抑制能力。只有TC-SAW滤波器的滚降能满足运营商对于合规性的要求。滤波器设计行业有一个相对简单的标准，双工间隔小于1.5%的频段被认为是“高难度频段”，如Band3、Band8、Band20、Band26等。这些有着非常小Duplex Gap的双工频段，Normal-SAW无法满足需求，只能采用Q值更高，性能更好的滤波器技术，比如TC-SAW。

图11展示了新声半导体Band 20 TC-SAW双工器的TCF测试结果，该颗双工器Tx频段的插损在全温范围内小于2.1dB，Rx小于2.5dB；隔离度方面，在常温下，Tx大于63dB，Rx大于58dB，全温范围内Tx大于

60dB，Rx大于58dB。新声半导体的Band20 TC-SAW双工器在TCF、插入损耗和隔离度等各项参数指标上均已达到国际先进水平。

表1. Tx~Rx频率间隔极小的频段

频段	TX频率(MHz)	RX频率(MHz)	TX~RX间隔(MHz)	相对带宽	相对间隔
B02	1850~1910	1930~1990	20	3.13%	<b>1.04%</b>
B03	1710~1785	1805~1880	20	4.18%	<b>1.11%</b>
B08	880~915	925~960	10	3.80%	<b>1.09%</b>
B20	832~862	791~821	11	3.63%	<b>1.33%</b>
B26	814~849	859~894	10	4.10%	<b>1.17%</b>
B28	703~748	758~803	10	5.98%	<b>1.33%</b>

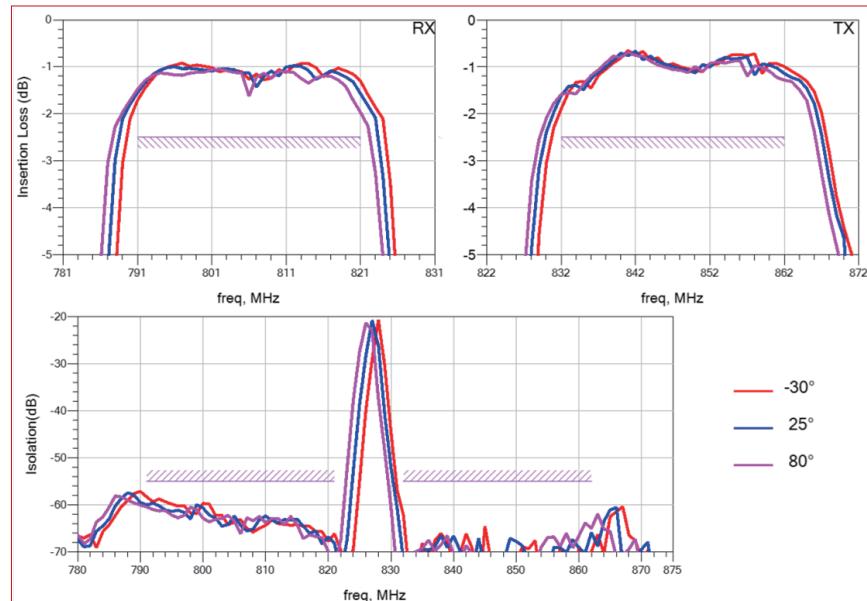


图11. 新声半导体NS73220B, Band20 TC-SAW双工器全温插损及隔离性能(1612尺寸)

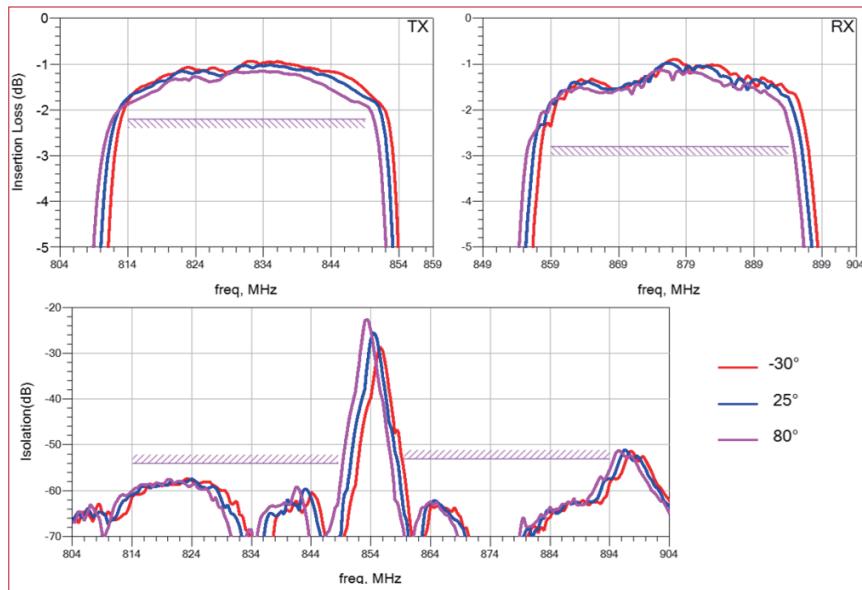


图12. 新声半导体NS73226A, Band26 TC-SAW双工器全温插损及隔离性能(1612尺寸)

图12展示了新声半导体Band26 TC-SAW双工器的小信号TCF测试结果，该颗双工器Tx频段的插损在全温范围内小于2.0dB, Rx小于2.5dB；隔离度方面，在常温下，Tx大于56dB, Rx大于54dB，全温范围内Tx大于54dB, Rx大于52dB。这款产品同样在TCF、插入损耗和隔离度等各项参数指标上均已达到国际先进水平。

### 3. TC-SAW 的 功 率 耐 受 比 Normal-SAW 高

滤波器的功率耐受失效多数情

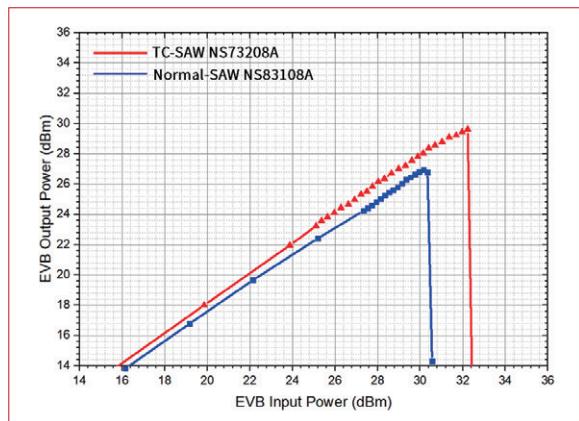


图13. 新声分别采用不同技术制作的Band8双工器功率耐受对比：TC-SAW相比Normal-SAW输入功率耐受高2.0dB（输入信号：Tx高频边带，测试条件：2 min@85°C）

### 写在最后

在竞争激烈的市场环境中，任何一项能够长期占据主流地位的产品，必然能凭借自身独特的优势，持续满足客户的本质需求。

TC-SAW 滤波器相

较于Normal-SAW滤波器，其最显著的优势并不仅仅是TCF，而更在于其由Rayleigh Wave带来的高Q值。作为影响滤波器性能的核心指标，这一关键特性直接决定了TC-SAW滤波器在高端应用中的卓越表现，使其成为大部分双工器和高端TRx滤波器的不二之选。

在当前行业高速发展与充分竞争的背景下，要在TC-SAW这个高端滤波器的“主流赛道”中，和“主流玩家”角力并非易事。本土厂商需在核心技术研发与创新上投入更多努力——例如通过优化IDT设计、改进压电薄膜材料以及提升封装工艺等，进一步发挥TC-SAW高Q值、低损耗的性能潜力，推动产品向更高频、更宽带、更可靠的方向演进。只有持续强化技术根基，在性能与品质上实现真正对标甚至超越，才能在全球高端滤波器市场中，确立属于中国厂商的“主流地位”。◆

### 参考文献

- K. Yamanouchi, and S. Hayama, "SAW Properties of SiO<sub>2</sub>/128° Y-X LiNbO<sub>3</sub> Structure Fabricated by Magnetron Sputtering Technique," in IEEE Transactions on Sonics and Ultrasonics, vol. 31, no. 1, pp. 51-57, Jan. 1984
- K. Y. Hashimoto, "Surface acoustic wave devices in telecommunications. Modelling and simulation". 10.1007/978-3-662-04223-6. 2000
- K. Y. Hashimoto, M. Yamaguchi, S. Mineyoshi, O. Kawachi, M. Ueda and G. Endoh, "Optimum leaky-SAW cut of LiTaO<sub>3</sub> for minimised insertion loss devices," 1997 IUS, Toronto, ON, Canada, 1997, pp. 245-254 vol.1
- J. J. Campbell and W. R. Jones, "A method for estimating optimal crystal cuts and propagation directions for excitation of piezoelectric surface waves," in IEEE Transactions on Sonics and Ultrasonics, vol. 15, no. 4, pp. 209-217, Oct. 1968
- B. Abbott et al., "Temperature compensated SAW with high quality factor," 2017 IEEE International Ultrasonics Symposium (IUS), Washington, DC, USA, 2017

Advertiser	广告商名称	网址	页码
CHIP China 2026	2026晶芯研讨会		1
CS CON China 2026	2026 化合物半导体先进技术及应用大会		1

## 欢迎投稿

《半导体芯科技》(Silicon Semiconductor China, SiSC) 是面向中国半导体行业的专业媒体，已获得全球知名权威杂志《Silicon Semiconductor》的独家授权。本刊针对中国半导体市场特点遴选相关优秀文章翻译，并汇集编辑征稿、采编国内外半导体行业新闻、深度分析和权威评论等多方面内容。本刊由香港雅时国际商讯（ACT International）以简体中文出版发行。

本刊内容覆盖半导体制造工艺技术、封装、设备、材料、测试、MEMS、mini/Micro-LED 等。文章重点关注以下内容：

### FAB (Foundry, IDM, OSAT, R&D)

四个环节：晶圆制造(wafer 后道)、芯片制造、先进封装、洁净室；深入报道与之相关的制造工艺、材料分析，工艺材料、工艺设备、测试设备、辅助设备、系统工程、关键零备件，以及与 particle (颗粒度) 及 contamination (沾污) 控制等厂房知识。

### FABLESS

芯片设计方案、设计工具，以及与掩膜版内容和导入相关的资讯。

### 半导体基础材料及其应用

III-V 族, II-VI 族等先进半导体材料的科学研究成果、以及未来热门应用。

《半导体芯科技》欢迎读者、供应商以及相关科研单位投稿，已甄选中文稿件将在印刷版杂志以及网上杂志刊登；IC 设计及应用等半导体相关内容将酌情予以网络发表（微信推送、杂志网站）。本刊优先刊登中文来稿（翻译稿请附上英文原稿）。

### 技术文章要求

- 论点突出、论据充分：围绕主题展开话题，如工艺提升、技术改造、系统导入、新品应用，等等。
- 结构严谨、短小精悍：从发现问题到解决问题、经验总结，一目了然，字数以 3000 字左右为宜。
- 文章最好配有 2-4 幅与内容有关的插图或图表。插图、图表按图 1、图 2、表 1、表 2 等依次排序，编号与文中的图表编号一致。
- 请注明作者姓名、职务及所在公司或机构名称。作者人数以四人为限。
- 文章版权归作者所有，请勿一稿多投。稿件一经发表如需转载需经本刊同意。
- 请随稿件注明联系方式（电话、电子邮件）。

### 新产品要求

- 新产品必须是在中国市场新上市、可在中国销售的。
- 新产品稿件的内容应包含产品的名称、型号、功能、主要性能和特点、用途等。
- 新产品投稿要求短小精悍，中文字数 300~400 字左右。
- 来稿请附产品照片，照片分辨率不低于 300dpi，最好是单色作为背景。
- 来稿请注明能提供进一步信息的人员姓名、电话、电子邮件。

电子邮箱：sunniez@actintl.com.hk  
viviz@actintl.com.hk

## 行政及销售人员 Administration & Sales Offices

### 行政人员 Administration

#### HK Office (香港办公室)

##### ACT International (雅时国际商讯)

Unit B, 13/F, Por Yen Building, No. 478 Castle Peak Road, Cheung Sha Wan, Kowloon, Hong Kong  
Tel: 852 28386298

##### Publisher (社长) - China

Adonis Mak (麦协林), adonism@actintl.com.hk

##### General Manager-China (中国区总经理)

Floyd Chun (秦泽峰), floydc@actintl.com.hk

##### Editor in China (中国版编辑)

Sunnie Zhao (赵雪芹), sunniez@actintl.com.hk

Vivi Zhang (张雨薇), viviz@actintl.com.hk

##### London Office

Hannay House, 39 Clarendon Road  
Watford, Herts, WD17 1JA, UK.  
Tel: +44 (0)1923 690200

##### Coventry Office

Unit 6, Bow Court, Fletchworth Gate  
Burnsall Road, Coventry, CV5 6SP, UK.  
Tel: +44 (0)2476 718 970

##### Publisher & Editor-SiS English

Jackie Cannon, jackie.cannon@angelbc.com  
Tel: +44 (0)1923 690205

### 销售人员 Sales Offices

#### China (中国)

##### Shanghai (上海)

Hatter Yao (姚丽莹), hattery@actintl.com.hk  
Tel: 86 139 1771 3422

##### Shohan Shen (沈璟晓), Shohans@actintl.com.hk

Tel: 86 176 2122 8315

##### Amber Li (李歆), amberl@actintl.com.hk

Tel: 86 182 0179 0167

##### Wuhan (武汉)

Grace Zhu (朱婉婷), gracez@actintl.com.hk  
Tel: 86 159 1532 6267

##### Beijing (北京)

Cecily Bian (边团芳), cecilyb@actintl.com.hk  
Tel: 86 135 5262 1310

##### Hong Kong (香港)

Floyd Chun (秦泽峰), floydc@actintl.com.hk  
Tel: 852 2838 6298

##### Taiwan (台湾)

Simon Lee (李若龙), simonl@actintl.com.hk  
Tel: 852 2838 6298

#### Asia (亚洲)

##### Japan (日本)

Masaki Mori, masaki.mori@ex-press.jp  
Tel: 81 3 6721 9890

##### Korea (韩国)

Lucky Kim, semieri@semieri.co.kr  
Tel: 82 2 574 2466

#### US (美国)

Janice Jenkins, jjenkins@brunmedia.com  
Tel: 724 929 3550  
Tom Brun, tbrun@brunmedia.com  
Tel: 724 539 2404

#### Europe (欧洲)

Shehzad Munshi,  
Shehzad.Munshi@angelbc.com  
Tel: +44 (0)1923 690215  
Jackie Cannon,  
Jackie.cannon@angelbc.com  
Tel: +44 (0) 1923 690205

ISSN 2523-1294

www.siscmag.com

2025年 4/5月

ISSN 2523-1294

www.siscmag.com

2025年 2/3月

ISSN 2523-1294

www.siscmag.com

2025年 8/9月

助力半导体制造商迎接新市场 P.11



通过工业 4.0 技术推进  
subfab设备维护工作 P.16

氯化物的近室温外延技术 P.20

面向下一代芯片制造的自  
主调度技术 P.28

第 4 代碳化硅技术 P.31

ACT Angel

Comet  
yixian  
面向先进封装的  
新一代3D X射线检测技术 P.12

全自动光子集成和封装解决方案 P.16

超越 AOI: AI 驱动的  
半导体测试过程 P.20

2025年全球6G技术 P.24

免费索阅



先进晶圆厂需要创新设施管理 P.14

全球半导体行业需要SEMI EDA标准 P.18

迎接异质革命 P.21

仿真技术助力未来芯片 P.28

国防通信的未来 P.35

## 全球知名权威杂志 Silicon Semiconductor的中国版

### 《半导体芯科技》

双月刊，每期发行覆盖40,000名专业读者，并在全国重点产业活动赠阅。报道材料、设备、方法、工具、工艺和软件方面的最新解决方案和发展，并提供关于半导体行业的分析和意见。工艺和生产工程师、技术工程人员、研发人员和企业管理人员构成其主要读者和访问者。

### CHIP China晶芯研讨会

自2005年起创办至今，已连续举办25场线上及线下行业技术交流活动，累计共吸引13,000多名专业听众参会；汇集全国乃至全球极具影响力厂商，并提供极具实用性和技术前瞻性的深度资讯，为制造企业工程师和技术管理人员带来接地气的“新技术、新工艺、新材料、新设备”解决方案。



# 化合物半导体

CS COMPOUND SEMICONDUCTOR CHINA

2024年12月/2025年1月

## 集成光子平台：SiC 的案例



www.compoundsemiconductorchina.net

# 化合物半导体

CS COMPOUND SEMICONDUCTOR CHINA

2025年2/3月

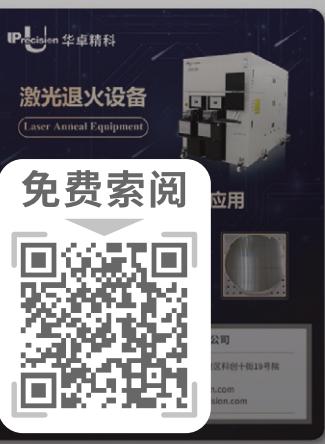
迎接异质基底

利高拓升LED实现  
量子发射

人工智能驱动数据  
中心能耗降低

氮化镓晶圆与外延  
中的“准对称性”  
与“晶格匹配”

ACT INTERNATIONAL



免费索阅



www.compoundsemiconductorchina.net

# 化合物半导体

CS COMPOUND SEMICONDUCTOR CHINA

2025年6/7月

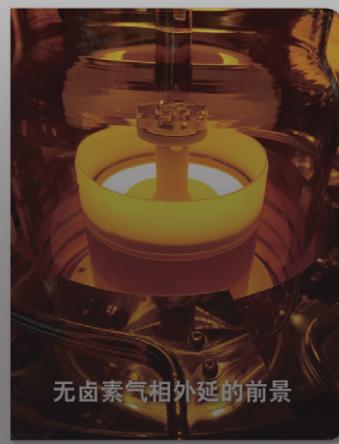
BAW技术一  
AI/ON射频滤波器

迈进光刻机的  
量化生产

晶圆变薄—氮化镓  
技术的发展及应用

降低InP 基器件成本

ACT INTERNATIONAL



无卤素气相外延的前景

www.compoundsemiconductorchina.net

## 全球知名权威杂志

## Compound Semiconductor的中国版

### 化合物半导体

CS COMPOUND SEMICONDUCTOR CHINA

#### 《化合物半导体》

双月刊，每期发行覆盖30,000名专业读者，并在全国重点产业活动赠阅。

提供关于全球化合物半导体行业的深入分析和及时信息报道，是化合物半导体材料和器件业专业人士重要的信息源。

CS CHINA CON 化合物半导体  
先进技术及应用大会

由雅时国际商讯主办，会议专注搭建全球化合物行业范围内产、学、研、政信息交流和商务合作的精准交流平台，着眼行业前沿议题，洞悉行业最新需求，汇集国内外领先跨国科技，与专家学者共探行业发展方向，共同探讨化合物半导体产业开拓创新的解决之道。



[www.compoundsemiconductorchina.net](http://www.compoundsemiconductorchina.net)

ACT  
INTERNATIONAL