

半导体芯科技

S/S **SILICON**
SEMICONDUCTOR
Connecting the Silicon Semiconductor Community

• **CHINA**

**ADT新设备面市，
加快本土化布局 11**

盛美热衷于晶圆清洗工艺 7

暗数据：开启加速研发之路 18

FeFET：3D NAND闪存和机器学习应用的有力竞争者 20

TO-220封装中的结构缺陷 27

半导体市场投资现状及思考 34



半导体洁净室专用净化设备

高效全自动 智能控制FFU

特点

1. 滤料：进口PTFE
2. 效率：99.99995%
3. 节能：效能提升58%
4. 控制：全自动智能控制



半导体芯科技

S/S SILICON SEMICONDUCTOR
Connecting the Silicon Semiconductor Community

• **CHINA**



《半导体芯科技》(Silicon Semiconductor China, SiSC) 是面向中国半导体行业的专业媒体，获得全球知名权威杂志《Silicon Semiconductor》的独家授权。本刊根据中国半导体市场特点摘选出相关优秀文章翻译，并汇集编辑征稿、采编国内外半导体行业新闻、深度分析和权威评论等多方面内容，由香港雅时国际商讯以简体中文出版发行。

- 内容覆盖半导体制造、先进封装、晶片生产、集成电路、MEMS、平板显示器等。
- 杂志服务于中国半导体产业，从IC设计、制造、封装到应用等方面。
- 双月刊，全国发行，每期10,000册，免费赠阅。并发行电子书，运营网站、微信公众号。
- 主办CHIP China晶芯研讨会（线上/线下），搭建业界技术的有效交流平台。
- 每月EDM发行25,000封，定向推广行业新信息，新产品发布。

《半导体芯科技》杂志公开徵稿

1. 欢迎杂志读者、供应商以及相关科研单位，技术文章或是应用案例投稿。投稿文章经编辑部审核通过后会发表在杂志或者网络及公号上，向将近25,000读者进行分享。
2. 稿件要求：中文字数(1500~3000)，图片：300dpi。
3. 新产品投稿要求产品介绍简洁精准，中文字数300字左右，图片300dpi以上。
4. 联系邮箱：贺贵鸿主编 mizyh@actintl.com.hk。



免费索阅



微信公众号



半导体客户服务微信号



www.siscmag.com



目录 CONTENTS

编辑寄语 Editor's Note

- 4 局部突破，整体落后，未来可期**
The Situation of Semiconductor Equipments Made in China
 - SiSC 编辑部



专栏 Column

- 7 盛美热衷于晶圆清洗工艺**
ACM Research Is Passionate About Cleaning Wafers
 - Mark Andrews, SiS 技术编辑
- 11 ADT 新设备面市，加快本土化布局**
ADT Accelerates the Localization Strategy With Its New 8230 Dicing System
 - 贺贵鸿, SiSC 编辑部



技术 Technology

- 13 MEMS 振荡器：助力物联网和可穿戴设备缩小尺寸、降低功耗**
MEMS Oscillators: Enabling Smaller, Lower-Power IoT & Wearables
 - Jehangir Parvereshi, 客户工程高级经理; Harpreet Chohan, 市场营销总监
- 18 暗数据：开启加速研发之路**
Dark Data: Uncovering the Path to Accelerating R&D Programmes
 - Dirk Ortloff 博士, CAMLINE 公司
- 20 FeFET：3D NAND 闪存和机器学习应用的有力竞争者**
The Vertical Ferroelectric FET: A New Contender for 3D-NAND Flash Memory And Machine Learning
 - Jan Van Houdt, imec 科学总监



关于雅时国际商讯 (ACT International)



雅时国际商讯 (ACT International) 成立于1998年，为高速增长的中国市场中广大高技术行业服务。ACT通过它的一系列产品——包括杂志和网上出版物、培训、会议和活动——为跨国公司与中国企业架起了拓展中国市场的桥梁。ACT的产品包括多种技术杂志和相关的网站，以及各种技术会议，服务于机器视觉设计、电子制造、激光/光电子、射频/微波、化合物半导体、半导体制造、洁净及污染控制、电磁兼容等领域的约二十多万专业读者及与会者。ACT亦是若干世界领先技术出版社及展会的销售代表。ACT总部在香港，在北京、上海、深圳和武汉设有联络处。www.actintl.com.hk

About ACT International Media Group

ACT International, established 1998, serves a wide range of high technology sectors in the high-growth China market. Through its range of products -- including magazines and online publishing, training, conferences and events -- ACT delivers proven access to the China market for international marketing companies and local enterprises. ACT's portfolio includes multiple technical magazine titles and related websites plus a range of conferences serving more than 200,000 professional readers and audiences in fields of electronic manufacturing, machine vision system design, laser/photronics, RF/microwave, cleanroom and contamination control, compound semiconductor, semiconductor manufacturing and electromagnetic compatibility. ACT International is also the sales representative for a number of world leading technical publishers and event organizers. ACT is headquartered in Hong Kong and operates liaison offices in Beijing, Shanghai, Shenzhen and Wuhan.

关于《半导体芯科技》

《半导体芯科技》(原半导体科技) 中国版 (SiSC) 是全球最重要和最权威的杂志 Silicon Semiconductor 的“姐妹”杂志，由香港雅时国际商讯出版，报道最新半导体产业新闻、深度分析和权威评论。为中国半导体专业人士，提供他们需要的商业、技术和产品信息，帮助他们做出购买决策。《半导体芯科技》内容覆盖半导体制造、先进封装、晶片生产、集成电路、MEMS、平板显示器等。杂志服务于中国半导体产业，包括IC设计、制造、封装及应用等。

About Silicon Semiconductor China

Silicon Semiconductor China is the 'sister' title to Silicon Semiconductor - the world most respected and authoritative publication, published by ACT International in Hong Kong (former SST China), reports the latest news, in-depth analysis, and authoritative commentary on the semiconductor industry. It provides for Chinese semiconductor professionals with the business and technology & product information they need to make informed purchasing decisions. Its editorial covers semiconductor manufacturing, advanced packaging, wafer fabrication, integrated circuits, MEMS, FPDs, etc. The publication serves Chinese semiconductor industry, from IC design, manufacture, package to application, etc.

目录 CONTENTS

- 24 新型热原子层刻蚀技术提升小型 InGaAs FinFET 的性能**
 Novel Thermal Atomic Layer Etching Technique Yields Incredibly Small Ingaas FinFETs with Record-Breaking Performance
 - Wenjie Lu, Younghee Lee, Jesús Del Alamo, Steven George, 麻省理工学院和科罗拉多大学博尔德分校
- 27 TO-220 封装中的结构缺陷**
 Structural Defects in TO-22
 - Tom Adams, NORDSON SONOSCAN 公司顾问
- 30 集成滤光窗的 MEMS 红外传感器电子封装**
 MEMS Infrared Sensor Integrated With Filter Window
 - A. Maierna, M. Del Sarto, N. Manca, G. Bruno, M. E. Castagna, A. La Malfa, A. Gritti, 意法半导体

观点 Viewpoints

- 34 半导体市场投资现状及思考**
 Understanding and Thinking of Investment in Semiconductor Market
 - 史小梅、徐超强, 深创投研究中心
- 38 内外变化驱使半导体测试行业适应新的现实**
 The External and Internal Changes Driving the Semiconductor Test Industry to Adapt to A New Reality
 - 付琳, VLSI Research
- 40 广告索引 Ad Index**

《半导体芯科技》编委会 (排名不分先后)

刘胜 教授 武汉大学 工业科学研究院执行院长	王文利 教授 西安电子科技大学电子可靠性(深圳)研究中心主任 雅时国际商讯顾问	云星 总经理 深圳安博电子有限公司
汤晖 教授 广东工业大学、精密电子制造技术与装备国家重点实验室	张昭宇 教授 香港中文大学(深圳)理工学院 深圳半导体激光器重点实验室主任	刘丰收 总经理 上海望友信息科技有限公司
于大全 教授 厦门云天半导体创始人	刘功桂 教授级高工 中国电器科学研究院股份有限公司威凯技术中心主任	李光 常务副总裁 深圳雷曼光电股份有限公司
林挺宇 博士 广东芯华微电子技术有限公司总经理	冀运景 总经理 深圳明锐理想科技有限公司	张弛 总裁 深圳贝特莱电子科技股份有限公司
杨利华 院长 两江半导体研究院		乔旭东 博士 深创投集团投资发展研究中心总经理

社长 Publisher
 麦协林 Adonis Mak
 adonism@actintl.com.hk

主编 Editor in Chief
 贺贵鸿 Mizy He
 mizyh@actintl.com.hk

出版社 Publishing House
 雅时国际商讯 ACT International
 香港九龙 B,13/F, Por Yen Bldg,
 长沙湾青山道478号 478 Castle Peak Road,
 百欣大厦 Cheung Sha Wan,
 13楼B室 Kowloon, Hong Kong
 Tel: (852) 2838 6298
 Fax: (852) 2838 2766

北京 Beijing
 Tel/Fax: 86 10 64187252

上海 Shanghai
 Tel: 86 21 62511200
 Fax: 86 21 52410030

深圳 Shenzhen
 Tel: 86 755 25988573 / 25988567
 Fax: 86 755 25988567

武汉 Wuhan
 Tel: 86 27 59233884

UK Office
 Angel Business
 Communications Ltd.
 6 Bow Court,
 Fletchworth Gate,
 Burnsall Road, Coventry,
 CV56SP, UK
 Tel: +44 (0)1923 690200

Chief Operating Officer
 Stephen Whitehurst
 stephen.whitehurst@angelbc.com
 Tel: +44 (0)2476 718970



局部突破，整体落后，未来可期

时光荏苒，自七月份以来，逐渐摆脱新冠疫情的我国半导体行业活力四射，时有行业活动举办。比如，十月底在合肥的“第八届中国半导体设备年会”，以及杭州举办的“集成电路设备-青山湖论坛”，苏州微纳、IC CHINA、CIOE等等，业内专家、行业协会或知名投行的调研人员积极参与其中，听众可从中窥探全球及中国半导体的现状及未来态势。在这篇以记录为主的综合报道中，我们将着眼于中国半导体设备领域。

作为开篇，首先关注一下全球半导体行业的现状。据SEMI中国产业研究与咨询高级总监冯莉女士在《全球半导体产业发展展望》报告中提供数据，“2018-2024年12寸晶圆的产能增长迅速，2019年占比67%，预计2024年提升至74%，年复合增长率为8.1%；8寸及以下产能基本保持平稳。中国的晶圆制造产能在经过几年的发展后，2019年已达到全球的17%，而其中40%为8吋及以下产能。”2020年疫情仍在持续，全球半导体行业将遭受不同程度的影响，各家行业调研机构尚需不断调整估值。

晶圆产能的增长与国内新建产线息息相关的。据统计，2017年迄今我国有39个Fab新增项目，其中极个别企业已出现资金链断裂难以继的现象。目前中国晶圆厂正常运行57条产线，在建和计划建设产线26条（9*12''+7*8''）。中国12寸及6寸晶圆厂产能约为227万片/月（等效于8寸晶圆），占全球总产能的12.9%。预计到2021年，中国12寸及8寸晶圆厂产能将提升至339万片/月，占全球总产能的17.5%。

新建Fab厂意味着半导体设备的市场机会，从纵向产业环节分类，设备占半导体产业规模的14.3%。冯莉指出，全球半导体设备市场在2Q2020呈现复苏态势，总营收达到168亿（单位以下同：美元），同比增长26%，环比增长8%；其中中国以45.9亿领跑，韩国及台湾地区分别以44.8亿、35.1亿次之。为此SEMI将2020全年设备市场规模从608亿上调至632亿。按照业

地区	2Q2020 (\$B)	1Q2020 (\$B)	2Q2019 (\$B)	Q-o-Q (2Q2020/1Q2020)	Y-o-Y (2Q2020/2Q2019)
中国大陆	4.59	3.50	3.36	31%	36%
中国台湾	3.51	4.02	3.21	-13%	9%
韩国	4.48	3.36	2.58	33%	74%
欧洲	0.46	0.64	0.57	-29%	-19%
北美	1.64	1.93	1.70	-15%	-3%
日本	1.72	1.68	1.38	3%	25%
其他	0.37	0.44	0.51	-18%	-29%
总计	16.77	15.57	13.31	8%	26%

表1. 2Q2020全球半导体设备市场呈现复苏态势。

数据来源：SEMI

务分类，上半年代工厂和逻辑晶圆厂设备投资强劲，存储器晶圆厂设备投资有望在下半年改善（表1）。未来几年内晶圆厂前道设备支出有望呈现良好增长：2021~2022年将超过600亿，预计2023年将超过650亿；而DRAM和NAND厂的设备支出预计在2021年增长约20%，并在未来几年保持稳定；预计2022~2023年，代工厂和逻辑晶圆厂的投资将达到300亿左右。

半导体产业内部环境

相信绝大部分关注半导体行业的读者都知晓华为、中兴、晋华、中科曙光、大华、海康威视、奇虎360等企业和它所涉及的一系列事件。我国半导体上、中游产业链遭遇很大危机，比方说中兴禁运、华为禁购导致前不久出售荣耀，国内多家知名企业及科研单位被划

入“实体清单”，“卡脖子”技术已然是“草蛇灰线、伏脉千里”。根源在于，美国、日本在关键设备与材料领域几乎处于垄断地位，其优势非常明显（表2）。

值此中美贸易摩擦日渐频繁之际，中国半导体产业界深刻意识其中的危机并存，国家层面亦给予持续关注并出台相关扶植政策。2016年以来，国务院及各部委先后出台了各项政策以鼓励和促进半导体关键工艺的发展，重点关注核心材料及设备，其中包括光刻机、刻蚀、薄膜生长、离子注入、抛光、单晶生长设备及核心部件等，并在部分政策中给出了详细的指标以供参考（表3）。材料行业更是近五年政策扶植的重点。

中国电子专用设备工业协会常务副秘书长金存忠先生在“中国半导体设备回顾与展望”报告中介绍，当前半导体设备享有三项优惠政策。一是今年初国

工艺	设备	规模/亿美元	头部厂商（红色代表非美日企业）
清洗	喷雾	16	Dainippon Screen (55%), Tokyo Electron (23%)
	涂布	14	Tokyo Electron (90%), Dainippon Screen (7%)
光刻	光刻机	60	ASML (82%), Nikon (12%), Canon (6%)
	显影机	14	Tokyo Electron (90%), Dainippon Screen (7%)
刻蚀	绝缘层刻蚀	26	Tokyo Electron (52%), Lam Research (39%)
	半导体刻蚀	46	Lam Research (53%), AMAT (32%), Hitachi (10%)
沉积	CVD	51	AMAT (35%), Lam Research (23%), Tokyo Electron (17%)
	溅射	16	AMAT (74%), ULVAC (9%), Evatec (8%)
	外延	6	AMAT (90%), ASML (6%)
离子注入	离子注入	9	AMAT (73%), Axcelis (16%), SMIT (9%)
扩散	氧化/扩散	10	AMAT (50%), Tokyo Electron (21%), Hitachi (12%)
研磨	CMP	13	AMAT (66%), Ebara (30%)

表2. 美日在半导体关键工艺设备供应链占据显著优势。

数据来源：Gartner, SEMI, SIA, J.P.Morgan, 有研新材, 公开资料整理

年份	部门	政策名称	相关内容
2020	国务院	《新时期促进集成电路产业进口自用设备、及按照合同随设备进口的技术(含软件)及配套件、备件,除相关不予免税的进口商品目录所列商品外,免征进口关税。对IC重大项目进口新设备,准予分期缴纳进口环节增值税。》	1处核心,8项重点,特别明确:IC生产企业和先进封装测试企业进口自用设备,及按照合同随设备进口的技术(含软件)及配套件、备件,除相关不予免税的进口商品目录所列商品外,免征进口关税。对IC重大项目进口新设备,准予分期缴纳进口环节增值税。
2017	科技部	《“十三五”先进制造技术领域科技创新专项规划》	半导体大功率激光器,光刻机及核心部件,刻蚀、薄膜、化学机械处理、掺杂和检测等关键装备及其配套核心零部件。
2017	商务部	《鼓励进口技术和产品目录2017版》	光刻机、离子注入、金属沉淀等集成电路芯片制造设备,碳化硅半导体单晶生长和加工设备。
2017	发改委	《增强制造业核心竞争力三年行动计划(2018-2020)》	发展重大技术装备整机和成套设备;集成电路生产装备。
2016	发改委	《战略性新兴产业重点产品和服务指导目录(2016年版)》	6英寸/8英寸/12英寸光刻机、刻蚀机、离子注入机、退火设备、单晶生长设备、薄膜生长设备、化学机械抛光设备、封装设备、测试设备。
2016	国务院	《“十三五”国家科技创新规划》	攻克14纳米刻蚀设备、薄膜设备、掺杂设备等高端制造装备及零部件,突破28纳米浸没式光刻机及核心部件。
2014	国务院	《国家集成电路产业发展推进纲要》	突破集成电路关键装备和材料。加强集成电路装备、材料与工艺结合,加快产业化进程,增强产业配套能力。

表3. 2014年迄今政府部门发布半导体工艺设备的相关扶持政策。来源:国泰君安、SiSC公开资料整理

务院的关于延续集成电路和软件企业所得税“两免三减半”优惠政策;二是由财政部下发的重大技术装备进口税收政策;第三是首台(套)重大技术装备保险机制优惠政策”。

所谓名正而言顺,政策定好基调,资本便蜂拥而至。“大基金”是目前中国半导体行业资本运作的最大且官方公认的行业激励及扶植机制。冯莉总结到:国家大基金一期1387.2亿元,已成功为芯片设计(16家)、芯片制造(11家)、芯片封测(6家)、设备(6家,见表4)、材料(6家)及其他领域(3家)共48家企业注资。国家大基金二期于2019年10月注册成立,2020年3月开始实质性投资,资本金额共2041.5亿元;目前,二期大基金已向紫光展锐(22.5亿元)、中芯南方(15亿美元)以及中芯国际科创板配股(超35亿元)注资。据悉,二期基金将面向制造类、国产设备(包括检测设备)、材料龙头以及布局5G和AI相关和国产率较低的设计公司倾斜。其次是民间的投资机构,最后科创板成为接盘侠。据悉,自设立以来科创板共计发行185家上市企业,其中半导体企业27家,占比约14.6%,半导体材料和设备企业充分受益,为我国部分规模较小但行业地位居前的材料和设备企业打开了新的募资渠道。以上来自各方面的力量促使中国集成电路整条产业链获得长足进步;“中国集成电路

产业占比趋近合理,2019年芯片设计占40.5%、晶圆制造占28.4%、封测占31.1%,正在向3:4:3的黄金比例靠近”。

国产设备的表现

在各项政策、基金和市场的支持和驱动下,集成电路生产线设备的国产化

时间	标的	投资金额/亿元	股权占比	业务范围
2014.12	中微公司	4.80	7.14%	刻蚀机
2015.07	长川科技	0.40	7.50%	测试机、分选机
2015.11	沈阳拓荆	1.65	17.70%	PECVD、ALD
2015.12	七星华创	6.00	/	ICP、PECVD、CVD
2019.12	北方华创	9.11	/	刻蚀机、ALD、PVD等
2020.01	睿励科学仪器	0.38	12.12%	光学测量设备

表4. “大基金”已投企业(设备厂商)。

来源:国泰君安公开资料整理

工艺	设备种类	重点企业	技术节点/nm
曝光	匀胶机(TRACK)	沈阳芯源	65/40/28
刻蚀	介质刻蚀机(CCP)	上海中微	65/45/28/14/7/5
薄膜 Metal CVD	硅刻蚀机	北方华创	65/45/28/14
	PVD	北方华创	65/45/28/14
	氧化炉/LPCVD	北方华创	65/28/14
	ALD	北方华创	28/14/7
离子注入	PECVD	沈阳拓荆	65/28/14
	离子注入机	北京中科信	65/45/28/14
湿法	清洗机	北方华创	65/45/28
	CMP	华海清科/盛美/45所	28/14
	镀铜/清洗	上海盛美	28/14
检测	光学检测(OCD、膜厚)	上海睿励	65/28/14
热处理	退火炉、合金炉、单片退火	北方华创	65/45/28
其他	清洗/CDS、Sorter、Scrubber	至纯/新阳/京仪	不等

表5. 国产设备厂商。

数据来源:SEMI

率正逐步提高,近年来中国大陆涌现出一批优质的半导体设备新晋企业,国产设备占国内市场比重逐年提升(表5)。据SEMI公布:2019年中国半导体设备市场规模为134亿美元,同比增长2.3%;2019年中国半导体设备(集成电路+分立器件)销售规模为70亿元,同比增长47.8%。

然而,国产半导体设备依然存在市占率较低的问题。据SEMI统计,国产半导体设备占中国应用市场的17.4%(同比增加5.2%),占全球半导体市场的3.92%(同比增加1.18%)。由此可见:1)2019年我国工艺设备国产化略有成效;2)我国半导体产线仍以国际型设备为主,半导体设备供应能力距离国际甚远;3)在半导体大硅片(8-12吋)生产设备中,目前基本依赖进口,国产设备仍在试验当中,尚未批量进入半导体大硅片生产线中;4)光刻机尚未进入IC晶圆产线。

(一) 半导体前道设备

根据国家海关信息网公布的数据,今年1-8月半导体关键设备的进口额

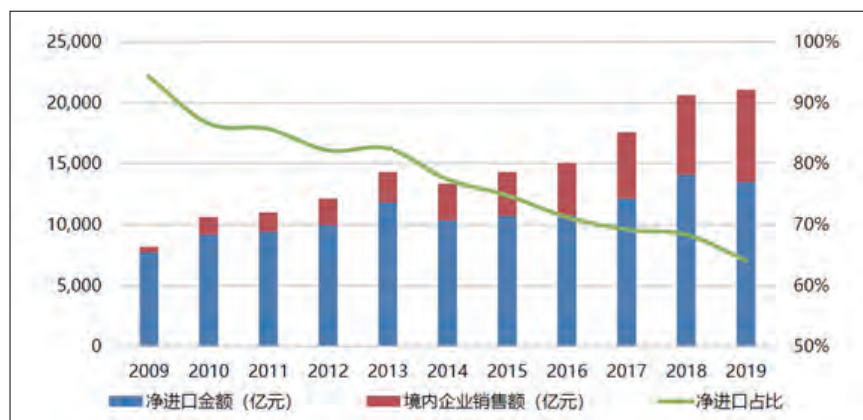


表6. 我国IC产业国产化替代空间广阔。

数据来源：中国半导体协会，海关总署

共 645,764.7 万美元，同比增长 40.8%，这些设备包括：CMP、扩散炉、CVD、PVD、分步重复光刻机、等离子干法刻蚀机、离子注入机；其中，光刻机进口额同比增长 1.75 倍，其次是离子注入机 (57.1%)，CVD、干法刻蚀机、氧化炉以 30.8%、28.7%、21% 的同比增长率紧随其后。通过列表数据我们可以看出 CMP、PVD 同比略有下降，这说明国内厂商在 CMP 及 PVD 两种设备的供应能力提升了。

据国泰君安证券投行事业部 TMT 组行政负责人吴同欣先生在题为《半导体设备与材料产业的发展前景与资本市场的机会》的报告中展示海关总署的另一份数据表：近十年以来，我国 IC 产业境内企业销售量增长迅速，净进口占比不断降低，从 2009 年的 94% 降至 2019 年的 64%；尤其自 2018 年以来，受制于外部条件我们加强了半导体产业的自主化，2019 年全年净进口占比相较于 2018 年显著下降(表 6)。由此推断，我国半导体进口依赖度仍旧很高，这也意味着国产化替代的空间依然广阔。

以上数据仅说明一点：国产设备存在局部突破，然而整体落后的事实也十分明显。站在技术的角度，台积电制程已推进至 5nm，今年已实现量产，目前正在筹划 3nm 产线的建设项目；相对而言中芯国际的 N+1 制程已导入并处于认证阶段，计划明年量产。“我国关键材料与设备已推进至 14-28nm，大约落后全球先进水平 5-7 年，仅少部分环节能够接近并跑水平；部分环节差距达

20 年左右，如光刻材料和设备”。巨大的技术落差会导致一系列的问题，攸关国产设备厂商的生存与发展。

尽管差距明显，然而未来可期。在国家重大科技专项的支持下，部分国产设备开始进入 14nm 制程量产线 (12 吋)，包括介质刻蚀机、PVD、单片退火、立式氧化炉 PECVD、LPCVD、ALD、CMP、全自动清洗机。其中 7nm 介质刻蚀机进入顶尖的 IC 产线，为高端 IC 设备的进一步推广筑基。而离子注入、光刻、扩散等关键设备还在研发当中 (表 7)。

然而，上述国产设备的 move in、投入产线仅仅是个开始。比方说，按设备投资额计算，新建的 8 吋 IC 特色工艺生产线的设备国产化率达 50% 以上，包括上海积塔 I 期、北京燕东 I 期；作

产品	大基金 /02 专项重点支持企业	适合我国最先进节点
光刻机	上海微电子	ArF 干法
涂胶显影机	沈阳芯源	65nm
硅刻蚀 / 金属刻蚀机	北方华创	14nm
介质刻蚀机	中微半导体	7nm
LPCVD	北方华创	14nm
ALD	北方华创	7nm
PECVD	北方华创、沈阳拓荆	14nm
PVD	北方华创	14nm
离子注入机	中科信、凯世通	28nm
氧化 / 扩散炉	北方华创	28nm
清洗机	北方华创、盛美	28nm
CMP	华海清科	14nm
镀膜设备	盛美	14nm

表7. 国产设备与国际领先技术存在的巨大落差。

数据来源：《中国集成电路产业发展蓝皮书》

为国产 IC 设备新的增长点，北京屹唐在 2019 年的 IC 设备 (干法去胶、干刻、RTP、MSA 等) 销售额跃居第二，华海清科 CMP 设备的销售量增至 12 台；至纯科技新组建的半导体设备部门也在 2019 年创造了 9000 万元的销售业绩；等等。

(二) 封测设备

据 SEMI 预测，由于 5G 等新兴应用市场的起步或加速，先进封装新建厂及封装厂产能的逐步释放，今明两年封装设备需求将分别增长 10% 和 8%，2020 年后道测试设备市场将增长 13%，2021 年增长态势持续。站在封测厂的角度，通富微采购总监李金健先生在《国产设备面临的机遇和挑战》报告中掷地有声，随着封测技术逐步接近国际先进水平，部分关键装备和材料已得到国内外生产线采用：在先进封装领域，黄光区 (光刻、涂胶、显影、清洗、固化) 与白光区 (电镀、刻蚀、溅射) 的国产占有率较高，前者在 90% 左右；反而在传统封装领域的中高端部分差距国际品牌甚远，分别由美国泰瑞达及日本爱德万垄断。最后，针对国产封测设备仍存在不少挑战，李金健提出了五点建议：1) 针对不同类型或不同技术要求的产品，研发制造相应技术规格的设备；2) 设备设计采用模块化、功能可选及可升级；3) 注重设备的一致性、稳定性和可靠性；4) 设备的设计开发与应用和工艺紧密结合；5) 自主创新、掌握核心技术，别具特色。

全球化方针不变

面对国际诸多挑战，业内专家发表各自的言论。浙江大学微纳电子学院院长吴汉明院士援引了李国杰院士的观点：产业技术是我国科技发展中最薄弱的环节，我国需要建设新的科技生态，即产业必须要以技术为导向。清华大学微电子研究所教授魏少军认为，在过去的几十年经济建设当中我们已完全融入全球的技术标准体系，面对当前的困境与机遇，我们更应做好“全球化”工作。一言以蔽之，“越是面临封锁打压，越不能搞自我封闭，自我隔绝，而是要实施更加开放包容、互惠共享的国际科技合作战略”——习近平主席观点精辟。

SiSC 编辑部

盛美热衷于晶圆清洗工艺

随着半导体IC朝着先进节点的迈进，晶圆清洗的重要性日益提高。随着芯片的几何尺寸缩小，即便是微小的污染颗粒也会产生巨大的影响。在28nm节点，10nm以上的颗粒会成为影响芯片性能的“杀手”。ACM Research通过减少沾污（颗粒）以及废料，并着眼于在竞争激烈的全球IC工艺设备专有领域建立“双赢”的客户关系，将晶圆片的清洗重要性提高到了新的高度。

ACM Research（简称“盛美”或“ACM”）于1998年在加州Fremont市成立，并于2006年成立子公司盛美半导体设备（上海）有限公司。2017年ACM在纳斯达克交易所上市，2018年在上海增设第二个研发和生产厂。2020年7月ACM在上海自由贸易试验区临港特区的新工厂破土动工，计划在2022年下半年开始量产；新工厂面积100,000平方米，距离盛美半导体中国总部约30英里。

盛美对晶圆清洗了解甚深，也深刻认识到晶圆清洗对于先进节点技术的重要性，因此有效而快速的清洗工艺能给客户提供竞争优势，以应对下一代IC生产时所面临的复杂挑战。

随着硅晶圆产品的种类逐渐增

多，与之相关的晶圆清洗方案亦是层出不穷。这是一个价值50亿美元（总体有效市场TAM）的半导体供应链，盛美正在构建自己的堡垒。尽管全球疫情仍在肆虐，在国外开始蔓延的首季，销售额仍保持同比19%的提升，设备交付达1,200万美元。

核心技术

2009年，ACM凭借其空间交变相位移技术（SAPS）系统以及兆声波清洗技术成功地验证了它的有效性。具体而言，传统的喷淋清洗方式无法达到去除小微粒的目的，原因是晶圆表面喷涂速度接近于零。而传统的兆声波清洗方式，其兆声波能量传送不均匀、颗粒去除效率极低，不能

达到很好的清洗效果。ACM独有的SAPS兆声波设计可解决这个问题，兆声波能量传送均匀，具有极高的颗粒去除效率（图1）。因此，与传统的喷淋式、传统兆声波技术相比，ACM的SAPS兆声波更适合清洗小颗粒，工艺节点越小清洗效率更加明显。

“TEBO（时序能激气穴震荡）”气泡振荡系统，被证明可以有效清洗先进工艺节点上的图形化晶圆片。盛美的TEBO清洗技术适用于28nm或以下的图形硅片清洗，通过一系列频率高达100万次/秒的压力变化，使得气泡在受控温度下，以稳定的尺寸和形状进行振荡。这些气泡被控制在稳定的振荡状态下，不会内爆或塌陷，因此不会破坏晶圆表面的

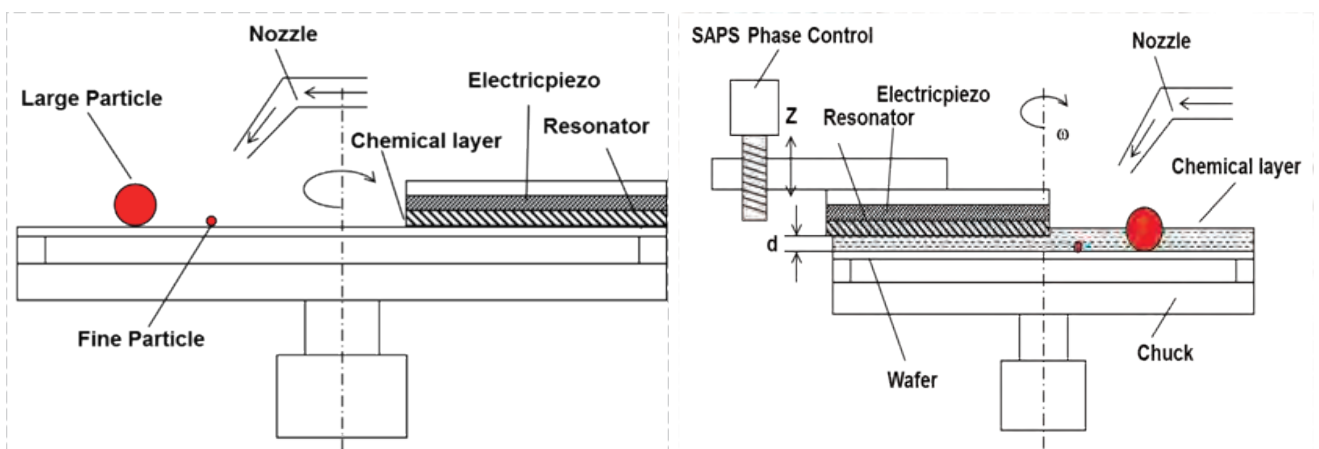


图1. 传统兆声波清洗（左）以及SAPS兆声波清洗（右）结构原理。图片来源：ACM Research

作者：Mark Andrews，SiS技术编辑

微结构，晶圆表面的图形结构也被清洗干净，同时避免遭到破坏。在产品结构从2D向3D的技术转型过程中，基于TEBO的清洗设备可以应用于FinFET、DRAM、新兴的3D NAND等更复杂的3D结构产品。据悉，ACM第二代TEBO设备，已交付给一家领先的IC制造商，并在生产环境中进行评估。

由于客户端产品的良率得到提升，该配套方案为存储器巨头SK Hynix提供了支持。随着SK Hynix订单的持续，2015年ACM在3D结构的清洗方面取得了成功；在韩国、中国以及台湾地区的客户基础得到加强。ACM继续开发新的Ultra C Tahoe系统，并于2019年开始针对主要客户实行交付。

从工艺需求出发

随着元器件的几何尺寸不断缩小，技术节点朝着5nm及以下方向发展，工艺日益复杂、工艺步骤也在不断增长。对于极其先进的结构来说，无论是采用干法工艺还是哪种湿法工艺，通常被认为需要重复200多次的晶圆清洗步骤。

由于整个产业中IC和微电路的制程差异很大，因此无法精确地计算出每个新的技术节点需要增加多少道清洗步骤。于是晶圆制造商认清一个事实：满足28nm技术节点要求的设备不能在10nm及以下制程中工作。较早的清洗方法，例如槽式清洗系统(wet bench)，待处理晶圆基本上都浸没在循环使用的化学药液中，并用DIW一遍遍冲洗酸/碱性化学物质(QDR)；但这种方法不能去除足够多的污染物，以确保7nm及5nm器件的使用寿命控制在可接受范围内，并实现盈利生产。随着整条供应链不断推出新的清洗技术来满足先进节点的设备需求，ACM为其Ultra C Tahoe系统开发一种独特的方法(图2)。站在ACM首席执行官王晖先生的角度，市面上已出现一些更先进的清洗系统，但这些设备的硫酸(H_2SO_4)耗量增加了很多，为此带来硫酸的废液处理以及随之而来的一系列环境问题。ACM公司认为，某些清洗系统受制于技术能力，或者耗费太多的药液，或者去除沾污不力从而导致芯片缺陷；再或者两者兼而有之。

王晖强调说，“在典型的槽式清

洗系统中，将一批晶圆静态地浸入药液槽中是无法达到Single Wafer Process(单晶圆清洗工艺，也即单片式清洗)的清洗效率的。然而对于单片式清洗机，晶圆以及表面覆盖一层非常薄的边缘化学扩散层在经过高速旋转后，其清洗效率相对要高很多。”

“此外，独立的槽式清洗工艺无法解决因晶圆不均匀性造成的清洗效率低下的问题。由于药液槽的尺寸所限以及晶向问题，晶圆边缘的清洗效率达不到晶圆中心的水平；且每块晶圆片之间(W2W)以及每批次晶圆片之间(B2B)的清洗效果也不能得到很好的控制。然而，采用单片式清洗法更为先进，因为它能将化学药液喷涂到每块晶圆上并同时旋转。此外，可以在单片式清洗工艺中加入辅助的清洗工艺，例如氮气雾化二流体清洗(N_2+DIW)，以及兆声波清洗。”

模块化配置

2019年12月，ACM正式发布Ultra C Tahoe清洗系统，新设备支持光刻胶去胶(高温硫酸)以及刻蚀(高温磷酸)、离子注入及CMP后清洗制程，可显著减少批量型生产(HVM)中的硫酸和其他工业化学品的消耗量。

新的Ultra C Tahoe系统是全球首台将槽式和单片式清洗系统结合起来的设备。在槽式清洗模块中进行SPM($H_2SO_4:H_2O_2 = 3:1$)以及QDR清洗，SPM清洗工艺使用的化学药液也像独立的槽式清洗机那样循环往复。在Tahoe进行槽式清洗过后，将晶圆片立刻转移到单晶圆清洗模块中，以便在晶圆片润湿时进行下一步更先进的清洗工艺。据悉，这种Bench+single wafer的方式适合20%

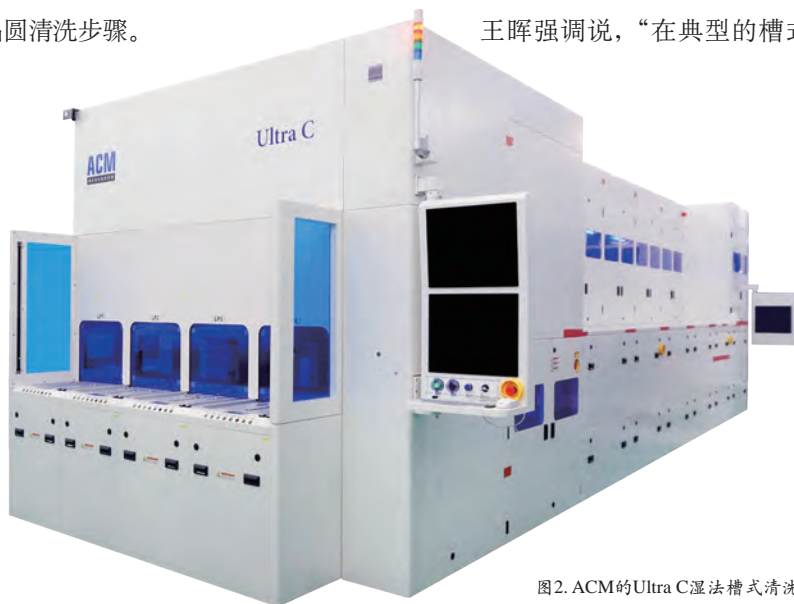


图2. ACM的Ultra C湿法槽式清洗机。

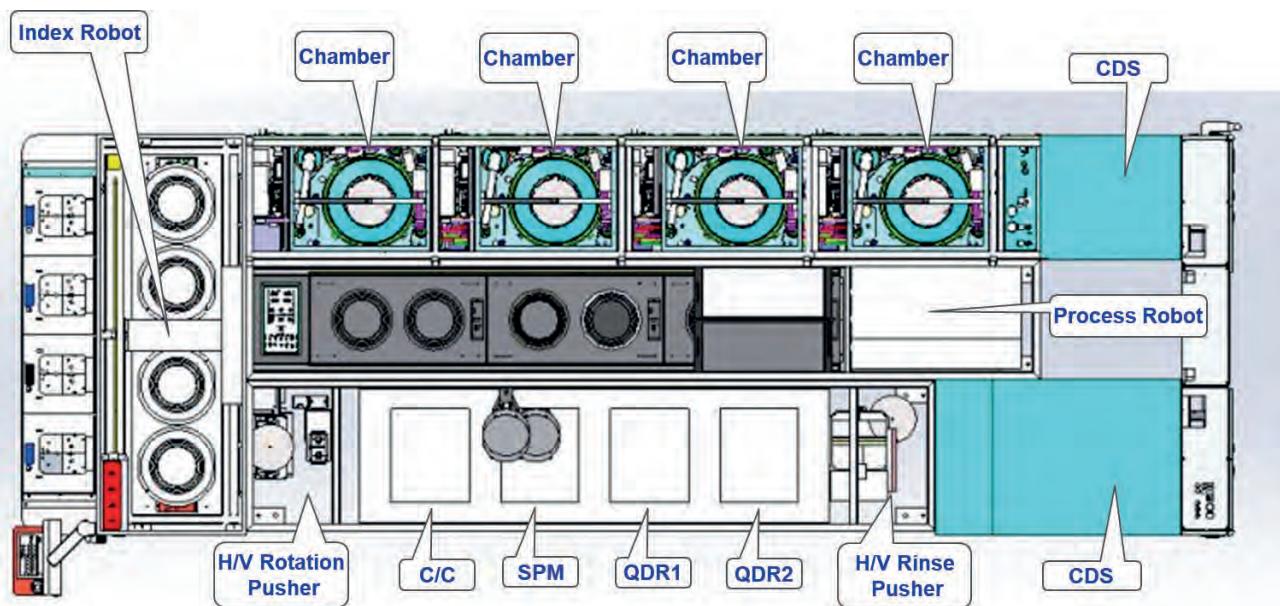


图3. ACM的Ultra C Tahoe结构俯视图。

的半导体湿法工艺；有测试数据表明，它的清洗效果可与单片式清洗设备相媲美。

Ultra C Tahoe 的单晶圆腔室非常灵活，可以按照客户的特定需求配置，例如我们熟悉的一号液 SC_1 （标准清洗液）、氢氟酸（HF）、臭氧氧化去离子水（ $DI-O_3$ ）或其他工艺化学品的配液。它最多可以容纳四个机械臂，每个臂上最多可配备三种化学药液。此外还有几个配置选项，如 N_2 喷雾、或使用 ACM 的 Smart Megasonix 兆声波清洗。该系统还提供用于图形化晶圆片的异丙醇（IPA）干燥功能（图3）。

王晖强调，ACM 开发的专用型 Tahoe 系统，为客户提供了单片式清洗所需的良好性能和工艺灵活性，而且化学药液消耗量却很小——这些都是客户所期待的。ACM 认为这是一个成功的组合方案，半导体产业可以利用一种环保型解决方案来满足技术路线的延展，从而节省大量的废品处理成本。

成本控制

随着器件几何尺寸不断微缩，交叉污染成为晶圆清洗所面临的另一个实际问题。Ultra C Tahoe 清洗系统具有极低的交叉污染风险，并且具有可媲美新型单片清洗系统的出色的颗粒去除能力，同时确保 SPM 的消耗量非常低。来自客户端 Fab 产线上的数据表明，集成的 Tahoe 系统相对于传统的 SPM 槽式机，可以将每块晶圆上 30nm 大小的颗粒度从数百个减少到大约 10 个。Tahoe 系统的晶圆处理能力为 2,000 片/天，硫酸用量低于 200 升/天；与单片式高温 SPM 清洗系统相比，Tahoe 系统每天减少了 1600 升的硫酸耗量。

在独立的槽式系统中，需要在—个药液槽中清洗—批次晶圆片；因此从晶圆表面上去除的颗粒、杂质或污染物会滞留在槽内并再次沉积到其余的晶圆片上。然而单片式处理系统中的颗粒、杂质或污染物将在高速离心力的作用下从晶圆表面甩出去。与此同时，不同的工艺化学品喷淋到晶圆

表面上，随后也分别被高速离心力旋转开去。通过采用这种方式可以使交叉污染的风险减至最小。王晖强调，“由于 Ultra C Tahoe 将槽式以及单片式清洗系统集成到一起，该混合系统同时拥有两者的最佳特性。”

新设备通过将酸用量降到传统清洗系统的约十分之一左右，从而改善工艺性能、节省材料成本并显著减少硫酸废液的产生。据最近的测试证实，与单纯使用单片式 SPM 清洗相比，使用 Ultra C Tahoe 可平均减少 80% 的硫酸用量。

王晖表示，ACM 公司一直致力于开发完整的系统，例如 Ultra C Tahoe，为客户提供降低成本的策略，既解决了化学品废液的问题，又能实现性能目标。废液要处理且不能污染环境是两个重要的驱动因素。ACM 指出，各国政府对半导体产出废料的限制以及对环境风险的认知正在推动清洗系统的发展，Ultra C Tahoe 清洗系统可以在不牺牲性能的情况下减少工艺化学品的消耗。尽管酸液（有害

物/废液)的处理和储存、以及配酸方法都面临着各自的挑战,但硫酸的处理方法并不是最理想的。

即便像美国这样的科技发达国家,依然可以选择填埋被污染的废品,但这并不能完全消除环境污染的风险。在韩国、上海和台湾等地区的垃圾填埋场空间有限,甚至有些地区根本没有可用的空间;另一个选项是通过高温纯化方式来处理废品,但是这种方法会消耗太多能量,并导致额外的温室气体排放。

王晖解释道,“硫酸废液处理是先进集成电路制造中所面临的主要问题。例如,在台湾地区,半导体工厂的硫酸用量占应用总量的一半以上”。他指出,对于28nm及以下技术节点,仅采用槽式清洗是无法达到芯片所需的性能。此外为了提高产品性能,产业已转向基于先进节点的单片机清洗工艺;即便如此,这种转变仍极大地增加了硫酸的用量,并导致了更棘手的废品处理问题。

Ultra C Tahoe 系统在推向市场之前,已经交给主要客户进行评估。在2020年第一季度,客户完成了评估,并公告为“首批设备验收”,从而提振了季度销售额,绩效达到或超出预期。王晖在公司财报电话会议上宣布,旧款Tahoe的客户续订新版的Ultra C Tahoe系统;ACM还增设了新的北美销售副总,意图开展国内外市场。

积跬步, 进军干法

从5月初,ACM公司宣布扩大“Ultra C”清洗系统产品线,并针对与晶圆清洗互补的应用领域推出三款新型Ultra C系列设备,它们面向先进IC、功率器件和先进的晶圆级封装应用,满足其正面及背面晶圆的清

洗要求。

据ACM描述,Ultra C b(背面)是具有成本效益的清洗系统,可为以下三项关键应用提供良好的性能(颗粒度、刻蚀均匀性):背面金属去除或RCA清洗;用于湿法晶圆减薄或湿法穿透硅通孔(TSV)的背面硅刻蚀——此外,它支持在多晶硅、氧化层和氮化层上去除背面薄膜,以回收晶圆片。该系统的特性有助于降低翘曲率,适合处理200mm或300mm超薄晶圆片以及键合片。通过利用针对Ultra C Tahoe设备开发的先进湿法槽式清洗技术,新的Ultra C wb(自动化槽式清洗机)最多可批量清洗50片晶圆。自动化槽式清洗机的主要应用包括炉管/CVD预清洗、RCA清洗、光胶剥离、氧化物刻蚀、氮化硅去除以及FEOL多晶硅/氧化物或BEOL金属的去除,以及晶圆回收清洗。

Ultra C wb系统针对特定的应用工序,分别配置了不同的化学药液槽,例如硫酸、磷酸、氢氟酸(HF)、缓冲刻蚀液(BOE)、SC1和SC2。将晶圆依次浸没在QDR槽体中,用去离子水(DI)冲洗,然后使用ATOMO干燥器进行IPA干燥,不会留下水印。此外据ACM描述,新的Ultra C s(刷片机-Scrubber)以ACM在晶圆级封装(WLP)产线上验证成功的刷洗技术为基础,延伸应用于IC制造领域。它的软毛刷利用精确的压力控制技术,可去除晶圆的正面、斜面和背面清洗后的颗粒(图4)。此外,设备还具有先进的双流体(气相和液相)喷雾清洗技术;也可以配备ACM专有的空间交变相位移(SAPS)兆声波功能模块,以满足客户的进一步需求,以更强大的清洗能力去除较小尺寸的颗粒。模块化系统

可配置8个腔室(晶圆正面与背面清洗各4个腔室),适用于300mm的芯片制造。由于其灵活性、占地面积小和高产量三大特点,Ultra C s刷片机具有很高的成本效益。



图4. ACM的Ultra C Scrubber刷片机。

在发布系列清洗系统的同时还发布了首款干法设备Ultra Furnace(立式炉),并声称它是ACM进入干法工艺应用的“宽广平台”。王晖表示,“这为ACM开辟了除湿法工艺之外的另一个大型市场。我们认为,立式炉管技术需要创新,如此才能使行业发展到更先进的节点。这就是ACM进入这个市场的原因。”Ultra Furnace研发项目耗时两年多,由中国和韩国组建的世界一流技术团队共同开发。

王晖补充道,两个团队开发了一个新的硬件平台,它结合了ACM经过客户认证的、运作稳定的专有软件和控制系統。Ultra Furnace可以精确控制压力、气体流量和温度。它经过优化,每次可批量处理高达100片的12英寸晶圆片。首台立式炉设备优化后可实现LPCVD功能,同时它还可拓展至氧化、退火以及ALD等应用领域。

最后公布一个好消息!ACM在今年首季交付给重要客户的第一台Ultra Furnace立式炉设备已经在客户端安装并进行验证。◆

ADT新设备面市，加快本土化布局

日前，先进微电子装备（郑州）有限公司（ADT, Advanced Dicing Technologies）在合肥举办新品发布会，中国 ADT 携手以色列 ADT 以及英国 LPB 的研发团队成功打造 8230 系列 12 英寸全自动双轴划片机。这是新公司成立之后推出的首款国产化划片机（图 1）。

据负责该设备的机械设计的石云鹏先生表示，ADT 8230 最大的优势是采用了集团子公司 LPB 的高速气浮主轴，设计中充分兼顾主轴与机器结构的特性。以色列 ADT 提供量产化经验，中国团队专注于机械结构与控制，这种结合三方技术力量的正向开发方式，将成为新产品以及未来先进微电子公司的另一项优势。

全自动双轴划片机

ADT 8230 双轴（对向）全自动划片机是在 ADT 的 6 系列和 7 系列的基础上开发的，具有高效率、高精度、高性能、低使用成本的主要特性。以最小的占地面积实现最大的切割工件尺寸（12 英寸），符合 SECS/GEM 标准。如 ADT 其他划片机一样，在半导体后道封装中，8230 用来划切晶圆片或者 PKG 基板。其应用场景除了传统器件行业的封装之外，目前最热门的 AI、5G、汽车电子等，都是 8230 有希望开拓的应用领域。

• **双主轴**：作为划片机的核心部件，技术团队在开发过程中充分考虑到这个因素，将设备的高速性和振



图1. 先进微电子的首台国产化设备，ADT 8230 系列12英寸全自动双轴划片机。

动性设计做到完美匹配。包括采用独家高度适配以及优化的设计（空气、冷却水），支持 2 或 3 英寸的刀片，在高速运转时（6,000~60,000/min, 1.8kW）拥有超低振动。主轴功率标配是 1.8kW，针对更高要求的切割应用，可选用功率 2.2kW（图 2）。

• **高精度**：8230 在其 Z1 与 Z2 两侧配置了显微镜，其中 Z2 轴的高倍显微镜的放大倍数（x8），有助于实现高的拉直精度（alignment）；另一个功能是做切

痕 kerf 检查。而低倍数（x1）的显微镜视野比较大，便于找到目标，有助于快速拉直（图 3）。

Z1 与 Z2 侧都采用了非接触测高单元，目的是为了实现双主轴同时测高，测高效率翻倍；在测高单元中，配置防污染的盖子。在非测高状态时，盖子闭合；测高时盖子打开。

• **搬送部分**：8230 采用电机和模块的驱动形式来替代导轨和气缸的组合，可提高响应速度和定位精度。下臂和 wafer 推拉臂整合在一起，结构简化，提升设备运行可靠性。

• **用户界面 /GUI**：8230 基于 Win 10 操作系统，支持多种语言。设备配置 17 英寸触摸屏，下拉式多信息显示界面，可实时监控机器的运行状态；软件系统采用追随式键盘设计，使得用户在输入参数时，无需来回移动键盘就近出现在输入框附近；可实时显示中心内容（图 4）；具有自动搜索过滤功能（用户在选择切割工艺文件时，软件系统会自动搜索与输入字符相关

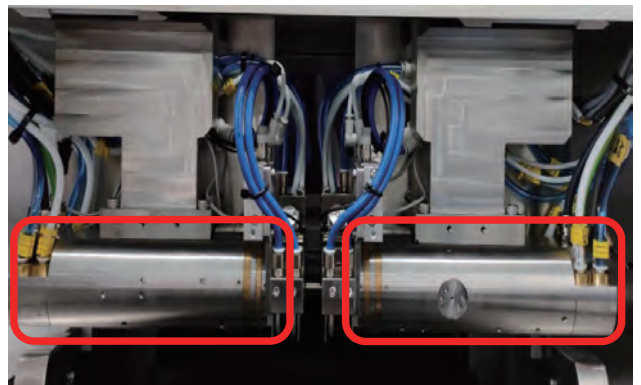


图2. 拥有独家的高度适配及优化设计的空气主轴，使得设备在高速运转时保持超低振动。

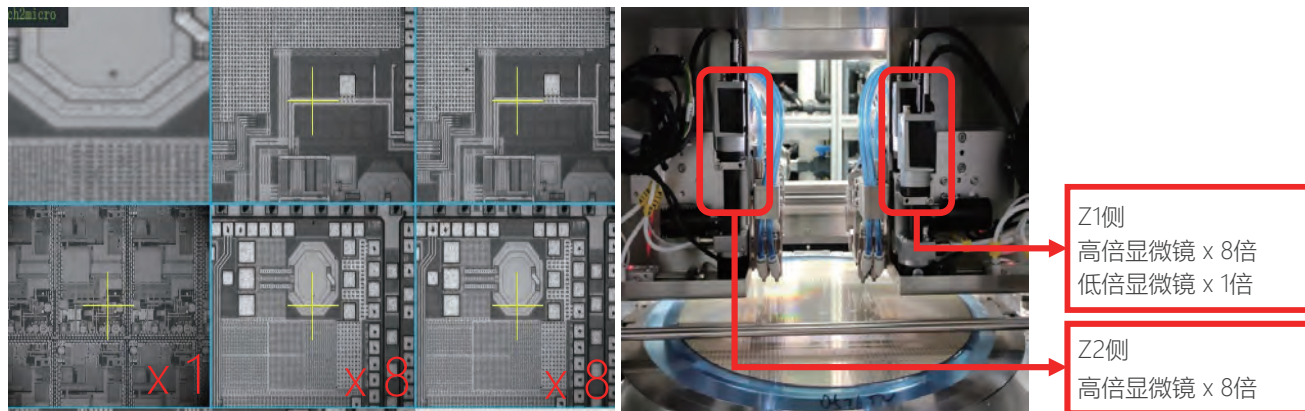


图3. Z1、Z2轴配置的高倍及低倍显微镜可实现既快且精准的拉直效果。

的文件、过滤掉无关信息，提高用户效率)，以及更高效的数据编辑能力。

- **清洗台**：旋转速度 100-2000rpm，实现二流体清洗功能。

- **其他功能**：基于高精度的自动刀痕检查功能进行自我调整，可优化切割品质。此外，系统可记录机器运转时的切割过程信息，记录并分析耗材 (Blade) 使用状况、设备的生产数据记录分析功能和操作员生产数据。这些记录分析功能有助于设备生产效率分析和人员绩效分析，大大提高了用户的生产管理效率和管理的精准度。至于强制排风、UV 照射、自动修刀、SECS/GEM、防静电装置、高压泵功能、条形码扫描功能等，皆为设备的可选功能项。

目前，DEMO 机已送至客户端东莞记忆科技公司调试，并于 10 月底调试成功，尚需花三、四个月的时间来调设备的稳定性，之后便可扩大销售。另外几家客户代表不同的产品方向，包括联想、无锡某 CIS 制造商、宁波甬矽，大客户如长电科技、通富电子。除了加大在传统应用领域的推广力度，如电力电子、存储器；再者先进制程亦是整条供应链的关注目标，比方说扇出型封装。

据收集到的调试数据，设备性

能直追目前市面上的主流设备，包括日本 Disco，以及东京精密等。对比同类进口产品价格具备优势；具体的定价策略尚未公布。据 ADT 中国区副总经理钱立新表示，ADT 也很重视国内竞争对手；现下以追求产品高效满足客户要求为首要任务。“新款设备只有依靠产品的品质、抓住装备国产化这个市场机遇，才能走出一条路。”

未来产品规划

ADT 已展示明确的国产化发展路线：2019 年 10 月并购成功后，7900 系列开始导入；2020 年 7 月，新机 8230 开始推广；9 月郑州港区新厂基础建设开工；2021 年 3 月，新款 6 英寸切割机面世；2021 年 11 月，

郑州港区新厂竣工并开始生产；2022 年开始，实现全部机型与刀片本土化，并推出更多新机型。

随着国家继续加大 IC 生产线项目建设的投资，国内 IC 设备行业处于良好的市场发展环境当中。封测是最有希望率先实现国产替代的半导体制造领域。因此，包括切片机在内的后段设备，国产化以及服务本地化就是行业大势。这也是先进微电子公司落地郑州的主要原因。

2019 年，光力科技通过参股先进微电子公司，联合河南省科投等，全资收购以色列 ADT 公司 100% 股权，交易对价为 3700 万美元。目前光力科技间接持有先进微电子 15.31% 的股权。作为第三大股东，光力科技董事长赵彤宇同时为先进微电子董事长。

下转第 17 页

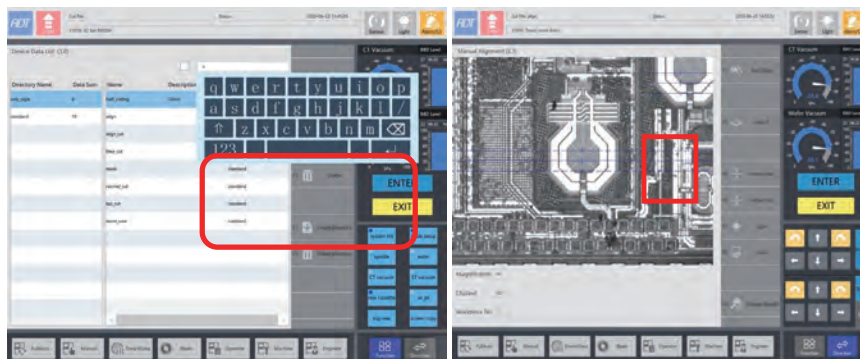


图4. (左) 追随式键盘设计；输入过程中，自动过滤搜索功能；(右) 画中画功能，实时显示触摸位置中心的画面，提高用户的对准及拉直精度。

MEMS振荡器：助力物联网和可穿戴设备缩小尺寸、降低功耗

SiTime充分论证了MEMS振荡器相对于石英晶体时钟源的优势。

伴随着用户、设备、数据的跨网络融合，互联网连接设备，又称物联网（IoT）设备呈现爆发性增长态势。鉴于产品由笔记本设备向更加小巧的外形发展，直至向可穿戴设备转型，未来的增长将受到可穿戴技术的强劲影响。以每年的出货量为衡量标准，活动追踪器在这一领域排名榜首，智能手表和医疗监测器/设备以及可穿戴摄像头和智能眼镜紧随其后。这些设备的实现得益于MEMS和传感器技术、无线连接技术以及新节能技术的发展。

可穿戴设备采用新型时序技术

取决于系统内的处理器、分区和各类功能，所有电子产品都需要一个或多个时序器件。传统上，电池供电电子系统使用32.768kHz晶体和低功耗MHz石英振荡器实现时钟功能。新一类超低功耗、低频率MEMS振荡器现在可提供优于普遍使用的32kHz晶体时钟的诸多优势。MEMS时序技术的创新将对物联网和可穿戴设备产生重大影响，尤其是在尺寸和功耗节省方面。

MEMS时序解决方案为物联网和可穿戴设备提供的主要优势包括：

- 缩小占板面积—较石英缩小80%；

- 最小的32kHz振荡器采用1.5×0.8mm的芯片级封装（CSP）；

- 振荡器输出驱动多重负载，减少组件数，同时缩小电路板面积；

- 优至3ppm的更佳稳定性—等效于降低功耗；

- 在同等功耗下，MEMS XO（振荡器）的精度与石英相比提高了2-3倍；

- MEMS TCXO（温度补偿振荡器）的精度提高了30到40倍；

- 更优异的稳定性意味着减轻了对网络计时更新的依赖，延长了休眠模式的时长，与石英XTAL+SoC振荡器相比降低功耗30%到50%；

- 为传感器接口提供1Hz至2.5MHz的可编程频率，实现全新架构选择；

- 恢复力更强—抗冲击耐振动能力提高50倍。

全硅MEMS时序解决方案

与石英器件不同，硅MEMS振荡器采用了现代封装技术。MEMS振荡器由安装在高性能可编程模拟振荡器IC顶部的MEMS谐振器晶片构成。整体模塑在标准的低成本塑料SMD封装内，占板面积与石英器件相仿。为支持超小型应用的空间要求，SiTime MEMS振荡器也可采用超小型CSP供货。MEMS振荡器基于可编程架构，允许定制频率、供电电压、输出摆幅等特性。

通过集成、缩小封装尺寸和电路板布局灵活性实现微型化

SiTime振荡器提供更高集成度、全新的封装选项以及其他有助于缩小尺寸的特性。SiT15xx MEMS时序解决方案的频率为1Hz至32kHz，专门设计用于在空间占用和功耗要求严格

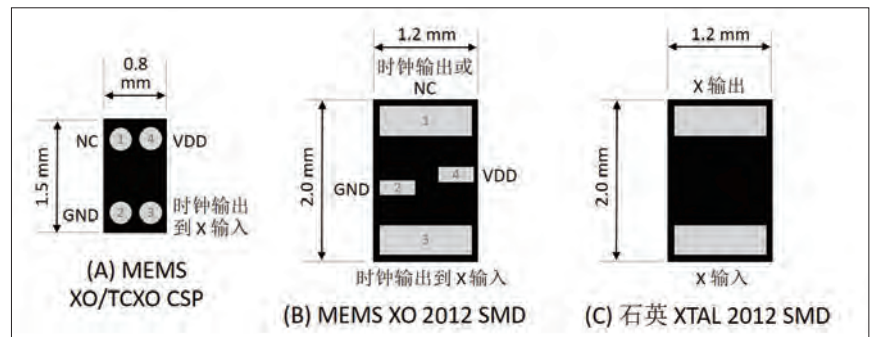


图1. 低频率MEMS XO和TCXO与石英XTAL的封装尺寸与引脚位置比较。

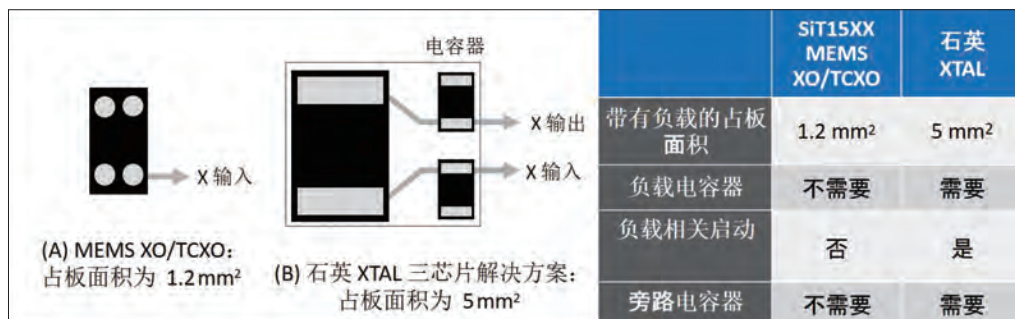


图2. 低频率MEMS XO和TCXO与石英XTAL及所需电容器的总占板面积比较。

的移动、物联网和可穿戴应用中替代传统的石英晶体。这些器件采用 2.0x1.2mm (2012) SMD 封装, 适用于需要兼容 32kHz 晶体 (XTAL) 谐振器的设计。SiT15xx 2012 振荡器将供电 (Vdd) 引脚和接地 (GND) 引脚布置在两个大面积 XTAL 焊盘之间的中间区域, 如图 1b 所示。

如果还需要更小尺寸, SiT15xx 器件通过采用 CSP (图 1a) 可提供 1Hz 至 2MHz 的频率。与现有的 2012 SMD 晶体封装相比, 这种封装缩小了高达 80% 的占板面积, 与 1610 (1.6 x 1.0mm) XTAL 封装相比缩小了 60%。SiTime 的制造工艺也提供了另一种选择, 也就是将 MEMS 谐振器晶片与 SoC、ASIC 或微处理器晶片集成在同一封装中。选用这种方式能消除对外部时序组件的需要, 并提供了最高水平的集成度以及最大幅度的尺寸缩减。鉴于晶体谐振器的种种局限性, 石英晶体供应商无法提供 CSP 或集成解决方案。

与石英晶体不同的是, SiT15xx 的输出能直接驱动芯片组的 XTAL-IN 引脚, 故能消除对输出负载电容器的需要, 如图 2 所示。因为该振荡器能驱动时钟信号通过长距离走线, 所以无需将它布局在贴近芯片组的位置上。该特性与超小尺寸 (高 0.55mm) 相结合, 能够实现灵活的电路板布局及额外的空间优化。除了无需使用外部负载电容器以外, SiT15xx 还内置专门的电源滤波功能, 不仅消除了对外部 Vdd 旁路退耦电容器的需要, 还进一步简化了电路板设计, 并助力实现微型化。经过精心设计, 内置的电源滤波功能在 5MHz 时可抑制高达 ±50mVpp 的噪声。

通过降低电流消耗来延长电池使用寿命

低频率、低功耗 32kHz 计时器件在移动设备中得到广泛应用。为了完成计时或控制休眠模式, 移动设备通常处于常开状态。此外, 这些低频率振荡器也可用于为事件计时, 比如电池供电设备中使用的电源管理 IC (PMIC) 的

监测与控制功能, 或用于短时唤醒系统以进行时间基准同步。

传统上, 系统将音叉型或 AT 切割型石英晶体连接到片上皮尔斯振荡器电路, 以生成 32kHz 时钟信号。这些石英计时振荡器处于常开状

态, 并持续消耗数微安的电流。SiTime 的 SiT15xx 32kHz MEMS 振荡器耗电低于 1 微安, 能在从 1.2V 至 3.63V 的稳压或非稳压供电下运行。图 3 表明 SiT153x 在不同供电电压下随着温度的变化消耗电流不足一微安。

频率稳定性测量

与石英晶体相比, 低频率 MEMS 时序器件的温度系数在宽温度范围内极为平坦。SiT15xx 振荡器经过校准 (微调), 可确保室温下频率稳定性优于 10ppm, -40°C 至 85°C 温度范围内优于 100ppm。相比之下, 石英晶体拥有典型的音叉型抛物线温度曲线, 以 25°C 为转折点。具体如图 4 中的红线所示。

图 5 所示的是 32kHz MEMS TCXO 的频率稳定性。这类器件使用有源温度校正电路校准和校正温度系数。因此, 32kHz TCXO 在工作温度范围内的频率变化小于 5ppm。这种低水平的频率变化有助于实现极度准确的时钟, 进而转化为显著的功耗节省。在精度提高后, 无线系统可减少在网络计时更新的依赖, 并且能够大幅延长停留在休眠模式下的时长。

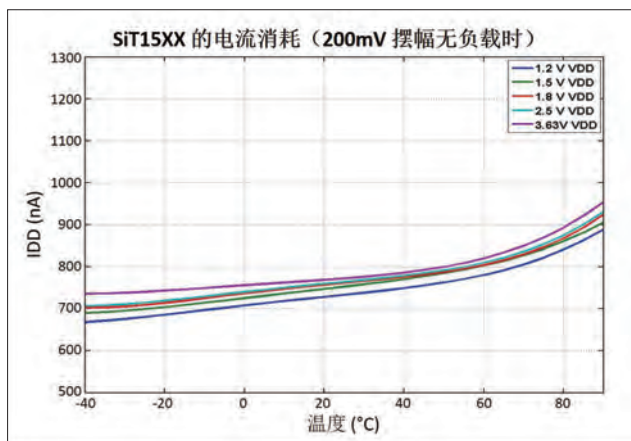


图3. SiT153x在不同供电电压下随着温度的变化消耗电流不足一微安。

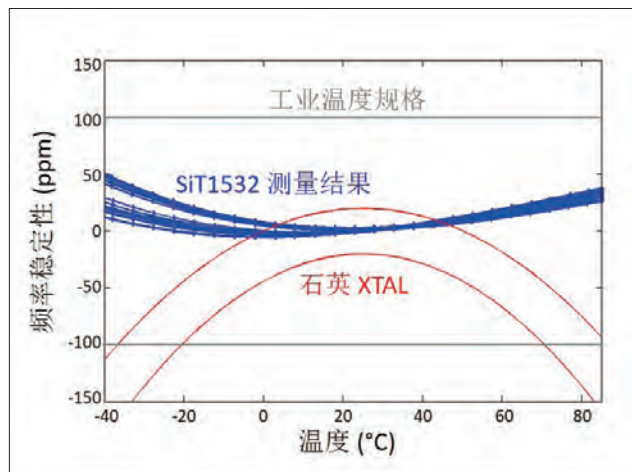


图4. SiT1532 32kHz MEMS XO与石英XTAL的频率稳定性比较（后者在工作温度范围内为-160~200ppm）。

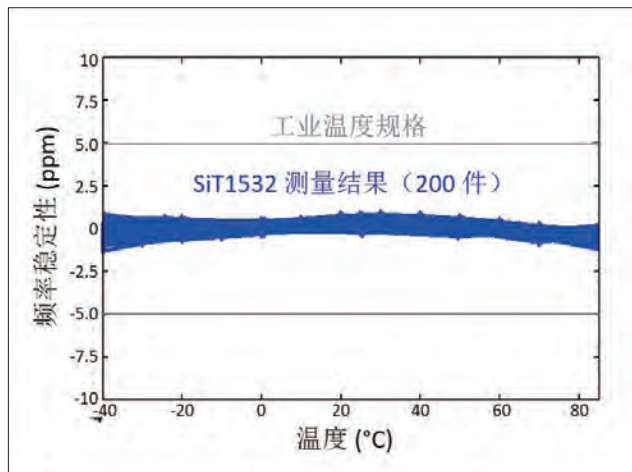


图5. 与石英XTAL相比，SiT1552 32kHz MEMS TCXO的频率稳定性提高了30~40倍。

通过提高频率稳定性来延长电池使用寿命

频率稳定性，即时钟随电压和温度变化体现出的稳定性，可转化为功耗的节省。大量移动设备和物联网设备通过在不活动时关闭具有最高电流消耗的功能块来降低功耗。然而，系统必须被唤醒并定期与网络进行通信。频率稳定性的提高有助于设备在低功耗模式或休眠模式下停留更长时间，从而实现显著的功耗节省。

许多可穿戴设备持续采集数据、压缩数据并通过智能手机等互联网中心设备上传到云端。这种上传在几毫秒的时间内以短猝发传输方式完成，随后设备就会进入休眠模式以节省功耗。这种循环休眠场景常见于电池供电设备。设备核心按称为“休眠时间”的预设时长关闭，一般为2秒至10秒，然后在需要通过短猝发方式传输数据时被唤醒。连接事件就是“开启”时间。在这段时间里，设备的特定功能块被唤醒并在短时间内保持工作状态。

功耗与“开启”时间和设备处于休眠状态下的时间之比成比例。为休眠状态计时的32kHz时钟的休眠时钟精度(SCA)直接影响着电池的使用寿命。休眠时钟不准会导致无线电接收器(RX)提前开启并在更长的时间内保持开启，以避免丢失来自主设备的数据包。以ppm衡量的时钟失准程度与开启时间提前程度(ΔT)如图6所示。 $\Delta T = (SCA) \times (\text{休眠时间})$ 。

如下表所示，提高从时钟精度能够改善开启时间提前程度，从而降低功耗。

SiT1552等基于MEMS的TCXO在工作温度范围内的频率变化小于5ppm，是精度远优于石英晶体的替代产

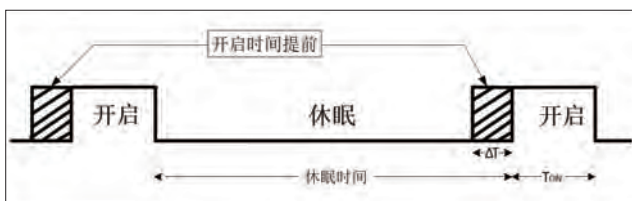


图6. 开启时间提前程度（或窗口展宽度）受时钟精度影响并会导致功耗增加。

品。这样的高精度有助于改善开启时间提前程度，让系统能够在更长的时间内停留在休眠模式下。使用SiT1552，系统设计人员能够仅在需要时采用短猝发方式压缩并传输数据，助力设备在更长的时间内停留在功耗最低的休眠模式下，有望将电池使用寿命延长一倍。

图7显示的是，与使用200ppm 32kHz石英晶体谐振器相比，使用5ppm 32kHz TCXO能够节省30%的功耗。图中所示的是在一个连接间隔内，从2秒至20秒不同的休眠时间下两种器件的平均电流消耗。计算这些逐周期均值依据的是：BLE SoC 休眠电流1.8 μ A、无线电接收器耗电9.3mA、发送耗电9mA、开启时间内基带处理平均耗电约5mA。

借助可编程特性来延长电池使用寿命

SiT15xx器件中的模拟振荡器IC支持多项功能，其中包括低噪声保持电路、超低功耗高精度PLL、超低功耗可编程输出驱动器。可将具有亚赫兹分辨率的小数N分频锁相环(PLL)用于介于2.5MHz至1Hz之间的设备校准和频率编程。降低输出频率的能力有助于显著降低电流

休眠间隔 \ 休眠时钟精度	2 秒	20 秒	50 秒
	开启时间提前		
5 ppm	0.01 ms	0.1 ms	0.25 ms
50 ppm	0.10 ms	1.0 ms	2.5 ms
70 ppm	0.14 ms	1.4 ms	3.5 ms
200 ppm	0.40 ms	4.0 ms	10.0 ms

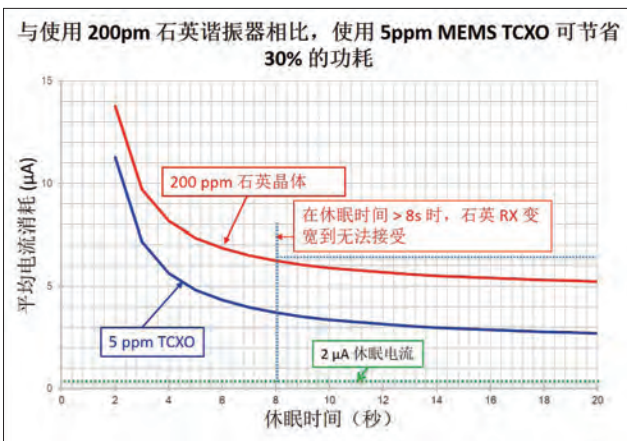


图7. 与使用石英XTAL谐振器相比，使用MEMS TCXO实现的功耗节省。

消耗。由于谐振器在低频率下具有物理尺寸方面的局限性，石英 XTAL 无法提供低于 32.768kHz 的频率。通过提供低频率选项，SiT15xx 系列能够为基准时钟始终处于运行状态的电池供电应用提供全新的架构可能性。

与标准型振荡器不同的是，SiT15xx 振荡器可通过其高度可编程的输出驱动器与片上 32kHz 振荡器电路协同工作。输出驱动器能够生成各种共模电压和摆幅电平，以匹配片上 32kHz 振荡器电路的不同实现方案，如图 8 所示。输出摆幅可在工厂编程，从全摆幅到最低功耗的 200mVpp。通过降低输出频率和输出驱动电流，能显著降低输出负载电流 ($C \times V \times F$)。

MEMS可提供高50倍的稳定性

就应用性质而言，物联网和可穿戴设备的应用环境极为多样，可能

遭遇频繁猛烈的机械冲击和振动。在恶劣环境下工作时，石英振荡器将会发生性能劣化，不再符合产品说明书上的规格。有些石英振荡器对正弦振动和冲击特别敏感，将发生明显的频率变化。与

石英振荡器相比，SiT15xx 器件采用的架构在恶劣环境下能够提供更高的可靠性与恢复力。SiTime 谐振器质量极小（比石英谐振器小 1000 倍），结构设计优越，能够很好地抵御振动和冲击等外力作用。

应用与设计示例

可穿戴市场要求产品在不断丰富强化功能的同时，必须降低功耗和空间占用。32kHz MEMS 时序解决方案可用于真正的每秒脉冲数 (pps) 计时、RTC 基准时钟、电池管理计时，以延长电池使用寿命，同时缩小占板面积。

图 9 所示的是典型的可穿戴设备的时钟需求。低功耗 32 位 MCU 的运行使用 16MHz 晶体为核心与外设提供时钟，使用 32kHz 晶体作为实时时钟。MCU 将数据发送给连接芯片，后者的运行使用 32kHz 晶体实现休眠

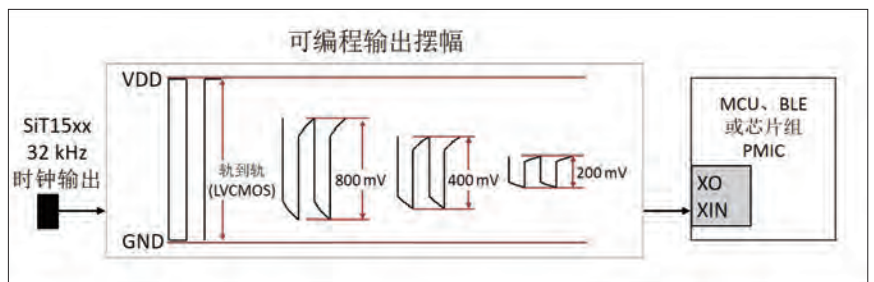


图8. 独特的Nano Drive输出摆幅可通过编程降至200mV，以最大限度降低功耗。

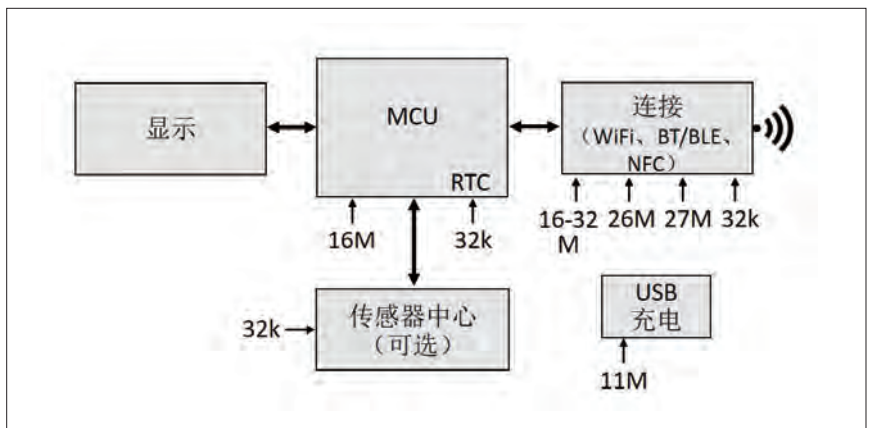


图9. 典型的可穿戴设备时序架构。

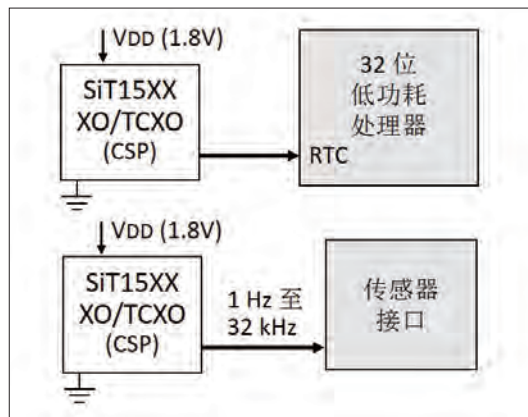


图10. 健身设备设计示例1。

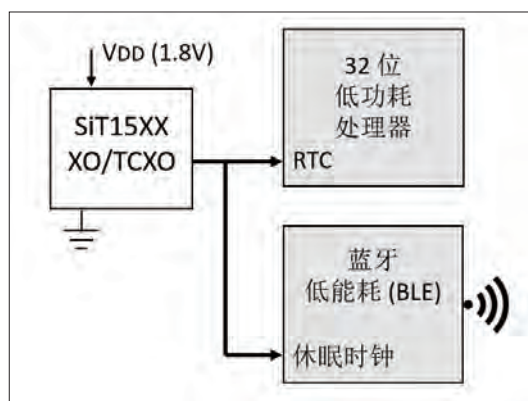


图11. 健身设备设计示例2。

时钟计时。

在图 10 所示的设计中，1Hz 至 32kHz 的可编程 SiT1534 MEMS 振荡器用于传感器应用，32kHz MEMS

SiT1532 基准时钟用于驱动 MCU 内的 RTC。在该设计中，通过使用 $1.5 \times 0.8\text{mm}$ 的 CSP 振荡器，电路板空间占用缩小一半以上。

在图 11 所示的架构中，32kHz 时序解决方案可供两个芯片使用：既用作微控制器的基准时钟，也用作蓝牙芯片的休眠时钟。在该设计中，采用微型 $1.5 \times 0.8\text{mm}$ CSP 的单个 MEMS 时序器件驱动两个负载，替代了两个 32kHz 石英 XTAL。与使用两个 2012 SMD 封装的石英 XTAL 加上四个必需的负载电容器相比，电路板空间占用不足八分之一。此外，由于 SiT1552 TCXO 的频率温度稳定性比 BLE 芯片内部的 32kHz RC 高 100 倍以上，该设计还能显著降低功耗。

总结

在底层技术进步的推动下，快速增长的可穿戴设备和物联网市场上的

创新层出不穷。MEMS 时序技术是实现小型化、低功耗和稳健性强化趋势的关键支撑技术之一。

MEMS 时序技术通过下列途径缩小占板面积：

- 更小型的独特封装
- 提高集成度，减少组件数
- 电路板布局灵活性

MEMS 时序技术通过下列途径降低功耗：

- 降低核心电流消耗
- 提高频率稳定性，延长处于休眠状态下的时长
- 频率可编程
- 输出摆幅电压可编程

MEMS 通过下列途径提高稳健性：增强抗冲击耐振动性能。

MEMSXO/TCXO 为过去设计中使用的体积较大、精度较低的石英晶体时钟源提供了一种替代方案。随着物联网继续向前发展，更小巧的电池供电设备将不断涌现，低频率 MEMS 器件将为其提供理想的时序解决方案，并催生前所未有的全新产品。◆

上接第12页

据赵董表示，光力科技目前为双主业战略发展，包括安全生产监控装备和半导体封测装备两大业务板块，半导体封测装备将成为公司未来的主要业务增长点。

关于先进微电子公司的未来规划，离不开 ADT、LPB 以及本地团队的全方位支持。英国 LPB 是第一家划片机的公司，走客制化路线，80% 自主研发。ADT 源自 KNS，有量产化经验。先进微电子公司的业务定位

是：未来英国基地专注于核心零部件生产；ADT 做量产化机型，其中以色列厂主要做定制化以及面向欧美市场的设备；郑州厂则面向中国、台湾地区以及东南亚市场做量产化设备。

就如 ADT 全球副总裁 JESSE PARKER 先生强调的那样，ADT 开始扎根于中国市场，却依然放眼全球；既符合就近市场原则，又能结合成本优势。比方说，郑州厂即将量产的 8230 切片机，其零部件就是全球

性采购的。

最后赵董总结到，“融合是并购公司的最大难题，包括资本运营、资源优化、业务整合等。经过一年的时间，公司融合得很好。接下来通过共享技术、平台、零备件，使得产品线整合，走标准化路线，让设备维护更加方便，成本更低。与行业标杆公司相比，目前我们的产品种类不够丰富，今后的工作就是挖掘客户需求、扩大产品线。”◆



暗数据： 开启加速研发之路

在婴儿潮一代的退休人数创下纪录之际，许多公司逐渐发现，当经验丰富的雇员离开之后，他们常常会带走一些熟谙于心的信息，而此类信息能够加快未来项目的研发进度，同时避免去做那些没有必要的实验。重新找回这种被称为“暗数据”（Dark Data）的信息，将成为缩短产品上市时间、降低成本和加速创新的最快途径。

在国际竞争日益激烈和利基市场越来越细分的时代，凭借新型或改进型产品开展创新活动，已成为赢得成功乃至获取生存机会的关键。当开发某个新产品、或某个现有产品的新迭代时，利用多种来源获得的信息，可以帮助人们规范/固化整个开发过程并确保项目的成功，这一点至关重要。

可以说为了达到上述目的，需要开发人员预先向已完成项目学习，并继续推进当前的工作，获取历史信息、知识和智慧也是极其重要的。从现行的策略、先前的研发、科学论文和旧的实验室工作簿获得的经验，可以为新的制造工艺和产品的成功实施做出重大的贡献。开发人员也可以从中汲取教训，将深刻的见解应用到新的项目中，甚至连失败和错误也是一种经验，在如何规避未来项目中可能出现同样问题方面，这些经验将起到重要的作用。

构建信息驱动型研发部门

对于制造商来说，在整个研发（R&D）过程中，获

取历史信息、知识和智慧是确保项目运行与质量控制的关键因素。在半导体、MEMS 和纳米材料等多样化的高科技行业中，当计划和执行新的开发任务时，从先前的项目获得的经验和信息能够提供不可或缺的见解。

工业 4.0 的出现还引入了“数字孪生”（Digital Twin）的概念：即机器、过程或产品的虚拟版本，由它们生成的数据组成。与反映真实对象如何运作、互动和演变的模型一起，数字孪生在做出明智决策方面给予巨大的帮助。比如，对于机器来说该如何实现最高效的运行，数字孪生提供的非常宝贵的背景信息，有助于制定路线图以达到某个特定的决策目标。

然而，这些不同类型的数据通常未加以记录、共享或使用，这就产生了“暗数据”的说法。大量的信息要么被忽略，未保存在正确的存储单元中或未能以正确的格式保存；要么从一开始就根本没有捕获数据（不查看这些数据、抑或不从中学到有用的东西），这是在浪费宝贵的时间和资源，还会对企业的运营效率（尤其是制造作业和研发活动）产生严重的影响。

作者：Dirk Ortloff 博士，CAMLINE 公司

“暗数据”的出现

暗数据源的可靠性和可访问性从未得到保证。开发人员可以继续工作而不留下完整的记录，这意味着：哪些实验已经完成，实验的结果和发现是什么，并不总是很清楚的。实验室工作簿是获取历史数据的一个重要资源，它通常只对那些工作簿的撰写者有用。就计算机文件而言，它们可能分布在多台文件服务器、台式电脑和笔记本电脑上。每位工程师都有自己保留和存储信息的方式，因此使用的软件多种多样，数据存储的方式通常没有连贯性。这导致了暗数据的积聚，进而造成历史信息 / 记录的缺乏。

研究表明：在制造研发活动中，大约有 40% 的实验是重复的。据半导体工艺开发领域的专家估计，如果能够更容易地获得先前的实验结果，那么在失败和重复进行的实验当中，有 10% 到 15% 是可以避免的。而且，当工程师从一个项目转到另一个项目时，还存在着危及实验的风险，因为新接手的工程师会遇到大量非结构化和不熟悉的数据。在研发项目中记录实验数据时，专注点应该始终放在协同知识管理、实现多用户访问和清晰的搜索条件上。然而，这可能会产生问题，数据可以是结构化的（表格、数字、单位），也可以是非结构化的（图像、电子邮件、文档）。研究发现：对一家公司来说，有高达 80% 的数字化数据都是非结构化的。即便是结构化数据，也有可能每小时或每天都发生变化，如果旧的或过期的信息未被删除、归档或正确地标记，就会出现前后不一致或混淆的情况。搜索数据也会带来麻烦，原因是搜索条件和报告会随着项目的不同而改变，甚至在同一个项目里也会发生变更，这取决于所讨论的任务。此外，全文搜索常常不足以精确地找到所需的数据。它也没有提供数据的上下文，比如：结果是如何获得的，还有哪些地方使用了相同的材料或条件，抑或某个组件是怎样制备的。

暗数据的这种积聚导致了不良的结果，即某些信息只在某个组件或项目的生命周期内使用。这限制了未来的项目对于历史数据等的学习，因为只有那些参与了项目、或者自己输入数据的人员才能访问或了解其上下文。

解决暗数据问题

尽管存在这些挑战，制造商可以采取一些相应的策略和流程，将暗数据为己所用，并在如何展开新的研发项目方面表现卓越。目前我们可以利用的 IT 和技术有助于构建精细和智能型的数据记录、访问和分类系统，因此很容易克服上述这些问题。

一方面，我们能够存储的数据比以往任何时候都要多，这是一个重大利好。不过，我们能够存储的数据量每年增长 50% 左右，假若未能对这些数据进行正确的分类和记录并使之用于未来项目，人们就存在会被如此庞大的数据量淹没的风险。解决方案是找到一种更具智能化的数据记录和管理方法，建立一个以研发为重点的协作学习框架，并提供更快、更便宜和更高效的市场路线。

为了使数据更好地为研发服务，任何系统都必须能够存储结构化和非结构化数据；管理所有数据之间的关系，并为每个条目和链接赋予具有明确含义的特定描述。在许多方面，这有些类似于“单一数据源”解决方案，因为它能帮你在一个地方管理所有的数据。

系统必须提供审计跟踪功能，能详细描述做了哪些变更、变更的时间和原因、以及变更是否适用于结构化或非结构化数据。另外，它还必须满足多学科工作环境，例如：为电气工程师提供电气测试数据，而向机械工程师则提供应力测试数据。在寻找研发数据解决方案时，主要的考虑因素之一是格式。通常，研发数据的积累和存储方式如下：

- ① 电子表格、文本和 CSV 文件（通常为 MS Excel 表单）中的半结构化数据：数据很容易通过各种各样的软件包导入和导出，许多制造用机器以 Excel 或 CSV 格式导出数据。
- ② 来自多种多样计量工具的结果数据（基于文件）：这是为数字实验数据图像、分析结果和图表准备的。此处由于数据点之间的关系很复杂，而且与许多系统上的搜索功能并不兼容，因此上下文可能容易丢失。
- ③ 现有的实验室数据库：从所有的实验收集数据，以实现可追溯性；在优化制造作业和为研发提供深刻见解方面很有价值。

下转第23页

解决方案是找到一种更具智能化的数据记录和管理方法，建立一个以研发为重点的协作学习框架，并提供更快、更便宜和更高效的市场路线。

FeFET: 3D NAND闪存和机器学习的一个新的竞争者

铁电体 (FeFET) 作为存储器的“新兵”，它的工作原理是什么？该如何适应下一代存储器的发展格局？

铁电体是一种含有能自发电极化的晶体材料，它拥有两种可以通过外部电场反转的状态。当施加电场时，铁电材料的晶体结构中形成的电偶极子会与电场方向保持一致。

移除电场后，它们将保持这种极化状态，从而使材料具有非易失特性。施加在铁电材料上的电场与极化电荷之间存在着一种非线性关系，也就是极化 - 电压 (P-V) 特性具有磁滞回线的形式。

目前，业界正在探索将铁电材料用于存储器如 DRAM，作为 DRAM 电容器中的电介质材料。不过，也可以考虑用铁电体替代标准高 k 值 / 金属栅晶体管的栅极电介质，最后形成非易失性晶体管，这就是铁电 FET (即 FeFET)。现在的铁电栅极绝缘体的两种稳定的剩余极化状态会改变晶体管的阈值电压，即使在移除电源电压的情况下也不例外。

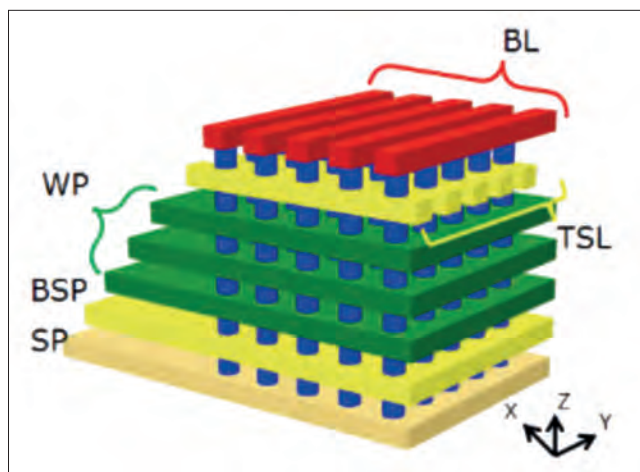


图1. 3D-NAND闪存结构的图示。

因此，二进制状态被编码在晶体管的阈值电压中。可以通过在晶体管的栅极上施加一个脉冲来完成存储单元的写入操作，该脉冲会改变铁电材料的极化状态并影响阈值电压。例如，施加正脉冲会降低阈值电压，并使存储单元处于“导通”状态。通过测量漏极电流来完成读取操作。此类存储操作模式类似于 NAND 闪存存储单元的工作方式，即：将电子注入和吸出浮动栅极，从而以相似的方式调节浮栅晶体管的阈值电压。

从梦想到现实……

铁电存储器是 50 多年前被发现的，具有低功率需求、非易失特性和高写入 / 擦除切换速度，因此一直被认为是理想的存储器。然而，复杂的铁电材料存在自身的问题，向业界提出了巨大的挑战。

早期业界尝试采用钙钛矿相锆钛酸铅系 (PZT) 铁电材料。然而，这些材料的保形薄膜沉积工艺已被证明是个难题，棘手得很。而且，这些材料极高的介电常数 (约 300) 是将它们集成到功能晶体管中的一大障碍。然而，最近科学家在一种为人熟知且不太复杂的材料氧化铪 (HfO_2) 中发现了铁电相，这再次点燃了业界对该存储概念的兴趣。

研究人员发现，可以通过向 HfO_2 中掺入硅 (Si) 来使斜方晶相 (铁电相) 保持稳定。与 PZT 相比， HfO_2 具有较低的介电常数，并且能以保形的方式沉积薄膜。除此之外， HfO_2 还是一种人们充分了的材料，已经在逻辑器件中用作栅极叠层电介质材料。通过巧妙地修改这种可兼容 CMOS 的材料，逻辑晶体管现在可以变成非易失性 FeFET 存储晶体管。

作者：Jan Van Houdt, imec 科学总监

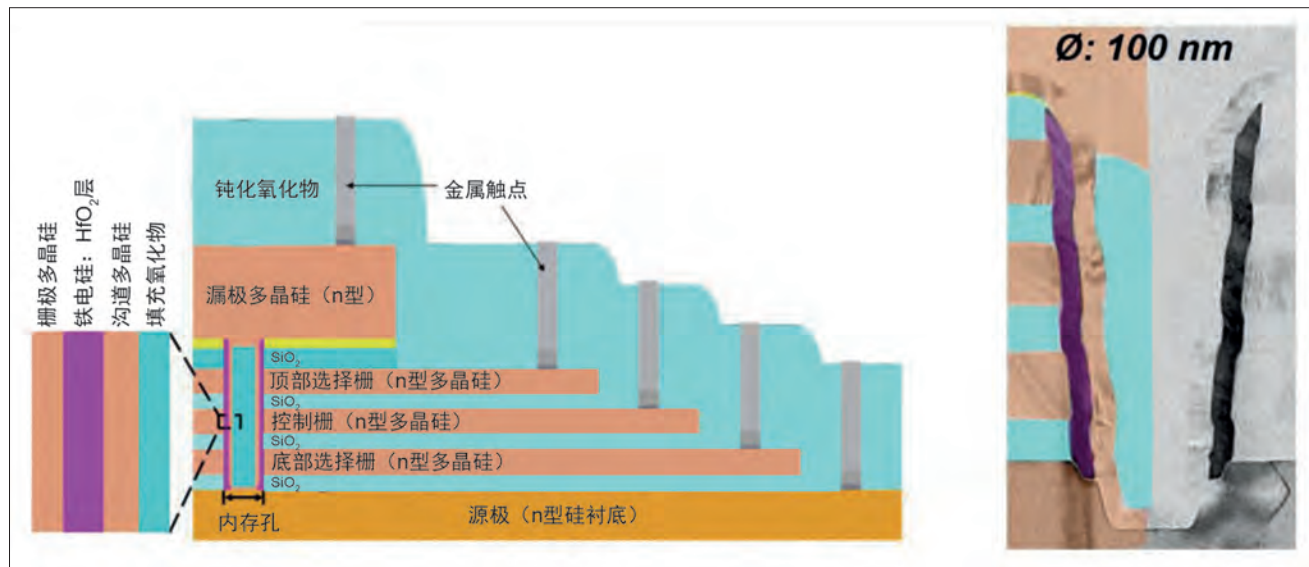


图2. (左) 三个单元串联的通心粉型3D FeFET的横截面示意图；(右) TEM截面 ($\varnothing: 100\text{nm}$)。

……从平面到立体

FeFET的功能验证已在二维平面架构中实现。但是， HfO_2 保形薄膜沉积能力则有望使立体型 FeFET 成为可能，例如在垂直“壁”上沉积铁电材料，从而在第三维度的垂直方向上堆叠晶体管。

在材料方面，这些 3D FeFET 可以解决 2D FeFET 结构带来的一些挑战。其中一个挑战就是与 HfO_2 电介质的多晶体性质有关。增减 HfO_2 薄膜的厚度会显著减少该薄膜层中晶粒的数量。并不是所有的晶粒都具有相同的极化方向，这会影响晶体管对外部电场响应的一致性，最终导致较大的管间差异。通过运用 3D 堆叠，至少在第三维度上消除了此项限制，从而降低了管间差异，并可更好地控制统计数据。

垂直 FeFET 工艺技术适合类似 3D NAND 的制造流程，imec 也一直积极地采用这种方法。3D NAND 闪存是当今用于高密度数据存储的主流媒体。3D NAND 相对便宜且具有非易失性，但是它的结构复杂且存储操作速度缓慢。

相比于复杂的 3D NAND 闪存，这些垂直 FeFET 有望拥有多项优势，包括简化的工艺流程、更低的功耗和更高的速度。与 3D NAND 闪存相比，垂直 FeFET 能够以低得多的电压进行编程（约为 4V，而 NAND 则为 20V），从而改善了器件的可靠性和可微缩性。

初步结果：2V 存储窗口和耐久性

多年来，imec 凭借它在先进的 3D NAND 闪存技术

开发中长期积累的经验，以及为 PZT 铁电存储器的早期研究而开发的工具设备、积累的相关知识储备和组建的生产线，一直专注于具有垂直 FeFET 结构存储器的研制，如 3D NAND。自 2016 年以来，imec 及其合作伙伴制定了一项有关垂直 FeFET 的工业联盟计划。

在这个计划的框架内，合作团队共同应对与 3D FeFET 的工艺加工、特性分析和可靠性等相关的主要挑战。比方说，imec 团队正在积累有关如何稳定 HfO_2 的正交晶相（铁电相）的知识，比如可以通过用硅置位掺杂 HfO_2 层而获得铁电相。

掺杂会在薄膜中产生应变，使晶体进入所需的正交晶相。出于对热平衡（即保持铁电相）的考虑，硅是首选的掺杂原子，但是研究团队还研究了其他可选的掺杂原子，比如铝（Al）和镧（La），并探究了采用铅锆氧化物作为替代型铁电体的可行性。

最近，imec 展示了第一款具备实际功能的垂直铁电 HfO_2 FET，基于通心粉型 3D NAND 架构。该器件按照 imec 的 3D NAND 闪存工艺流程制造的，用原子层沉积（ALD）工艺沉积 8nm 的 Si 掺杂 HfO_2 薄膜来替代典型的氧化物-氮化物-氧化物（ONO）电介质层。

多晶硅被用作栅极材料，而非晶硅材料用于沟道。实验器件的整体结构包含由三个串联的器件栅极（一个控制栅极、一个底部和一个顶部的选通管栅极）组成的垂直串。垂直串中的沟道孔先填充氧化物，然后回蚀刻，最后形成一种通心粉状结构。在真正的类似 3D NAND 的器件中，

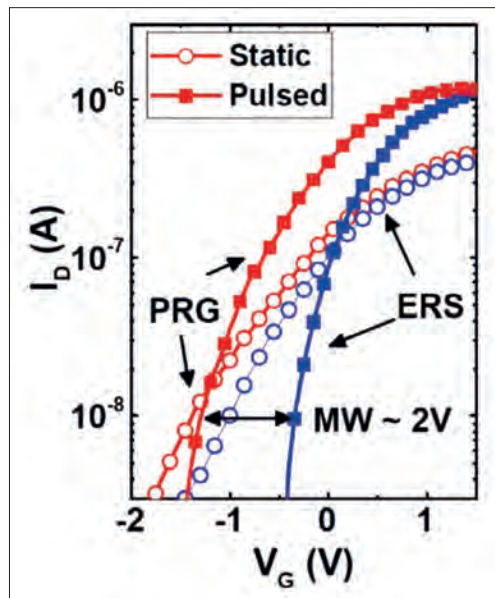


图3. 存储器特性描述：施加100ns写入（PRG）/擦除（ERS）脉冲之后，可获得高达2V的存储器窗口。

控制栅极的数量最多可以在垂直方向上堆叠 64 层，以获得高密度的存储解决方案。

对于该试验器件，在施加 100ns 写入 / 擦除脉冲后，可获得高达 2V 的存储窗口。FeFET 在 85°C 下仍然具有数据保存能力：在 85°C 条件下、经历 100 小时，仍然可以观察到清晰的状态分离。该团队还汇报了类似闪存的耐久性（循环次数 10^4 ），并首次进行了可靠性评估。在界面上因高电场俘获的电荷被认为是循环性能（即耐久性）的限制因素。通过减薄界面层的厚度，这一难题有可能得到解决。

类3D-NAND的应用和机器学习

FeFET 仍然处于研发的早期阶段，要说是否已经或何时投产还为时尚早。然而，这种有前途的新存储概念引起了工业界的极大兴趣。imec 的职责是发掘其全部潜力，并使自己的合作伙伴在这一激动人心的研究领域抢中先一步。这样，他们就可以决定如何最有效地将 FeFET 存储器整合

到产品和芯片中。

作为独立存储器，FeFET 被认为已进入存储级存储器（SCM）系列，有助于填补速度快但易失性的 DRAM 与速度慢但非易失且高密度的 NAND 闪存之间的市场空白。FeFET 是非易失性的，与 NAND 闪存相比拥有诸多优势：更快的写入 / 擦除切换速度、工艺更简单、功耗更低、并且可以在低得多的电压下工作。FeFET 尽管在速度上更接近于 DRAM，但是有限的循环次数（FeFET 为 10^4 ，而 DRAM 为 10^{12} ）很可能将 FeFET 推向 DRAM 和

NAND 之间空白的 NAND 一侧。

另外，FeFET 存储器也引起了逻辑器件代工厂的兴趣。对于依赖内存计算的机器学习应用而言，该存储器的高速度非常有优势。为此，目前业界正在探索选取合适的存储器，包括闪存、磁随机存取存储器（MRAM）、电阻式 RAM（RRAM）、相变存储器（PCM）、静态 RAM（SRAM）和 FeFET。FeFET 的非线性特征和高速优势，使得该技术特别吸引那些利用深度学习卷积神经网络模型的机器学习应用。为此，我们很可能会看到基于平面工艺的 FeFET 芯片面世。

向更高密度的FeFET迈进

NAND 闪存技术的一个独特优点是，每个单元最多能够存储 4-Bits，这使该技术具有独特的高数据密度。在传统的单级单元中，每个单元可处于两种二进制状态之一，只能存储 1Bit 的信息。工业 NAND

Flash 单元已从单级单元发展为每个单元具有 2-Bits、3-Bits 甚至 4-Bits。当具有 4-Bits 时，这些单元在每个单独的晶体管中使用 16 个离散的电荷电平，因而需要足够大的存储窗口。

对于 FeFET，imec 认为有三种提高数据存储密度的方法，有助于提升 FeFET 的密度，并使之成为 NAND 闪存的真正竞争对手。首先，只要可以充分稳定阈值电压，原则上 FeFET 的 2 ~ 2.5V 存储窗口应该能允许每个单元存储 2-Bits，这在晶体管内部需要 4 个电荷电平。

其次，通过使用类似沟槽的架构来连接晶体管，可使单元密度增长一倍，也即在沟槽的每一侧有两个晶体管。在现今的 3D FeFET 设计中，例如在 imec 的通气粉状 NAND 架构中，控制栅极被设计为环形栅（GAA）结构。这意味着栅极包裹在圆柱形沟道周围，因而将每层和每串晶体管的数量限制为一个。

NAND 闪存需要 GAA 结构来改善电荷注入到浮栅或氮化物捕获层中的性能，但是 FeFET 不需要。imec 目前正在探索使用另一种类似沟槽的

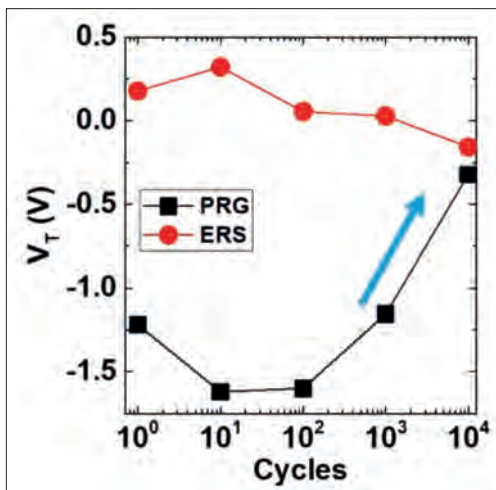


图4. 可靠性特征描述：编程和擦除后，阈值电压 V_T 随着循环而变化。10,000个周期之后观察到存储窗口关闭。

作为独立存储器，FeFET被认为已进入存储级存储器（SCM）系列，有助于填补两者之间的市场空白：速度快但易失性强的DRAM，以及速度慢但非易失性且高密度的NAND闪存。

替代结构，该晶体管在沟槽的侧壁上制作，也就是现在两个晶体管位于沟槽相对的两端。这种架构应该有机会使存储单元密度倍增，同时减小单元之间的性能差异。

第三，FeFET存储单元有可能微缩到更小的物理尺寸。在典型的NAND闪存单元中，ONO电介质层的厚度约20nm。在FeFET单元中，HfO₂铁电层预期将减薄至4nm。此外，与NAND闪存相比，FeFET在垂直方向上的工作电压较低，这将使字线排列更加紧密。

总之，3D FeFET具有更高的密度与更快的速度，非易失性，类闪存的耐久性，更低的工作电压和更低的功耗等优势，这些特征结合起来使得3D FeFET成为类3D NAND应用的有趣竞争者。◆

相关资讯

1. “基于3D NAND架构的垂直铁电HfO₂ FET：向高密度低功耗存储器发展 (Vertical ferroelectric HfO₂ FET based on 3D NAND architecture: towards dense low-power memory)”，2018 IEDM大会，Florent等著。
2. “面向太比特时代的存储器技术：从2D到3D (Memory technology for the terabit era: from 2D to 3D)”，大规模集成电路技术研讨会，2017年6月东京，特约论文p.T24~25；

3. “3D存储器和铁电体 (3D memories and ferroelectrics)”，2017 IEEE-IMW，特约论文p.92~94。



作者简介：

Jan Van Houdt获比利时天主教鲁汶大学博士学位。在攻读博士学位期间，他发明了HIMOS™闪存，并转让给多条产线投入生产。1999年，他成为imec闪存技术负责人，正因如此，推动了imec存储技术产业联盟计划。Jan在国际期刊上发表论文300余篇，并累计发表会议论文250多篇（~50篇特邀论文+5篇最佳论文奖）。他已经申请了大约80项专利，并在10个主要半导体会议的项目和组织委员会中任职。2014年，他因闪存设备做出的贡献被当选为IEEE Fellow。同年，他在imec启动了铁电项目，并成为鲁汶大学客座教授，从事CMOS和存储技术的教学工作。Jan担任imec的科学总监，积极参与存储器和逻辑器件微缩项目的研究活动。

上接第19页

PDES：一种新式解决方案

虽然所有的这些格式均以各自的方式工作，它们对于研发过程的价值存在局限性，除非将它们联合并连接起来，这样才能将数据置于上下文中研究，并正确地加以分析。通过采用“执行系统开发过程”（PDES）软件，可以对这些现有的数据竖井进行集成与合并（在一处或实质上链接在一起），以创建一组更实用且更具深刻见解的历史信息，这些信息可以应用到未来的研发项目中。

CamLine XperiDesk 软件是 PDES 实施方案的一个实例，它通过收集数据、跟踪它的整个生命周期并组织成可用的活动块（activity blocks），使研发活动更为简化。来自现有竖井的数据可以通过拷贝或连接到软件进行整合，

从而提供历史追溯功能，后者能够明示并改善当前项目的状况。

软件内的工具帮助用户能够从各种不同来源加载和链接数据，在其完整的上下文中管理数据，并将其作为可操作的信息进行检索，从而为数据管理过程提供一种全循环法。随着技术的不断发展和制造能力的持续提升，还应当收集历史实验的数据，而且必须在不浪费时间或资源的前提下，以一种改善未来创新的方式来充分利用这些数据，这一点极其重要。在克服由暗数据现象引起的问题方面，PDES 向前迈进了一大步；并且为工程师们提供了来自多个源的切实可行、且可靠的数据，此类数据能够帮助他们在工作实现更高的效率。◆

新型热原子层刻蚀技术提升小型 InGaAs FinFET 的性能

校正 一个二十世纪，CMOS 技术的进步来自平面晶体管尺寸的缩小，然而近来 CMOS 的设计思路已发生了改变。这种改变来源于三维结构的引入，这给生产带来了严峻的挑战，特别是在硅基多栅极晶体管（基于新型 FinFET 结构）的制造中，解决这个挑战显得尤为重要。这类新型晶体管的尺寸大小已经达到了低于 10nm 的水平——例如，最新的 Intel 10nm FinFET 的鳍片宽度低至 7nm（2017 年发布）。这种器件正在迅速发展。

小型化是人类在技术发展上的非凡一步，这在十年前都是无法想象的。它不是简单地减小 FinFET 的鳍宽，为了满足高电流密度需求，鳍片还必须足够高，虽然可以满足性能指标，但结构非常脆弱。

现代 FinFET 器件的另一个特性是“表面积决定了性能”，要确保它能正常工作，就必须具有高质量的 MOS 接口。为了满足微缩的需求，刻蚀技术必须能够支持亚纳米级的精度和准确度，同时又能制备高度完美的界面，这是当今主流刻蚀技术所无法企及的。

热原子层刻蚀

在硅晶圆厂中，实现图案化微米级和纳米级结构的最常见方法是等离子体刻蚀。自 1970 年代投入使用以来，CMOS 制造中的这一基本制造技术，

已经发展得越来越完善。但是，这项技术也止步于此。新的刻蚀技术需要具有更高的环境友好性和多功能性，同时能实现亚单层刻蚀控制，以满足晶圆厂生产 10nm 以下的 3D 结构晶圆的需求。

近来，一种新刻蚀技术引起了人们的广泛关注。原子层刻蚀技术，或简称为 ALE，是当今最先进的刻蚀技术。该技术实质上是原子层沉积（ALD）的逆过程，基于两个自限性过程：通过反应物质修复器件表面；然后，选择性地刻蚀修改过的表面，保留下面未接触的基底。

ALE 可以细分为两种类型。一种是常见的等离子体原子层刻蚀技术，在过去几年已经取得了很大的进展，它利用反应性等离子体例如氯气等离子体对表面进行修复，然后将高能离子或中性粒子例如氩等离子体

引入腔室来进行刻蚀。这种刻蚀技术是各向异性的——即有方向性，它在很多图案化工序中具备实用性。

另一种是热原子层刻蚀技术。它不用等离子体，而是替代性地通过化学配体交换过程去除材料。其反应过程非常相似于原子层沉积，即通过将化学前体脉冲引入反应器中以完成两个独立的自限步骤。与 ALD 技术相似，热原子层刻蚀是各向同性的过程。热 ALE 技术比等离子体 ALE 技术要年轻得多，2015 年被首次提出，被用于刻蚀 Al_2O_3 薄膜。从提出至今，该技术的大多数报道都局限于刻蚀电介质、金属和氮化物薄膜等材料。没有器件级的阐述。

III-V 型化合物半导体刻蚀

我们与 MIT—Colorado 的合作以弥补对这项技术研究的空缺，使用热

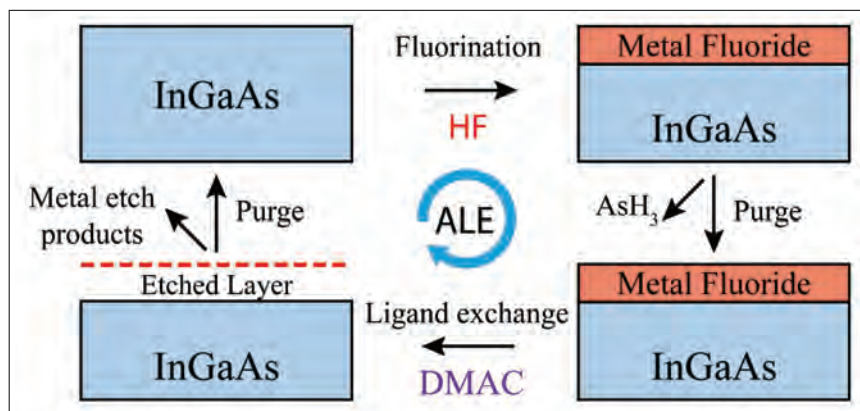


图1. InGaAs热原子层刻蚀的完整循环示意图。在第一个半周期中，对InGaAs表面进行氟化处理，并形成金属氟化物。在第二个半循环中，通过配位体交换过程去除了金属氟化物。每个半周期内形成的挥发性刻蚀产物都会被除去。

作者：Wenjie Lu、Younghee Lee、Jesús Del Alamo、Steven George，麻省理工学院和科罗拉多大学博尔德分校

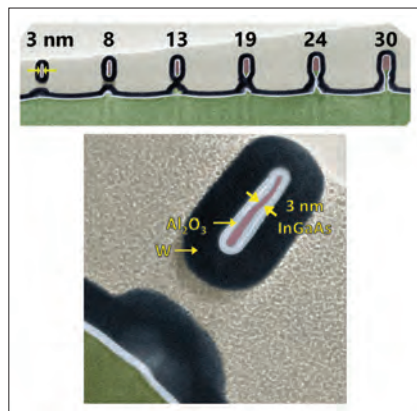


图2. 图为横截面透射电子显微镜图像，上图-基于ALE-ALD复合工艺制造的（顶部）InGaAs鳍片（鳍宽为3nm~30nm），下图-被隔断InGaAs鳍片（横截面为3nm）。

ALE 工艺来制造晶体管。我们最初的努力指向是开发一种热原子层刻蚀技术来刻蚀 III-V 族化合物半导体，特别是 InGaAs 材料。

我们关注这种三元材料的原因是它在 CMOS 逻辑和射频应用方面有应用前景。其优点包括：极高的电子速度，在更低工作电压下比传统硅基 MOSFET 实现高性能。

直到 2018 年前后，我们实验获得的 InGaAs FinFET 的性能仍与预想中的相去甚远，这主要是 MOS 接口质量较差造成的。

在深入探究我们的工作详情之前，我们想先指出 ALD 的引入对 III-V 晶体管的性能产生了巨大影响。在十年前，这种沉积技术就已被引入 III-V 族 MOSFET 工艺。由于自清洁效应，这项技术有助于减轻氧化物 - 半导体界面处的表面费米能级钉扎问题。

从那时起，InGaAs MOSFET 的性能在快速提升，然而问题仍然存在。制造 FinFET 需要对沟道侧壁进行深入的等离子刻蚀，而这可能是造成电子传输受损的原因，我们旨在通过热 ALE 技术解决这个问题。

经过一些实验，我们为 III-V 族

材料开发了一种有效的热 ALE 工艺。前半循环是使用气态氢氟酸的表面氟化步骤，后半循环是配体交换过程，去除了表面金属氟化物（图 1）。使用二甲基氯化铝去除金属氟化物，刻蚀过程中产生的易挥发性产物也会在 300℃ 高温下除去。如果我们需要增加刻蚀的深度，我们只需重复该循环即可。

在 300℃ 的试验中，对于 InGaAs 和 InAlAs，刻蚀速率分别确定为 $0.2\text{\AA}/$ 循环和 $0.6\text{\AA}/$ 循环。相比之下，常规的自适应刻蚀方法例如数字刻蚀通常以 $1\text{nm}/$ 周期的速率刻蚀，这表明采用热 ALE 法的来刻蚀 InGaAs 结构的速度慢了大约 50 倍。这不是劣势而是优势，因为当这项技术用于深纳米级器件制造时，它可提供前所未有的刻蚀控制和精度。

更令人兴奋的是，ALE 和 ALD 两种工艺具有相似性，能在同一反应器中实现。基于此，原位 ALE-ALD 复合工艺成为在 FinFET 结构中生成 MOS 栅极叠层的理想工艺。通过利用热 ALE 工艺（等离子体 + 各向同性）成功刻蚀鳍片侧壁，再通过 ALD 工艺沉积栅极电介质和金属材料进行覆盖。

这种方法大有前景。它完全可以防止 MOS 界面暴露于空气中，并且工艺十分灵活。在决定将化学前体引入反应器之后，可以在刻蚀和沉积之间自由切换。借助这些优势以及制程的高可控性，该工艺提供了纳米级器件制造的新方法，有助于显著提高晶体管性能。

为了显示 ALE-ALD 复合工艺的优势，我们使用了这种技术来制造了一系列 InGaAs- Al_2O_3 -W 环绕式栅极鳍片式结构。这些器件均采用原位 ALE-ALD 复合工艺形成，其 InGaAs

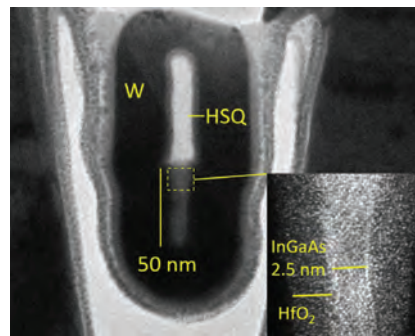


图3. 鳍片上部特写，鳍片宽度为2.5nm，长度为50nm的InGaAs FinFET的透射电子显微镜剖面图像。

鳍片的宽度范围从 30nm 到仅 3nm（图 2）。我们发现，当鳍片宽度小于 20nm 时，由于 InGaAs 和 InAlAs 之间的 ALE 选择性，InGaAs 沟道被完全悬置。同时，原位复合工艺还在 InGaAs 和 Al_2O_3 层之间形成了非常清晰的界面，这让我们通过热 ALE 创制第一个晶体管充满巨大的期望。

小型化FinFET

使用原位热 ALE-ALD 复合技术，我们制造了一系列 InGaAs FinFET，晶体管的鳍片高度为 50nm、宽度为 18nm 至 2.5nm（图 3）。制造这些极度微缩的 III-V FinFET 器件，其关键点在于热 ALE 拥有极低的刻蚀速率。FinFET 具有 HSQ 硬掩模，该掩模用于鳍式反应离子刻蚀，并保留在成品晶体管中，以及一个由 3nm 的 HfO_2 和 30nm 的钨组成的叠层栅极。最小栅极长度为 60nm。

ALE 工艺的优点包括能制造极小的器件，还能显著提高器件的性能，这是由于关键氧化物半导体界面没有暴露于空气，它常出现在制造工艺中。在我们的 InGaAs FinFET 上进行的测量表明，即使对于 2.5nm 宽的鳍片（图 4），晶体管的性能也很好。对于这些晶体管，在线性和饱和区域下，亚阈值斜率分别仅为 60 和 $62\text{mV}/\text{decade}$ 。

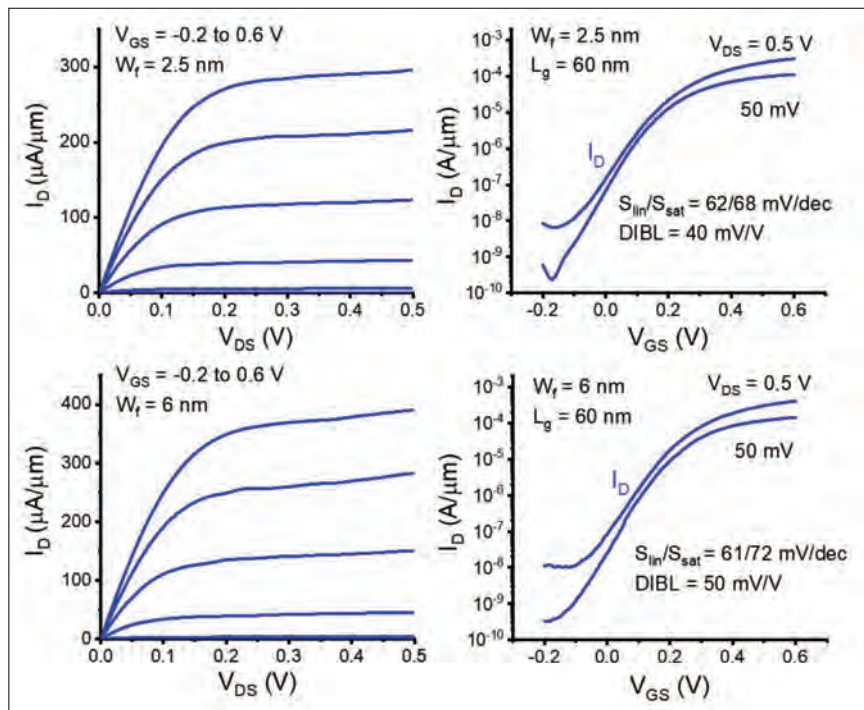


图4. 通过原位热ALE-ALD工艺制造的InGaAs FinFET的输出和亚阈值特性。FinFET的栅极长度为60nm，鳍片宽度为2.5nm（顶）和6nm（底）。所有品质因数均通过导电栅极外围进行归一化。

艺的漏致势垒降低效应持续减少，包括势垒的降低。这一发现以及最大跨导值和亚阈值斜率值，体现了静电控制的极大增强，因为热ALE-ALD工艺获得了高质量的MOS界面。

为了评估最新的InGaAs FinFET的性能，我们已经将它们的峰值跨导与其他最新的InGaAs FinFET进行对标。文献评述显示，在鳍宽度小于20nm，我们制造的III-V族FinFET的峰值跨导都达到了创纪录的水平。

我们还将器件与商用硅FinFET进行了比较，我们的InGaAs FinFET（14nm和10nm节点、7nm鳍宽）与英特尔的14nm节点FinFET的性能相当。考虑到我们的器件具有较低工作电压——InGaAs的VDD为0.5V，而硅为0.7V——以及更长的栅极长度，这是一个了不起的结果。

这是首次使用热ALE工艺制造晶体管，结果是很令人鼓舞的。它们令人期待，同时强调了热ALE工艺可用于改进其他纳米电子器件的潜力。这项技术的用途非常广泛：可以应用于很多材料和器件结构，例如垂直纳米线；同时，这项技术为工程师提供新机会设计和制造原子级器件。正如费曼所说的：“底部有足够的空间！”

这些接近理想的数值体现了这些器件快速关断的能力，其源于高质量的MOS界面。

我们发现，鳍片宽度的差异会导致跨导最大值的的变化，这是晶体管导通行为的一种度量。在漏源电压=0.5V时，2.5nm鳍宽的最大跨导为0.85mS/μm，而对于6nm鳍片的器件最大跨导增加到1.2mS/μm——后者表现出出色的静电性能。对于所有器件，截止状态电流受栅极泄漏的限制。

为了评估该工艺的优势，我们将FinFET与上一代InGaAs FinFET的特性参数进行了比较。两组晶体管具有相同的器件设计，除了新的热ALE工艺外，它们的制造方式也相同。

绘制最大跨导和亚阈值斜率为关于鳍片宽度的函数，发现两种类型的FinFET具有相似的变化规律（图5）。此外，还表明热ALE工艺可以使跨导整体提高60%，并降低了饱和亚阈

值斜率。对于新型InGaAs FinFET，线性和饱和状态下的平均亚阈值斜率分别为70mV/dec和74mV/dec。相比之下，上一代器件的亚阈值斜率，在鳍片宽度为5nm时略低于100mV，而在25nm时则几乎是5nm时的两倍。在采用ALE-ALD复合工艺制造的器件中，随着鳍片宽度的增大亚阈值斜率变化很小。

我们还观察到采用ALE-ALD工

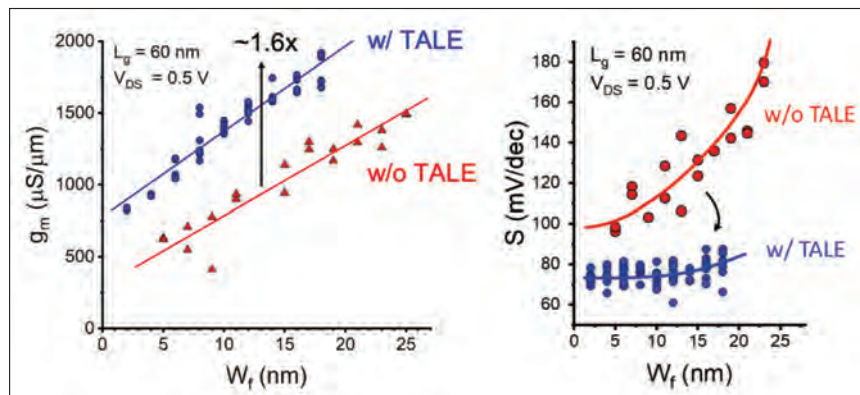


图5. 在有和没有热ALE-ALD工艺的情况下，VDS=0.5V时InGaAs FinFET的跨导（左）和亚阈值斜率（右）与鳍片宽度的关系图。所有FinFET的栅极长度均为60nm。

TO-220封装中的结构缺陷

超声波与X射线协同工作，对TO-220封装中的异形及潜在的现场失效进行成像和评估。

由 超声波换能器发射的一个超声波脉冲以大约 3,000m/s 的速度穿过电子组件的塑料封装。假如它撞击到一个材料界面，则存在两种可能性：a) 如果该界面介于两个固体之间，那么此脉冲的一部分将反射回换能器，另一部分将穿越界面；b) 如果第二种材料是空气，那么此脉冲几乎被完全反射，就不存在脉冲穿过界面的事儿。第二种可能性是有用的，组件中的大多数内部结构是异形的，以及未来可能由裂纹、分层、空洞或其他间隙（含空气）造成的现场失效。有些缺陷的成像不包含空气，比如：倾斜的裸片或缺失的凸点，不过，这两种界面均可用超声波进行定位和分析。

本文中讨论的 TO-220 器件，其封装类型专用于 TAB 板散热器上，目的是大量散热。在内部，导线从贴装在基板上的裸片向上排布到电引线接线柱。通过使用 Nordson SONOSCAN 公司提供的 C-SAM[®] 设备，可对 TO-220 器件进行超声微成像，以此评估界面上的结构缺陷，包括裸晶黏合、芯片打线（包括封装前将芯片内部电路用金线与

封装管脚连接，以及 bonding 后即电路与管脚连接之后用黑色胶体封装芯片)。事实证明，一个不能用超声波解决的问题可以通过 X-Ray 检测仪来处理。

对于声成像，首先将 TO-220 封装翻转过来，通过金属背面 TAB 对裸片黏合进行成像，然后将 TO-220 封装直立起来，利用超声波以脉冲穿透封装，先对裸晶表面进行成像，接着在一个较高的平面上对绑定进行成像。

在每个位置，换能器在指定区域上方几毫米处来回扫描，每秒钟发射数千个超声波脉冲，并接收回波。来自每个 x-y 扫描位置的回波变成该区域声学图像中的一个像素。

从每个回波收集到以下信息：回波的声频、振幅、极性、发生反射时所处方位的深度。在图像中用颜色标明回波的振幅和极性。图 1 展示 TO-220 封装中三个部分的声学图像。由于裸晶和接线柱之间的垂直距离过大，以致不能置于同一个聚焦范围内。因此，它由两幅声学图像的几个部分构成的，其中一幅声学图像显示封装内两个深度中的每一个。

粘接到晶片顶部的右侧引线具有一个非常小的红色区域，但是，导线黏合区域基本上是完整无缺的。然而，位于晶片左下角的红色区域是一个空洞，该空洞的大小有可能随着重复的热循环而增长，并造成焊线断裂。这个空洞是否足以导致器件不通过或返工取决于应用本身。它可能适合商业应用，但在军事应用中也许就不能满足要求了。

很明显，裸晶上面可见的两根导线分布在右侧的接线柱上。在这个视图中，不存在导线连接到左侧接线柱的迹象。导线的直径非常细，因而在穿透模压化合物(mold compound)所需的低超声波频率下无法分辨。不过，在左侧接线柱上有块微亮一些的区域，有点像一根黏合的导线。

晶片的背面(图 2)是透过粘接晶片的金属衬底成像的。晶片区域内形状各异的小尺寸红点就是空洞，这里红色代表空洞中存在空气。此外图中没有出现真正导致器件失效的特征，比如非常大的分层、或者靠近晶片拐角处的

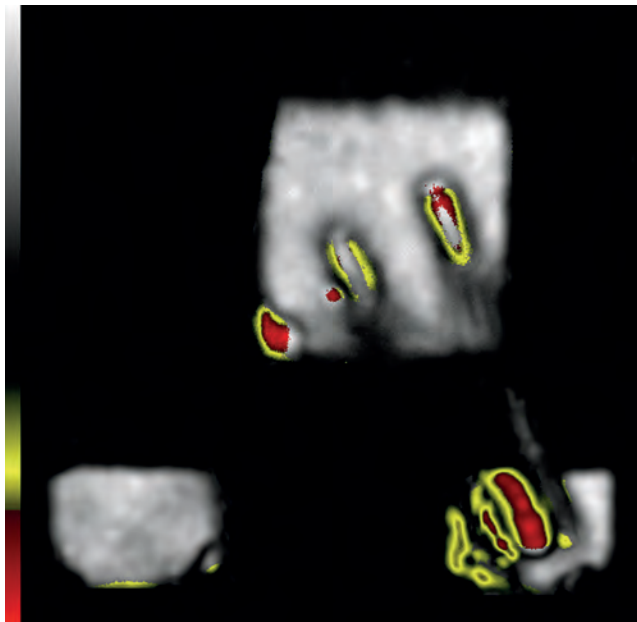


图1. 透过模塑成型声学图像，显示了顶部晶片和两个接线柱的实况。

作者：Tom Adams，NORDSON SONOSCAN公司顾问

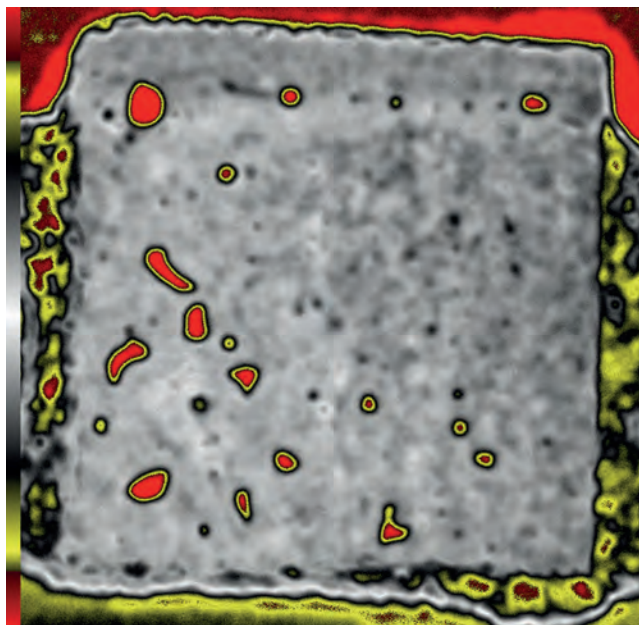


图2. 晶片粘接（透过封装底部的成像）。

空洞。空洞总共覆盖了晶片面积的4%左右。TO-220封装专为迅速导出大量的热量而设计的，因此晶片粘接中的这些尺寸相对较小、且间隔合适的空洞可能不会构成什么威胁。如图1中可见，该组件中的问题区域是右侧接线柱和粘接至其顶端的导线。红色区域很可能是空洞，但是必须弄清它们的确切位置和相对危险程度。为此，采用了两种不同的成像模式。

第一种模式能够在单次扫描过程中对被观察样本多层薄片进行成像，薄片的深度递增。在一幅给定图像中有成千上万个x-y定点，超声波也许从单个界面反射，也可能从多个位于不同深度的界面反射。

为了避免在深度方面产生混淆，每幅图像被限制为在与器件内部的垂向幅度相匹配的特定时间内到达的回波。对于右侧引线接线柱，总共进行了6个闸极的定义和成像，这些闸极的垂向幅度皆为600 μm。每个闸极的回波生成一幅独立的声学图像。

在6个闸极中，只有闸极3和闸极4显示了两根导线及其至接线柱之粘接的细节。在闸极3中位于右侧的导线依稀可见（图3）。除了在其终端有一个小的空洞之外，它在这个深度没有异常情况。位于左边的导线在其终端有一个相似的微小空洞，但是沿着它的部分长度有一个较大的空洞。

闸极4的实况见于图4。在右侧导线的可见度非常不明显。在这个深度，靠近其尖端的小空洞是可见的。位于

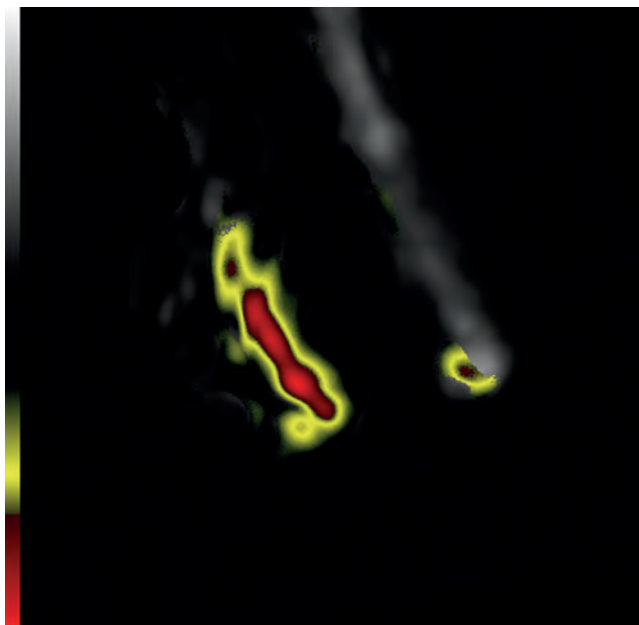


图3. 粘接至右侧接线柱的两根导线，红色区域存在异常现象。

右侧的白色区域是两根导线粘接至接线柱的顶端。该接线柱向左延伸至少到最左边的空洞，尽管在这段距离内大部分空间会因为叠层被隐藏。在中心处较大的红斑是一个空洞，其他的空洞则散布在周围。分层或空洞中的红色区域，它几乎将所有到达的超声波全部反射回去。在左边的色图中，红色位于最底层（=最强的负回波）。在特征的一侧变得更加陡峭、并在换能器的方向上间接反射超声波时，红色变为黑色。更陡峭的特征侧面反射黄色，即色图上的下一种颜色。

为了获得该器件内部结构的增强型视图，还利用来自C-SAM公司的Q-BAM（定量B扫描分析模式）非破坏性横截面测量仪对它进行成像。在封装顶部的声学图像上表征了一根线，通过它，横截面将穿过粘接至引线接线柱的两根导线的区域。这样获得的声学横截面图像，与沿着相同的线切穿封装所形成的物理截面图，两者在尺寸上是严格相同的。

如果真是沿着相同的线将样品锯开，那么在相同的位置上将会发现相同的特征。剖片表面的光学影像看上去非常类似于声学截面图。它还能以一种不同的方式展示：在物理分片之前，可以先对样品进行声学成像，并通过它的物理截面所提供的信息来确认具体位置。

就在图5中心的下面有一根白色水平线，换能器沿着这根线扫描该组件，旨在生成该图顶部的声学截面图。在它沿着这根线第一次通过时，换能器只接受来自一个给定

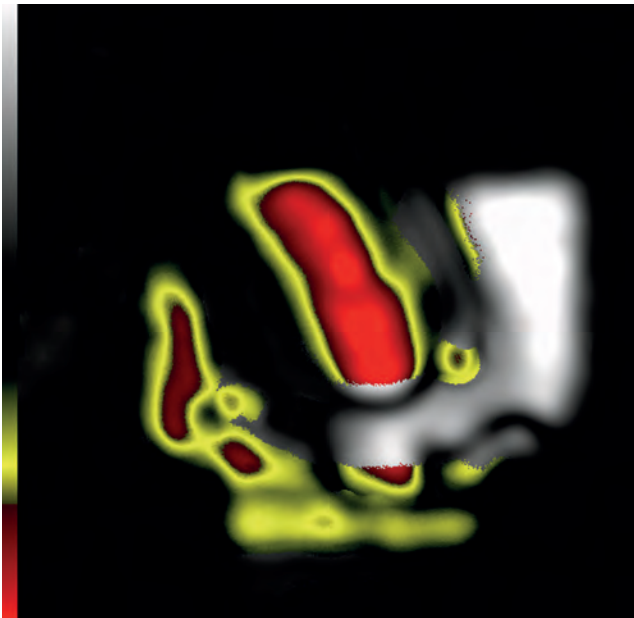


图4. 闸板略深的器件的同方位视图。

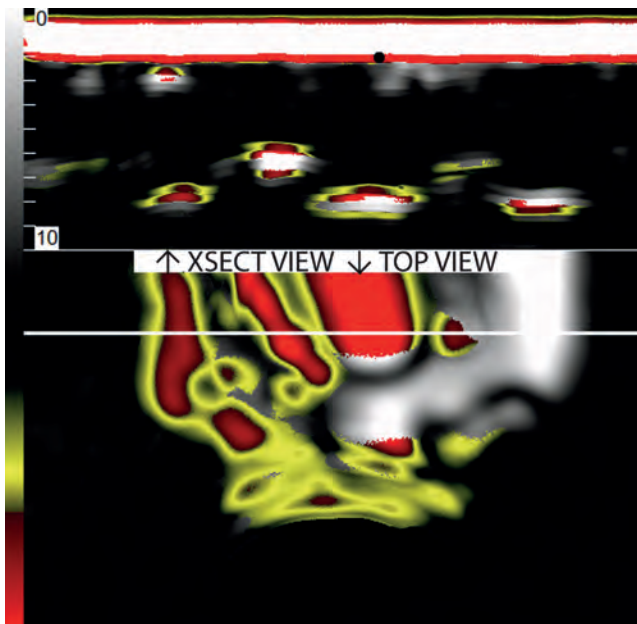


图5. 通过水平白线显示器件顶部的非破坏横截面。

小幅深度的回波，即位于封装的底部、接线柱的正上方。然后，换能器被微微抬高，并沿着该水平线往回扫描。当它到达封装的顶部时，已经收集了生成声学截面图所需的回波，如图 5 顶部所示。

在剖视图中，封装的表面用一根水平的红线来标记。在下半部分中，从左到右逐一展现了五个特征截面图。每个特征位于下方顶视图中白色粗线上的正上方位置。这些特征从左到右依次为：

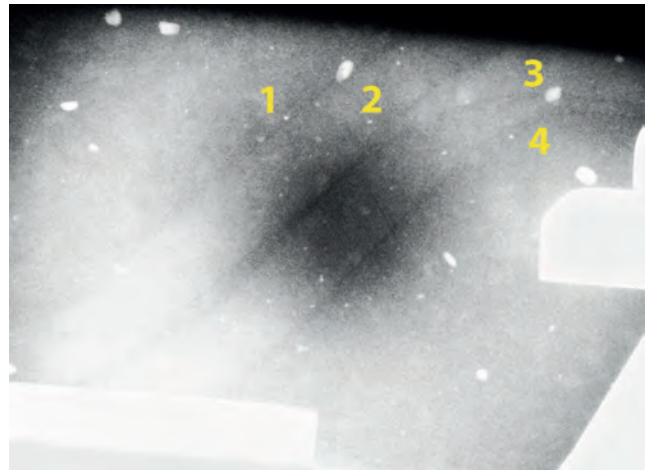


图6. X射线穿透密封器件的侧面所显露的4根模糊导线。

1. 接线柱表面上的一个大的空气间隙。
2. 左侧导线和在它顶部的空洞。
3. 位于右侧导线左边的大尺寸空洞。
4. 主要是介于模压化合物和接线柱之间的界面。
5. 位于接线柱自身顶部的一个空洞。

在正上方出现第 6 个相当隐晦的特征，看上去明显是一个空洞。

6. #1，就在封装表面的下面。

然而，图 1 ~ 5 中的声学图像并未显示所有从晶片延伸至接线柱的导线。这些声学图像显示出两根直径相当大的导线。直径较小的导线不容易看见，因为它们将大多数超声波从换能器散射开。此外，在低频条件下，直径较小的导线可能在声学上归纳是“不可见的”。如果超声波完全被空气界面所阻，那么在空气间隙下方的导线将不会成像。

随后，采用 Dage Quadra 7 X 射线系统对 TO-220 封装进行成像。空气间隙不会阻断甚至衰减 X 射线束。首先尝试透过散热器进行成像，但是金属太厚无法获取更多的信息；原因在于，超声波虽会穿透金属，但仍将会被圆形导线散射而非反射。因此，从侧面对 TO-220 封装进行 X 光照射，这是穿过衰减少得多的模压化合物的一条较长的路径。结果示于图 6。

在 X 射线图像中，4 根导线是模糊的黑线，用数字做了标记。图像颜色被反转，使得导线更加显眼。虽然它们的精确朝向无法辨别，但考虑到图 1 中左侧接线柱上显示的非常微弱的特征，似乎很可能是两根导线从晶片排布到两个接线柱的任一个。◆

集成滤光窗的MEMS红外传感器电子封装

每个物体都会产生热辐射，辐射强度与其本身温度有关。根据斯蒂芬-波尔兹曼定律，随着温度升高，辐射峰值的波长开始变短：比方说室温光线（300K）及太阳光（6000K）的辐射峰值波长分别是 10 μ m 及 500nm。在吸收入射红外辐射后，光热探测器利用热电机制将电磁波能转换为电信号，包括热电电压、塞贝克热电效应、电阻或热释电电压。

现代半导体技术尤其是 MEMS，可以生产出非常高效的非制冷红外探测器，再者热隔离特性使得传感器的灵敏度非常高，体积小、响应时间非常快。半导体的规模化生产方式可降低 MEMS 传感器的价格。为了提高传感器系统的效率，必须给 MEMS 传感器匹配性能相似的封装及光学单元。

传感器的某些物理组件，例如封装外壳、将红外辐射传导至传感器的光窗，还起到保护周边电路和互连线的作用。在某些情况下，滤光窗可以改善传感器的响应光谱，避免可见光辐射影响传感器性能。滤光窗材质通常是硅基干涉滤光片。

这种光学接口的物理位置位于封装上表面，与连接传感器与 PCB 电路板的引线所在表面相对。

本文介绍一个在有滤光功能的封装中集成红外传感器和 ASIC 芯片的系统级封装（SIP），重点探讨封装的相关特性，包括材料特性、光学性能和系统整体灵敏度。这是一个集成红外滤光窗的腔体栅格阵列（LGA）封装概念，我们已经设计、生产出产品原型，并做了表征测试。传感器视野范围从 80° 到 110°，具体范围取决于光窗的几何尺寸。最后，我们还研究了封装对传感器灵敏度的影响。

红外传感器

该创新封装设计用于基于微加工热电堆的 MEMS 红外传感器，能够封装不同类型的红外传感器。当传感器的感光面积不同时，只要重新计算封装的几何尺寸即可，无需修改封装设计和材料。

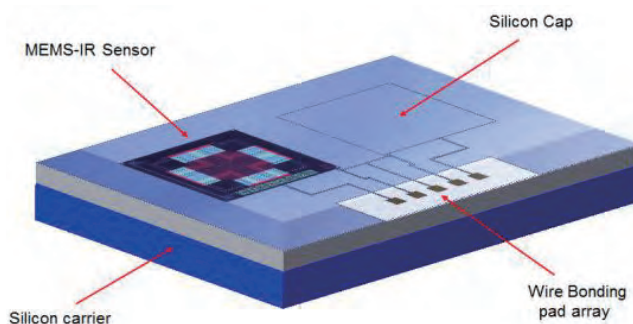


图1. 红外传感器主体及热电堆红外传感器感光面积和测试用传感器集成区。

热电堆是由 N 个热电偶串联组成，传感器的输出电压是单个热电偶的电压乘以 N。热电偶是将两种不同材质导体的两端互连在一起构成的温感元件，这两个连接端被称为热端和冷端。根据塞贝克热电效应，当冷热端的温度不同时，两条导体之间将会产生电压差 ΔV 。下面是该电压差的表达式：

$$\Delta V = N \alpha \Delta T \quad (1)$$

其中 ΔT 是热端和冷端之间的温差，塞贝克系数 α 的大小与导体材料有关。

在微加工热电堆中，热电偶支脚嵌入电介质膜中：热端位于悬浮薄膜内，而冷端则在硅衬底悬浮薄膜内，这样设计是为了优化冷热端之间的温差，最大限度地提高输出

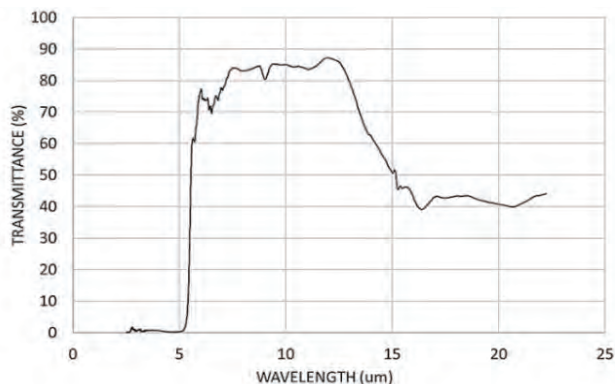


图2. 封装上表面集成的长通红外滤光片的透射光谱。

作者：A. Maierna, M. Del Sarto, N. Manca, G. Bruno, M. E. Castagna, A. La Malfa, A. Gritti, 意法半导体

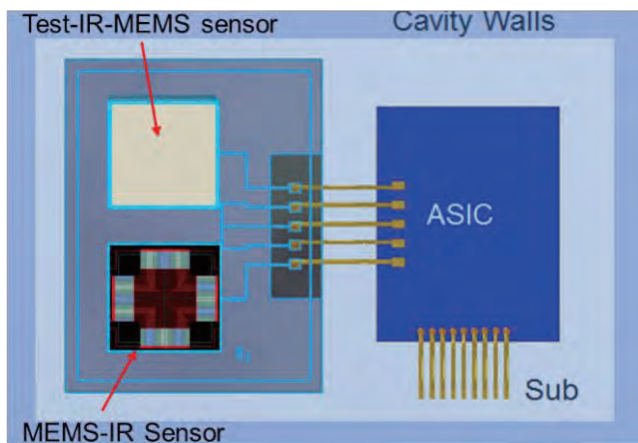


图3. MEMS红外传感器和ASIC的封装布局。

电压。输出电压通常在几百微伏范围内，最多几毫伏；因此，需要适当的放大输出信号，以便后端电路能够正确地处理信号。

本文提出的微型微机械热电堆传感器是由 p/n 多晶硅热电偶串联而成。中央铝板涂覆介电材料，用作辐射吸收膜，传感器感光面积为 $600\mu\text{m}\times 600\mu\text{m}$ 。图 1 是传感器布局示意图。在实物封装上还有一个区域用于集成测试用传感器，在表征测试过程中测量传感器参数。为了减小芯片尺寸，优化光学窗口位置，高级版本将会去除测试用传感器。

MEMS 红外传感器通常与一个专用集成电路（ASIC）电连接，用于控制传感器并放大输出信号，因此，我们评测了一个系统级封装的红外传感器。为了确保入射红外辐射到达传感器感光面积，避免可见光闪光灯引起的辐射噪声，针对选定的应用，我们在系统级封装上集成一个 $>5.5\mu\text{m}$ 的红外波长可选长通滤光片。

在存在检测传感器系统要求的波长范围内，红外长通滤光片引起的总损耗被控制在大约 20% 以内，对于一些主要用途，例如，在一个设备 PCB 板上安装存在检测传感器或红外测温传感器，这个量级的能量损耗被认为是很有意义的。对于未来的其它潜在应用，所讨论的干涉滤光片将换成透射光谱不同的滤光片。

本文所讨论的封装采用一个通常两面集成干扰层的硅基滤光片，也可以选择安装不同类型的滤光片，以适应不同的应用需求，例如，NDIR 光谱仪。

该红外传感器封装的设计和开发采用常见的并列布局，传感器和 ASIC 在封装内是并排放置（图 3）。在封装上表面集成一个光学窗口，用于选择红外辐射的波长成分，

这种光窗解决方案可以防止环境光辐射到达探测器感光区，从而降低总系统噪声（图 4）。构成封装上表面和腔壁的聚合物可以视为对可见光 - 红外辐射完全不透明，可归类为 LCP 材料（液晶高分子聚合物）。不同的应用可以安装不同的滤光片，例如 NDIR 光谱仪。结构元件包括两个裸片和键合引线，传感器和信号处理电路互连，然后在连接到封装衬底上。

实验装置和测量

对 MEMS 红外传感器光电特性进行表征实验，被测目标物体是一个 $-20\sim 160^\circ\text{C}$ 的校准黑体辐射源。所用的黑体辐射源是 CI Systems 公司的 SR-800R 4D/A，其面积是 4×4 平方英寸，辐射率为 0.99。在表征实验过程中，传感器放置在距黑体表面 5.0cm 处，以便完全覆盖传感器视野范围。

使用和不用滤光片各采集数据一次，观测到信噪比分别为 1.6 和 2.36 ($\text{BB temp}=23^\circ\text{C}$)。结果表明，在使用滤光片时的采样信噪比降低，这是滤光片的光衰减所致，并且完全符合图 2 的频谱。

系统输出是数字信号，在红外辐射下，最低有效位

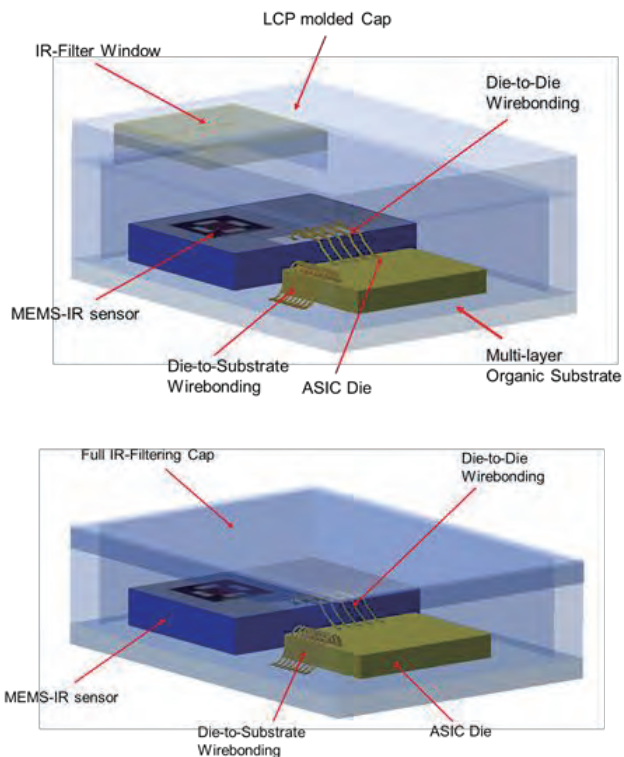


图4. “小红外光窗”封装和“一体式红外滤光封帽”封装。

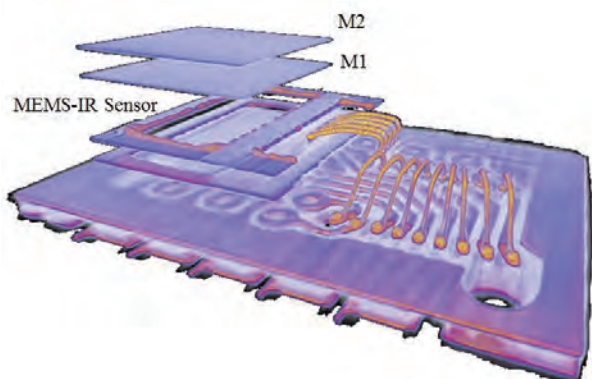


图5. 有红外硅基滤光片的封装的3D-X射线断层扫描图像，其中滤光片有M1和M2两层金属反射膜。

(lsb) 的数字变化代表系统输出变化。在封装几何尺寸确定并确保黑体完全覆盖光窗视野的条件下，被测传感器的总灵敏度约为 $2000\text{lsb}/^\circ\text{C}$ ，在 150lsb 发现噪声。红外长通滤光片可以选择，主要是为了匹配预期的检测选择性和光窗前可探测物体的性质和尺寸。

在 MEMS 红外传感器上面放置 M1 和 M2 两层金属红外滤光膜，用于过滤封装表面上的入射辐射。在 3D 图像中还能看到传感器和 ASIC 互连的引线键合结构和封装衬底金属走线（图 5）。

视野(FOV)角度计算

我们通常给光学系统定义一个视野 (FOV) 参数，用于评估感测系统能够检测的几何空间大小。任何光学设备都可以定义为 $\text{FOV} = \pm \theta$ 的半视野 (HFOV) 或 $\text{FOV} = \theta$ 的全视野 (FFOV)。本文采用 $\text{FOV} = \pm \theta$ 的半视野定义。在几何空间评测中，假设硅折射率 $n = 3.44$ ；空气和真空折射率 $n = 1$ 。在计算视野角度时，需要考虑光线穿过窗口时发生的折射（或弯曲）情况。经过复杂论证，预期视野角度 $\text{FFOV} = 80^\circ - 82^\circ$ ，具体数值取决于光窗尺寸。

对腔体封装作初步设计，并在封装试生产线实验室中制造两个批次的原型。为了获得不同的 FFOV，我们提出了两种不同的窗口设计。为了在 $1.0\mu\text{m} - 13.0\mu\text{m}$ 波长范围内，验证封装腔壁材料的“ $T\% = 0$ ”条件，我们做了模塑树脂材料的红外透光值测试。封装结构是系统级封装，其中 ASIC 裸片与 MEMS 红外传感器并排放置，裸片间通过引线键合 (WB) 连接，并通过 SMT 工艺焊接在 DIL 24 测试板上。

使用前述的黑体辐射源，在距封装顶部 22cm 处，对这两个系统封装进行表征实验。结果表明，此处小光窗和

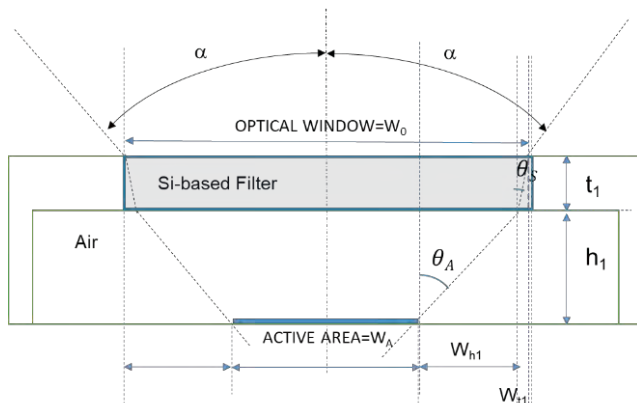


图6. 封装截面结构的 FOV 计算方法，图为 FOV 计算原理。

一体式红外滤光封帽之间不存在灵敏度测量值差异，响应时间相同。选择 22nm 这个距离是为了使光束方向接近传感器上表面红外的平面入射波。为了进行 FOV 表征实验，鉴于传感器感光区置于黑体前面的正常条件，将传感器安装在从 -90° 至 $+90^\circ$ 的旋转台上。

在大陶瓷封装中，红外传感器的 FFOV 角度为 $109^\circ \pm 2^\circ$ ，小于朗伯分布的理论值（理论上为 120° ），这可能是 MEMS 的硅嵌入结构所致。小光窗封装的 FFOV 角度为 88° 。采用相同的封装旋转方法，一体式红外滤光模塑封装的 FFOV 为 100° 。在最后一情况中，由于模塑封装腔壁靠近传感器感光区，观察到了不对称效应（图 7）。

封装应力模拟

对于特定吸收功率，高热隔离度确保冷热端之间的温差最大化，这是从热电堆获得大输出电压的重要因素。使用 MEMS 封装可以选择腔内气体，压力选择范围

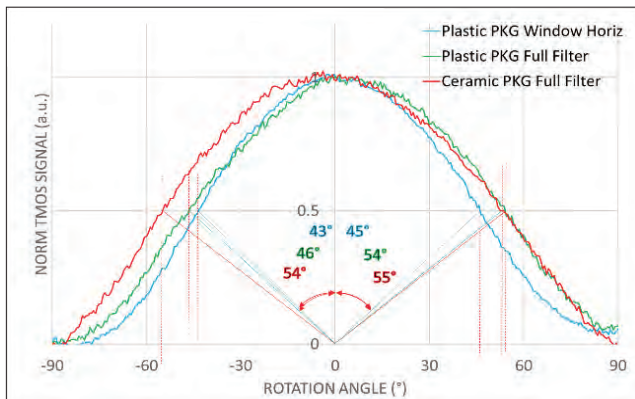


图7. 红外传感器的红外小光窗封装、一体式红外滤光封装和大陶瓷封装的 FOV 表征实验结果。

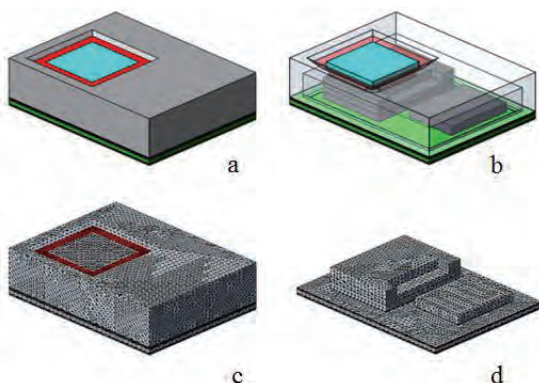


图8. 热机械模拟有限元模型。a,b) CAD模型, c,d)有无封帽的有限元模型。

100Bar 至 100mBar。气体导热性会影响温度传导速度, 以及热电堆冷热端之间的温差, 进而影响输出电压变化和传感器效率。

MEMS 封装是通过晶圆片间的引线键合技术实现的。MEMS 传感器系统主要是由一个采用表面微加工工艺制造的硅微结构构成, 通常是将两个或多个晶圆片 (裸片) 堆叠放置, 用玻璃材料化合物焊料将其焊接在硅基封装内。

在传感器上存在厚度约为 $150\mu\text{m}$ 的硅保护帽, 其本身对入射传感器表面的辐射有自然的红外波长过滤功能。当然, 硅保护帽的红外透射光谱使传感器光学性能在 $1\text{-}13\mu\text{m}$ 波长红外区域变差, 具体程度取决于硅特性。

传感器开发需要将 MEMS 硅封帽集成在传感器晶圆上。我们模拟了由红外传感器、硅封帽、ASIC 和封装构成的整个传感器系统。因为裸片堆叠安装在封装衬底上, 传感器微结构与封装结构是一体的, 因此封装对传感器信号性能有影响。除了在工作过程中受到的应力外, 在制造过程中, 特别是封装焊接到 PCB 上后的冷却工序, 还会出现临界情况。由于封装是由热膨胀系数 (CTE) 不同的材料制成, 热梯度会引起翘曲现象, 导致应力转移到传感器微结构, 从而影响传感性能。

用 SolidWorks Simulation 软件建立了一个有限元 3D 模型, 用于模拟在承载传感器微结构的硅衬底上出现的翘曲。焊接后冷却模拟考虑了将封装焊接在参考 PCB 上的情况 (图 8)。

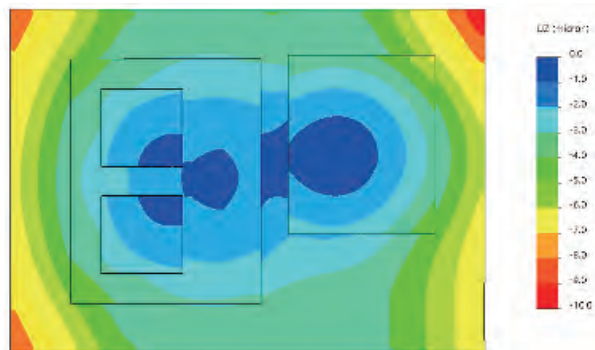


图9. 封装衬底、ASIC和MEMS (顶部无晶圆) 翘曲 (w)。

尽管知道模拟结果在很大程度上取决于材料模型和所用材料的特性, 但考虑到封装模拟文献中的常规做法, 我们还是假定了分析比较的目的、可用的材料数据以及所执行模拟的静态性质, 材料的各向同性弹性。为了减少计算时间, 我们考虑创建一个简化模型 (图 8)。由于 ASIC 在封装内部放置不对称, 在封帽上有光窗, 因此需要模拟包括封装上下表面衬底层的整个模型 (图 9)

结论

本文介绍一项新的红外传感器的封装设计, 产品原型表征测试结果令人满意; 测量到的 FFOV 角度在 80° 到 110° 之间, 具体数值取决于光窗尺寸。为了降低闪光灯影响和环境噪声, 封装顶部装有硅基红外滤光片。应力模拟未在材料界面上发现临界情况。封装可靠性已初步达到 JEDEC L3 的环境应力要求。◆

致谢

特别感谢 Daniela Morin 负责的 ST 微电子分析实验室, 感谢 Alexandra Colombo 和 Luca Privileggi 在系统级封装物理分析和 3D 断层扫描方面提供的帮助。感谢 Angelo Recchia 和 Michele Vaiana 在系统电气表征方面的提供的支持。感谢 ASE 的 Michael Chen、Chris YC Huang, ASE 欧洲的 Chen-Li、Sharon Liu 和 Christophe Zinck 在首批原型制造方面给予的帮助。

半导体市场投资现状及思考

2014年6月，为推动集成电路产业实现跨越式发展，国务院印发《国家集成电路产业发展推进纲要》。《纲要》指出集成电路产业是信息技术产业的核心，是支撑经济社会发展和保障国家安全的战略性、基础性和先导性产业。2020年8月，国务院为进一步优化集成电路产业发展环境，深化产业国际合作，提升产业创新能力和发展质量，制定《新时期促进集成电路产业和软件产业高质量发展的若干政策》。《若干政策》提出探索构建社会主义市场经济条件下关键核心技术攻关新型举国体制，改善融资环境，为未来十年我国集成电路产业的高质量发展指明了方向。连续的政策支持体现的是政府长期以来对集成电路乃至整个半导体产业的重视。在中美科技战日趋白热化的今天，半导体产业的重要性已经日益凸显。可以说半导体已经成为中国经济的新瓶颈。国内半导体产业能否取得突破决定着中国在5G通信、人工智能等未来战略性新兴产业能否掌握话语权。国家发展半导体产业的战略意志已经毋庸置疑。

在半导体市场层面，中国已经连续多年成为全球最大的半导体市场。半导体产品形态包括集成电路、光电子器件、传感器和分立器件等，其中集成电路的市场占比超过八成，居于核心地位。2014-2020年这6年间，中国集成电路销售额年均复合增长率为18%，远高于国际水平（4%）。预

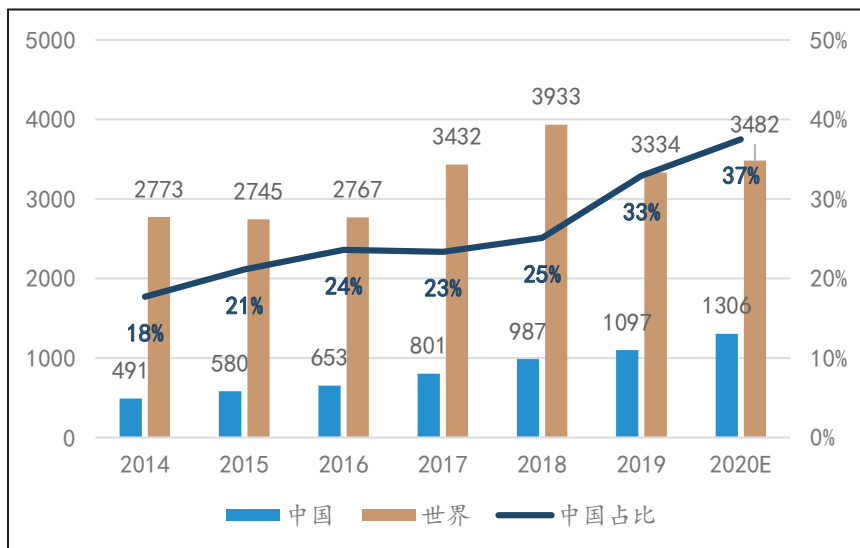


图1. 2014-2020年中国及全球集成电路销售额及中国所占市场份额变化趋势图（单位：亿美元）。数据来源：中国半导体行业协会、世界半导体贸易统计组织、深创投研究中心整理

计在全球的市场份额占比将由2014年的18%增长到今年的37%，龙头地位不可撼动（图1）。

与之不相匹配的事实，作为全球最大半导体市场的中国，长期以来中国国内半导体企业竞争力不足。根据IC Insights市场统计数据，2020年上半年，中国大陆仅有华为海思跻身全球前十大半导体厂商之列。而半导体领域的霸主美国有6家企业上榜，合并营收783亿美元，在十强销售总额中占比超过五成（表1）。随着美国针对华为的制裁措施于今年九月开始生效，后续华为海思设计的芯片将面临无代工厂生产的困境。海思目前所取得的市场地位或将难以为继。或许出于相同的目的，近来美国商务部限制美国及其他国家向大陆晶圆代工龙头中芯国际出口美国设备。中芯国际

在世界半导体代工领域排名第五，市场份额也才刚刚达到5%。可以预见，在未来长期的中美科技竞争中，美国将不断地对中国半导体行业的领军企业进行战略性狙击，将保有的技术领先优势维持在安全边界之内。

因此，今后中国半导体产业的发展不可能仅凭“拿来主义”，核心技术、关键设备或者材料、甚至原创性理论，必须牢牢地掌握在自己手中。中国半导体产业的落后局面有其历史原因，未来发展任重道远。

中国半导体市场投资现状

在政府政策引导和庞大内需市场的驱动下，大量社会资本已经纷纷涌入半导体领域掘金，其中最为引人注目的当属风险投资基金。风险投资作为一种直接融资的核心金融工具，以

表1: 2020年上半年世界前十大半导体厂商 (单位: 亿美元)

1H20 排名	1H19 排名	公司	模式	总部	1H20 营收	1H19 营收	同比变化
1	1	Intel	IDM	美国	389.51	320.38	22%
2	2	三星	IDM	韩国	297.5	266.71	12%
3	3	台积电	Foundry	中国台湾	207.17	148.45	40%
4	4	SK海力士	IDM	韩国	130.99	115.58	13%
5	5	Micron	IDM	美国	106.24	101.75	4%
6	6	Broadcom	Fabless	美国	81.09	83.46	-3%
7	7	Qualcomm	Fabless	美国	78.57	72.89	8%
8	10	Nvidia	Fabless	美国	65.25	46.74	40%
9	8	TI	IDM	美国	62.41	68.84	-9%
10	16	海思	Fabless	中国	52.2	35	49%
前十销售总额					1470.93	1259.8	17%

数据来源: IC Insights, 深创投研究中心整理

未上市公司的股权作为投资标的, 为高科技、高风险的半导体创业公司提供资金和管理服务, 进而分享其成长收益完成投资闭环。风险投资在美国硅谷的发展历程中发挥了中流砥柱的作用。可以说, 美国当今在半导体领域的领先优势与风险投资密不可分。

中国当下半导体行业也在实施“技术+资本”双轮驱动战略, 试图复制美国硅谷的成功。对于中国的私募股权投资市场来说, 过去的几年并不好过。自2015年全年投资案例数量达到16960起的历史高位后, 就步入下行区间。尤其是2020年初, 新冠疫情猝然而至, 让本已遇冷的私募股权投资市场雪上加霜。截至2020年9月底, 市场共发生投资案例数量为4780起, 仅达到去年同期水平的67%, 勉强超过去年全年的一半。但是, 相较于整体一级市场的低迷, 半导体行业的投资热度可以用火热来形容。自2014年国务院发布并实施《国家集成电路产业发展推进纲要》以来, 国家集成电路产业投资基金一期和二期相继设立, 基金总规模接近3500亿元人民币, 带动半导体行业一

级市场的投资案例数量从2014年的58起攀升至2019年的260起, 增幅高达350%。即便是在遭受疫情冲击的2020年, 截至到9月底, 依然完成投资事件175起, 达到去年同期的88%, 表现明显优于市场整体水平。

相较于去年, 今年半导体行业的一级市场投资明显可以看出投资阶段后移的现象。投资于偏后期的扩张期和成熟期的项目占比达到76%, 远远高于去年的54%。发生这一现象的主要原因可能是半导体概念股在科创板等二级市场受到热烈追捧, 部分一级市场投资人想尽快从火热的股市中分得一杯羹。但长远来看, 二级市场估值将会回归理性, 一、

二级市场的套利空间也将随着注册制的展开而被大幅压缩, 半导体一级市场专业化投资的方向不会动摇, 投资阶段也会适当前移, 真正起到从源头上推动半导体行业创新发展的作用。

深创投深耕硬科技

深圳市创新投资集团有限公司(简称“深创投”)是中国本土创投机构的代表机构, 长期以来深耕硬科技领域, 更是在2019、2020连续两年入选清科中国半导体领域投资机构十强。截止到2020年9月底, 深创投在半导体领域共投资59起, 其中7个项目已经完成IPO上市, 包括中芯国际、珠海炬力、捷捷微电子、艾科半导体、澜起科技、烟台睿创和福州瑞芯微等。

分析深创投历年来的投资案例可以看出, 深创投很早便已在半导体领域布局, 但是因为半导体行业本身属

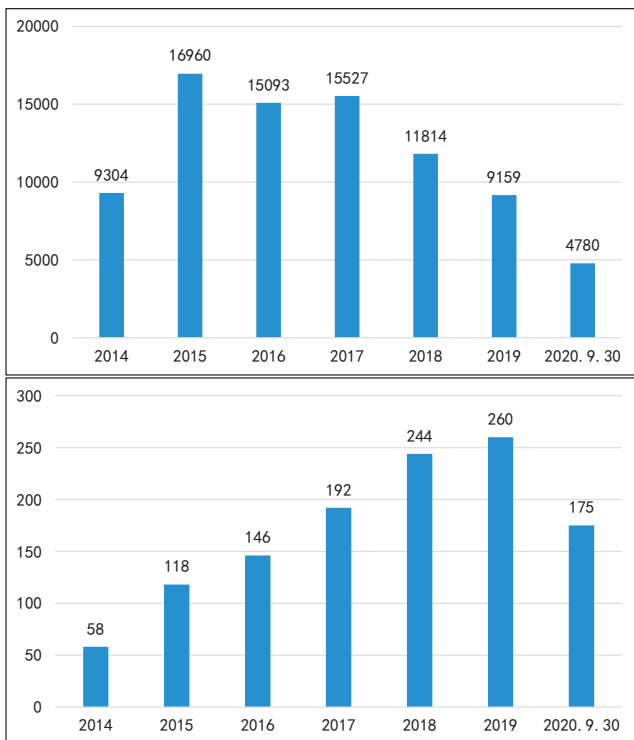


图2: 2014-2020年前9月中国私募股权投资案例数量 (上图) 与半导体行业投资案例数量 (下图) 对比。数据来源: 私募通、深创投研究中心整理

于技术密集型、资本密集型、人才密集型行业，具有投入高、回报周期长、风险大等特点，深创投早期出手比较慎重，在2004至2014年十年间投资数量为18起。2014年之后，在政策的引导下，深创投在半导体领域落地速度加快。在发生“中兴事件”的2018年，全年投资数量首次达到两位数。2020年前9个月更是完成投资13起，再创历史新高。经过多年的投资，深创投已经围绕着半导体产业链的上下游建构起较为完整的布局。

在半导体投资领域，除了以深创投为代表的投资管理机构，还有一股不可忽视的力量就是企业风险投资(Corporate Venture Capital, 即CVC)。CVC是一种创新的投资组织形式，其设立的战略目标更多的是配合母公司的长期战略，以投资方式驱动创新和模式扩张，并依托母公司的业务优势为被投创新企业提供独特的增值服务。依靠母公司强大的资源，CVC在与被投资企业展开投资谈判时，往往也拥有更为优势的地位。半导体领域一些代表性的CVC有依托中芯国际的中芯聚源、背靠华为的哈勃科技投资、以及小米出资设立的小米长江产业投资基金等。这些CVC的母公司要么作为被投资企业重要的供应商，要

么作为被投资企业重要的客户，在协助旗下CVC寻找优质投资标的和竞争性投资谈判的过程中发挥积极的影响力。CVC在技术判断和行业发展趋势的把控上具有天然的优势，加上雄厚的资金优势，已经成为传统投资机构(如深创投)最大的竞争对手。为了应对这一挑战，深创投等传统投资机构也在积极发展“平台化”战略，充分利用好已投企业的资源促进自身的投后管理或者赋能业务。

投资策略思考

半导体是现代生活的重要保证，也事关国家国防和社会安全。可以说，全球半导体市场从来不是完全竞争的市场。政府在半导体产业发展过程中扮演的角色至关重要。因此在思考投资机构“平台化”战略时，政府的相关政策也被作为重要的研究资料。具体有两点可供投资机构参考：

第一点是关于“链长制”。建立“链长制”，积极协调产业链上下游被投资企业做好资源对接，可以实现投资机构与被投资企业的互利双赢。一方面可以使得公司在未来优质项目的投资谈判中更具主动权，另一方面也可以促进已投资企业订单的快速增长，兑现成长预期。

“链长制”最早是2019年8月份由浙江省商务厅在率先实行的一项工作制度，最初是为了应对复杂国际经贸形势对国内产业链的冲击，专门针对经济开发区产业链的高质量发展而提出的。今年年初，新冠疫情爆发，社会经济活动被按下暂停键。随着疫情蔓延势头得到初步控制，复工复产被提上了日程。在这一非常时期，“链长制”被赋予了新的历史使命。2020年2月17日，浙江省商务厅印发了《关于进一步落实开发区产业链“链长制”推动企业复工复产确保开发区产业链稳定的通知》，要求各地政府要打通产业链的堵点，修补产业链的断点，以链式思维全面加速推动企业复工复产。

当前一系列事件凸显了产业链安全可控的重要性。“链长制”能保障供应链的安全，也加快中国产业链升级的进程。因此今年以来，湖南、江西、山东等省份宣布要在全省全面实行链长制，深圳市也推出了相应的举措，比如由市委书记挂帅担纲产业链总链长和集成电路产业链的链长。

笔者认为，“链长制”之所以得到各地地方政府的积极响应，除了新冠疫情直接冲击下政府推动企业全面复工复产的客观需要之外，还有两点重要因素：一是政府作为信息汇聚的枢纽和市场重要的参与主体，“链长制”可以更好地发挥政府的中枢作用；二是政府出面协调产业链上下游相关企业，一方面为产品需求方提供资源对接，另一方面也为产品供应方提供某种程度的信用背书，可以有效降低企业间的交易成本。那么参照政府的政策安排，投资机构也是能够借鉴“链长制”从以下三点入手促进自身的投资业务开展的。

(一) 仔细梳理机构集成电路行

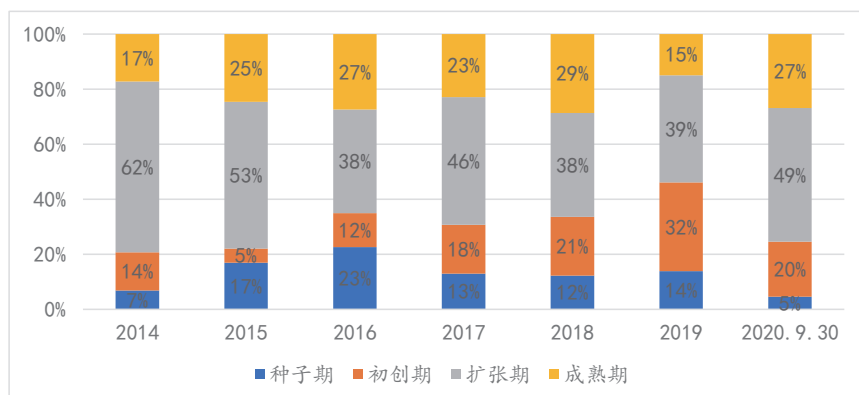


图3. 2014-2020年前9月半导体行业投资阶段分布变化趋势图。数据来源：私募通、深创投研究中心整理

业的投资布局，与产业链中的重点平台型企业（如晶圆代工厂）加强联系，利用股东地位争取合理权益，建立常态化的互动良好的联系机制。

（二）提高专业化投资能力，一方面通过行业研究发现标的项目，另一方面通过与已投企业的定期互动，搜集有价值的投资信息，对新进入已投资企业供应链名单的优质企业认真研究，寻找合适投资时机，为所有被投资企业提供“云产业投资基金”服务。

（三）积极促成已投资企业间的商务合作。对于半导体企业来说，要想打入供应链，需要较高的信任门槛。投资机构对被投资企业已经做过详细的投前尽调，也会监督企业的日常经营活动。那么在已经充分了解被投企业的详细信息后，可以利用自身品牌，建构被投资企业间的“自贸区”（这里的“自贸区”只是概念的借用，并非真实关税的减免，而是信用和时间的减免）。通过“自贸区”的构建，降低被投资企业间的交易成本，实现互利共赢。

第二点是关于 CIDM 模式。早期的半导体企业均采用 IDM 模式，但 1987 年，张忠谋在台湾创建了全球第一家专业代工公司——台积电，也开创了半导体产业的一种新的商业模式，即 Foundry+Fabless 模式。时至今日，台积电已经发展成为全球最大的晶圆代工企业，也带动了一批 IC 设计巨头的发展，如博通和高通等。虽然张忠谋开创的代工模式已经取得了巨大的商业成功，但是以英特尔和三星为代表的 IDM 模式也仍然保持着强大的竞争力。这是因为芯片的设计和制造两个过程并不是相互独立的，二者的相互配合能够更好地促进技术迭代，提升芯片性能。但是晶圆

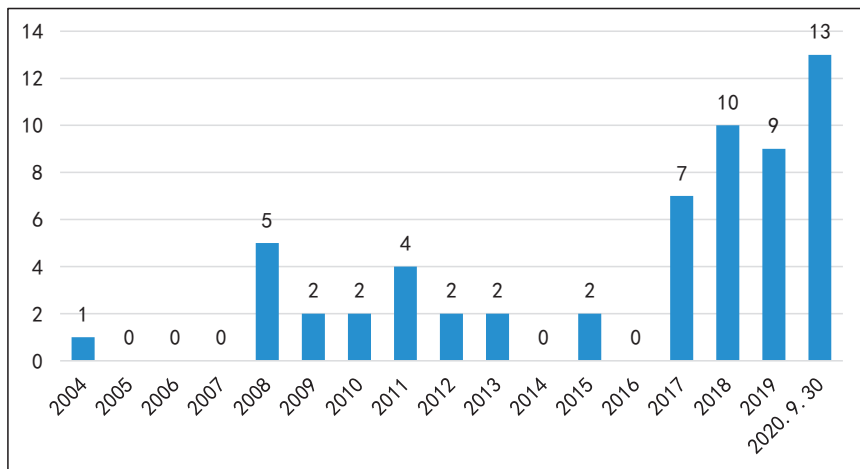


图4. 2004-2020年前9月深创投在半导体行业投资案例数量变化趋势图。数据来源：深创投研究中心

代工厂的投资巨大，远非一般的芯片设计公司所能承受。为解决这一问题，中芯国际的创始人张汝京博士自 2018 年一直在国内推广 CIDM 模式，即共享式 IDM 企业。也就是说，一家设计公司没有足够的能力来建晶圆制造厂，那就靠 10 多家企业联合出资来建造一座晶圆制造厂。通过对产能的合理分配，相当于每一家公司都具备了晶圆制造的能力，通过下游制造环节对上游设计环节的支持，可以提升技术的改进速度。张汝京博士也已经开始将 CIDM 模式在中国的落地。总投资达 150 亿元的青岛芯恩就是中国的首个 CIDM 集成电路项目。

那么创投机构能否借鉴这一商业模式呢？答案是肯定的。事实上，国内已经有投资机构做出类似的尝试了。比如中科院和西安光机所发起成立的创投机构——中科创星，就收购了一家做 LED 芯片的 Fab 厂，有 19 台 MOCVD 和 2800 多台设备，专门解决芯片初创公司初期没有钱投入重金买设备的问题。这种平台 + 资金的模式也帮助他们投资了 90 余家半导体芯片企业。共享 IDM 的模式可以有效节省芯片设计企业早期宝贵的创

业资金，而且可以帮助企业尽快实现流片，进行产品验证。与此同时，投资机构也可以掌握第一手的产品良率等重要信息，便于对项目质量做出更为准确的判断。

结语

中国半导体产业的发展之路阻且长。但中国发展半导体产业也有自己的独特优势：强而有力的政府和超大规模的内需市场。比亚迪的掌门人王传福曾豪言，“芯片不是上帝造的”。在以风险投资为代表的资本加持下，人才、技术等创新要素会加速向半导体产业汇聚，进而推动整个产业的创新发展。假以时日，中国这片土地也会诞生出自己的“硅谷”，引领新一代的信息技术革命，为全人类的发展贡献中华民族的智慧和力量。◆

作者简介

史小梅，香港科技大学工程学博士，现任深圳市创新投资集团有限公司创业投资发展研究中心研究员，有多年半导体行业研究和投资经验。徐超强，香港中文大学物理学博士，现任公司创业投资发展研究中心博士后。

内外变化驱使半导体测试行业适应新的现实

半导体测试行业一直在变化，很明显这种变化的速度在加快、复杂性在提升。这与半导体行业的发展息息相关，随着5G、AI、自动驾驶、大数据等新兴应用朝着更高端、更复杂的方向发展，不同种类与不同功能的芯片迎来大爆发，这将带动一批国产芯片/IC设计厂商的兴起。因此，作为品质管控的重要方式之一，芯片测试的重要性越发凸显。

此外，Covid-19和中美贸易争端这种不确定性因素也在起着一定的作用。

目前有两种类型的因素影响半导体行业的发展：内部和外部。内部因素我们可以计划并控制的。例如，应对技术和经济挑战的长期计划将决定我们未来的成功。外部因素是我们无法控制的，很难预测它们将持续多久以及未来走向如何。Covid-19和中美贸易争端必将改变整个半导体产业的格局，因此所有的行业发展与未来预测，保持好奇心与持续关注是至关重要的。

内部因素：功能性

半导体测试领域的技术挑战包括高频/高速测试、高引脚数和引脚密度、极端温度测试、先进封装产品测试、系统级测试，等等。这些技术挑战正在拉高测试成本。2015至2018

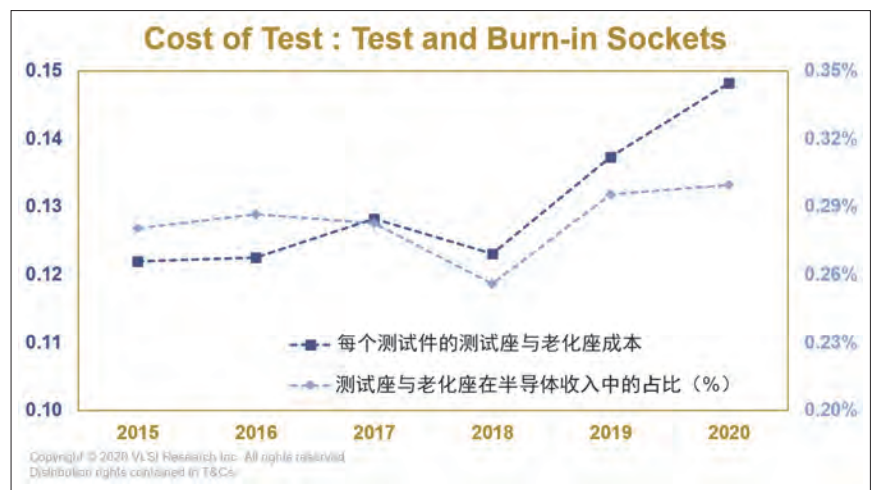


图1. 测试成本：测试座与老化座。

年，测试成本几乎保持稳定。从2019年开始，测试变得越来越昂贵，这也引起了芯片制造商和终端用户的关注，并且越来越多地参与到测试过程中，同时也推动了系统级测试的大幅增长（图1）。

过去，测试成本主要来自晶圆测试 (Wafer Test)，功能测试 (Functional Test) 和老化测试 (Burn-in Test)。然而近年来，越来越多的新产品需要进行100%系统级测试 (System Level Test)，而不仅是采样测试。原因在于，仅通过晶圆测试和功能测试不能检测出所有的产品缺陷。尽管全面的系统级测试会增加成本（不限制在此期间进行其他方面的测试），它的价值在下游生产得到充分的体现，包括减少返工、提高最终产品的性能。

外部因素：风云变幻

今年是不寻常的一年。Covid-19大流行在2020年初引起了半导体行业的广泛关注。因此，当我们在今年4月发布半导体行业全年预测时，数据相对保守。三个季度已经过去，终端市场需求仍然强劲。汽车和工业市场在第二季度受到负面影响，但从2020年下半年开始复苏。对于市场的整体库存水平，从“Just in time”更改为“Just in case”。

另外一个外部因素是持续的中美贸易争端。对于中国本土公司而言，半导体产业的扩张正在加速。中国半导体终端用户正在与本土供应商建立紧密的合作，并尽可能实现国产化替代。在中国发展的外资公司正在寻找降低风险的解决方案，包括将工厂或

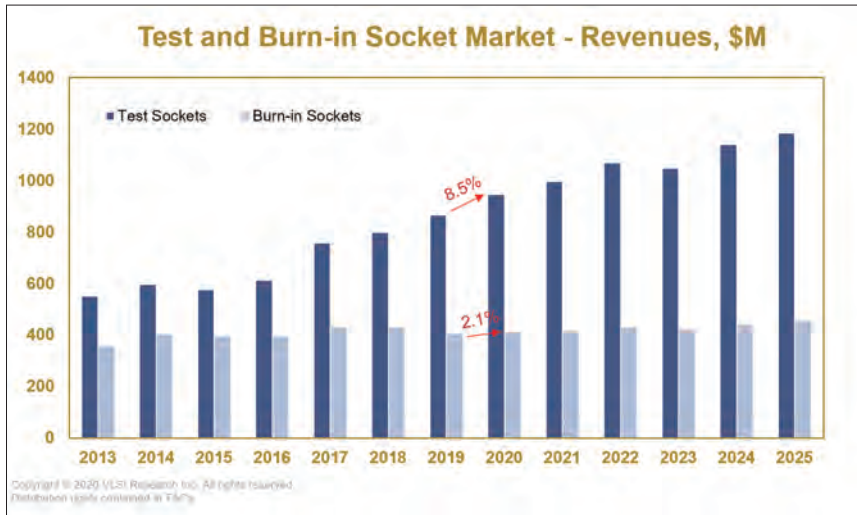


图2. 测试座以及老化座市场的销售收入 (单位: 百万美元)。

生产线迁回欧洲、美国、日本、韩国等，或在东南亚建立新工厂。

测试座市场

到 2025 年，半导体行业收入预计将增长 50%。IC 仍将贡献超过 80% 的总收入。与 2019 年的分布相比，DRAM 收入的百分比预计将增加到 16.5%，NAND Flash 从 9.4% 增加到 11.1%，GPU 从 2.8% 增加到 3.4%。

在半导体产业增长的大趋势下，测试座及老化座市场的增长率甚至更高。预计测试座的全年市场营收将增长 8.5%，老化约 2.1%。

中国测试座及老化座市场的现状如何呢？2019 年，中国消耗了全球总测试座的 14%，其中 20% 来自中国大陆供应商，日本 15%，韩国 24%，美国 13%，中国台湾 20%。对于老化座，中国的消耗量约为 13%，

产品主要来自中国大陆（占比 38%）和日本（36%）。

在过去的十年中，中国大陆半导体产能从世界总产量的 7% 增加到 12%，中国大陆测试座和老化座消耗量从 4% 增加到 14%。未来五年，增长趋势均将持续，中国作为半导体产业的设计公司、制造商和决策者的重要性也将稳定上升。

结语

半导体行业目前受内部和外部因素的双重影响。继 2019 年的修正后，半导体产业正在回归到增长轨迹上。所有长期驱动因素均保持不变。中美贸易争端不会影响需求，只会影响供应链的重新分布。无论 Covid-19 态势如何，半导体技术都将成为解决方案的一部分。

全球市场格局正在发生改变，作为半导体的主要消费国，中国将逐渐减少对美国技术的依赖，供应商将更多的精力放在研发上面，中国本土公司有望获得更多话语权。◆

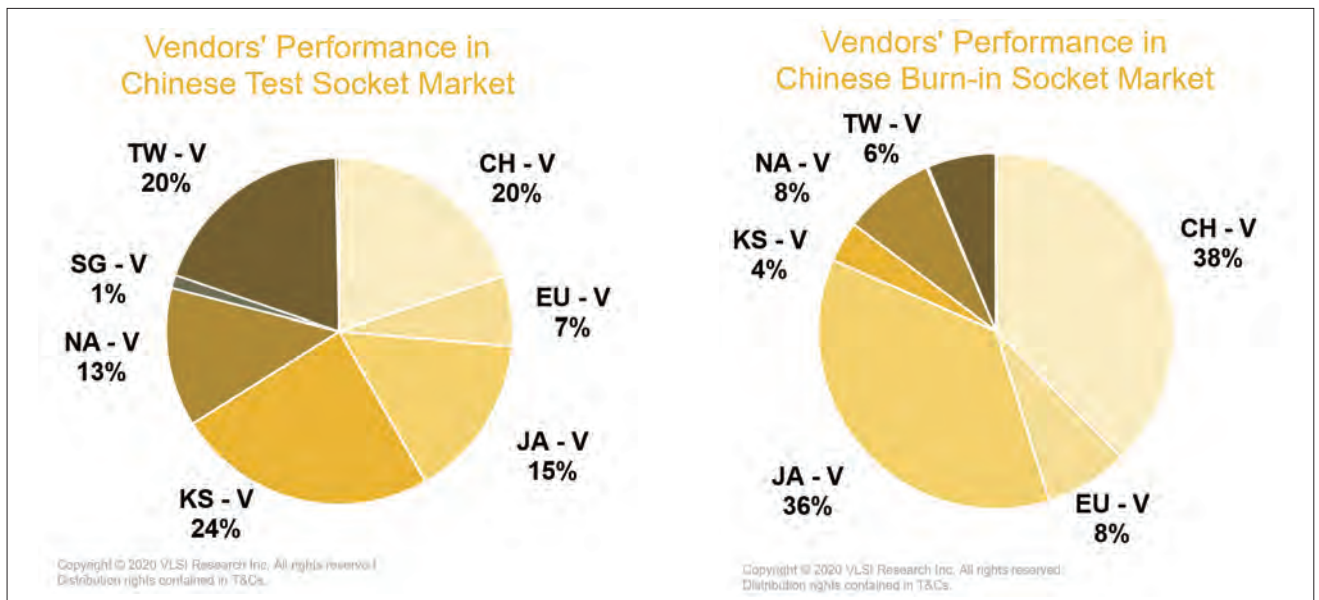


图3. 供应商在中国测试座市场（左）以及老化座市场（右）的表现。

Advertiser	广告商名称	网址	页码
OLYMPUS		www.olympus-ims.com.cn	BC
威泰科技		www.vttech.cn	IBC
中建南方		www.zjnf.cn	IFC

欢迎投稿

《半导体芯科技》(Silicon Semiconductor China, SiSC) 是面向中国半导体行业的专业媒体, 已获得全球知名权威杂志《Silicon Semiconductor》的独家授权。本刊针对中国半导体市场特点遴选相关优秀文章翻译, 并汇集编辑征稿、采编国内外半导体行业新闻、深度分析和权威评论等多方面内容。本刊由香港雅时国际通讯 (ACT International) 以简体中文出版发行。

本刊内容覆盖半导体制造工艺技术、封装、设备、材料、测试、MEMS、mini/Micro-LED 等。文章重点关注以下内容:

FAB (Foundry, IDM, OSAT, R&D)

四个环节: 晶圆制造 (wafer 后道)、芯片制造、先进封装、洁净室; 深入报道与之相关的制造工艺、材料分析、工艺材料、工艺设备、测试设备、辅助设备、系统工程、关键零备件, 以及与 particle (颗粒度) 及 contamination (沾污) 控制等厂务知识。

FABLESS

芯片设计方案、设计工具, 以及与掩膜版内容和导入相关的资讯。

半导体基础材料及其应用

III-V 族、II-VI 族等先进半导体材料的科学研究成果、以及未来热门应用。

《半导体芯科技》欢迎读者、供应商以及相关科研单位投稿, 已甄选中文稿件将在印刷版杂志以及网上杂志刊登; IC 设计及应用等半导体相关内容将酌情予以网络发表 (微信推送、杂志网站)。本刊优先刊登中文来稿 (翻译稿请附上英文原稿)。

技术文章要求

- 论点突出、论据充分: 围绕主题展开话题, 如工艺提升、技术改造、系统导入、新品应用, 等等。
- 结构严谨、短小精悍: 从发现问题到解决问题、经验总结, 一目了然, 字数以 3000 字左右为宜。
- 文章最好配有 2-4 幅与内容有关的插图或图表。插图、图表按图 1、图 2、表 1、表 2 等依次排序, 编号与文中的图表编号一致。
- 请注明作者姓名、职务及所在公司或机构名称。作者人数以四人为限。
- 文章版权归作者所有, 请勿一稿多投。稿件一经发表如需转载需经本刊同意。
- 请随稿件注明联系方式 (电话、电子邮件)。

新产品要求

- 新产品必须是在中国市场新上市、可在中国销售的。
- 新产品稿件的内容应包含产品的名称、型号、功能、主要性能和特点、用途等。
- 新产品投稿要求短小精悍, 中文字数 300-400 字左右。
- 来稿请附产品照片, 照片分辨率不低于 300dpi, 最好是以单色作为背景。
- 来稿请注明能提供进一步信息的人员姓名、电话、电子邮件。

电子邮箱: mizyH@actintl.com.hk,
sunniez@actintl.com.hk

行政及销售人员 Administration & Sales Offices

行政人员 Administration

HK Head Office (香港总部)

ACT International (雅时国际通讯)

Unit B, 13/F, Por Yen Building,
No. 478 Castle Peak Road,
Cheung Sha Wan, Kowloon, Hong Kong
Tel: 852 28386298

Publishing Director (出版总监)
Adonis Mak (麦协林), adonism@actintl.com.hk

Editor-in-Chief (编辑)
Mizy He (贺贵鸿), mizyH@actintl.com.hk

Sales Director (销售总监)
Eva Liu (刘婷), eval@actintl.com.hk

General Manager-China (中国区总经理)
Michael Tsui (徐旭升), michaelt@actintl.com.hk

London Office

Hannay House, 39 Clarendon Road
Watford, Herts, WD17 1JA, UK.
T: +44 (0)1923 690200

Coventry Office

Unit 6, Bow Court, Fletchworth Gate
Burnsall Road, Coventry, CV5 6SP, UK.
T: +44 (0)2476 718 970

Publisher & Editor-SiS English

Jackie Cannon, jackie.cannon@angelbc.com
+44 (0)1923 690205

销售人员 Sales Offices

China (中国)

Shenzhen (深圳)

Jenny Li (李文娟), jennyl@actintl.com.hk
Gavin Hua (华北平), gavinH@actintl.com.hk
Tel: 86 755 25988573 / 25988567

Shanghai (上海)

Hatter Yao (姚丽莹), hattery@actintl.com.hk
Helena Xu (许海燕), helenax@actintl.com.hk
Amber Li (李歆), amberL@actintl.com.hk
Tel: 86 21 6251 1200

Beijing (北京)

Cecily Bian (边团芳), cecilyB@actintl.com.hk
Tel: 86 135 5262 1310

Wuhan (武汉)

Eva Liu (刘婷), eval@actintl.com.hk
Tel: 86 138 8603 3073
Sky Chen (陈燕), skyc@actintl.com.hk
Tel: 86 137 2373 9991
Grace Zhu (朱婉婷), graceZ@actintl.com.hk
Tel: 86 159 1532 6267

Hong Kong (香港特别行政区)

Mark Mak (麦协和), markm@actintl.com.hk
Tel: 852 2838 6298

Asia

Japan (日本)

Masaki Mori, masaki.mori@ex-press.jp
Tel: 81 3 6721 9890

Korea (韩国)

Lucky Kim, semieri@semieri.co.kr
Tel: 82 2 574 2466

Taiwan, Singapore, Malaysia (台湾, 新加坡, 马来西亚)

Regional Sales Director
Mark Mak (麦协和), markm@actintl.com.hk
Tel: 852 2838 6298

US (美国)

Janice Jenkins, jjenkins@brunmedia.com
Tel: 724 929 3550
Tom Brun, tbrun@brunmedia.com
Tel: 724 539 2404

Europe (欧洲)

Shehzad Munshi, Shehzad.Munshi@angelbc.com
Tel: +44 (0)1923 690215
Jackie Cannon, Jackie.cannon@angelbc.com
Tel: +44 (0) 1923 690205



BGA Solder Ball Attach System VT-560L



- 植球范围
满足3*3-120*120mm范围BGA植球
- 锡球尺寸
支持0.2-1.0mm锡球
- 印刷系统
实现FLUX或锡膏自动印刷
- 锡球植入系统
高精度的锡球植入系统，精度0.02mm
- 光学检查系统
专业的光学影像检查系统对植入锡球检查
- 自动生成程序
专业的软件系统自动生成植球所需要的相关数据
- 全自动化
根据选取的程序，一键式操作，自动完成印刷与植球
- 4M追溯
自动保存人、机、料、法信息，无缝对接MES系统

速度、精度、解析应有尽有



全新! DSX1000

数码显微镜

咨询热线 400 969 0456

