

半导体芯科技

S/S **SILICON**
SEMICONDUCTOR
Connecting the Silicon Semiconductor Community

• **CHINA**

Siconnex BATCHSPRAY® 自动装载及RCH专利技术 10

- 新基建，“芯”机遇 5
- 推动离子注入工艺演进的新气体源 13
- 在sub-fab中实现智能制造 18
- 半导体制造品质的极致追求 22



Angel 
BUSINESS COMMUNICATIONS

www.siscmag.com



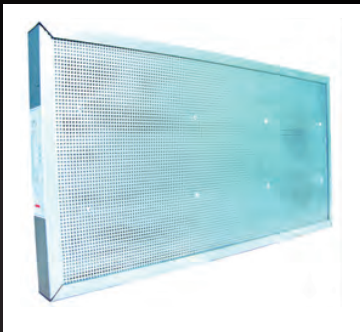
微信公众号

半导体洁净室专用净化设备

高效全自动 智能控制FFU

特点

1. 滤料：进口PTFE
2. 效率：99.99995%
3. 节能：效能提升58%
4. 控制：全自动智能控制



深圳市中建南方环境股份有限公司

电话：0755-26620315/4006699583

深圳市南山区西丽街道西丽工业区新光路15栋、8栋101、201、7栋101-3#

网址：www.zjnf.cn

邮箱：zjnf@zjnf.cn



BGA Solder Ball Attach System VT-560L



- **植球范围**
满足3*3-120*120mm范围BGA植球
- **锡球尺寸**
支持0.2-1.0mm锡球
- **印刷系统**
实现FLUX或锡膏自动印刷
- **锡球植入系统**
高精度的锡球植入系统，精度0.02mm
- **光学检查系统**
专业的光学影像检查系统对植入锡球检查
- **自动生成程序**
专业的软件系统自动生成植球所需要的相关数据
- **全自动化**
根据选取的程序，一键式操作，自动完成印刷与植球
- **4M追溯**
自动保存人、机、料、法信息，无缝对接MES系统

缔造全球领先的PCBA基板返修工艺与设备整体解决方案供应商
VTTECH is a supplier that provide world's leading PCBA rework process and overall solution on equipments

VTTECH
威泰科技

<http://www.vttech.cn>

目录 CONTENTS

封面故事 Cover Story

10 Siconnex BATCHSPRAY® 自动装载及 RCH 专利技术 Siconnex BATCHSPRAY® Autoload & the Patented Retainer COMB Handling

- Siconnex Customized Solutions 公司

BATCHSPRAY® 晶圆自动装载设备,拥有与BATCHSPRAY® 配套使用的酸、溶剂、清洗设备的一体化解决方案。定位梳装置 (RCH) 可同时兼容8寸与12寸; Station 配备两个专用的卡槽 (首尾多设计1个slot) 以及1个用来放置屏蔽晶圆或挡片的备用卡槽 (≤6片)。



编辑寄语 Editor's Note

4 “晶芯”：新应用、新方向、新曙光

SiSC's ChipChina Webinar Is Looking for the Future of Semi-Industry

- 贺贵鸿

专栏 Column

5 新基建，“芯”机遇

The Chance of IC Players Under New Infrastructure Projects

- 《半导体芯科技 - SiSC》编辑部



《半导体芯科技》编委会 (排名不分先后)

王文利 教授

西安电子科技大学电子可靠性 (深圳) 研究中心主任
雅时国际商讯顾问

张昭宇 教授

香港中文大学 (深圳) 理工学院
深圳半导体激光国家重点实验室主任

刘功桂 教授级高工

中国电器科学研究院股份有限公司威凯
技术中心主任

冀运景 总经理

深圳明锐理想科技有限公司

云星 总经理

深圳安博电子有限公司

刘丰收 总经理

上海望友信息科技有限公司

李光 常务副总裁

深圳雷曼光电股份有限公司

张弛 总裁

深圳贝特莱电子科技股份有限公司

乔旭东(Dr.) 总经理

深圳创投集团投资发展研究中心

关于雅时国际商讯 (ACT International)



雅时国际商讯 (ACT International) 成立于1998年,为高速增长的中国市场中广大高技术行业服务。ACT通过它的一系列产品—包括杂志和网上出版物、培训、会议和活动—为跨国公司和中国企业架起了拓展中国市场的桥梁。ACT的产品包括多种技术杂志和相关的网站,以及各种技术会议,服务于机器视觉设计、电子制造、激光/光电子、射频/微波、化合物半导体、半导体制造、洁净及污染控制、电磁兼容等领域的约二十多万专业读者及与会者。ACT亦是若干世界领先技术出版社及展会的销售代表。ACT总部在香港,在北京、上海、深圳和武汉设有联络处。www.actintl.com.hk

About ACT International Media Group

ACT International, established 1998, serves a wide range of high technology sectors in the high-growth China market. Through its range of products -- including magazines and online publishing, training, conferences and events -- ACT delivers proven access to the China market for international marketing companies and local enterprises. ACT's portfolio includes multiple technical magazine titles and related websites plus a range of conferences serving more than 200,000 professional readers and audiences in fields of electronic manufacturing, machine vision system design, laser/photronics, RF/microwave, cleanroom and contamination control, compound semiconductor, semiconductor manufacturing and electromagnetic compatibility. ACT International is also the sales representative for a number of world leading technical publishers and event organizers. ACT is headquartered in Hong Kong and operates liaison offices in Beijing, Shanghai, Shenzhen and Wuhan.

关于《半导体芯科技》

《半导体芯科技》(原半导体科技)中国版 (SiSC) 是全球最重要和最权威的杂志Silicon Semiconductor的“姐妹”杂志,由香港雅时国际商讯出版,报道最新半导体产业新闻、深度分析和权威评论。为中国半导体专业人士,提供他们需要的商业、技术和产品信息,帮助他们做出购买决策。《半导体芯科技》内容覆盖半导体制造、先进封装、晶片生产、集成电路、MEMS、平板显示器等。杂志服务于中国半导体产业,包括IC设计、制造、封装及应用等。

About Silicon Semiconductor China

Silicon Semiconductor China is the 'sister' title to Silicon Semiconductor - the world most respected and authoritative publication, published by ACT International in Hong Kong (former SST China), reports the latest news, in-depth analysis, and authoritative commentary on the semiconductor industry. It provides for Chinese semiconductor professionals with the business and technology & product information they need to make informed purchasing decisions. Its editorial covers semiconductor manufacturing, advanced packaging, wafer fabrication, integrated circuits, MEMS, FPDs, etc. The publication serves Chinese semiconductor industry, from IC design, manufacture, package to application, etc.

目录 CONTENTS

技术 Technology

- 13 推动离子注入工艺演进的新气体源**
Source Materials Enable the Evolution of the Ion-Implantation Process
- Ashwini Sinha 博士, 林德电子研发中心副主任
- 17 Picosun 的 ALD 技术使 3D 硅集成微电容获得高性能**
Picosun's ALD Technology Enables 3D Silicon-Integrated Microcapacitors With Unprecedented Performance
- 18 在 sub-fab 中实现智能制造**
Enabling Smart Manufacturing in the Sub-Fab
- Alan Ifould, Erik Collart, Antonio Serapiglia 和 Michael Mooney, EDWARDS VACUUM
- 22 半导体制造品质的极致追求**
Extreme Quality Semiconductor Manufacturing
- Ben Tsai 博士, KLA 公司企业联盟首席技术官兼执行副总裁
Cathy Perry Sullivan 博士, KLA 公司技术市场经理
- 27 新移动时代下的 IC 设计**
IC design in the New Era of Mobility
- 西门子数字化工业软件

观点 Viewpoints

- 30 5G 时代 IoT 芯片的机遇和挑战**
Challenges and Opportunity of IoT Chips in the Coming 5G Era
- 肖青总经理、刘勇副总、周嵘芯片产品经理, 中移物联网有限公司集成电路创新中心
- 34 Onto Innovation 整合资源实现高度互补**
Rudolph Technologies and Nanometrics Merge to Form Onto Innovation
- Mark Andrews, 《Silicon Semiconductor》技术编辑
- 37 半导体行业现状及未来的机遇与挑战**
Semiconductor Industry Current Situation and Prospect
- 付琳博士, VLSIresearch Europe 分析师; SiSC 整理
- 40 科研成果 R&D Results**
- HfO₂ 基铁电存储器研究取得进展
- 首个具有自对准栅极的垂直纳米环栅晶体管
- 铠侠开发新型 3D 半圆形闪存单元结构
- imec 成功开发基于硅晶圆的 III-V 及 III-N 器件
- 微电子所在 STT-MRAM 器件与集成技术研究方面取得进展
- SweGaN 联合开发 SiC 上 GaN HEMT 器件
- 44 广告索引 Ad Index**

社长 Publisher

麦协林 Adonis Mak
adonism@actintl.com.hk

主编 Editor in Chief

赵雪芹 Sunnie Zhao
sunniez@actintl.com.hk
贺贵鸿 Mizy He
mizyh@actintl.com.hk

出版社 Publishing House

雅时国际商讯 ACT International
香港九龙 B,13/F, Por Yen Bldg,
长沙湾青山道478号 478 Castle Peak Road,
百欣大厦 Cheung Sha Wan,
13楼B室 Kowloon, Hong Kong
Tel: (852) 2838 6298
Fax: (852) 2838 2766

北京 Beijing

Tel/Fax: 86 10 64187252

上海 Shanghai

Tel: 86 21 62511200

Fax: 86 21 52410030

深圳 Shenzhen

Tel: 86 755 25988571

Fax: 86 755 25988567

武汉 Wuhan

Tel: 86 27 59233884

UK Office

Angel Business
Communications Ltd.
6 Bow Court,
Fletchworth Gate,
Burnsall Road, Coventry,
CV56SP, UK
Tel: +44 (0)1923 690200
Chief Operating Officer
Stephen Whitehurst
stephen.whitehurst@angelbc.com
Tel: +44 (0)2476 718970



社长 Publisher

麦协林 Adonis Mak
adonism@actintl.com.hk

主编 Editor in Chief

赵雪芹 Sunnie Zhao
sunniez@actintl.com.hk
贺贵鸿 Mizy He
mizyh@actintl.com.hk

出版社 Publishing House

雅时国际通讯 ACT International
香港九龙 B,13/F, Por Yen Bldg,
长沙湾青山道478号 478 Castle Peak Road,
百欣大厦 Cheung Sha Wan,
13楼B室 Kowloon, Hong Kong
Tel: (852) 2838 6298
Fax: (852) 2838 2766

北京 Beijing

Tel/Fax: 86 10 64187252

上海 Shanghai

Tel: 86 21 62511200
Fax: 86 21 52410030

深圳 Shenzhen

Tel: 86 755 25988571
Fax: 86 755 25988567

武汉 Wuhan

Tel: 86 27 59233884

UK Office

Angel Business
Communications Ltd.
6 Bow Court,
Fletchworth Gate,
Burnsall Road, Coventry,
CV56SP, UK
Tel: +44 (0)1923 690200
Chief Operating Officer
Stephen Whitehurst
stephen.whitehurst@angelbc.com
Tel: +44 (0)2476 718970



“晶芯”：新应用、新方向、新曙光

上个月末，《半导体芯科技》(SiSC)杂志举办了首届“晶芯”在线研讨会，会议得到重庆两江半导



体研究院、广东佛智芯的大力支持。会议共吸引了528名在线听众，围绕“集成电路上下游产业协同融合与发展”这个主题，共组织了三场演讲和一场圆桌论坛。

圆桌论坛的主题是“新基建‘芯’机遇”，非常应景时下半导体产业现状。在超宽带低延时”的5G新科技浪潮下，将带给化合物半导体、3D存储芯片、5G-IoT芯片哪些挑战与机遇？为此，主办方特别邀请了中国存储器产业联盟副理事长缪向水教授、西安电子科技大学微电子学院院长张玉明教授、以及微电子学研究所副所长尹首一教授参与圆桌论坛，并由重庆两江半导体研究院的杨利华董事长担当嘉宾主持。这三位专家代表业内不同研究方向和专业领域，齐聚一堂探讨“新基建”大背景下的5G建设与应用前景。本期将对此次论坛做重点报道（第5页）。

在题为《5G时代IOT芯片的机遇与挑战》的报告中，中移物联网公司肖青总经理针对5G大背景下、物联网芯片安全、开放性、功耗、集成度、成本等痛点进行分析。在本刊的“观点”栏目中，刊登了一篇署名文章（第30页）。

佛智芯的林挺宇博士在题为《大板级扇外型封装技术及产业化发展趋势》的报告中，重点围绕大板级扇外型封装核心技术展开话题。并指出为推进大板级扇外型封装技术成果的产业化，佛智芯整合行业上下游于去年成立大板级扇外型封装创新联合体，旨在推动核心技术研发及关键产品开发，促进FOPLP成果产业化进程提速。

VLSIresearch分析师付琳博士主讲《半导体行业现状及未来的机遇与挑战》。过去十年半导体市场的发展仰赖智能手机、PC机等，未来市场驱动力转向数据处理类的电子产品。她认为：疫情给世界经济带来的不确定性对半导体产业产生一定的冲击，但是整体来看市场表现依旧处于正常波动范围；其次长期的市场驱动力并没有因为大环境的变化受到严重影响，疫情过后将会逐渐回暖并呈现迸发成长态势。随着新基建部署的深入，未来五年中国会继续加速对半导体产业的投入，挑战的背后也蕴藏着无限的机遇与可能（第37页）。

就如杨利华先生的陈词：过去二十年，半导体材料、半导体设备、晶圆代工、封测、电子系统应用等半导体产业链基本依照市场法则形成全球布局，市场化竞争态势也有助于加快产业技术的革新和迭代。

然而，随着中美贸易争端的层出不穷，这个局面似乎略显不稳，半导体不再是一种纯市场经济的行为，它被其他因素束缚，甚至开始出现自我封闭迹象。未来的不确定性给全球半导体产业蒙上了阴影。危机当前，如何抓住产业发展机遇？眼下恰逢新基建、5G、人工智能、工业互联网的新时机，各种智能化应用场景在逐次展开，这些新的方向和应用增长点将为中国整个半导体行业带来新的曙光。

贺贵鸿

新基建，“芯”机遇

2020年，“新基建”为5G按下“快进键”，业界已经通过实际行动，探索如何让5G发挥巨大价值。半导体行业作为最前沿也是最核心的ICT组成部分，更是以“四新”（新产品、新技术、新材料、新工艺）面貌迎接未来。在国际贸易保护主义与科技封锁的大背景下，国产替代的紧迫性日趋显著，尤其在上游及中游的材料、设备以及关键零部件上，亟待突破。这些都是行业现在以及将来面临的挑战与机遇。

本次“晶芯”在线研讨会的圆桌论坛主题是“新基建，‘芯’机遇”，非常应景时下半导体产业现状。5G的最大特点是“超带宽、低延时”，超带宽意味着数据交互越频繁，如何保障信息安全？5G两大特点为国内芯片企业创造什么新的需求？5G提出了三大应用场景，而未来最先实现或者可能广泛推广的具体应用是什么？国家在着力部署新基建，在此大背景下5G将为服务于第三代半导体（以GaN及SiC为主的宽禁带半导体）、存储、物联网等领域的国内企业带来怎样的挑战与机遇？

为此，主办方很荣幸邀请到中国存储器产业联盟副理事长缪向水教授、西安电子科技大学微电子学院院长张玉明教授、以及清华大学微电子学研究所副所长尹首一教授参与圆桌论坛，并由重庆两江半导体研究院的杨利华董事长担当嘉宾主持。三位专家分别从存储器、宽禁带以及信息安全等代表不同专业方向的出发，就新基建背景下的5G应用前景如AI、物联网、自动驾驶汽车等热点话题分享了各自的看法。

受限于在线平台的限制，圆桌论坛采用一问一答的方式；尽管专家的专业视角不同，各自观点却隔空碰撞出了火花。笔者如实报道以及百分百呈现会议所有内容，不加以编辑，目的有三：1) 科普，读者可以宏观上认识5G；2) 建立大局观，利于厂商捋顺思路；3) 抛砖引玉，希望有机会深挖下去。

半导体芯科技 CHIC China
SiSCON CHINA 晶芯研讨会
新世代 新材料 新工艺

“晶芯”在线研讨会
SiSC's Chip China Webinar

2020.5.28 (9:30-12:00)



Q1：我国在5G标准化领域处于国际领先地位，但在支持基站建设的半导体技术、材料、装备与器件方面，我国与国际玩家存在巨大差距。当下5G基站建设正在如火如荼进行，国内芯片企业的机遇和挑战在哪里？

张教授：我们首先要理解什么是5G！5G不单纯是从1G到4G的技术迭代，实际上它代表着一个5G时代。5G不是以技术来推动的，而是以应用场景来驱动的新兴产业；因此它的影响辐射很广，不仅是通信设备，还包括IoT、工业自动化、终端消费类乃至整个社会的时代变迁。半导体是5G建设的基石，芯片又是半导体发展的核心，因此5G将为芯片企业提供更多要求、以及更广阔的市场。

就如调研报告总结的那样，中国半导体的发展遇到了很多问题，芯片、设备、材料都相对落后。究其原因，中国从改革开放以后将经济建设的重心放在解决基层问题上，对于基础的投入不够。中国虽然赶上了第三次工业革命浪潮（3.0）并将跨入信息化时代，然而中国的工业化没有改善，因此我们在基础建设方面处于落后挨打的局面。这点大家都可以理解，并认识到中国还需要补课。

在信息化发展过程中，我们的系统在验证国外的芯片，而我们的芯片是在验证国外的材料甚至是装备。中美贸易战开启之后，总体来说，中国整体的生态链发生了很大的变化。国家非常重视，今年抛出新基建的构想。总之，在新基建大背景下，中国半导体有着很大的发展空间和机遇。

尹教授：从目前角度来看，5G是一个非常宏大的信息系统，它不单纯是过去网络技术的升级，同时还带来了很多应用。我们目前探讨较多的问题是：5G发展之后为

作者：《半导体芯科技-SiSC》编辑部根据晶芯在线研讨会论坛内容整理。

论坛嘉宾简介



廖向水教授

长江学者，国务院特殊津贴专家，中国存储器产业联盟副理事长，先进存储器湖北省重点实验室主任、华中科技大学光电信息学院副院长、武汉光电国家研究中心信息存储材料与器件研究所所长，等等。研究方向是存储。



张玉明教授

西安电子科大微电子学院院长，西电芜湖研究院院长，“宽禁带半导体技术”国防重点实验室主任，等等。研究方向是宽禁带半导体。



尹首一教授

清华大学微纳电子系副主任、微电子学研究所副所长，等等；研究方向为可重构计算、人工智能芯片设计、低功耗设计。



杨利华先生

重庆两江半导体研究院董事长，2000年进入富士通微电子，2015年加入紫光集团，2018年创立深港半导体投资公司。涉足半导体行业二十多年，涉足领域以主芯片和存储芯片为主。

来新的发展机遇。

回顾芯片产业的发展历史，每次芯片产业的大发展都是信息技术的变革或浪潮推动的。从PC机、互联网、移动通信，我们可以发现在这几个浪潮中都涌现了很多集成电路公司。我们现在看到的芯片巨头，大多是在某个浪潮中抓住了机会而成长至今的公司。

5G结合人工智能(AI)将给整个产业带来变革。一方面给产业内的公司提供场景，使之抓住先机成长为新的领军企业；另一方面，5G结合AI新兴应用对技术提出新的要求。比方说最近几年经常谈到的计算架构的变化，与新存储器结合的新型计算方式，技术刚出现就得到实用。颠覆性技术的出现也给企业带来成长的机遇，让企业在新赛道上抢得先机决胜未来。总而言之，5G对IC产业的影响是全方位的，也是传统意义上的新来者；结合我们二十多年的技术积累，5G对于中国企业来说是个难得的机遇，企业和学术界抓住这个机会就能推动一大步。

廖教授：从存储的角度来看发展机遇。5G有三个特点：高速数据传输（最高达10Gbps），低延迟（1ms）、且具备千亿级规模的能力。这三点将推动5G技术在手机终端、物联网、自动驾驶、无人机等新兴领域的广泛应用。

以下谈谈5G对于存储方面的需求。5G的连接速度是4G的10~100倍，这么快的连接速度需要更大的存储容量、更快的存储速度，5G通讯技术对于存储器的容量和速度的推动力可谓是巨大的。现在人们经常下载电影，发现网速不够，等网速上去后又会发现存储速度不够，数据下载后却不能及时存储进去，造成数据拥堵。

在集成电路芯片中，存储器是最大的一个独立分支，约占30%的市场份额。实际上我国存储器芯片有85~95%用量是依赖进口的，存在严重的产业安全与信息安全的隐患。这几年来国家在推动这方面的产业落地。比方说2016年7月，国家在武汉投资1600亿元（迄今或许增至2000多亿元），建设长江存储公司，也是国家存储器产业化基地。2018年四季度，32层的3D NAND量产；2019年三季度，64层3D NAND量产；2020年4月，长江存储越过96层直接成功研发128层的3D NAND——美光、三星等巨头并没有在96层跃迁——从技术角度来看，我国基本上达到与世界同步水平。长江存储是武汉新芯的子公司，武汉新芯主要生产NOR FLASH。NOR FLASH占全球10%市场份额，2021年，3D NAND月产能达10万片规模。这是国家在闪存方面的布局。

传统的IT以及CT带来什么影响，尤其是过去的通信以运营商为主，现在一些互联网公司也渗透进来了。过去的IT与CT巨头会尝试改变，巩固其领先地位，与国内新玩家展开竞争。可以这么说，从技术延伸到业务运营，都还局限在通信信息领域内部，包括智能化网络运营、智能化网络管理领域。更进一步讲，5G相对传统IT与CT超然于物外。因为，5G提供无时无刻无处不在的宽带技术，并且带来了新的应用形态，比方说物联网、自动驾驶、工业互联网等。毫无疑问，新的应用形态势必为整个行业带

5G技术是对4G技术的一次全面革新，在速率、连接数、时延三方面有巨大的改善。

	速率	时延	连接数 (每平方公里的最大连接数)	移动性
4G	100Mbps (12.5MB/s)	30-50ms	1万	350KM/h
5G	10Gbps (1.25GB/s)	1ms	1百万	500KM/h
差距	100倍	30-50倍	100倍	1.5倍

此外，在 DRAM 方面也有布局，目前合肥长鑫已经量产，福建晋华，紫光集团也成立了 DRAM 事业部，邀请了刁时京去做董事长。

目前 5G 市场的发展给存储器芯片带来很大的机遇和挑战，存储器芯片将来成为卡脖子技术，国家也在着力投入，希望在短时间内迎头赶上。我们正在经历美国技术封锁时期，选择性地提供设备、材料、EDA 工具给中国企业，美国掌握了很多关键技术，未来我们的产能与产业化进程会因为美国单方全面禁止而被蹉跎。另外就是专利壁垒，长江存储虽然实现了每年一个台阶跳跃式发展，但在专利布局方面与国外巨头差距甚远。价格战是把双刃剑，对于整个产业的影响深远。长江存储在出货之前，美光和三星把价格以一年一倍的涨速推动，在长江存储产品推出后，又以每年几乎下跌一半的价格打压。

Q2 : 5G 提出了三大应用场景，增强型移动宽带 eMBB、高可靠性低延时 uRLLC、低功耗超大连接 mMTC。超大带宽意味着海量的数据连接。在这条“超带宽、低延时”的信息公路上，我们能预见什么东西在奔跑？

缪教授：一直以来，政府与国内大型企业在推动信息高速公路以及信息基础的建设。我们在深圳、北京、上海召开了多次有关信息基础设施的研讨会。高速公路建好之后到底是什么车在上面奔跑？手机终端、物联网、无人机等等，都是有可能的。但我想手机终端是最快能实现的应用方向。

手机终端应用对存储器提出新的要求，存储器能否满足现在以及未来的需求？众所周知，5G 传输速率起步是 1Gbps，未来可以达到 10Gbps；依照长江存储最近推出的 128 层 3D NAND 存储器容量：9060 每颗是 512G、6070 是 1.33T，换算下来目前业界最快的传输速率是 1.6Gbps@1.2V。因此，1.6Gbps 可能不适合未来 5G 手机终端应用，需要生产更新一代的存储器。

最近华中科大与长江存储共同研发一种三维相变存储技术，美光和英特尔称之为 3DxPoint。这种存储器拥有

三维堆叠结构，它的数据存储速度比闪存快 1000 倍。我们知道 5G 比 4G 快 100 倍（最大值），而三维相变存储技术可以做到快 1000 倍，因此它可以适合未来 5G 甚至是 6G 的应用。同时，三维相变又是一种高存储密度技术，存储密度也能达到 DRAM 的 10 倍。也就是说，这种被称作 Universal Serial Bus 或者 Mass Storage Class 的未来存储技术可能拥有闪存的容量以及 DRAM 的速度，在容量和速度之间达到很好的平衡。

一般手机有几个 G 的 DRAM，几百 G 的闪存。DRAM 容量小速度快，闪存容量大但速度慢。如此，手机终端或者计算机系统存在很大的差距，因此需要引入一些新型的存储器介质，使之满足 5G 手机终端需求。这方面的工作国内外同行都在做并形成竞争，我们希望该项技术将来用于手机终端，能推动手机在 5G 信息高速公路上快速奔跑。

此外，自动驾驶现在也发展得有声有色，可能这方面的工作跟进很快；还有无人机的组网亦是如此。工业互联网可能是一个未来方向。

Q3 : 国内企业在 5G 时代有很多机会，产品规划者需要厘清思路：该做哪方面的芯片，最先实现的应用场景是什么？未来哪些芯片能与之对应？

尹教授：从产品角度来看自有其内在规律。站在应用角度，我非常赞同缪教授的看法，最快的应用是手机终端和消费类电子。在 3G 之前我们就在讨论，带宽增大了我们能做些什么？在技术普及之前，我们设想的 killer application 其实没能实现大规模应用。比方说，3G 之前视频电话被视作杀手锏应用，后来视频电话应用却不多；当大带宽出现之后，诸如抖音、B 站等短视频平台应用反而多起来了。其实这些应用很多在技术真正得到推广之前是没有料想到的。根据我们先前的经验，技术的广泛应用一般会来源于消费类。因此，当信息高速公路建成之后，最快的应用可能还是与日常生活相关的消费终端、娱乐等场景。举个简单例子，手机除了基本通信功能之外，增加

了很多娱乐方面的应用，如 AI 加入之后很多应用变得十分有趣，比方说图像的风格迁移、视频编辑以及更丰富的创作。

这些因娱乐用户产生的数据会占用信息高速公路的流量。从这个角度来讲，用户生成的丰富数据会与 5G 铺展的信息高速公路能很好的结合起来。这些应用暂时还不能完全设想出来，一旦基础设施架设完成，一定会有更好的产品、更好的创意形成。

至于车联网与工业互联网，我个人认为工业互联网会更快一些。早在 3G、4G 时期我们就提出 machine-to-machine (M2M) 系统概念，目前该系统一直未能建成；既是应用方面又有技术上的原因，还存在带宽能力不足的问题。待到 5G 能提供足够的带宽之后，将会给诸多应用提供想象空间，包括工业互联网用到的分布式工业系统，以及张教授提到的利用 5G 提高现有制造业信息化水平，等等。车联网若从技术角度来看无疑会向前走一大步，但要做好区分工作：一部分是指车内的信息、娱乐、消费等相关应用，这部分与手机终端应用有很多共通的地方，会发展得更快；另一部分与真正的自动驾驶相关。自动驾驶汽车 (AV) 不完全是技术问题，还涉及伦理与法律法规，这个实施过程会很漫长。这是我对 5G 应用场景的一些想法。

那么，5G 应用会驱动哪些芯片的发展？我个人认为一类是存储类芯片，信息处理方面无论是用户产生数据还是机器产生数据，最终都需要做处理；一部分需要在云端数据中心进行处理，另一部分则在终端上处理。所以满足这些数据处理需求的计算类芯片会有新的机会。现在我们看到的传统类的芯片架构是不能满足像 AI 应用对于算力、功耗两方面的需求。所以，这两年有较多讨论关于新型的计算架构。我相信在未来芯片和产品中，AI 一定会受到关注并成为大有前景的 5G 应用场景之一。

Q4：“超带宽”给存储芯片带来机会。那么“低延时”是否也是如此，比方说解决过去 2G、3G 时代报警系统需

要很长时间响应的实际工业问题。从 5G 的“低延时”特征作分析，5G 时代最快能形成的应用有哪些？

张教授：中国在去年 6 月颁发 5G 牌照时，除了三大运营商我们也给广电发了牌照，目的是利用广电 700M 频段的优势开拓应用市场，这充分说明政府决心从多个领域推进 5G 商业化的进程。现在看起来最多的应用还是手机终端，这是最直接的 5G 体验。但是我们看其他国家，美国到今天还没有推出手机终端，它将 5G 网络的固定带宽转换成 Wi-Fi 信号；这是因为美国还没有开放我国投入使用的 S 波段和 C 波段，美国 5G 主要用毫米波段通信，难度非常大，这也是美国看上去走得慢一些的缘故，殊途且不同归。在美国 5G 手机相对 4G 的意义不是很大，但是 Wi-Fi 无线市场还是比较明确的。中国的 4G/5G 目前还是套用。

回到刚才的话题，5G 是一个大的时代、一个技术阶段。技术与应用是相伴的，技术再先进若产品缺乏应用的支撑，那就不完美。所以我们刚才提到的 AV、工业互联网、IoT 都在推进，也有可能有着很好的应用前景。套用一名言：它的优势在于它还未曾被发现。未来 5G 应用需要再挖掘，包括我们认为已经开发成熟的手机应用端。5G 商用仍需加油！

5G 需要存储、架构、信息的转换与收发，在这里宽禁带半导体有着很大的发展空间。除了频率高、功率大、更重要的是它的效率高，这点回应了刚才提及的低功耗相关问题。因此很多宽禁带半导体相关企业在新基建背景下都有很好的发展空间。在此过程中，首先需要解决知识产权问题，无论是存储还是宽禁带领域。另外，半导体是战略性的行业，也是商品化、市场化行业，我们要踏实地做技术、管理、产品、把控上下游质量，这样才能真正地支撑我们半导体产业的后续发展。这点至关重要。

Q5：超大数据流的交互除了体现在数据通信及数据处理上面，还包括数据存储。之前我们提到 3D 存储，而全闪存存储磁盘阵列也是一个方向，它在工业视频监控、高清动态视频数据流的需求很大。过去用硬盘做存储，现在

5G 的三大核心应用场景：

- 1) 增强移动宽带 (eMBB)：即网速的提升，主要体现场景为手机终端的网络速度的提升；
- 2) 低时延高可靠 (uRLLC)：主要应用于特殊场景，车联网、工业控制，远程手术等；
- 3) 低功耗超大连接 (mMTC)：主要应用于物联网场景，可将大量的工业传感器、终端接入网络。

用闪存做磁盘阵列，这将会带来怎样的用户体验？

缪教授：在存储系统方面，有一种全闪存的存储阵列，以前大量数据存在磁硬盘上，功耗大、速度慢。现在是个过渡期，把冷数据放在磁硬盘上，热数据放在 SSD 固态硬盘上，未来的方向是全闪存阵列。这个存储系统本身依赖于存储颗粒，SSD 阵列首先要将闪存芯片做出来，所以国家投入 2000 多亿元来做 3D NAND 闪存芯片。

未来存储芯片将从材料（3D NAND 颗粒）、配套的控制、软件、设备到 3D NAND 制造、应用，我国有希望全面贯通整个信息存储产业链。从过去的硬磁盘转换到全闪存的 SSD 阵列，这无疑给下游产业链创造了机会。

Q6：新基建已拉开帷幕，5G 基站、5G 终端和横向应用将逐次开展。第三代半导体（GaN & SiC）将如何借这阵东风，给国内企业创造更多的机会？

张教授：中国的宽禁带与第三代半导体的发展，从研发开始就与世界处于同步的阶段，无论是 GaN 还是 SiC。比方说 GaN LED 我们已走在世界的前列；在微波射频方面也做得不错，尤其是有些军工应用。另外，中国的 GaN 及 SiC 技术走的路与国外略有不同；无论从专利还是各方面的表现相对硅半导体要好一些。最后，宽禁带是一种特殊应用，它的制程要求不太高，国内现有的产线工艺就可以满足；因此它对于国外的设备及材料的依赖性不大，拥有自主性较高一些。因此，宽禁带半导体是我国半导体行业与国际水平最接近的领域。

5G 对于 GaN 及 SiC 都有较高的要求，比方说基站，除了频率、功率之外还要求高效率。在新基建 +5G 的带动下，所有企业都有机会，当然我们需要注意人才的培养、基础的研究、包括产业化的融合。举个例子，西电在 SiC 方面的专利位居全球高校第八名，前七位是美日的企业居多，他们的专利很容易转化成技术，中国的专利还掌握在科研单位及高校的手上，即便是转化也需要漫长的时间，更何况中国的产学研融合能力本身就不够。在此呼吁：企业能介入项目的研发阶段，这样会提高专利的实用价值、产学研更加融合。

总而言之，中国宽禁带半导体企业的机会还是有的，相信经过大家的努力，还是能支撑整个 5G 的长时间建设过程。

Q7：4G 时代用户已经在关注信息安全保障的问题。

进入 5G 时代，“超带宽”给信息安全带来更大压力。站在信息安全的角度，5G 将给芯片企业创造什么新的机会？

尹教授：从信息安全的角度，无论 5G、4G 还是 3G，大家对于信息安全的关注度都是一样的。实际上我们在互联网上的大量信息是缺乏保护的，包括现在的手机终端，很多信息被传输走了。未来的很多应用包括手机终端以及工业设备在内，数据都需要通过 5G 与云平台进行互联，因此这个问题将更加突出。

为此业界已在探索不同的思路。比方说，1) 最基本的方法是对数据进行加密，无论在我们的数据终端，还是云数据中心的服务器上，都需要极强算力的安全芯片。既然数据要加密，那么随之而来的就是数据解密，这给数据中心带来很大压力。2) 另一种思路就是学术界和工业界正在提出的“同态计算”概念。所谓同态计算，就是在处理信息的过程中，无需对数据进行解密，把经过加密的数据直接拿来计算。这会带来一定的好处，但对芯片的压力较大，要求算力极强才能做数据处理。此外，3) 这两年兴起的区块链方式，也是解决信息安全的途径之一。当然区块链是一个分布式系统，它对分布式设备里面的存储、计算等都会带来新的挑战。就拿比特币来做比较。现在比特币的交易速度或者说是节点的处理速度，还不能满足未来工业互联网中大量机器设备处理互联速度的需求。

从这些不同方式来看，未来 5G 时代或在新基建大背景下建设信息中心或更多信息系统时，对于信息安全相关的芯片、IP 的需求是相当巨大的。无论是基础的信息设施，还是设施内与信息安全相关应用，都会带给芯片企业以极大的推动作用。中国近几年对于网络信息安全倾注了心力，包括在很多关键领域中建立自主可控的体系。我相信随着新基建的推进，定会给整个集成电路行业带来新的机会；也希望工业界和学术界能抓住这个机会取得长足的进步，守护国家与消费者自身的信息安全。

Q8：在什么山上唱什么歌。请各位专家用一句话概括 5G。

缪教授：5G 技术的推广与使用将极大地推动国产存储器的发展。

张教授：5G 时代希望中国的产学研融合与知识创新体系能借此东风上升一个台阶。

尹教授：5G 会对整个集成电路产业有明显的拉动作用，也会造就一批有竞争力的企业。◆

Siconnex BATCHSPRAY[®]

自动装载及RCH专利技术

这项研究的目的是为了满足不同客户和业界未来的需求。获取专利的定位梳处理 (Retainer Comb Handling, 简称RCH) 系统提供了一个全新的全自动化解决方案。

专利号: AT515531 B1 2015-10-15 / DE 102015217132A1 / US 9,698,032 B2

Siconnex Customized Solutions 公司位于奥地利·霍夫北萨尔茨堡, 已有超过 15 年历史, 是一家成熟且市场领先的设备制造商, 为晶圆加工提供手动装载的 BATCHSPRAY® 设备。公司下一步计划当然是成为现有客户的全自动解决方案的领先供应商之一, 并拥有巨大的潜力获得新的合作伙伴。

我们拥有多年的经验, 对于工艺腔室以及与 BATCHSPRAY® 配套的酸、溶剂和清洗设备非常熟悉。然而, BATCHSPRAY® 自动装载设备对于我们而言是一个新的挑战。我们从两个主要目标开始: 简单的设计和最佳的工艺性能。以下我将站在工程师的角度, 将已成功实施的解决方案加以分析。

工艺工程师追求“工艺性能”

争取最大可能的开口面积是获得最佳工艺结果的关键因素之一。在机台高速旋转过程中, 所有中断化学药液喷淋的行为都会影响到晶圆上药液清洗/涂覆的均匀性。我们借助三个彼此独立的定位梳装置, 创建了最佳的解决方案并获得超过 80% 的开口区域——这是采用其他常规装置所无法获得的。

此外, 晶圆盒中 slot 槽位较少或空槽的批次也是必须考虑的因素之一。晶圆正面或背面未进行屏蔽可能会受到温度或化学反应的不同影响。因此, 我会选择对首尾两端的晶圆都采取屏蔽措施、并且没有空槽的批次。

对晶圆首尾两端晶圆进行屏蔽处理, 以及晶盒之间晶圆的装载, 都是通过取出与放入单片晶圆来完成的。该批次的空槽被装满工艺片, 背面已做屏蔽的晶圆片始终被放置在第一个空槽的 slot 中。BATCHSPRAY® 自动装载设备上配置的每个晶圆装配站 (station), 由于 station 空间有限, 最多可容纳 6 片屏蔽晶圆。假设在终端检测系统的应用场景中, 需要将挡片 (玻璃材质的) 充作首尾的屏蔽晶圆。

由于工艺设备只有在连续使用时才能达到高产量的



晶圆仅采用了3个RCH定位梳装置作为支撑点, 最终获得了超过80%的开口面积。

目标。因此, 我们总是会保有一个以上的空置 station, 为工艺流程中下一批次晶圆做备用。工艺腔室中的晶圆卸载之前, 所有准备工作都已完成, 在不到一分钟内将完成的批次与新准备的批次进行交换。这很容易实现, 因为我们的设备支持使用 25*slot 的卡槽, 能同时处理所有的晶圆。多片晶圆的装载是通过处理每片晶圆来实现的。工艺完成



每批次晶圆装槽时, 首尾两端都插入屏蔽晶圆或挡片, 这对于工艺生产十分有益的。



配件设计简单：在工艺腔室中部件不需要做机械运动或移动，可在没有教程指导的情况下轻易更换或维护。

后，每片晶圆都返回其最初的槽位中。

硬件工程师追求“简单的设计”

工艺腔体中所有零件都受到不同化学物质和温度的影响。这就是为什么我们将定位梳装置设计的尽可能简单。每个 RCH 装置都是单件式的，该部件无需在工艺腔中做机械运动或移动。所有装载机的卸载均由机器人和工艺工程师进行。

在工艺过程中，导致 RCH 装置损耗的另一个原因是旋转的晶圆所引起的机械应力。因此，需要将 RCH 装置设计得更易拆卸，这点非常重要。通过努力，我们设计的

RCH 装置可以快速更换而无需事先安排教学操作。

每台带有旋转系统的设备都面临着振动方面的挑战。三个独立的 RCH 装置使我们能够在控制好重心的前提下设计转子，而无论装载的晶圆数量和转速如何，结果几乎都不会产生振动。

模块化设计已经在我们的其他 BATCHSPRAY® 设备中被证明是有效的。诸如机械臂或 station 之类的组件都以模块的方式构建，模块不仅可以升级或更换，而且它能让升级和更换变得更快捷、更容易。◆



BATCHSPRAY® 晶圆自动装载设备与 BATCHSPRAY® 配套使用的酸、溶剂、清洗设备都是兼容的，均采用模块化设计。占地面积不到11平方米。

技术总结之“特点与优势”

- BATCHSPRAY® 晶圆自动装载设备，拥有与 BATCHSPRAY® 配套使用的酸、溶剂、清洗设备，一体化解决方案。
- 定位梳装置（RCH）可同时兼容 8 寸与 12 寸，可共用一套操作方法。
- 为 8 寸及 12 寸（25 slots）机械臂和 station 都配备了晶圆检测传感器，可用于现场监控与事后追溯。
- Station 配备两个专用的卡槽以及 1 个以上备用卡槽，其中 12 寸对应 27 个 slot，8 寸对应 52 个 slot；每个卡槽首尾多设计 1 个 slot 专门用来放置屏蔽晶圆或挡片；备用卡槽最多可容纳 6 片屏蔽晶圆。

- 配备了第二组可选的处理方案，适合在 left/right 或 dirty in/clean out 模式下进行操作。
- 支持业内的通信协议（Gem300）。
- 兼容全自动化 Fab 厂内的软件和硬件。
- 针对六轴机器人，最佳选择是业内知名的机器人系统提供商。

以上设备的优点以及配备了与 BATCHSPRAY® 兼容的酸、溶剂、清洗设备，这足已让我们赢得世界领先的半导体制造商的青睐，期待未来能发展更多的客户……

BATCHSPRAY®
Autoload

推动离子注入工艺演进的新型气体源

在 半导体器件各类型产品和设计节点技术中，存在着一种驱动力，推动着晶圆厂制造出质量更高的芯片。汽车、物联网和其他工业应用要求芯片在长时间内具备高可靠性，甚至有些芯片必须在温度、湿度波动环境、振动或其他恶劣的环境下运行时仍保持可靠的性能。一些前沿技术的半导体 IC 芯片，例如 5nm 及以下线宽的技术，Gate-All-Around (GAA) 或其他 3D 架构，为实现应用所需的低能耗与高性能，要求晶圆厂严密控制 1,000 多道芯片制程中的可变性。为了帮助他们生产出满足高可靠性要求与性能标准的芯片，在高质量半导体制造需求下的技术创新对于可变性和缺陷的控制变得至关重要。

离子注入是集成电路组件关键工艺之一，这些工艺造就了经济高效的组件，最终遍及我们生活中。从集成电路制造初期至 1970 年代中期，热扩散是一种给硅衬底进行 n 型或 p 型掺杂的主要工艺，由于单片晶圆和晶圆之间掺杂浓度的差异高达 20%-30%，因此限制了制造工艺的良率及可靠性，导致无法降低生产成本并实现经济量产规模。而离子注入工艺之所以能够取代热扩散成为解决方案，是因为它能将所需离子精准的注入到衬底上，且确保其注入的剂量、位置及深度。如今，离子注入工艺被用来注入超过 15 种不同的离子于不同应用上。图 1 展示了集成电路

组件进入大批量生产阶段后，离子注入种类的演变。

在离子注入气体源及钢瓶上的革新

要制造体积更小更复杂的晶体管，需要更薄的薄膜、更浅的离子注入深度、更高的离子注入剂量，以及非电性材料的改变。此外，新离子注入种类和严格的工艺要求，更凸显了机台使用上的挑战，并对最终组件的性能和生产线的产能造成影响。

本文将介绍如何通过控制离子注入机内的化学反应来实现高效能的离子注入工艺，并通过两个案例研究，展示如何解决这个关键的化学挑战，继而快速筛选问题并优化新材料直至解决问题。

卤素循环：严重影响机台的生产力

氟化气体较容易离子化且易挥发，因而成为掺杂气体源的首选，但是氟化物也容易与电弧室内由钨或钼制造的部件产生强烈化学反应，如图 2 中以 GeF_4 为例的卤素循环，相当典型并足以代表所有含氟气体源的循环现象。

不断的蚀刻和沉积反应导致消耗的氟不断再生，形成一个永无休止的过程，即卤素循环。这种现象导致钨在阴极、反射极和孔径等电弧室组件（图 3），以及在其他离子源组件（如引出电极和隔离组件）上长出胡须状钨金属。氧化物离子源也有非常类似的一系列问题，在电弧室中形成氧化钨，这最终导致离子源失效。当机台停止操作，必须重新清理离子源才能让机台继续操作。这种卤素循环是导致离子注入机台日常操作中最常见的失效模式的原因（表 1）。

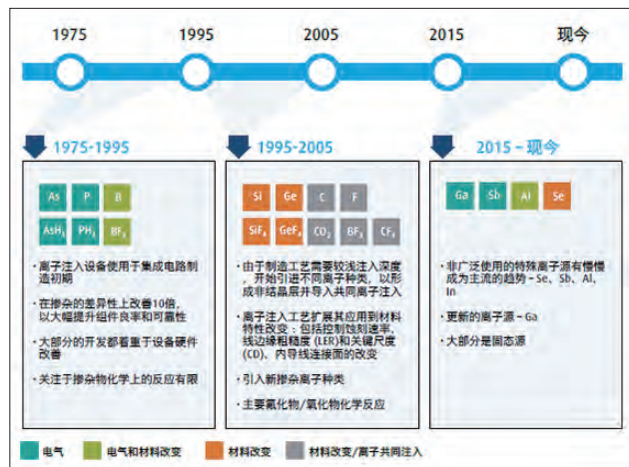


图1. 离子注入种类的演变，以及适用的气体源。

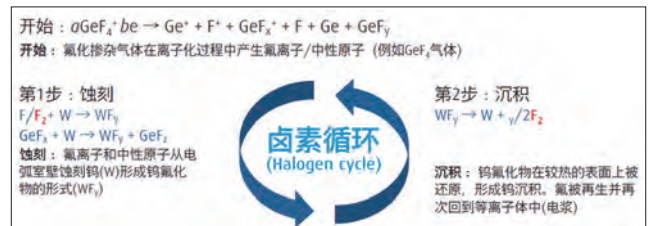


图2. 卤素循环：只要等离子体和离子源一直处于运作状态，由电弧等离子体中电子引发的蚀刻和沉积现象就会一直持续循环。

作者：Ashwini Sinha博士，林德电子研发中心副主任

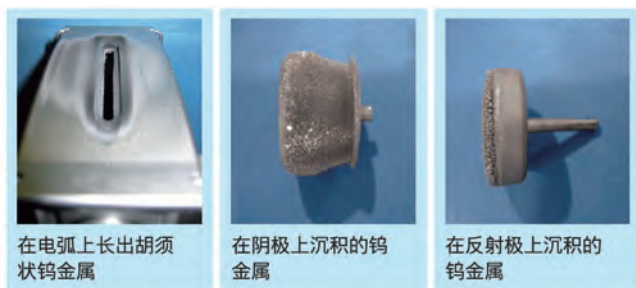


图3. 图示案例是卤素循环对离子注入机台的电弧室组件产生的不良影响。

表1. 卤素循环严重影响离子注入机的组件，产生多种失效模式。

	失效模式	失效原因
1	离子束失效	沉积在阴极、反射极和电极上
2	晶圆上缺陷	由离子束失效引起不希望出现的胡须状钨金属生长在离子源中/离子束路径中
3	离子束不均匀性	沉积于隔离绝缘衬套上
4	电气短路	沉积于隔离绝缘隔离衬套上

由于专用于 GeF_4 操作上的卤素循环没有消减，所以离子源之间的平均故障时间最短只有 50 小时。先前，工程师能够交替使用氢化物和氟化物作为掺杂源气体，通过氟化物 (BF_3) 和氢化物 (AsH_3 和 PH_3) 的交替使用和等比例的使用，利用氢化物作为清洁源来改善解决卤素循环的不利影响。然而，现在的离子注入工艺应用明显倾向于使用氟化物和氧化物，使得上述这种解决方案不再可行。这些第二代离子注入工艺和新材料的引入成为降低机台产能的因素，尤以卤素循环为主要原因。工程师们发现，如果不解决这个严重的问题，就很难使用这些新材料和新应用。

解决方案：离子注入源的化学作用

在第一代离子注入机台和工艺中，离子注入工艺的发展主要来自于物理因素的驱动：离子化程度、注入离子的选择，以及离子束电流的强度、离子能量和离子束形状。随着第二代工艺和新材料的出现，机台的离子源的化学反应成为了一个问题，如上述卤素循环的问题所示。在这一节中，我们将说明开发优化的掺杂气体源的使用方法，该材料同时满足新的离子注入工艺的物理和化学要求，以保持机台的高产出和保证电子组件的性能。

需要注意的是，由于卤素循环过程中沉积物中不断形成，所以采用停机的清理方式来清除之前形成的沉积物并非最佳选择。这不仅导致机台的保养周期过短，而且还会

离子注入的原子种类	传统离子注入源	优化的离子注入混合气体和分子
B, BF_2	BF_3	$\text{BF}_3/\text{B}_2\text{H}_6/\text{H}_2$
Ge	GeF_4	$\text{GeF}_4/\text{Xe}/\text{H}_2$
Si	SiF_4	$\text{SiF}_4/\text{Si}_2\text{H}_6$
C	CO_2	$\text{CO}, \text{CO}/\text{Xe}/\text{H}_2, \text{CO}/\text{CF}_4$
Sb	Sb_2O_3 (s), SbF_3 (s)	SbF_3 (l)
Se	SeO_2 (s), H_2Se	SeF_6 (g)

天然和浓缩的同位素都适用
(s) = 固体, (l) = 液体, (g) = 气体

图4. 新的UpTime®产品提高工厂产能。

增加机台的停机时间。因此在离子注入工艺中，需要有应对措施和方法，以减少和中断卤素循环过程中产生的活性氟离子/中性离子。通过将合适的气体与氟化气体材料混合可以这个目的。

在解决化学问题的同时，还必须保持机台的性能，其中离子束电流是关键的程度指标。因此，整体的挑战是解决机台当机和优化机台性能：确定气体混合物，能延长和增加机台的操作时间，减少机台当机；同时保持高离子束电流。

面对挑战，林德设计并建造了一个离子注入源试验平台，开发新的气体化学解决方案，从而提高离子注入工艺的生产力。基于对离子注入工艺的物理和气相化学的深刻了解，林德发明了新型的气体掺杂源解决方案，不仅可以减轻卤素循环或氧化物的影响，同时还可以增加离子束电流，从而进一步提高离子注入机台的生产力与产出。该测试系统用于快速筛选和优化不同的气体混和物，可显著缩短时间与流程，令所有离子注入工艺的使用者可以采用最佳的解决方案。图 4 列举了林德电子目前提供的几种新的掺杂气体源，以及影响离子注入机台生产力的关键指标，如离子束电流、离子源寿命。

案例研究

下面的两个案例研究展示了离子注入工艺使用者，是如何通过实施这些新的解决方案，并从中获益的。

案例 1：新型掺杂气体混和物，用于实现高剂量、低能量硼离子注入工艺

硼离子注入工艺是集成电路组件中最广泛的一种应用，通常以 B^+ 和 BF_2^+ 离子的形式掺杂。然而，不同的应用组件类型和特定的工艺应用所需的剂量和注入能量差异很大 (图 5)。

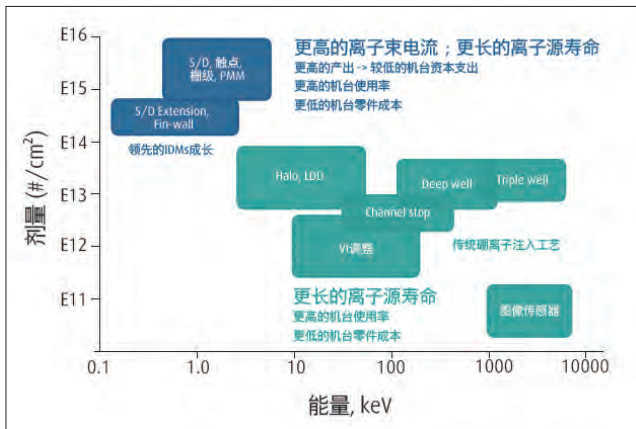


图5. 硼离子注入工艺的各种应用和对硼离子剂量和能量的要求。

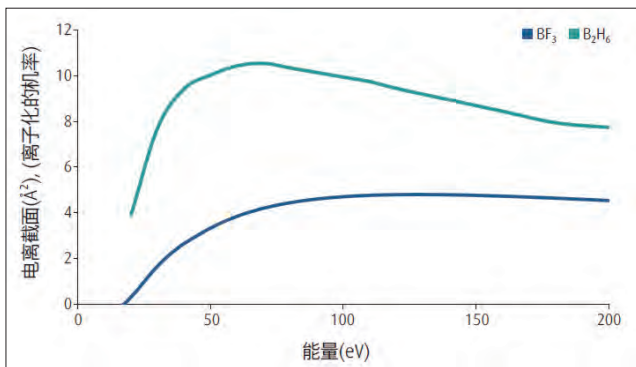


图7. B₂H₆三种气体混合气与BF₃相比, 在性能上有了改进, 原因是B₂H₆的电离截面要优于BF₃。

随着组件尺寸不断缩小, FinFET 架构出现, 使得某些硼离子注入工艺要求采用非常高的剂量 (E15-E16 atom/cm²) 和低能量 (低于 1keV)。这比其他硼离子注入工艺更具挑战性。首先, 机台在这些低能量的情况下通常离子束电流受限, 这会大大降低机台晶圆的产出。虽然其他硼离子注入工艺的平均产量在 50-100wph 范围内, 但 FinFET 要求的高剂量低能量离子注入工艺的产出可能会限制在 15-30wph。其次, 低能量注入通常对离子束失效 (glitch) 非常敏感, 这会导致晶圆缺陷或微粒产生。由于机台无法达到这些高剂量低能量离子束电流的规格要求,

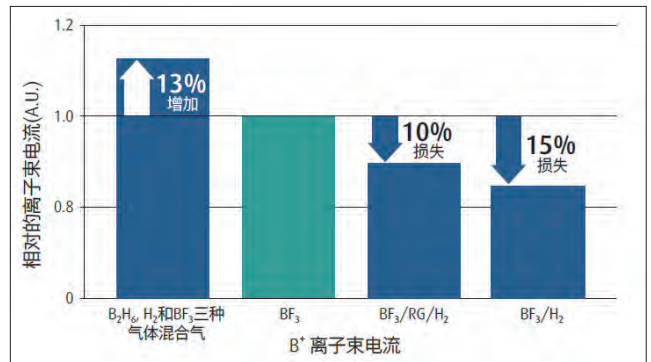


图6. 从实验室试验平台上筛选掺杂气体。RG=稀有气体 (氩、氦或氙)。

导致离子源出现故障, 这并不罕见。很明显, 我们需要开发方案来帮助设备应对这些高剂量低能量的要求, 特别是增加离子束电流 (设备吞吐量) 和增加离子源寿命。

林德电子已经开发出一种新型的 B₂H₆、H₂ 和 BF₃ 三种气体的混合气, 该混合气被 IDM 广泛采用, 用以提高其硼离子注入工艺的产能。林德电子采用 UpTime® 包装的亚大气压 (sub-atm) 输送系统的优势将混合气体封装在单个钢瓶包装中, 因此无需使用单独的气管将混合物输送到离子源腔室。

要开发这种解决方案, 需要非常了解电离过程及其产生的化学物。所有潜在的方案, 尽管可能减缓氟离子的化学反应, 但会导致离子束电流的降低 (图 6)。我们利用 B₂H₆ 良好的电离特性从根本上改变电弧室内等离子体 (电浆) 的化学和物理反应。在这种改变等离子体特性的环境下, BF₃ 的电离作用增强, 可以产生更多的 BF₂⁺ 和 B⁺ 离子, 电离截面的具体特性如图 7 所示。

内部测试结果表现, 相比传统的 BF₃ 掺杂气体, B₂H₆、H₂ 和 BF₃ 三种气体混合气的 B⁺ 离子束电流至少提高了 13%。H₂ 和 B₂H₆ 产生的氢和氢化物消除了卤素循环, 从马拉松测试中可以看到非常干净的离子源运作结果。用户的试验结果表明这种硼掺杂气体混合气的优异特性, 不需要再花费大量的内部开发成本和时间。

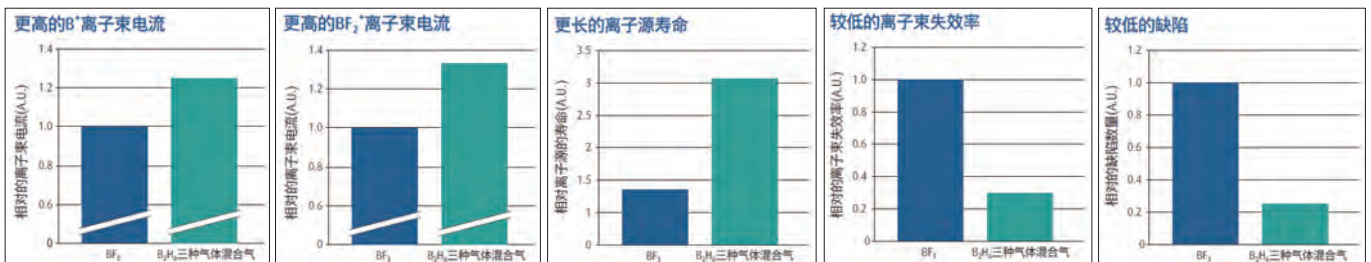


图8. 显示了客户在他们的晶圆厂中使用B₂H₆、H₂和BF₃三种气体混合气所获得的益处, B⁺离子束电流可以提高15%-30%。

表2. 潜在的n型掺杂源（如锑Sb）由于不是气态的，它的广泛使用受到了限制。

	固态掺杂源的制约因素	细化特征
1	比较久的程序/离子束转换时间	气化器每次进行加热/冷却转换需要20-30分钟
2	有限的坩埚寿命	约60-100小时
3	流量的控制	剂量控制的挑战
4	固体会再次沉积于较冷表面上	缺陷尘粒和需要经常性的维护保养要求

案例 2：类似气体的锑掺杂源

最近，第三代离子注入种类逐渐成为主流，或成为下一代工艺流程的可选项。目前业界正在研究硒，试图使用它来减少接触电阻；且随着功率器件的应用越来越广泛，我们也发现了铝和锑的更多用途与用量增加。镓是一种潜在的 p 型掺杂原子。巧合的是，所有这些新材料的传统来源都是固体，这为开发其他离子注入材料带来了挑战。

除了砷和磷，锑（Sb）是另一种潜在的 n 型掺杂原子。然而，因为没有气态的来源，它的采用受到限制（表 2）。传统上，只有固态源如 SbF₃、Sb₂O₃ 或金属锑被用作掺杂源。固态源通常通过汽化器组件输送，其中固态掺杂源放置在离电弧室非常近的坩埚（加热器）中。将坩埚加热到较高的温度（250°C–1,000°C），使留在坩埚中的固体挥发，然后通过流经热坩埚的载气输送。这种输送方法受到诸多限制。相对来说，气态的离子源几乎不存在这些限制的。

综上所述，尽管与 As 相比，Sb 具有更浅的离子注入深度和更少的原子迁移等出色的特性，这些限制则阻碍了 Sb 作为掺杂源得到更广泛的应用。

林德电子最近采用了五氟化锑（SbF₅）作为锑气体源，它用一种非常简单的钢瓶包装的输送系统代替了非常麻烦的气化器操作（图 9）。SbF₅ 有几个良好的特性，非常适合用来替代传统的固态 Sb 掺杂源（表 3）。

H₂ 或 H₂ 与稀有气体（例如 Ar、Kr 或 Xe）的混合气体，与 SbF₅ 气体一起使用，可以作为卤素循环的强力缓冲剂，图 10 展示了采用 SbF₅ 作为掺杂源的电弧室在工作 200 小时以上的状况，组件光洁如新，这说明卤素循环得

表3. 五氟化锑（SbF₅）具备的良好特性使之适合作为锑气体源。

	实现条件	SbF ₅ 的良好特征
1	大气环境	蒸气压范围7-10 torr，可经由标准的离子注入气体管路轻松地释放为蒸气
2	质量流量计(MFC)	通过即时监测流量的变化，控制流量
3	离子化特性	可产生高组分的Sb ⁺ 和Sb ⁺⁺ 离子
4	输送方式	兼容标准的离子注入气体管路

到有效抑制。如前所述，保持离子电流的物理性能与改善电弧室化学反应同等重要。图 11 展示了出色地转化 Sb⁺ 和 Sb⁺⁺ 离子的过程。

目前，几家领先的 OEM 厂和设备制造商正在进行全面的产品认证。

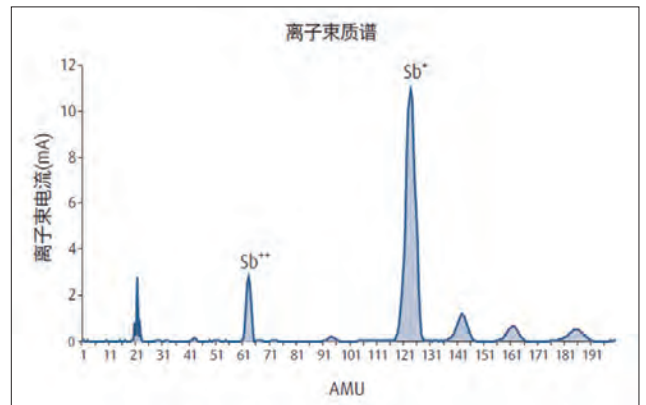


图11. SbF₅在机台端的质谱。图片来源：Axcelis

结论

随着工艺技术的不断发展，需要注入更多种类的 n 型或 p 型材料和沉积复杂的薄膜层，离子注入工艺无疑会继续得到广泛应用，通过引入新的原子种类，并利用离子注入工艺改善新的掺杂材料。为了支持这些新应用，还需要新的离子源材料。如上所述，必须同时对物理和化学层面进行优化，才能确保最终商业化的成功。

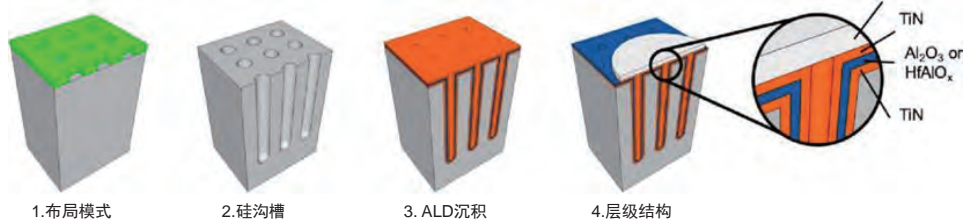
林德率先开发了新型离子掺杂源，有助于厂商提高离子注入设备的产出，减少设备故障并提高良率。通过使用我们专有的筛选试验平台和协议，我们为客户快速制作了新材料的原型。这些新型掺杂材料与创新的 UpTime 钢瓶包装相结合，为离子注入工艺提供了最佳的产品组合，以及具备最低拥有成本的解决方案。◆



图9. 从(a)固体气化器发展到(b)气瓶包装。

Picosun的ALD技术使3D硅集成微电容获得高性能

芬兰 Picosun 集团是全球领先的 AGILEALD® (原子层沉积) 薄膜涂层解决方案供应商, 报道了如何用 ALD 技术制造硅集成三维深沟槽微电容, 并通过测试记录下微电容的性能。



图解: 3D微电容制造的主要技术步骤: 1) 硅表面方格状孔的图形; 2) 通过电化学微加工 (ECM) 对硅进行高纵横比通孔; 3) 金属-绝缘体-金属(MIM)堆栈的原子层沉积 (ALD); 4) 铝沉积和层级结构。

随着便携式和可穿戴电子产品对效率和性能的要求在不断提高, 同时元器件的尺寸遵循摩尔定律在逐渐缩小, 这给电子设备的电源管理带来了新的挑战。

解决方案是进一步将关键器件组合集成到 SiP (系统封装) 或 SoC (片上系统) 架构中, 其中所有设备, 包括电池或电容等储能元件, 都彼此紧密地封装到一个微型化组件中。

这就要求采用新技术来提高储能单元的性能, 并缩小尺寸。潜在的解决方案是使用超薄、交替排列的导电层和阴极材料形成储能结构、最终形成三维、高纵横比和大面积的沟槽微电容。

因此, Picosun 公司的 ALD 技术已经实现了 3D 微电

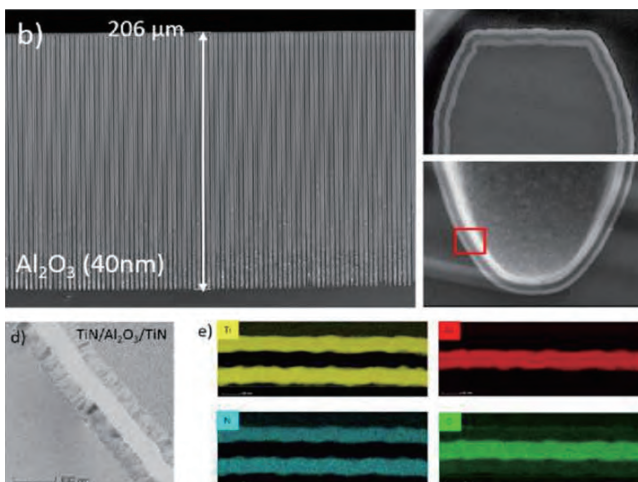
容前所未有的性能。通过 PICOSUN® ALD 设备, 在硅衬底上沉积 TiN 导电层和 Al₂O₃ 及 HfAl₂O₃ 绝缘电介质层, 最终形成高纵横比 (最多 100) 的沟槽刻蚀堆栈。采用此法生产出的平面电容其电容密度最高达 1μF/mm², 创造了新的记录。

此外, 器件的功率和能量密度分别为 566W/cm² 和 1.7μWh/cm², 性能超过大多数采用其他电容技术。ALD 微电容的电压和温度稳定性表现出色, 分别为 16V 和 100℃, 可以连续工作超过 100 小时。

这些优异的性能为电容技术的产业化应用铺平了道路。随着 ALD 工艺的逐步成熟, 它在现代半导体制造业中的地位日趋稳固, 因此 ALD 技术已经融入到几乎所有先进的微芯片生产线中。

意大利比萨大学信息工程系主任 Giuseppe Barillaro 教授表示, “只有几微米的硅材料用于制造集成电路的电子元件, 我们利用顶部可用空间制造大面积的硅集成 3D 微电容。电化学微加工技术是比萨大学在过去十年中发展起来的, 在硅中能够蚀刻高密度沟槽, 纵横比高达 100, 该数值是深反应离子刻蚀所无法达成的。这为我们提高包含 ALD MIM 共形涂层的 3D 微电容的面积奠定了基础。”

Picosun 集团副首席执行官 Juhana Kostamo 说, “我们的 3D 硅集成微电容所取得的成就再次表明 ALD 技术对于现代微电子学是多么必要。公司有着数十年的专业知识储备来开发新的解决方案, 当系统性能和集成度要求越高、系统规模反而越小时, 这项技术可以用来应对行业的挑战。此外, 小型而结构紧凑的产品意味着材料和能源消耗会更小。”



图解: b) 圆柱形沟槽排列, 间距为4μm, 直径为2μm, 纵横比为100, 由40nm TiN、40nm Al₂O₃和40nm TiN通过ALD技术生成共形薄膜层的SEM横截面; 右侧插图显示单个沟槽的顶部和底部的MIM堆栈细节。d) 在ALD沉积的沟槽底部拍摄, 纵横比为100, 由40nm TiN、40nm Al₂O₃和40nm TiN组成的MIM堆栈的高分辨率TEM图像。e) 展示左侧MIM堆栈的TEM-EDX元素图, 包括Ti (黄色)、N14 (青色)、Al (红色) 和O (绿色)。

在sub-fab中实现智能制造

工业4.0运动正迅速成为一种成本效益得到优化的制造模式。Edwards Vacuum的专家正在展示行之有效的办法，可通过利用部分fab中智能制造技术来迅速降低成本，同时改善正常运行时间。但制造商在追求更健康的底线时并不总是首先考虑这些制造技术。

从义来讲，智能制造是指从制造过程的各个方面收集数据，并通过使用先进分析和建模功能（如人工智能和机器学习）来提高过程性能和生产率。它已被所有行业的制造商接受，并被誉第四次工业革命（工业4.0）。

半导体制造商在收集和分析过程数据方面有着丰富的经验。作为智能制造概念的引领者，为了进一步优化fab（晶圆厂或晶圆产线）的综合性能。目前，半导体制造商已经意识到将智能制造技术扩展到sub-fab（可以理解为晶圆生产辅助区域，或者次洁净区）系统管理过程中的潜在优势。

在传感器、数据管理、分析和人工智能领域的最新发展推动下，制造业涌现新的愿景。该愿景包括整合供应链；使用网络物理系统和数字孪生创建虚拟工厂；使用大数据技术访问机台、工艺、产量和设施数据；并积累和应用关键领域知识。

智能制造是一个广义的概念，通常最好的描述是结合

技术和解决方案，通过降低和/或管理风险和不确定性来优化运营。实际上，它正在使用大数据基础架构和信息技术来提供高级分析，并创建专门知识和卓越运营模型的知识网络。它以更有效的方式连接人员、机器和过程。

半导体制造商长期以来一直在使用先进的自动化和统计控制技术。随着fab厂的运营变得更加昂贵以及意外停机的成本增加，它们使用智能制造理念来增强功能、打造自身。

他们还将其扩展到sub-fab中的关键工艺支持系统。多年来，sub-fab已发生翻天覆地的变化，从最初只是在位于fab外部的一个辅助站，发展到现在许多方面的复杂程度不次于fab本身，只是两者分工不一。一个典型的量产型fab厂的月产能是40,000片，可能拥有1,500台生产设备。它的sub-fab将拥有2,000个真空泵、1000个尾气处理系统以及其他辅助系统。芯片制造过程中的大多数关键工艺都需要高真空环境，而泵的意外故障会对制造过程

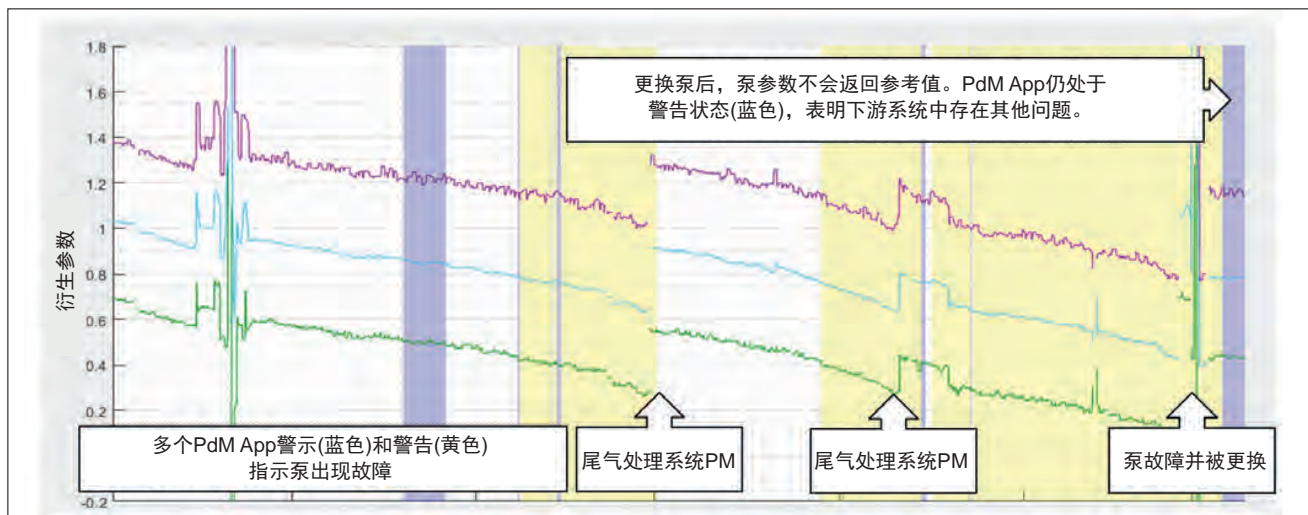


图1. 监控真空泵的预测性维护应用 (PdM app) 的输出。

作者：Alan Ifould, Erik Collart, Antonio Serapiglia和Michael Mooney, EDWARDS VACUUM

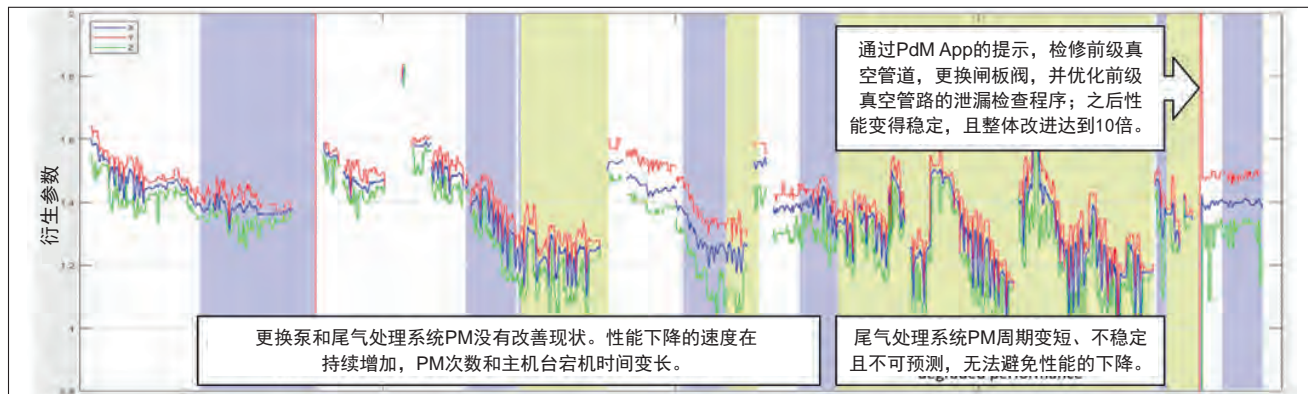


图2. PdM数据来源于：工艺机台在HVM环境下的晶圆产量相比其他的仅有10%。

造成重大破坏，从而严重影响整体生产率或造成产品的损失或报废。

sub-fab 中的智能制造，可通过对工艺流程中关键的真空和尾气处理系统设备进行全面监控，来增强真空系统的安全性。使用专门设计的模型和算法，合理预测与危险工艺化学品、高流量易燃气体、吸收固体物质以及液体和固体冷凝物相关的严重失效案例。

它还可以对新的苛刻工艺步骤和材料进行快速的根本原因分析，提供关键工艺的真空状态，通过将真空环境与晶圆产量结合可加快产量提升，并支持新的 sub-fab 设备快速安装。

Sub-fab的系统方法

人们逐渐认识到真空泵和尾气处理系统并非隔离、独立式设备。它们彼此相关，并对更宽泛的真空系统产生关联，包括前级真空管路、闸板阀、其他真空组件和 fab 加工机台。监视泵参数可显示单个泵的运行状况，以及上下

游组件（包括前级真空管路、闸板阀和工艺腔体）的运行状况。在泵或尾气处理系统处获取的数据可帮助确定真空系统泄漏的程度和具体位置。基于真空学和热力学的算法可能给工程师带来一些问题，随着时间推移，它们会严重影响到产量。

图 1 所示为监视 HVM 环境中真空泵的预测维护应用程序 (PdM App) 的输出。绘制的参数来自多变量分析，并响应各种故障类型。图中呈下降趋势，并被临时复位中断。将 sub-fab 维护记录与参数时间轴进行比较，可发现复位中断与在同一加工机台的尾气处理系统上执行的预防性维护 (PM) 程序之间一一对应，这表明下降与尾气处理系统设备的状态有关，而非泵本身的运行状况问题。PdM App 的其他泵参数也证实了这一点。随着时间推移，演变过程进一步表明，尾气处理系统 PM 后并未完全解决当前问题：衍生参数未返回到初始默认值，下降趋势再次立即恢复。最终，成功诊断出泵的故障，加之对外部下游问题的成功分割，可减少计划外的机台宕

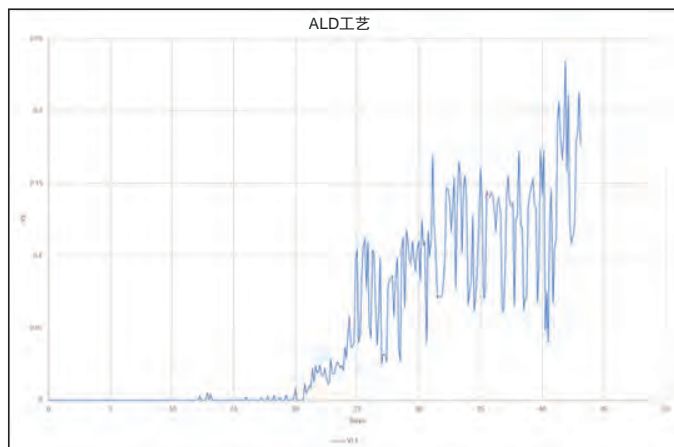


图3. 原子层沉积机台上的泵的振动信号（左）和副产物沉积在内部转子上的图片。

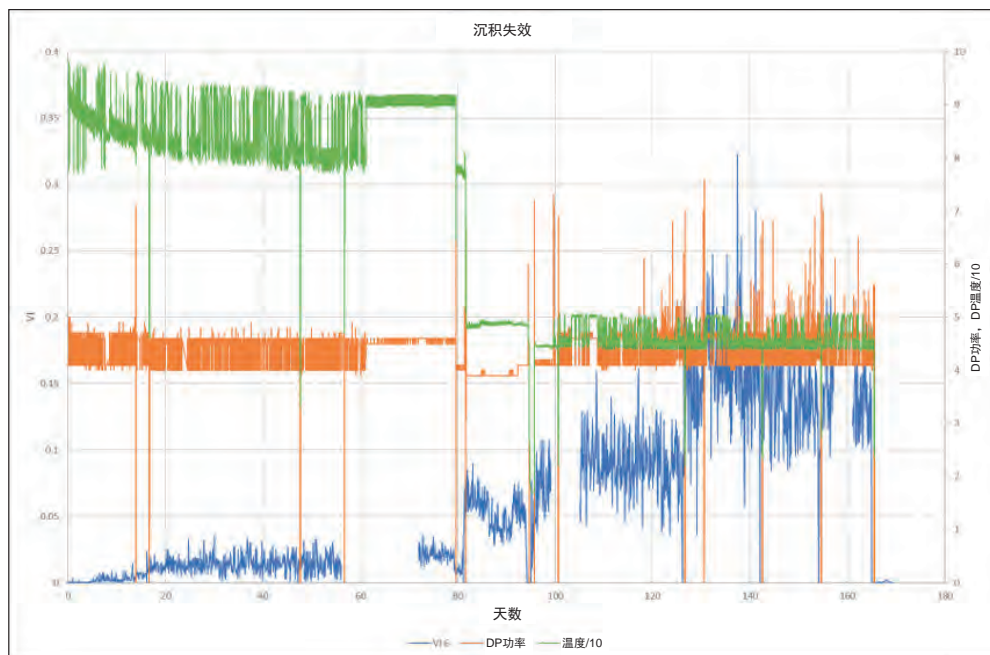


图4. 从用于LP-CVD Si₃N₄沉积工艺的泵中获得的干泵功率（橙色）和温度（绿色）以及振动数据（蓝色）。

机时间。

图2展现了HVM环境下加工机台仅提供其他竞品10%的晶圆生产状况。多元PdM App正在监控真空泵的运行状况。相关参数的时间轴清楚显示随着时间推移、因尾气处理系统PM驱动复位中断而导致的下降。

最初，下降趋势没有那么严重，尾气处理系统PM可通过多个阶跃变化来重新设置泵的运行状况。但是，在每步改进之后，下降几乎会立即恢复。随着时间推移，尽管提高了泵和尾气处理系统装置进行预防性维护的频率，但这种下降仍在加剧，并发出多个PdM App警报。该指标

和其他指标指出了上游真空系统中的泄漏问题。最终，对前级真空管路和闸板阀进行全面检查和维修，最终解决了这个问题，并促进了集成式真空系统泄漏检查程序的改进。晶圆产量逐渐恢复到与对等系统的产量相匹配的水平，此特定机台的产量提高了10倍。

感测化

智能制造的关键要求之一是开发和实现能够收集和记录新信号的传感器，而不仅仅是通常用于监测泵运行状况和性能的功率和温度

传感器。创新的振动传感器(EdCentra Vision)阐释了在“感测化(Sensorization)”中遇到的一些要求和挑战。

测量振动以监测旋转机械的运行状况，这项技术已很成熟且商业上已取得成功。可从转速计算出固有的轴承频率，而这些频率的磨损产生的扰动可指示轴承故障。然而，相比由磨损引起的故障模式，这些方法不能很好地转化为在常见半导体环境中由工艺制程引起的故障模式。该故障对标准振动谱的影响在很大程度上未知，且高噪声等级使分析变得复杂。

这种新方法可从振动数据中解锁关键的预测信息，并



图5. 领域知识的信息来源。

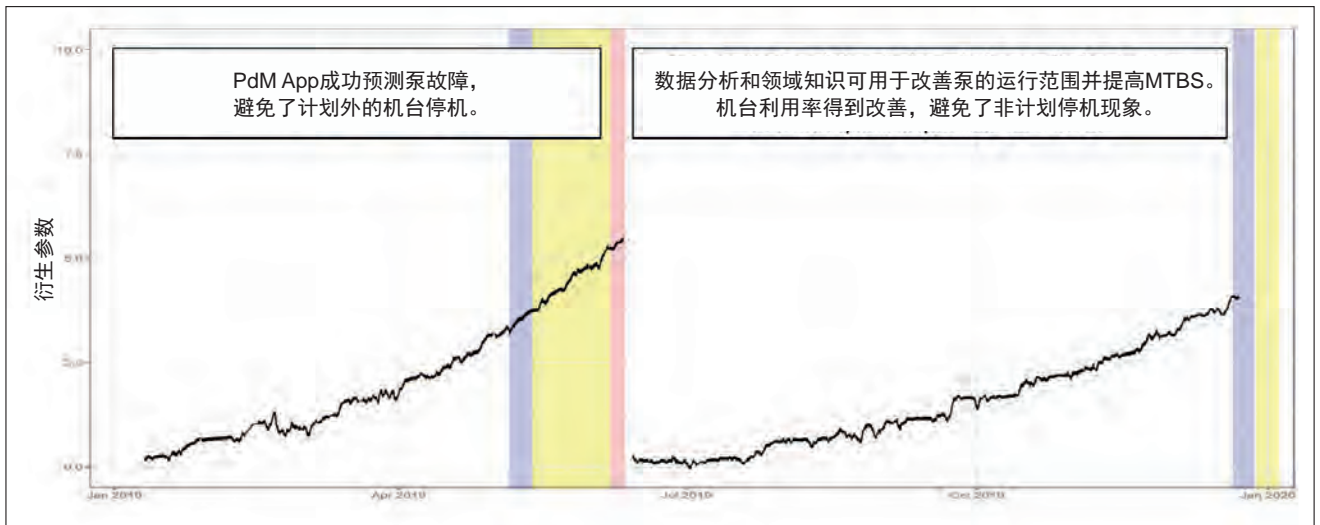


图6. 领域知识的应用改善了泵的运行范围并扩展了MTBS。

可检测传统振动检测器无法看到的故障模式。它使用可升级的“边缘”传感器模块，包括传感和数据处理功能，以减少通信网络上的带宽需求。其创新的数据分析方法将复杂、嘈杂的振动信号转换为单个动态系数，可轻松与现有的预测性维护（PM）参数进行比较。进一步的振子带分析可提供特定的故障模式识别和根本原因分析，从而提供有价值的故障分类（FC）功能。

与传统方法相比，新方法提高了灵敏度，并为机械泵故障模式提供了扩展的、（在某些情况下）独特的预测维护能力。图 3 是来自原子层沉积机台上的泵的振动信号。即使和下一次计划预防性维护仍相距一定时间，也还是会基于某些振动参数的变化和值来主动停用该泵。其他泵参数（未显示）则不能预测出泵性能的下降。拆卸后对泵进行详细分析表明，泵非常接近出现故障的情况。图 3 右图为内部泵机构的一部分，它的表面有明显的工艺副产物沉积，验证了基于振动的预测。尽早更换可防止计划外的突发停机以及晶圆报废的潜在损失。用于收集此数据的数据管理系统，将它与其他泵和尾气处理系统数据进行多变量分析相结合，可显著提高预测能力和准确性。

图 4 展示了振动分析与传统上用于监测状况的传统泵参数的灵敏度。该图显示泵参数、干泵功率（橙色）、温度（绿色）和振动数据（蓝色）的示例。这种情况下，故障模式与副产物沉积相关。从第 80 天起，不断变化的工艺条件导致温度发生阶跃变化。而功率曲线显示在 120 天处发生变化，表明预测时间范围大约为 40 天。此处据重点观察：振动数据（蓝色曲线）对响应变化做出即时反应，也即可

冷凝工艺副产物的积累对泵的运行产生不利影响。振动灵敏度的提高使检测点定在第 75 天前，比传统的泵参数提前 25 天。尽管振动分析并非一项新技术，但新的振动传感器可检测到传统监测技术会遗漏的异常情况。重要的是，它显著提高了应对因工艺变化而引起真空泵变化的能力。它的边缘计算实现了数据量的减少、可实时分析并缩短了检测延迟。

安全性

如果不考虑智能制造对 sub-fab 安全性的潜在影响，那么关于智能制造的讨论是非完整的。Sub-fab 的危险之处在于安全工作实践必须与智能制造支持的新业务流程一起维护。潜在优势的示例包括：提前通知所需的设备干预措施，以便更好地计划活动，从而减少与紧急活动的时间压力相关的风险和不确定性；使用技术交付安全的标准操作程序（SOP）和最佳参数设置方法（BKM）进行设备安装；将安全数据和观察结果以及资产绩效数据结合到领域知识中，可驱动一种整体方法来降低风险和不确定性。

领域知识至关重要

领域知识和专业知识是为智能制造中的任何类型的机器学习 and 数据科学应用提供正确信息的关键。它们之所以很关键，有如下几个原因：制造工艺的复杂性、日常运行的动态性、以及大量清晰而高度一致性的数据组普遍存在的不适用性。◆

半导体制造品质的极致追求

在 半导体器件各类型产品和设计节点技术中，存在着一种驱动力，推动着晶圆厂制造出质量更高的芯片。汽车、物联网和其他工业应用要求芯片在长时间内具备高可靠性，甚至有些芯片必须在温度、湿度波动环境、振动或其他恶劣的环境下运行时仍保持可靠的性能。一些前沿技术的半导体 IC 芯片，例如 5nm 及以下线宽的技术，Gate-All-Around (GAA) 或其他 3D 架构，为实现应用所需的低能耗与高性能，要求晶圆厂严密控制 1,000 多道芯片制程中的可变性。为了帮助他们生产出满足高可靠性要求与性能标准的芯片，在高质量半导体制造需求下的技术创新对于可变性和缺陷的控制变得至关重要。

这种技术创新体现在很多方面。本文以汽车行业为引子。众所周知，汽车电子系统对器件具有独特的要求，在可靠性与耐用性方面，期望器件的使用年限要高出普通消费电子产品数年之久。正是这一特点使 IC 制造商也面临挑战，驱使他们生产出具有极高可靠性的车规级 IC 产品。然而，具体到芯片制造层面，作为一家专注于半导体制程控制的解决方案提供者，KLA 又是如何帮助芯片设计公司和晶圆厂获悉并控制未来先进制程（5nm 及以下线宽）可能出现的可变性及工艺缺陷，让他们更好地掌握下一代 IC 的尺寸缩放、架构和处理技术，等等。

第一节：汽车工业

汽车工业将继续引入集成程度更复杂的自动驾驶辅助、安全和信息娱乐等功能，并朝着电动发动机与全自动驾驶方向发展。随着互联性、电气化和自动驾驶技术的进步，车辆中半导体芯片的数量也随之增加（图 1）。根据品牌和型号的不同，一辆新车可拥有 6,000–10,000 个芯片，其中电子子系统约占整车成本的 35% 左右。这些芯片产品包括处理器、存储设备、RF 设备、LED、功率器件和 MEMS，主要被 200mm 与 300mm 芯片代工厂中的 4Xnm 至 <1Xnm 的工艺范围所涵盖。汽车工业对半导体产品的

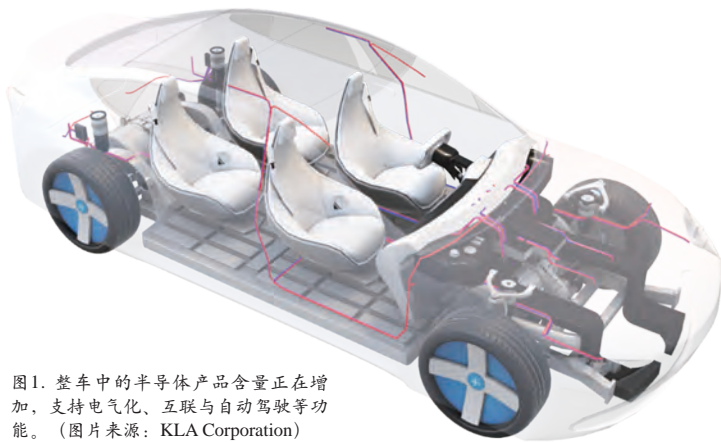


图 1. 整车中的半导体产品含量正在增加，支持电气化、互联与自动驾驶等功能。（图片来源：KLA Corporation）

广泛使用以及对半导体未来创新技术的依赖，体现在以下事实：汽车工业是增长最快的半导体产品应用领域，其增长率是整个行业的 2 倍以上。

整车中含有成千上万的芯片，其中许多承担了关键功能，因此人们对半导体产品的质量有了新的认识。哪怕只有一个关键芯片产品在现场使用时发生故障，也可能导致昂贵的维修成本，进而损害汽车制造商的声誉，甚至会造成人身伤害或生命损失。从根本上来讲，现场芯片产品故障其实是可靠性的问题。当芯片从半导体制造商转移到汽车供应链中，已经通过了标准化性能与质量控制测试，包括电气测试和老化测试，确保它是可以正常运行的。但是，产品可能不确定在整车所处的波动操作条件（热、冷、振动、下雪、下雨等）下可靠地运行。与智能手机应用等消费类半导体产品不同，汽车半导体产品需要在多变的环境中长期（5~10 年或更长时间）满足更高的可靠性标准。这些标准推动了半导体产品制造中对质量控制的极致追求。

1. 潜在缺陷

到目前为止，汽车半导体产品制造商的主要关注点一直集中在如何更好地挑选出很可能在现场出现可靠性问题的芯片产品，但同时又不会浪费太多的优质芯片。换句话说，除了提高产品良率之外，晶圆厂还针对可靠性进行了

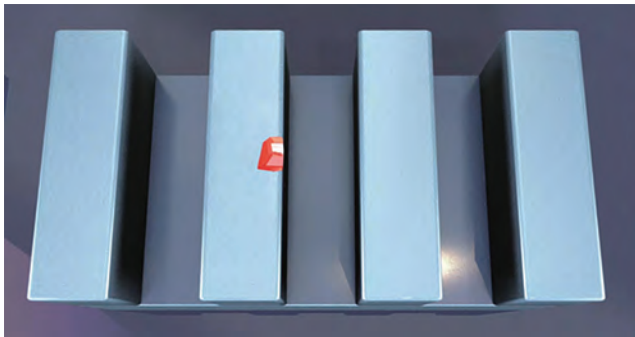


图2. 潜在缺陷的尺寸或位置特征 (左) 不会导致芯片故障。在车辆的极端运行环境如热、冷、振动、潮湿之中, 潜在的缺陷可能会被激活 (右), 从而导致芯片故障或发生操作失败。(图片来源: KLA Corporation)

优化。可靠性的问题越多的芯片, 更有可能具有潜在缺陷。潜在缺陷通常是与制程相关的缺陷, 其大小或位置对晶粒 (die) 整体并不致命, 或者存在于晶粒未经测试的区域中。整车的实际工作环境会激活 / 诱发潜在缺陷, 从而导致芯片产品发生故障, 甚至引发操作失败 (图 2)。

查找并剔除具有潜在缺陷的芯片的有效方法是降低判定参数和缺陷容错界限。降低参数界限意味着芯片不仅要正常运行, 而且还要在更严格的参数窗口内运行。降低缺陷容错边界意味着将可接受的缺陷尺寸设置为小于事实证明将影响良率的缺陷。为了发现更多细微的参数变化或较小尺寸的缺陷, 晶圆厂需要实施更高灵敏度的制程控制策略 - 通过提高制程控制设备的检测程序的灵敏度或利用专门为检测较小缺陷或变化设计的检测与量测系统来实现。借助功能更强大的制程控制系统, 汽车制造厂可以检测、监控和控制潜在的缺陷, 这些缺陷都可能导致芯片产品过早失效。

2. 晶圆厂制程质量

汽车半导体产品的制造商正在提高产品质量, 防止在现场出现产品可靠性问题。例如, 持续改进计划减少了制程设备带来的随机缺陷, 更严格的特性和监控策略能够确保制程设备处于最佳的工作状态。IC 制造商不仅需要专注于优化晶圆厂制程来提高产品良率, 还需要转变思路, 同时专注制程能够在最佳条件下运行, 从而达到可靠性标准。这种追求高品质的态度可能会在短期内增加制造成本, 但能为汽车制造商提供所需的、具备更高可靠性的芯片产品, 从长远上看将节省成本。

3. 零件平均测试

除了通过减少整体制程缺陷来优化晶圆代工厂的生产质量外, 汽车晶圆厂还可以从实施新的芯片筛选法中受益, 防止具有潜在可靠性故障的产品出厂。一种新的在线

全新汽车制程控制方案 零缺陷金字塔

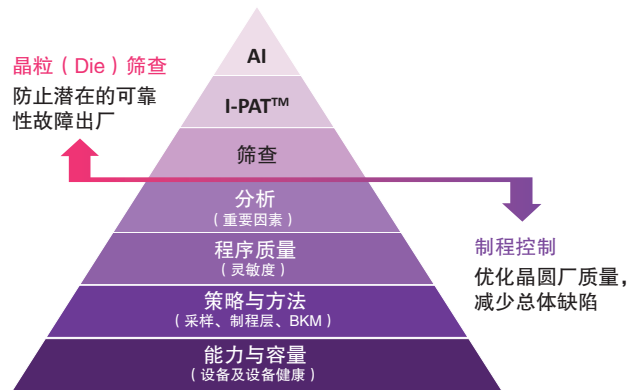


图3. 汽车半导体产品制程控制和晶粒筛选方法可帮助汽车半导体晶圆厂达到零缺陷标准。(图片来源: KLA Corporation)

技术, 称为 I-PAT™ (在线缺陷平均测试), 它使用在线缺陷信息来识别在晶圆厂中具有可靠性风险的晶粒 (图 3)。I-PAT 通过观察缺陷数量, 将多个关键制程中检测到的缺陷堆叠, 集成检测结果, 在考虑所有制程后分析找出具有较高缺陷率的晶粒。缺陷水平不在总体正态分布范围内的晶粒具有较高的潜在缺陷概率, 可以从汽车制造的供应链中剔除。

4. 未来技术创新

随着汽车电子产品复杂性的不断提高, 半导体行业可能会引入汽车芯片架构的变化以确保可靠性。例如, 将考虑到冗余 / 备选器件, 如果发生故障, 这对于关键的汽车子系统是必不可少的。如果半导体芯片是发生故障风险最大的关键因素, 那么不能仅靠一个处理器来解决关键问题, 而是在芯片中构建三个同时运行的处理器。采集自三个处理器的所有数据都将用于关键决策——本质上是类似投票的方式。比如, 如果一个处理器受到宇宙射线粒子的撞击而导致字节信号翻转, 给出了错误的回答, 或者激活了潜

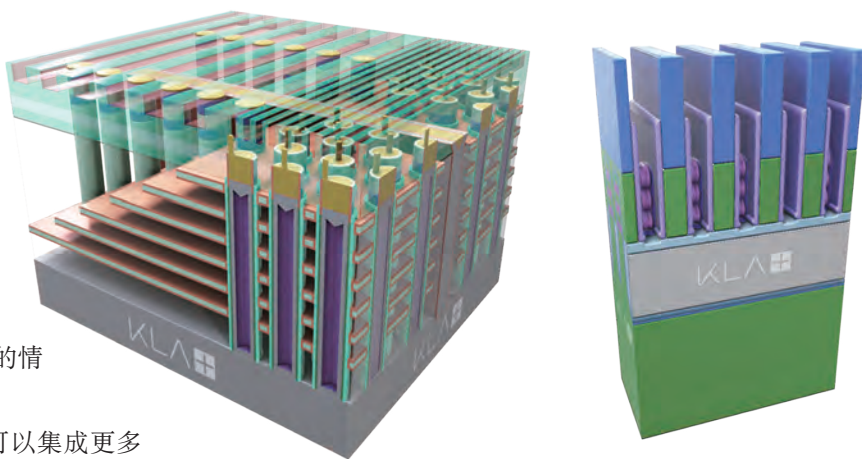


图4. 3D NAND存储器和3nm纳米线晶体管架构给测量和控制内在特征结构带来了挑战。(图片来源: KLA Corporation)

在缺陷而导致处理器故障,其他两个处理器仍将给出正确的答案。在当今晶体管成本较低的情况下,使用更小的设计节点或采用稍大的芯片尺寸就可以在小幅增加芯片成本的情况下实现内置的容错能力。

用于汽车电子产品的仿真软件工具还可以集成更多功能,实现可靠性设计。这些汽车产品的仿真功能可以在内部开始,然后在将来发展为汽车电子的独立 EDA 行业。

超高质量汽车电子产品的制造仍处于早期阶段。展望未来,汽车半导体行业将开发可追溯性的新方法,并在制造过程中生成大量数据,从供应流程中去掉有风险的芯片,推动为消除潜在缺陷而改进制程的进展。这样一来,半导体晶圆厂很可能会通过建立极高质量的汽车芯片制造工艺使自己脱颖而出,汽车制造商则可以与半导体产品供应商建立互信的合作伙伴关系,使自己与众不同,助力厂商制造出更可靠的电子产品和更安全的车辆。

第二节: 半导体未来技术节点

为了支持 5G、人工智能、数据中心、边缘计算和其他的行业应用,半导体制造商正在持续开发复杂性更高的架构及更小功能尺寸的 IC 产品。在 5nm/3nm 技术节点,具备前沿技术的逻辑芯片可以使用先进的 FinFET 或 GAA 架构(纳米片或纳米线)并搭配 EUV 光刻(EUVL)制程。根据设计的复杂程度,设计 5nm 器件的成本在 2.1~6.8 亿美元之间,而在 3nm 节点,器件的设计成本在 5~15 亿美元之间。此外,生产新的先进工艺芯片需要的成本超过 1,000 道制程。每个制程所需的设备与材料都必须符合严格的质量标准,确保在经过这些制程之后,获得的芯片产品都可以正常工作,并满足功耗与性能规格要求。如果在单个制程中出现问题,就会导致性能降低,产品功能不一致或故障/失效,这将给晶圆厂造成巨大的经济损失。

为了确保所有制程都符合严格的质量标准,晶圆厂会依照传统,实施抑制和控制缺陷和制程变化的策略。通过控制制程的变化和缺陷,半导体晶圆厂可以确保产品的功耗与性能达标的同时保持稳定的生产与收益。然而,为了制造先进技术的产品,其架构复杂性、功能的扩展、新制程和新材料的引入等,这些都需要对所有类型的变化采用更严格的容错标准,进而消除尺寸越来越小的缺陷。对品质的极致要求推动了对内在结构、材料、制程设备、EUVL 及其他技术领域的创新需求。

1. 内在结构

3D 架构在使用先进节点技术的逻辑和存储产品类型中普遍存在。在逻辑产品中,3D 晶体管结构始于 FinFET,并且是 GAA 纳米线或纳米片 FET 的早期版本,将继续在未来的逻辑产品架构中得到使用,例如 CFET(互补 FET)和完整的 3D 逻辑器件。对于 3D NAND 存储器件,随着垂直堆栈数量的增加,位存储(bit)的密度也会增加。堆栈的数量已经超过 100,许多制造商都在使用双层结构。生产这些存储器件将用到多层沉积与高深宽比的蚀刻。

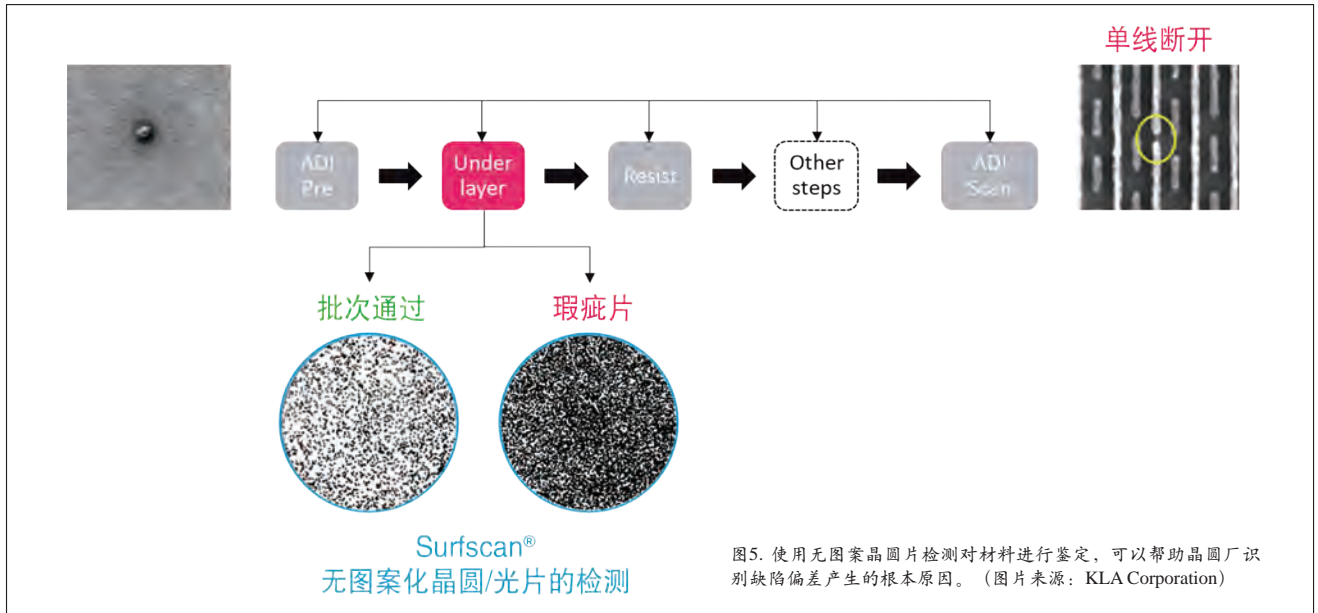
对于逻辑和内存器件的 3D 架构,每个制程中使用的设备、晶圆和材料都必须满足严格的质量标准。超出既定规格的制程可能会导致器件参数发生变化或出现异常,例如 3D NAND 导通孔形状的高宽比或逻辑 Fin 结构的侧壁角度的变化,都可能导致器件性能下降或出现运行故障(图 4)。因此,监控用于生产这些 3D 器件结构的制程就变得至关重要,同时还要求对内在结构特征进行测量。

检测和量测技术上的创新主要目的是能从这些内在结构中提取信号。例如,新的照射光源可以从高深宽比结构中的缺陷及其变化中生成信号,深度学习算法可以从检测或量测结果中有效抑制干扰信号或滤除无关紧要的信息。利用专门为内在特征结构开发的有效制程控制方法,半导体制造商可以识别、监控并控制与这些复杂 3D 架构相关的制程问题。

2. 材料供应商

进厂材料(光刻胶和其他化学药品、晶圆等)的质量问题将会导致重大的制程问题和经济损失,大型半导体制造商曾因光刻胶质量问题导致营收减少五亿美元,这个事实就足以证明材料质量的重要性。材料质量控制对于管理先进工艺节点的良率和可靠性是非常关键的。

供应给晶圆代工的最基本材料就是基板晶圆/光片。基板制造商目前在将晶圆运送到晶圆厂之前,会对产品进行缺陷、表面粗糙度、平坦度等质量控制检查。晶圆厂在



进入工艺流程之前，会对晶圆进行入厂质量控制检查（图5）。这种鉴定策略可确保在制程起始，基板晶圆没有缺陷和表面质量的问题，这些缺陷和表面质量问题会影响在其上构建的半导体器件的性能和可靠性。但是，更高的3D NAND堆栈和先进的逻辑架构需要制程开始之前晶圆能满足更高的缺陷、表面粗糙度和平坦度要求。这些参数规范也提升了对检测和量测系统的需求，要求系统能够检测到越来越小的缺陷并准确测量晶圆的平坦度和纳米级形貌。

半导体制造商对晶圆以外的材料（例如光刻胶）也实施了越来越严格的质量检查。随着线宽变得越来越窄，导致器件良率与可靠性问题的颗粒半径也必然在减小，这就意味着用于生产IC的材料必须满足更微小颗粒的要求。材料供应商需要确保每一批次的产品在运输后、途径输送系统后都符合严格的质量要求。在晶圆厂内，利用在线缺陷数据与不同批次材料的相关性分析，具备高灵敏度的无图案晶圆缺陷检测系统被用于进厂材料的鉴定，还可帮助确定与材料相关的缺陷偏差产生的根本原因。然而，半导体制造商倾向于将材料认证任务推向上游的材料供应商，要求在材料成为晶圆厂制造流程一部分之前就经过了严格的质量检查。获得该资格鉴定可能有多种方式。材料供应商可能需要投资无尘室建设和检测设备，认证他们的材料是否合格。这可能会使小型材料公司难以生存，因此，使用具备独立资格认证的服务会更经济。又或者，有必要探索开发可能的、适当的资格认证技术。该技术不需要大量的基础设施投入（无尘室等），但仍可以模拟晶圆厂的制造环境。

3. 制程设备制造商

生产更小的设计节点和具有复杂3D结构的产品也会影响到制程设备。薄膜淀积、蚀刻、清洗、光刻设备等都需要满足严格的洁净度要求，过去那种仅仅在出厂前将设备擦拭干净的情况一去不复返了。如今，制程设备必须从制造商处获得合格鉴定，利用高灵敏度的检测和量测系统来证明它们满足工艺的均匀性标准以及严格的PWP标准（单晶圆通过设备新增污染颗粒的大小和数量标准）。为了满足这些严格的标准，设备制造商需要在设备研发过程中就注意处理考虑设备的洁净度问题，并相应做出调整。一旦安装到半导体晶圆厂中，需要实施制程设备监控策略，帮助工程师可以迅速隔离并解决制程设备产生的问题，保证所生产的先进IC产品是符合高质量要求的。

4. EUV光刻

将EUV光刻技术与更小工艺节点将结合应用到IC生产中，需要对新的光刻机、新的掩模版、新的光阻材料及其他消耗品进行精心的协调与控制。成功地使用EUV光刻技术进行生产要求对制造流程的所有环节进行质量控制，并且做到极致。先从掩模版基版与掩模版图案成型开始。EUVL的高分辨率意味着掩模版基版和图案对更小的缺陷异常敏感，并且掩模版的图案需要足够精确以满足更小的设计规格。为了支持EUVL技术生产出工艺更先进的产品，晶圆需要清除更小的缺陷、表面粗糙度也要做到更小，还须满足更严格的晶圆平坦度和应力规格。

使用价格高昂的EUV光刻机进行大批量生产的过程

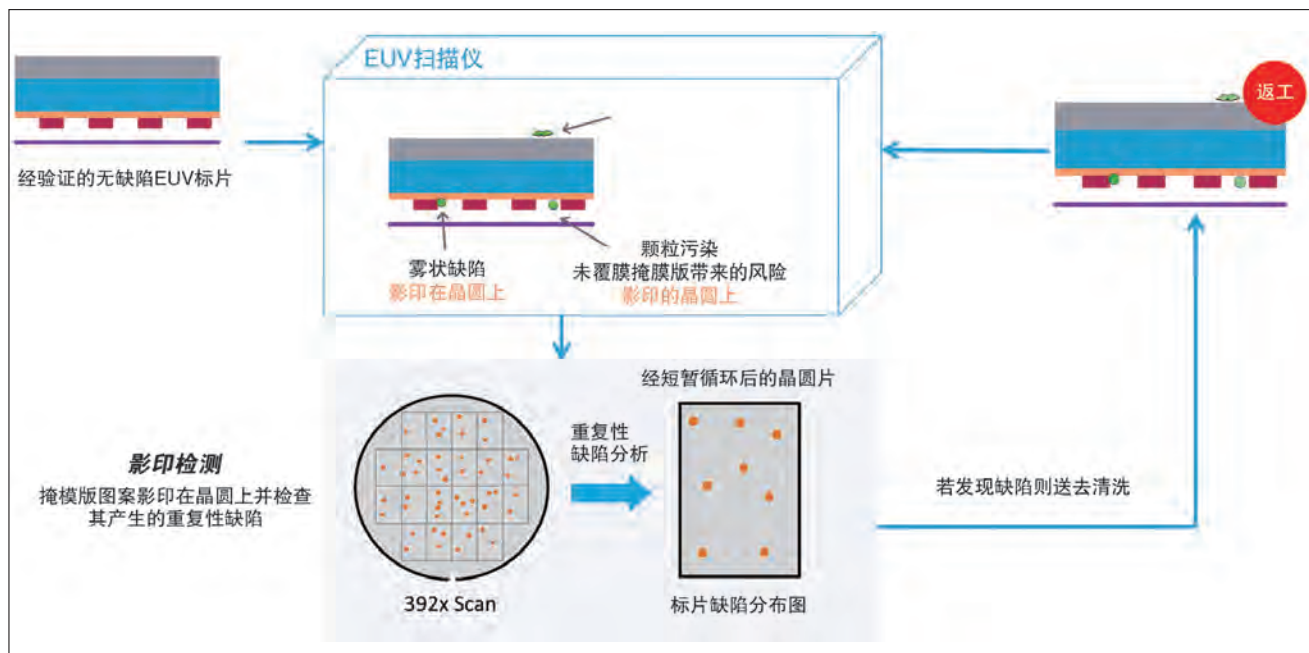


图6. 晶圆影印检查方法与标准掩模版检测一起使用，鉴定半导体晶圆厂中的EUV掩模版。（图片来源：KLA Corporation）

中，许多工艺层的掩模版将暴露在没有任何保护膜的情况下，这就给质量控制带来了更大挑战。目前，由于各类不同挑战导致了掩模版保护膜还未应用于 EUV 工艺当中，其主要原因是：保护膜透射率不够高，将导致 EUV 光刻机的产能降低。这是近 30 年来首次在生产过程中对掩模版进行“裸露”处理，增加了颗粒和污染物落在 EUV 掩模版表面上的风险，它将导致缺陷被引入每一片晶圆上的每一个晶粒当中。这就意味着 IC 晶圆厂必须采取更彻底的方法对掩模版重新进行质量鉴定。例如，将掩模版检测与晶圆影印检测相结合，确保能够识别出所有影响良率的掩模版缺陷（图 6）。与使用 193i 光刻机生产作比较，这种掩模版质量控制策略以及任何其他创新技术都将促使晶圆厂使用新的制程与制程控制流程。

此外，EUV 光刻技术的随机性与极高质量的半导体制造要求不一致，后者通常需要较少的随机变化。随机效应给验证 EUV 流程所需的检测和量测步骤也带来了更多挑战。例如，在 EUV 曝光时可能会产生轻微的重复性缺陷现象（在统计周期再次发生的同类型缺陷，这里指的是不在同一个但在同一类设备上发生的缺陷，即 B 类重复性缺陷），而在其他光刻机曝光时则不会。要在晶圆上发现这些缺陷，就需要检测系统具有高灵敏度、较大的晶圆检测覆盖范围，并且需要其他信息支援，来确定所检测到的缺陷哪些是与掩模版有关的“重复者”。此外，为了加

强对随机缺陷的检测，检测系统可以利用计算机光刻软件的随机模拟功能，更有效率的表征晶粒（Die）中容易产生图案缺陷的区域。第二个应用实例，由随机因素导致的边缘粗糙度（LER）会影响量测的准确性，包括 CD 的均匀性与套刻误差。需要创新科技或新的量测技术与数据分析策略来帮助 IC 制造商有效地表征、监控与控制 LER 和其他随机效应。

EUVL 仍处于大批量生产的初期阶段。随着技术的发展，业界将继续开发新的策略，帮助晶圆厂达到 EUVL 制造技术所需的质量标准。事实上，一些领先的半导体制造商可能会自主开发与 EUV 相关的制造流程，进而产生专有的质量控制方法。

极高品质的半导体制造技术在帮助制造商们生产下一代半导体产品方面发挥着关键作用。制造技术的创新主要专注于严格的质量要求，这也将贯穿于整个供应链，对晶圆厂是否能基于先进技术节点、成功实现尺寸更小且结构更复杂产品的量产至关重要。◆

备注：

原文列举了诸多参考文献；由于篇幅有限，《半导体芯科技-SiSC》将简单提及部分出处，包括Audi AG、Bosch、三星、台积电、Solid State Technology、Semiconductor Digest、Semiconductor Engineering、Gartner等公司或媒体及调研机构公开发表的内容。感谢两位物理学博士，感谢KLA Corporation授权中文版首发。

新移动时代下的IC设计

自动驾驶汽车（AV）正在将我们推入一个全新的移动时代，为了满足 AV 的高性能和低功耗要求，如今的 SoC 设计者需要为 AI 算法优化定制的硅架构，使用传统的设计方法十分耗费时间，于是 HLS（高等级逻辑综合）开始步入设计人员的视野。

加速汽车IC设计周期

HLS 能够使用 SystemC 或 C++ 对设计功能进行高级描述，并将它们综合到 RTL 中。在更高抽象层次上进行设计，通过将芯片功能规约与实现规约相分离，加速初始设计的完成（图 1）。这种方式能将设计时间缩短至几个月，所需代码仅是传统 RTL 流程的一半。在不影响设计进度的情况下，后期的功能变化、新特性，甚至跨节点合并、从 FPGA 到 ASIC 的转换均可被集成。HLS 还能帮助设计团队探索数百种设计变体，进而优化芯片的功率、性能及面积。与手工编码的 RTL 相比，DSE(设计空间探索)能够以此获得更高的设计质量。

如果仿真被合并到该流程当中，设计就会进一步加

速。HLS 生成的 RTL 可以在仿真器中被具象化，为软件团队提供一个在芯片硬件可用之前先测试软件的平台；同时，综合传感器和机电系统的数据也将被集成，创建能够提供真实反馈的虚拟环境，帮助团队优化硬件和软件设计。

最后，先进的 HLS 解决方案将对设计进行稳健性验证，方便设计人员在 RTL 之前就消除错误（图 2）。HLS 的验证能力包括对 C++ 或 SystemC 代码的自动形式化检查、基于仿真的 C-RTL 验证和形式等效性检查，在综合到 RTL 之前就可以发现缺陷和错误。

功能安全、验证以及安全设计

功能安全是指降低电气和电子元件因故障而运转失常的风险。在汽车工业中，这些程序和要求已在 ISO26262 标准中被正式提出，该标准还同时要求对电子设备进行随机硬件故障和系统故障测试。

一个完整的功能安全流程中通常包括四个关键步骤（图 3）：

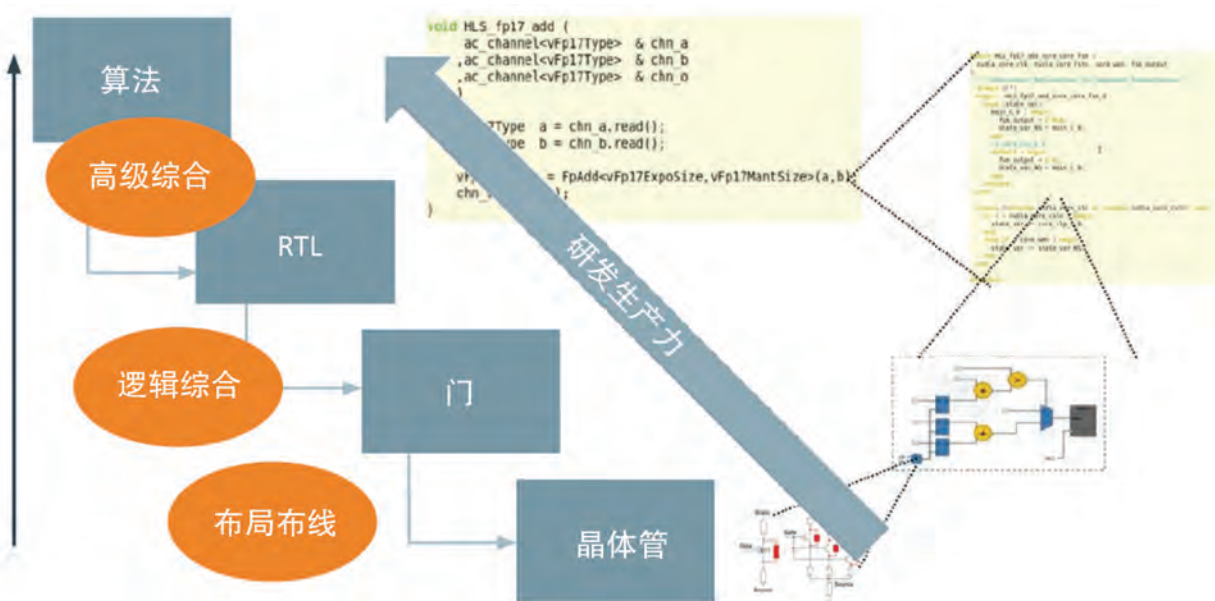


图1. HLS提高了设计抽象级别以提高设计生产力。

供稿：西门子数字化工业软件

- 生命周期管理，涵盖从计划到合规的功能安全生命周期。
- 安全分析使用 FMEDA 来了解随机硬件错误导致的设计潜在失效模式。
- 安全设计尝试增强或修改设计，以减轻随机硬件错误带来的潜在失效。
- 安全验证使用故障注入测试设计和安全机制在随机硬件错误中的行为，最终证明该设计的安全性。

如今，先进的解决方案组合（如 Mentor Safe IC）能够实现严格的功能安全标准，同时自动化生命周期管理、安全分析、安全设计和安全验证过程，加快了功能安全的验证速度，使其尽快符合行业标准。

仿真在验证中的作用

在现实世界中测试所有可能的安全场景并不可行，要实现大量验证的唯一方法就是在设计初期使用虚拟测试环境。硬件仿真支持模型以及软件和硬件的在环验证，都在芯片或车辆硬件可用前提供了一个能够进行测试、编程和调试 IC 或整车平台的环境，主要涵盖下图三种数据类型（图 4）。

物理可靠性验证

SoC 设计团队已经通过 HLS 支持的快速迭代对芯片进行了优化，验证了芯片的功能性和功能安全性，并在真实的虚拟驾驶环境中用模拟传感器和机电数据对芯片进行

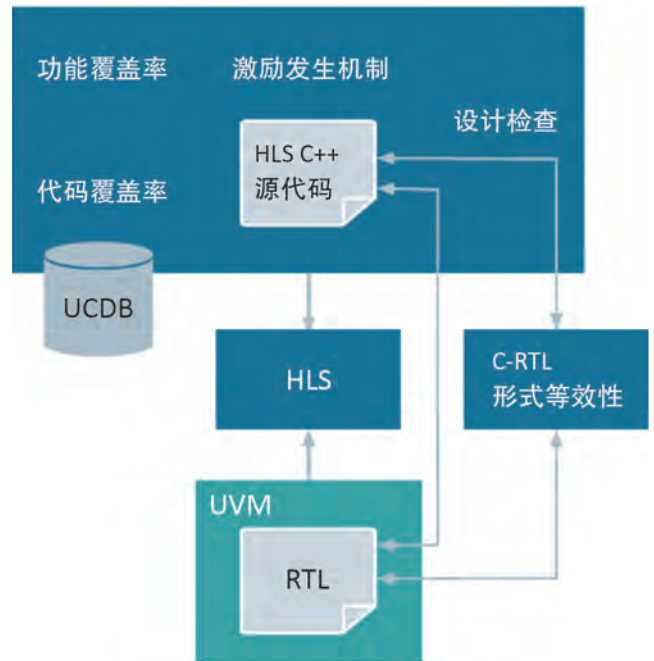


图2. 先进的HLS可以在RTL之前执行C-RTL验证以消除缺陷和错误。

了测试。

新的 IC 可靠性验证工具能够在内聚环境中考虑有问题的区域。这些工具是为了在电路感知环境下提高 IC 可靠性验证的覆盖率而创建的，它们允许从电路拓扑和布局的角度集中分析电路的实现方式。该分析还可以利用外部约束来确定检查目的，并找出不合规的电路。

接下来，设计师需要优化芯片的物理布局。DFM（可制造性设计）解决方案能通过自动优化布局、模拟制造过



图3. 功能安全的四个关键过程：生命周期管理、安全分析、安全设计和安全验证。

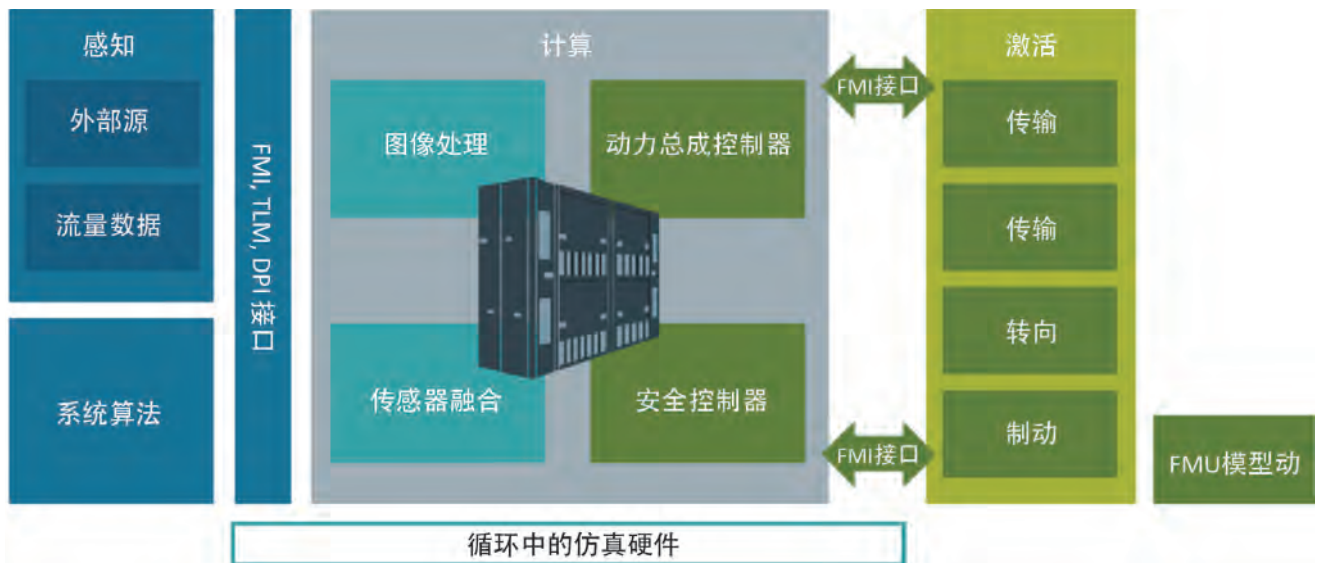


图4. 硬件仿真可以融合传感器、计算和驱动数据，为AV平台创建测试环境。

程或在 tape-out 前管理光刻热点来帮助设计师，其可以自动测量由建议的布局修改引起的产量变化，使得设计者能够选择布局修改的方式，进而最大限度地提高芯片的生产效率和可靠性。

当数字“遇上”模拟

一辆 AV 的复杂数字处理器和控制器 SoC 将通过各种传感器系统与模拟世界进行交互。微机电系统 (MEMS) 通常用于传感装置，其余电路作为模拟 / 混合信号 (AMS) 设计，则采用 CMOS 工艺实现。

与使用现成的组件创建系统相比，定制化的 IC 设计能够帮助公司降低成本、控制尺寸和功耗。然而，由于涉及的设计领域众多，AMS 设计提出了严苛挑战，MEMS 设计必须与模拟电路有效地接口，而模拟电路又必须与模数转换器和数字逻辑相互集成。

汽车 AMS 集成电路必须以极强的可靠性持续运行，且大多数时间都处于恶劣的环境条件。为了便于管理，设计师需要一个集成的设计和验证解决方案，该解决方案能够连接模拟、数字和 MEMS，帮助创建 AV 最重要的单用途智能传感器系统。

老化模拟在汽车应用中也非常重要。随着时间的推移，汽车应用的压力偏差和热状态会导致电路退化。通过仿真，可以及早发现潜在的可靠性问题，并在设计阶段加以纠正。

确保从始至终的安全性

新的汽车级 ATPG 技术将目标对准于晶体管和栅极级别的缺陷。这些新方法基于单元感知测试 (CAT)，使用专为每个单元内部缺陷而设置的故障模型。Mentor 的 CellModelGen 故障特征模型提取使用单元的布局注释 Spice 表示来识别可能的晶体管、电桥、开路 and 端口缺陷的位置。通过计算每个潜在缺陷的临界面积及其相关的缺陷概率，分析潜在缺陷的单元布局。同时，该分析还能够生成一个模型，尽可能进行缺陷检测，最小化模式计数并保留诊断所需的信息。捕捉这些本不可检测的缺陷有助于数字集成电路 IC 制造商达到 ISO 26262 的 DPPB 目标。

内建自测试 (BIST) 将测试 IP 插入芯片中，用于测试数字逻辑或存储器。逻辑 BIST 涉及到应用于芯片电路的片上生成伪随机测试模式。先进的测试解决方案能够在芯片运行期间进行测试，而不会不影响其性能；此外，ATPG 压缩可与 BIST 相集成，以进行用于通电和系统内测试的制造质量测试。

今天，无论是汽车初创企业、老牌 OEM 还是系统公司都在争先恐后地进入市场，它们亟需一系列先进的设计自动化和生命周期管理工具。西门子数字化工业软件可以提供独特的工具组合，在 HLS、功能安全和验证、仿真、物理可靠性验证、AMS 设计、混合信号验证和 IC 测试方面拥有领先的解决方案，帮助企业乘风破浪，在市场浪潮中立于不败之地。◆

5G时代IoT芯片的机遇和挑战

芯片位于物联网产业链的核心位置，是构建核心网络计算、通信、感知能力的重要支撑。在5G大力发展的浪潮下，结合碎片化的物联网行业需求，本文对物联网芯片面对的机遇和挑战进行解析。

自上个世纪八零年代第一代移动通信发展至今，移动通信技术基本上十年一代不断演进。2019年是5G商用启动元年，根据GSA报告，截止2020年3月，全球63家运营商实现5G商用，全球359家运营商投资5G进行网络部署和测试验证。如图1所示，5G定义了三大类场景：eMBB（增强移动宽带场景）、uRLLC（低时延高可靠场景）、mMTC（海量机器类通信，大连接场景）。对应的典型性能体现为速率更快，体验速率是4G的100倍（0.1-1Gbps），峰值速率是4G的20倍（10-20Gbps）；空口时延更低（1ms），是4G的1/5；连接数密度更大，达到1,000,000/km²。

从技术成熟度来看，eMBB已经实现商用，将会掀起第一波5G应用热潮。目前在AR/VR/高清视频/无人

机等领域已逐步应用。第二波应用以NB-IoT、eMTC等面向mMTC大连接的场景为主。5G将继承NB-IoT和eMTC标准，并持续演进。产业界普遍认为，NB-IoT和eMTC其实就是5G mMTC的一部分，是5G探索垂直行业的第一步。uRLLC场景下，智能制造、车联网（L4自动驾驶）、数字医疗、智能电网等应用将会带来第三波应用的爆发。

从连接规模来看，根据赛迪顾问的数据预估，2020年底到2025年底，国内物联网连接数将由31.7亿增加到53.8亿。其中由5G拉动的物联网连接数占比逐渐增加，拉动的比例由20%攀升至73%。

芯片作为承载物联网的基石，是物联网终端的核心元器件。随着5G、低功耗广域网等基础设施的加速构建，物联网终端市场将迎来数量和形态上的大爆发。物联网产业的蓬勃发展给物联网芯片带来了新的机遇，以下从蜂窝技术发展，芯片国产化以及IoT安全防护三个方面进行解析。



图1. 5G的三大类场景及典型性能。

蜂窝物联“芯”时代

蜂窝物联网芯片是通信模组、无线终端的基础器件。国内蜂窝物联网发展迅速，截止到2020年首季，整体连接数超10亿，中国移动连接数7.36亿，其中NB占比为6%，主要连接方式还是通过2G和4G网络。随着低功耗广域网的加快推进，预计到2025年全球45%的蜂窝物联网应用会集中在低速率、低功耗、广覆盖的NB-IoT技术应用场景（图2）。放眼全球，大部分主流运营商已将NB-IoT作为其低功耗广域网的首要选择。

工信部在今年5月7号发布《关于深入推进移动物联网全面发展的通知》，其主要目标是推动2G/3G物联网业务迁移转网，加强NB-IoT网络覆盖，建立NB-IoT、4G（含LTE-Cat1）和5G协同发展的综合生态体系等。通过加强

作者：肖青总经理、刘勇副总、周璇芯片产品经理，中移物联网有限公司集成电路创新中心

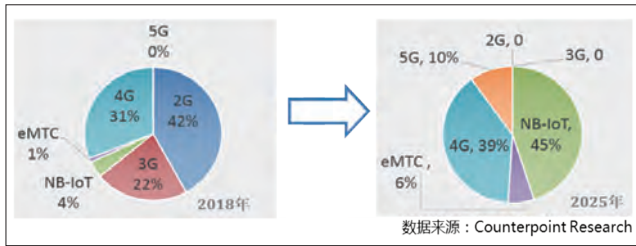


图2. 预测2025年蜂窝物联网连接制式占比。

标准和技术研究、加快网络建设，并最终推动 NB-IoT 标准纳入 ITU IMT-2020 5G 标准等。

当前蜂窝物联网业务实现规模突破的核心集中在中低速场景，蜂窝物联网连接方式主力的迁移，将直接给蜂窝芯片带来新机遇。NB-IoT 作为 5G 低速物联网候选技术标准之一，NB-IoT 芯片将是满足海量大连接应用场景的重要抓手，是 5G 时代蜂窝物联网产业的先行者。LTE-Cat1 可满足中等速率和语音需求的应用，弥补 NB 对 2G 的承载能力不足，同时 Cat1 芯片相对于 Cat4 成本低，可保持产品优势，持续做低产品价格，推动 Cat1 在中低速物联网需求场景下大规模发展。

芯片国产化

目前在物联网芯片领域，核心芯片供给、核心芯片 IP 都不同程度受制于人，国产化程度低。芯片国产化已经成为了国家战略，从 2014 年开始，国家发布了相应的政策推进，同时也相继投入了巨额的资金支持，如 I 期与 II 期大基金。物联网芯片国产化已经进入深水区，未来最大的机会在于创新，从材料、软件、设计、设备等基础研究做起。

如今，物联网芯片集成度不高，低功耗需求突出、碎片化的场景下物联网操作系统的开放性不够、物联网领域安全事件频发。然而，物联网的实际需求是高集成度、低功耗且平台开放。从这个角度来看，RISC-V 因其架构简单、低功耗且完全开源并且免费等特性，吸引着越来越多的科技公司关注与使用。此外，RISC-V 指令集较为灵活，更适应物联网场景碎片化的特点。

1、高集成度

物联网芯片高集成度是必然趋势，从而减少外围电路，缩小产品体积，简化产品设计，优化成本，加快产品开发周期。高集成度芯片内部包含了不同功能的电路单元（图 3），将给芯片设计带来巨大的挑战，尤其是模拟电路部分。模拟信号对噪声等干扰较数字信号更敏感，模拟电路的设计需要在功耗、增益、精度、电源电压、噪声、面积等众多因素间进行全面的权衡。

物联网很多应用场景对高集成度芯片处理器性能要求不高，外设资源需求较少，往往无需一颗独立的 MCU，OpenCPU 方案成为很好的选择。OpenCPU 对芯片如何做好性能与功耗、资源与成本、通用与专用的平衡带来设计上的挑战。

2、低功耗

随着物联网应用场景的逐步成熟，对芯片低功耗的需求越来越多。其中，使用电池供电且对待机时间要求严格的应用场景，对于低功耗的诉求非常突出。

在物联网终端设备中，从软、硬件两大方向来看，操作系统、通讯协议、流程算法、电路设计、传感器、处理器六个维度都会影响功耗的大小（图 4）。如何“开源节流”



图3. 高集成度芯片特点。

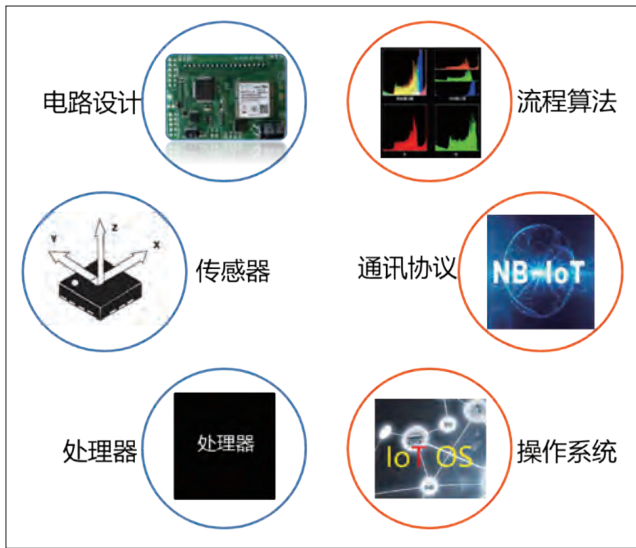


图4. 影响物联网终端功耗的六个维度。

为终端设备提供更长时间服务，如何根据实际场景需求和产品形态，做好芯片自身功耗设计，包含系统级、工艺级、模拟及数字模块设计。

3、开放性

随着物联网需求的急速增长，碎片化的物联网应用场景下，操作系统的开放性问题也越来越突出。

首先，随着物联网向各个行业覆盖，新领域、新场景所带来的新需求层出不穷。行业的多样性和需求的碎片化导致物联网终端的软硬件千差万别，应用开发效率低下，阻碍了物联网应用的爆发式增长。其次，云-端联系松散，用户粘性差，没有形成生态效应。第三，物联网存在着多

种多样的网络制式，网络与协议的多样性导致物联网终端开发门槛较高，传统企业向物联网转型难度较大，进展缓慢。最后，安全问题是物联网产业面临的较为核心问题。一部分企业追求功能而忽略了安全，另一部分企业虽重视安全但没有安全相关的技术团队，安全技术储备匮乏。一些对安全敏感的行业客户仍对物联网采取观望态度。

物联网芯片是物联网的关键入口，而以上这些问题严重影响到了芯片乃至整个物联网行业的开放性。那么，打造一款适合物联网芯片的操作系统成为了解决这些问题的有效途径。大体分为三步走：

1) 打造一款自主可控、安全易用的物联网操作系统。操作系统可以屏蔽硬件差异，提高代码通用性，从而解决“端”侧产品开发效率低的问题。同时操作系统可以集成安全功能模块，提供一体化安全管理，初步解决产品安全隐患问题。

2) 操作系统采用开源形式、通过社区和联盟，汇聚产业链力量，共创共享。通过将产业链的优秀成果和不同领域的开发成果汇集到开源操作系统中，实现物联网终端产品的快速迭代，从而解决研发门槛高、需求碎片化的问题。

3) 以操作系统为基础结合网络和云平台能力，形成“云管端”一体化解决方案，这样可以增强云端与终端协同性，建成集平台、分发、应用、服务为一体的特色生态链。

IoT安全防护

物联网产品沿袭了互联网原有的信息安全风险，又

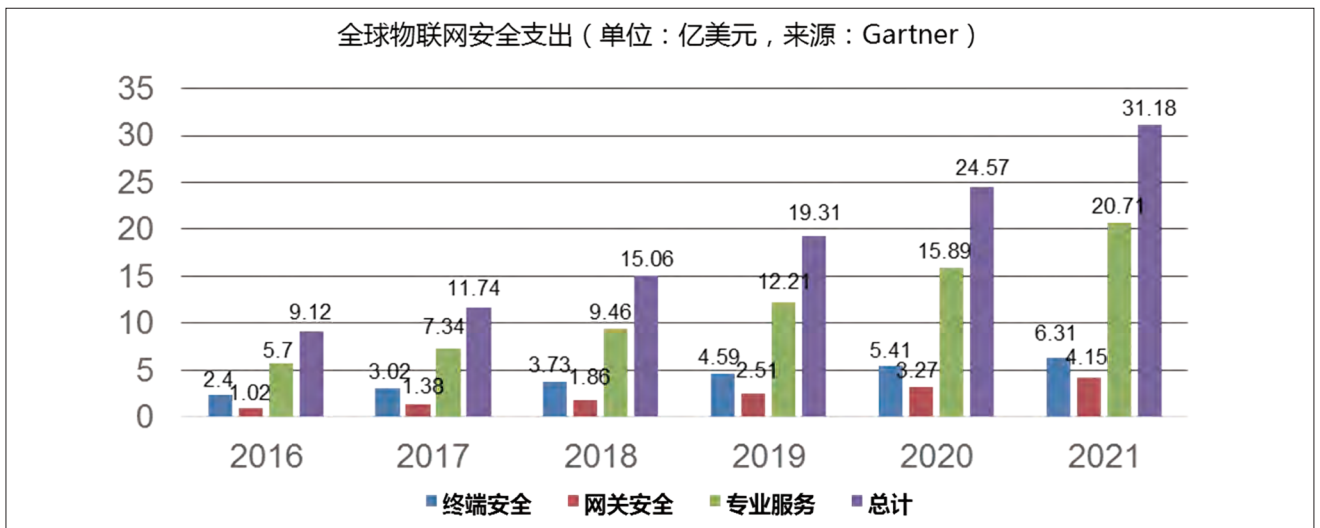


图5. 全球物联网安全支出逐年增加。

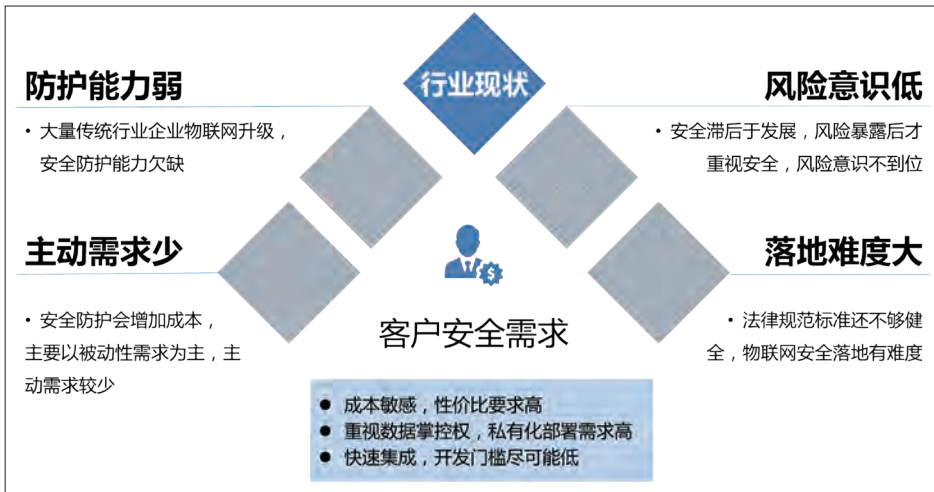


图6. 物联网安全行业现状。

带来了其独特的系统脆弱性风险。而近些年来随着物联网设备开始广泛深入到人们日常生活中，涉及财产甚至生命安全的物联网安全事件也在高频次发生着。随之而来的，我国乃至全球对物联网安全支出也呈逐年激增态势。据Gartner预测，到2021年全球物联网安全相关支出将达到31亿美元（图5）。在物联网垂直行业，如智能门锁领域、智能表计领域、安全监控领域，都提出了对国家商用密码（国密）算法的明确需求以及对硬件安全防护能力的强烈需求。未来，安全芯片必将成为物联网终端必不可少的一部分。

物联网芯片的安全性既是机遇，同样也是挑战。在物联网安全防护方面推行困难是显而易见的（图6）。比如物联网设备资源本身匮乏、前期设计中本身未做安全考虑，主动需求少，不愿增加成本设计安全防护机制等，而相关标准的制定也处于一个正在发展和迭代的过程中。由此，芯片的安全须进行多维度综合考量，使之成

本低廉、可私有化部署、接口友好易于移植、占用资源降低开发门槛等。

联合产业伙伴，推广低功耗方案

鉴于此，中移物联网有限公司正在打造物联网低功耗联合实验室，为企业提供测试服务及专业咨询，准确掌握行业终端芯片的低功耗性能和电池的能量消耗情况，推广具备竞争力的低功耗解决方案。

举个例子，中国燃气集团公司自去年起开始推进燃气表的升级换代，由传统IC卡表逐渐转向物联网智能燃气表。中移物联网针对智能燃气表的行业需求，打造了云管端一体化解决方案（图7）。整体方案结合M2M芯片、NB模组、安全芯片等产品，同时内嵌了操作系统，具有功能丰富、灵活可定制、低功耗、高安全性等特点。在5G大链接背景下，为燃气行业打造一个物联网和终端智能化的标杆性案例。

物联网应用非常广泛，鉴于低功耗应用场景的逐次开放以及联合实验室现有的规模，目前重点关注处理器、安全以及通信三个领域的芯片开发与应用。中移物联网希望通过与上游的芯片设计公司以及下游的应用开发商（方案提供者）合作，全力搭建技术产品和应用场景之间的桥梁，促进合作伙伴产品落地推广，携手解决用户的共性问题。◆



图7. 中移物联网智能燃气表一体化解决方案。

Onto Innovation 整合资源实现高度互补

Onto Innovation由Nanometrics和Rudolph Technologies合并而成，通过整合两家半导体行业专供不同领域的领导者，新公司的半导体产品供应链尤其是检测系统的覆盖面更广。为此，针对新公司的收益、挑战和机遇，首席执行官Mike Plisinski（以下简称MP）接受了英文版的访谈。



当公司合并后双方资源得到整合，比方说各自的专业领域、观点与战略，这将给新公司带来新的挑战和机会。从每家公司的前景来看，近期双方主要获益如何？随着时间的推移，我们期待Onto Innovation为整个半导体行业带来什么？

MP：当我考虑合并所带来的获益时，首先把它们分为三类：规模、适用范围和协同效应。就公司收入而言，Onto Innovation 现在在美国第四大晶圆生产设备供应商，也是全球前十五大公司之一。我们有超过3亿美元及等价物或有价证券储备，没有债务。这给我们将来的投资提供了很多选择。我们是为数不多的端到端供应商之一，产品和应用范围覆盖半导体产业链，从无图案化晶圆质量、前道工艺量测和宏观缺陷检测，再到先进封装光刻和后段检测，以及企业级软件解决方案。

由于拥有高度互补的产品线与市场，以及没有重叠产品的组织架构，Nanometrics 和 Rudolph 之间的协同效应是巨大的。Nanometrics 的优势在于光学量测领域，而在这个领域公司与业内顶尖的制造商合作颇为成功。Nanometrics 在量测方面的业务集中于少数几家客户，这些客户是采用先进节点技术进行生产的晶圆厂领导者。Rudolph 的优势在于拥有不同的产品技术，宏观缺陷检测、声学量测、先进封装光刻以及软件，服务于更广泛的客户群。当然，部分客户是重合的，但 Rudolph 的客户相对来说更广泛分布于整个供应链。因此，通过把两家公司整合在一起，我们现在有了更广泛的产品组合提供给更广泛的客户群，并且这些产品几乎没有重叠。

这两家公司都在软件和光学方面构建核心竞争力，因此研发投入效益得到了放大。比如说，我们针对晶圆厂级的软件开发一个新的人工智能引擎，可以将其应用于检测系统中的自动缺陷分类，现在也可以应用于光学计量。反过来，光学系统的开发应用也是如此：如果我们正在开发

新的高速摄影技术或新的照明技术，我们可以将其应用于更广泛的产品线。我们将最终开发出通用平台、通用部署、通用终端执行器、机械臂等等。所有这些都为研发投资提供了巨大的杠杆作用。

还有一点与两家公司的共性有关：我们对产品和市场有着共同的理解。把两个具备不同理念和背景的公司放在一起是非常具有挑战性的。没有了共识，决策过程很容易变得充满争议、情绪化，并将迅速陷入混乱；有了共识，讨论就集中在事实上，集中在案例的是非曲直上。这是我们评估合并风险时重点考虑的因素，它也在两方董事会都引起了强烈的共鸣。

至于更长期的利益，我们期望在现有市场获得一些收益，并且扩大我们的可服务市场（SAM）。我们最终想做的是通过开发新产品和新技术并最终进入新市场，以此扩大我们的总潜在市场（TAM）。随着两家健康的公司走到一起，效率将立即得到提高：主要是通过减少重复的上市公司开支，我们同时也能攒下大量资本用于投资。通过结合双方技术，我们有机会开拓其他的光学量测市场，比方说我们尚未提供服务的平面薄膜（planar films）。我们也在寻求将软件导入量测平台的方法，使得平台更具竞争力，并从众多竞争对手中脱颖而出。这也是 Rudolph 在检测和光刻方面得以成功的方式。我们还可以考虑其他选择，包括用进一步的并购活动来加快产品面市时间，并扩大我们的 SAM 和 TAM。

为什么是现在？您能不能告知是什么事件或是趋势选择当下作为合并时机？

MP：我常被问到这个问题。两家公司都没有倒闭，甚至都经营状况良好；各方面都稳健，运营和财务报表等都有稳固的提升。一个更有意义的问题可能是：为什么花了这么长时间来合并？我想说，这个问题没有真正的答案，不同人持有不同的观点，最终观点趋于一致。

什么是“高度互补”？

- **产品链**：通过将前端计量与检测解决方案结合在一起，新公司将有机会为全球客户提供更全面的制程控制解决方案。这些服务市场也是互补的，产品组合为前端生产先进节点和专用设备的客户提供工具和软件，并在后端提供先进的封装。
- **服务范围**：双方各拥有 10 亿美元以上的半导体行业 SAM，额外 SAM 扩张机会为 4-5 亿美元。预计合并后将服务市场机会扩大至 30 亿美元左右。联合团队将增加 SAM 合并份额并投资未来扩展的机会。
- **全球规模**：公司拥有更广泛的全球规模，使其能够更好地投资，竞争并为客户群提供创新服务。新公司在美、中、欧、日、韩、新和台湾地区设有全球办事处和设施，团队优化整合。
- **资金充裕**：2019 年之前的两年，积累了 2.23 亿美元现金流。整合后资金将更加充裕，可支持战略资本部署，进一步提高股东价值。

如今，我们越来越意识到软件的重要性，要累积到 Rudolph 的软件资产并不容易。我也相信，随着产业的整合，产品多样性对于 Nanometrics 的重要性变得更为清晰。我认为 Rudolph 看到了逻辑电路和存储器芯片的爆炸式增长，但他们只是参与其中部分。两家公司的董事会开始意识到，双方合并确实是有意义的，它是一种提升，而不是方向上的改变。

既然两家公司在业内都很有名，为什么不用其中一家的名字而是一个全新的名字呢？或者说其中有什么隐情？

MP：这正是问题所在。很多投资者都这么问，客户也是。两家公司都有强大的品牌知名度和悠久的历史——Rudolph 成立于 20 世纪 40 年代，Nanometrics 则是 70 年代发展至今。放弃如此强大的遗产并不容易，但我们正在打造一家面向未来的公司，而未来正在发生巨变。每个品牌赖以成名的东西，并没有真正体现出这个新公司未来的能量、重点和潜力，我们希望反映出新世界正在向前发展。创新的步伐只会加快，我们一直在展望未来。电子/半导体市场不再仅仅来自于 PC/服务器的更新，技术是人们生活方方面面的组成部分。所以，公司名选用 Innovation 这个词儿，是因为我们一直在寻找下一个创新；而 Onto，则是因为它带来了动感和即兴。同样地，我们也不想被绑定到任何特定的市场，我们希望新名字能反映我们所看到的令人振奋的潜力。

这两年对于整个半导体产业供应链来说是艰难的时光，因为中美两国陷入了长达数月的贸易争端。这种情况是否为 Onto Innovation 创造了新的机遇或挑战？

MP：中国一直是这两家公司业务增长的来源之一，如今的贸易形势必然已经影响到了我们，但合并之前仍然运行得很好。公司合并后只会让我们更好地为中国客户服务。中国市场非常重视两家公司的技术，我们希望这种情

况能够持续下去。去年公司的生意不景气，但我认为贸易争端只是次要因素。

内存和智能手机的销量下降了，但更新换代周期并没有真正到来，因此出现了某种程度上的自然衰退。但是逻辑电路和一些先进封装技术正在发展，尽管速度放慢了，内存正从引线键合封装过渡到先进封装，这对我们来说是一个机会。将两家公司合体的好处之一，就是我们将会拥有更多样化的平台、投资组合和市场，从而减弱周期性衰退带来的影响。

识别并控制缺陷，从工艺流程以及相关决策中消除潜在的破坏性污染物，这些都是在 CMOS 极限伸缩范围内制造的常见问题。请问此次合并是否更有利于 7 纳米及更小制程的公司吗？或者从另一个角度看问题，MEMS 制造商和电力设备制造商等其他公司能从合并中获得什么？

MP：这次合并并没有提高我们在 7-8nm 制程上的能力。在一些领域，我们可以利用专有的软件或其他核心技术来提高机台在 8 纳米及以下产线上的价值。例如，我们可以利用声学技术来增强信号发生。先进节点需要更高质量的晶圆光片，我们已经看到对我们的晶边检测技术的需求在不断增加。

我们也看到了走另一路线的机会：把适用于 8 纳米以下工艺的先进薄膜量测和光学量测技术，转移至其他市场和专业设备。这些专业设备对于晶圆处理的需求与传统前端的迥然不同。Rudolph 已经掌握了晶圆处理方案，鉴于 Onto 的财力，使得我们继续去探索那些 Nanometrics 因方案开发太过昂贵而无法追求的光学量测专业应用了。

每次合并都是毁誉参半的：规模经济可以得到优化，但有时会导致裁员；新的产品线可以带来增长机会，但融合两种企业文化的挑战可能会相当大。Onto Innovation 能否从挑战和收益两方面深入探讨一下，未来几年会发生什么？

MP：整合策略通常介于两个极端之间：要么你冒着巨变导致混乱的风险，强行将所有事项立即整合；要么你让他们或多或少地独立运行，希望随着时间的推移，它们会自然地融合——不幸的是，这往往会造成孤岛的产生，让双方各自为政而不是共同发展。我们试图走一条中间路线，在孤岛和强制整合之间取得平衡，试图以最合理的方式逐一解决整合问题。

在我们的组织架构中，各个业务部门负责研发工作。我们将两家公司的量测研发整合到同一个群组，不过其他业务部门的研发基本上仍然专注于现有的计划，因此没有产生太多混乱。但我们确实把制造、市场和销售机构分别集中在一起。在制造部门，由一个领导者纵览整个公司能够更好地洞察到诸如供应链机会之类的细节处；在市场部门，我们将所有产品线都归属于同一群组，这样他们就能更好地制定统一的 Onto Innovation 战略和信息。至于裁员

方面，由于重叠很小，所以裁员的数量非常少。

真正的重点是通过有组织的开发来推动效率的提升，推动正向协同效应，这就又回到了我前面提到的两家公司文化的共性。

这种共识，让我们更容易选择适合每个角色的人，在孤岛与强行整合之间取得平衡。研发可能是最难获得协同效应的领域，供应链、制造改进、渠道以及市场，这些才是更快、更容易找到协同效应的地方。

我们都是拥有相似商业文化的美系公司：在价值上竞争，在技术上竞争，理解创新步伐的重要性，注重利润增长。共同的价值观让我们更容易避免持续的争斗。

如果我们要考虑大的研发支出，我们会有一套共同的决策标准。我们要经过一个规范化的流程，这在我们的共同文化中是根深蒂固的。我对这段时间融合以及短期内取得的进步感到非常高兴。◆

三款适用于控制芯片制程中临界尺寸的全新量测系统组合

Onto Innovation 最近推出一套用于先进半导体器件制造的制程控制解决方案。这套光学量测解决方案组合是为下一代半导体器件开发的，旨在为 Gen6、3D NAND、5nm/3nm 逻辑和先进的 1alpha DRAM 器件提供高精度、高准度和高生产率的解决方案。在新推出设备中采用了新型机器学习引擎软件 (AI-Diffract) 的增强功能以及高保真建模功能软件 (NanoDiffract®)。

3D NAND/ DRAM/ 逻辑量测：1) Atlas V 量测系统设计用于几个关键步骤的测量，这些步骤包含了 CD-SEM 和其他技术无法看到的隐藏特征。Atlas V 量测的灵敏度使这些关键尺寸可实现高精度和灵敏度的测量，从而扩展了光学解决方案对于很多代器件的支持，并且无需使用其他较慢的制程控制技术。Atlas V 技术用来开发 gate-all-around 器件所需的性能，并且比针对这些结构的 X 射线解决方案快 100 倍以上。新的 OCD 技术经过客户验证，光学技术极限的速度和分辨率或有突破。

2) IMPULSE V 系统可为下一代集成量测系统提供更高的生产率和更高的性能。该系统与化学机械抛光 (CMP) 系统无缝协作，为关键工艺提供高产量的 RtR 控制。该系统支持配方与 Atlas V 系统的互操作性，以实现不间断的生产配方设置和优化。利用最新的机器学习技术，IMPULSE V 技术支持内置量测，从而实现了广泛的灵活性和高工艺覆盖率，以及在更广泛的工艺配方覆盖下实现

了更高的生产率。

3D NAND 先进量测：3) Aspect 量测系统面对先进 3D NAND 器件而设计的。对于超过 200 对的存储器堆栈来

说，内存密度随着层对扩展和层堆叠而增加。Aspect 的设计考虑了这些未来的体系结构和器件微小化策略。Aspect 计量学通过红外光学系统在客户端设备上展示出优于 X 射线系统的性能。红外光学系统提供了完整的剖面测量功能，能够实现关键的蚀刻和沉积控制，并具有客户所需的速度和工艺覆盖范围。

市场营销高级副总裁 Kevin Heidric 评论说，从先进逻辑和存储器件获得的测量数据分析与客户的实验室量测标准 (例如 CD-SEM 和 TEM) 高度相关，这意味着他们可以继续使用高速光学量测系统而无需使用 X 射线技术，速度慢且价格昂贵。针对最先进的 3D NAND 器件，要测量非常高的长宽比 (>80:1) 通孔和字节线，所面临的挑战迫使客户考虑使用速度较慢的 X 射线仪器和其他破坏性的测量技术。同样，对于最先进的 DRAM 和逻辑器件，复杂的晶体管结构和更先进节点技术 (5nm、3nm) 要求能与之匹配的 GAA/ 纳米片制程的新量测方法。◆



半导体行业现状及未来的机遇与挑战

半导体工业正进入数据驱动的新纪元。数据的收集、传输、分析和存储分别带动了IoT、5G、AI、Cloud等领域的蓬勃发展。IC作为半导体产业的技术核心有望在下一个十年保持持续稳定的增长。随着“新基建”的逐步深入，中国半导体产业也将迎来发展与投资的黄金期，同时须直面各方面的挑战。

2019年，DRAM和NAND Flash市场不景气，智能手机、PC需求增长放缓，导致全球半导体需求下滑，同时中美贸易争端也对半导体市场造成较大影响。无论是欧美还是亚太地区，都出现了不同程度的滑坡。我们先了解一下半导体行业的发展现状。

2019年，包括集成电路、光电子、分立器件和传感器在内的全球半导体出货量为9,250亿个，较2018年10,000亿的出货量下降约7.6%。这也是继2010年后，半导体出货量持续增长背景下的第一次大幅下滑。从出货量的占比来看，集成电路为33%，光电子/分立器件和传感器共占67%（图1-左）。

集成电路主要指的是模拟芯片、记忆存储类芯片和逻辑芯片，分别占18%、5%和9%。出货量的下滑也导致2019年全球半导体营收下降10.6%至4,300亿美元。集成电路作为半导体产业发展的核心，依旧贡献了超过80%的市场营收。其中存储类芯片：DRAM和NAND Flash各占比14.6%和9.4%；逻辑类芯片：MPU、MCU各占比

13.1%和3.7%；GPU、APU各占比2.8%和4.4%（图1-右）。

从大局来看，2019年下半年开始半导体市场逐渐回归正常水平，2020也被视为产业回暖的一年。然而，Covid-19导致全球经济增长放缓，再次给半导体行业带来一定的冲击和不确定性。半导体业者普遍认为三四季度订单可见度较低，第四季度风险较高；全年营收预测模糊。这也导致了多家主流机构纷纷下调今年的预测指标。经过前两年的市场修正过后，半导体市场有望在2021年呈现两位数的增长（图2）。

诸多不确定的背后，也伴随着一些利好因素，包括EUV的投入使用，7nm，5nm制程工艺量产，中国对集成电路产业的大量投入，5G全球大范围落地商用，无人驾驶、人工智能、物联网，云计算等新兴技术的发展。这些正面的市场激励也将推动半导体产业向前发展。

半导体行业的发展核心是芯片，这点毋庸置疑；然而应用领域更是不容忽视。未来半导体行业的应用领域在哪里，或者说是否存在能推动整个行业前进的应用爆发点？

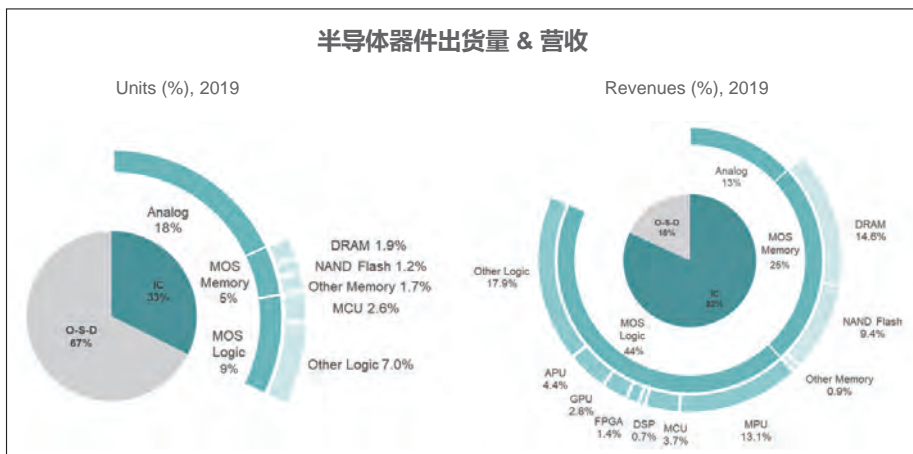


图1. 2019年半导体器件的出货量以及营收的细分数据。图片来源：VLSIresearch

回顾过去的十年，全球半导体行业增长主要依赖智能手机、个人电脑等电子设备的需求，也包括物联网、云计算、机器学习等技术应用的扩增。未来十年，高景气周期的主要市场驱动力包括对现有产品的深入开发，以及新兴技术的快速融合，未来数据处理类的电子产品将为半导体产业贡献主要营收。

在互联网时代，数据的产生者和使用者是人；进入物联网时

代，物也将成为新的数据产生者和使用者。无线通讯从4G迈向5G，数据的传输速度大幅提升；数据的分析和存储需求也将使越来越多的高性能CPU、GPU芯片进入市场，同时带动存储类芯片的蓬勃发展。因此，从数据的收集、传输、处理到存储，将给予数据类相关芯片的发展以充足的空间。

这些新兴应用会给半导体上游设计和制造、乃至整个半导体供应链带来怎样的变化？

新兴应用市场离不开IC设计及制造技术的不断优化。随着芯片结构越来越复杂，晶圆线宽尺寸逐渐接近极限，如何协调复杂的设计与制造，这将给全球的芯片设计公司（Fabless）以及晶圆制造厂（Foundry）带来无尽的挑战。

随着摩尔定律放缓，先进封装技术的重要性更加突显，这将成为芯片实现高端特征如低功耗、结构紧凑等的重要手段之一；未来先进封装将朝着系统集成和三维方向发展。在晶圆测试、封装测试等技术领域也存在着不少挑战，包括不断增加的引脚数、减小的间距、频繁的检测，以及更快的检测速度等。

技术和工艺的革新势必会影响整个半导体产业链的格局。我们可以从产品、生产力和销售策略三个方面进行分析。通常产品首先要考量的因素是产品的性能/质量、价格、出货时间和寿命等。其次生产力是否能够满足新应用下的市场需求。最后在竞争激烈的大环境下，我们要做的就是了解客户需求、调整销售策略并对客户进行深度耕耘。未来，客户在采购时将优先考虑什么，比方说产品的原产地等，这或许会成为有别于甚至优先于产品性能及价格的主要考量因素之一。

技术的持续发展与不断突破也需要众多分支工业领域的支撑，从晶圆厂设备及其重要的子系统、零部件、封装检测设备到检测耗材，以及半导体材料和化学品等。我们就拿晶圆厂的工艺设备来举例分析。

全球的IC制造主要集中在亚太区，包括韩国、中国以及台湾地区。亚太区每年消耗了大部分的生产设备和关键子系统等，其中中国大陆每年消耗的晶圆厂设备超过总体市场份额的15%。然而，晶圆厂设备的供应商主要来自欧洲、北美和日本；这种区域分布形成了鲜明的对比。

2019年，排在前十位的原始设备制造商包括AMAT、ASML、LAM、TEL、KLA等，占晶圆厂设备市场85%的份额。而中国大陆的设备制造商也逐渐培养起来了，包

括北方华创、中微、睿励、ASMPT、沈阳拓荆、芯源微、华海清科，上海微电子等。然而他们的总体销售额仅占不到1%的市场份额。此外，关键子系统的供应商同样也来自欧美和日本；2019年排名前十的供应商瓜分了约一半的份额。相较于晶圆制造设备，ATE、封装设备及检测耗材等市场规模尚不到十分之一，约在30~40亿美元之间。其中，ATE市场主要被日本Advantest和美国Teradyne垄断，两家公司约占80%的份额。至于封装设备市场，中国供应商相对较多，排在第一位的是ASMPT，2019年在封装设备市场的份额超过20%。至于检测耗材市场，中国的供应商大多集中在中低端产品，缺少适用于前沿应用的探针卡、测试座等。



图2. 五年来半导体产业发展态势晴雨表，近两年本属于波谷时期，又受各种突发事件的影响，2020全年营收预测模糊。图片来源：VLSIresearch

形势不可谓不严峻。目前中国拥有较完善的半导体产业链，但以晶圆、芯片、设计为主的上游产业链的基础很薄弱，较低端技术与产品同质化严重，甚至缺乏面向高端应用的优质产品。但也无需妄自菲薄。中国这个全球最大的消费市场不仅成为欧美日韩等国的重要收入来源，也能以市场换时间求得一线生机，从加大投资和科研力度、优化产品性能并提升产品可靠性，到培养人才、乃至孵化全球知名企业。打铁终需自身硬，希望这番操作下来中国本土企业能掌握更多的话语权。

尽管从芯片设计、制造到封装，全球第一梯队厂商中不乏有少数几家冒尖儿的公司，那也是势单力薄构成不了规模效应和集群优势。中国大陆的Fabless公司共计两千多家，2019年全球排名中华为海思位居第5位，紫光集团第10位；而前20位的中国公司还有比特大陆和中兴通讯。Foundry厂商相比Fabless公司更显弱势，去年年底

中芯国际以 14nm 产线投产进入全球的视野。封测厂发展前景相对更明确，江苏长电、通富微电和天水华天在全球也算有一席之地。

那么我们的痛点在哪里？中国制造本土化进展如何了，将会面临哪些挑战，又提出了哪些可行性方案？

首先，半导体产业的分支领域不乏来自中国大陆的供应商，但是产品的质量、可靠性、精度等有待逐步提高，以匹配半导体产业苛刻的技术要求。其次，诸多供应链体系比较复杂，需要考虑的因素也很多。包括知识产权问题、专业技术以及对于 know-how 的掌握。现存的巨头每年投入大量的研发费用，为的是保持技术一直处于行业领先地位；新来者想要进入市场，首先得打破极高的技术壁垒。另外，资格审查的费用高，耗时长，也存在一定的风险，使得芯片制造商们不愿轻易更换供货商。

至于可行性方案，我们可以通过提供优惠政策，鼓励更多的芯片厂、设备厂与材料制造商等到中国大陆建厂，

并外包部分原材料及零件给中国本土供应商，使得越来越多的本土供应商成功跻身全球供应链。其次寻求一些外援，引进和培养专业技术人才及团队，逐步提高产品性能和可靠性。最后，采取适当的方法与外国公司合作，寻求技术引进和互利共赢之间的平衡。这些都是现在或者将来实施的大方向大策略，具体到个案就没了定论。在此也仅能当作纸上谈兵而已。

写在最后：

疫情给世界经济带来的不确定性也对半导体产业产生一定的冲击，但是整体来看，相较于 2019 年中美贸易争端初期的影响，市场表现依旧处于正常的波动范围。其次长期的市场驱动力并没有因为大环境的变化受到严重影响，疫情过后，中国的半导体产业将会逐渐回暖并呈现迸发成长态势。随着新基建部署的深入，未来五年中国会继续加速对半导体产业的投入，挑战的背后也蕴藏着无限的机遇与可能。◆

如何实现全面的电子产品质量检测

利用微米聚焦和纳米聚焦X射线检测，
超越光学和常规测试

目前的检测技术包括破坏性检测和无损检测。破坏性检测只能对每个部件的样品进行测试，并最终破坏零件。无损检测可检测每一个部件，包括光学检测和电气试验等选项。光学检测和电气试验虽然有帮助，但对于预防和减轻电子产品故障所需的全面检测，它们还不够。如今有许多可用的新一代方法，如微纳米聚焦X射线解决方案，可提供全面的电子产品质量检测解决方案，同时可确保 IPC 1、2或3类的符合性以及按照FFR指南进行制造。因此，制造商可确保零件中没有限制功能的空隙、异物和缺陷，并在关键接合点（如焊点）进行高精度检测，以全方位验证零件完整性和符合要求的电气性能，同时最大限度地提高生产良率。

http://www.siscmag.com/content/white_paper.html

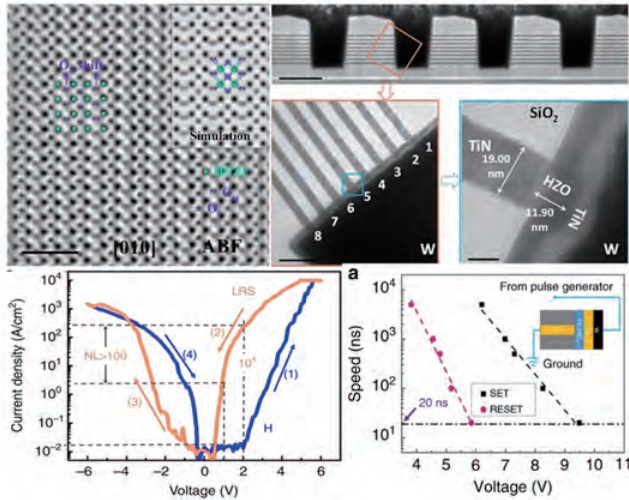


免费下载



HfO₂基铁电存储器研究取得进展

近日，微电子所微电子器件与集成技术重点实验室刘明院士的科研团队在 HfO₂ 基铁电存储器研究领域取得了进展，提出了一种基于 Hf_{0.5}Zr_{0.5}O₂ (HZO) 材料的铁电二极管 (Fe-diode)，并实现了三维集成。



HZO铁电阻的原子排列(左上)，三维垂直结构的TEM图(右上)，铁电二极管的典型IV特性曲线(左下)，该器件可以实现20ns的操作速度(右下)。来源：中科院微电子所

铁电存储器具有高速、低功耗、高可靠性的优点，是下一代非挥发性存储器的有力竞争者之一。然而，传统铁电材料与标准 CMOS 工艺兼容性差问题和尺寸微缩难的

问题制约着铁电存储器的发展。2011 年，掺杂 HfO₂ 的铁电材料的问世开启了铁电存储器研究的新时代。HZO 材料的铁电性起源问题是该领域长期争议的焦点。在本项工作中，微电子所科研团队利用原子分辨率球差校正透射电镜，观察到了 Hf/Zr 和 O 原子的在晶格中的排列，国际上首次确认了 Pca21 相的存在，为 HfO₂ 铁电的基础理论提供了最为直接的证据。

不同结构的 HfO₂ 基铁电存储器 (1T1C、FeFET 和 FTJ) 已相继问世。1T1C 结构的铁电存储器是破坏性读取，操作复杂，对疲劳特性要求高；FeFET 可实现三维集成，但不能实现随机访问；FTJ 是一种电阻型存储器，但由于线性低阻态，用于垂直结构的三维交叉阵列中存在串扰问题。微电子所科研团队提出了一种新型的 HZO 基铁电二极管 (Fe-diode) 器件，通过极化方向的改变来控制铁电二极管导通方向。由于界面势垒的存在，该器件具有高度的非线性 (>100)，可以克服交叉阵列中的漏电，实现自选通功能。该器件操作速度 <20ns，疲劳特性 >10⁹，开态电流密度 >200A/cm²，实现了垂直尺寸小于 20nm 的三维集成。

上述工作得到了国家基金委、科技部、中科院等相关项目的资助。

首个具有自对准栅极的垂直纳米环栅晶体管

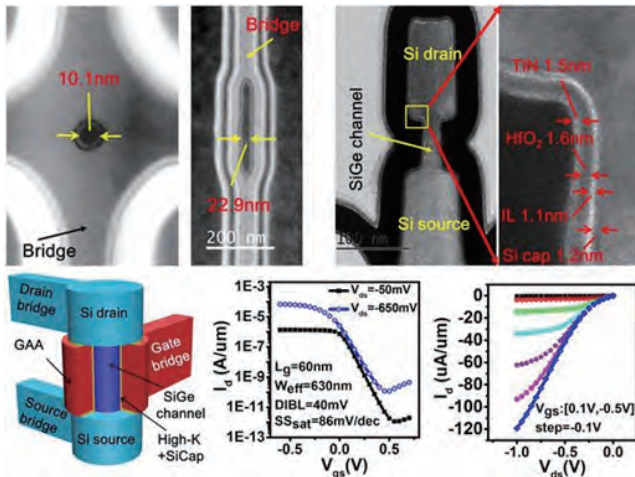
目前全球最先进的半导体工艺已经进入 7nm，下一步还要进入 5nm、3nm 节点，制造难度越来越大，其中晶体管结构的限制至关重要，未来的工艺需要新型晶体管。来自中科院的消息称，中国科学家研发了一种新型垂直纳米环栅晶体管，它被视为 2nm 及以下工艺的主要技术候选，意义重大。

从 Intel 首发 22nm FinFET 工艺之后，全球主要的半导体厂商在 22/16/14nm 节点开始启用 FinFET 鳍式晶体管，一直用到现在的 7nm，未来 5nm、4nm 等节点也会使用 FinFET 晶体管，但 3nm 及之后的节点就要变了，三星在去年率先宣布 3nm 节点改用 GAA 环绕栅极晶体管。与现在的 7nm 工艺相比，3nm 工艺的具体指标表现为：可将核心面积减少 45%，功耗降低 50%，性能提升 35%。三

星预计 3nm 工艺将于 2022 年开启大规模量产。

据官方介绍，基于全新的 GAA 晶体管结构，三星通过使用纳米片设备制造出了 MBCFET (Multi-Bridge-Channel FET，多桥-通道场效应管)，该技术可以显著增强晶体管性能，主要取代 FinFET 晶体管技术。此外，MBCFET 技术还能兼容现有的 FinFET 制造工艺的技术及设备，从而加速工艺开发及生产。

以上可展现 GAA 环绕栅极晶体管的重要意义。中科院微电子所先导中心朱慧珑研究员及其课题组日前突破的也是这一领域，官方表示他们从 2016 年起针对相关基础器件和关键工艺开展了系统研究，提出并实现了世界上首个具有自对准栅极的叠层垂直纳米环栅晶体管 (Vertical Sandwich Gate-All-Around FET 或 VSAFET)，获得多项中、



上图STEM顶视图，用原子层选择性刻蚀锗硅的方法制作的直径为10纳米的纳米线(左1)和厚度为23纳米的纳米片(左2)；具有自对准高k金属栅的叠层垂直纳米环栅晶体管(VSAFET)的TEM 截面图(右2)及HKMG局部放大图(右1)。下图为P型VSAFET器件的结构和I-V特性：器件结构示意图(左)，转移特性曲线(中)和输出特性曲线(右)。

美发明专利授权。

朱慧珑课题组系统地研发了一种原子层选择性刻蚀锗硅的方法，结合多层外延生长技术将此方法用于锗硅/硅超晶格叠层的选择性刻蚀，从而精确地控制纳米晶体管沟道尺寸和有效栅长。

首次研发的垂直纳米环栅晶体管的自对准高k金属栅后栅工艺，其集成工艺与主流先进 CMOS 制程兼容。课题组最终制造出了栅长 60 纳米，纳米片厚度 20 纳米的 p 型 VSAFET。原型器件的 SS、DIBL 和电流开关比 (I_{on}/I_{off}) 分别为 86mV/dec、40mV 和 1.8E+5。

据悉，垂直纳米环栅晶体管是集成电路 2 纳米及以下技术代的主要候选器件，但在提高器件性能和可制造性等方面面临着众多挑战。在 2018 年底举办的国际集成电路会议 IEDM 上，来自 IMEC 的 Ryckaert 博士将垂直纳米器件的栅极长度及沟道与栅极相对位置的控制列为关键挑战之一。

该项目部分已经得到中国科学院集成电路创新研究院项目的资助。

铠侠开发新型3D半圆形闪存单元结构

铠侠株式会社 (KIOXIA) 开发创新的储存单元结构“Twin BiCS FLASH”，该结构将传统 3D 闪存中圆形存储单元的栅电极分割为半圆形来缩小单元尺寸以实现高度集成化。新单元的设计中采用浮栅电荷存储层 (Floating Gate) 代替电荷陷阱型电荷存储层 (Charge Trap)，尺寸也比传统的圆形单元更小。

铠侠已率先在此单元设计中实现了高写入斜率和宽写入/擦除窗口，可显著提高存储密度并减少堆栈层。这种新的单元结构可用于超多值存储单元中，进一步提高存储容量。

截至目前，诸如 BiCS FLASH 之类的 3D 闪存通过增加单元的堆栈层数以实现大容量。但随着单元的堆栈层

数的增多 (>100 层)，高纵横比的加工越来越困难。为了解决这一问题，铠侠在新的单元结构中将常规圆形单元的栅电极分割为半圆形以减小单元尺寸，并且可以通过较少的单元堆叠层数实现更高的位密度。

得益于曲率效应，与平面单元相比，圆形存储单元可以确保写入窗口并有效抑制写入饱和。新的单元结构中采用了半圆形，可以继续利用曲率效应。此外新的单元在电荷存储层中采用了高电荷捕获率的导体材料，并且在阻断膜 (BLK Film) 中采用了高介电常数的绝缘材料以减少漏电流。电荷存储层与高 k 值 BLK 电介质结合使用，可提高电荷捕获效率，实现高耦合比以获取编程窗口并减少 FG 的电子泄漏，从而减轻了饱和度问题。

综上所述，半圆形存储单元是实现大容量超多值单元的可行方案。

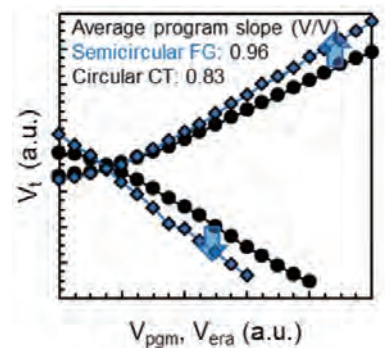


图2. 与圆形存储单元相比，半圆形结构具有更小的单元尺寸，更高的写入斜率和更宽的写入/擦除窗口。

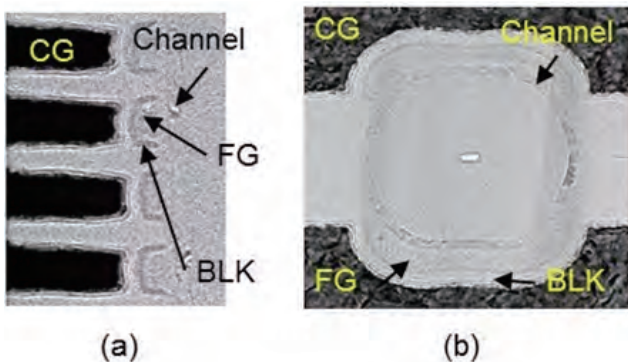


图1. 半圆形浮栅 (FG) 单元结构的剖面图 (a) 和平面图 (b)。

imec成功开发基于硅晶圆的III-V及III-N器件

比利时独立研究所 imec 成功在 12 寸 Si 衬底上成功制造 GaAs 异质结双极晶体管 (HBT) 器件, 并在 8 寸硅衬底上制取 GaN+CMOS 器件。两者是针对 5G 及 6G 的毫米波射频前端模块而开发的。

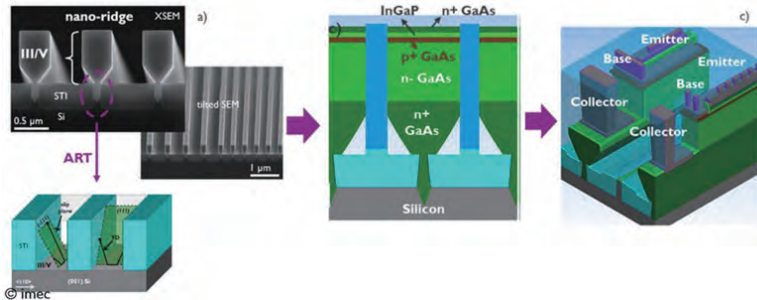


图1. 通过使用imec独有的III-V纳米脊工程技术 (NRE), 在12寸硅晶圆上集成III-V/CMOS混合器件: a) 纳米沟槽的形成 (缺陷困在狭窄的沟槽区域); b) 采用NRE技术在硅衬底上生长HBT堆栈层; c) HBT器件结构可供选择 (图片来源: imec)

随着 5G 逐渐成为未来替换型通信技术, 无线通信正在朝着更高工作频率的方向发展, 即从低于 6GHz 的拥挤频段向毫米波频段甚至更高频段发展。毫米波频段的引入对整个 5G 网络基础架构和移动设备产生了重大影响。对于移动服务和固定无线接入 (FWA), RF 前端模块变得越来越复杂, 其数据传输速度必须在 10Gbps 以上, 且具有高功率, 这样才能与天线交互信号。此外在手机应用中, RF 前端模块对于外形尺寸和功率效率有很高的要求。因此, 使用当今最先进的 RF 前端模块已无法再满足这些要求, 这些模块通常依赖于多种不同技术, 其中包括基于 GaAs 的 HBT 功率放大器, 成本高。

imec 策划总监 Nadine Collaert 表示, Imec 正在探索与 CMOS 兼容的硅上 III-V 技术, 使得 RF 前端模块适用于下一代 5G 应用。此外, Imec 正在研究前端器件 (例如功放和开关) 与其他基于 CMOS 工艺的电路的集成, 以降低成本和外形尺寸, 并使新的混合电路拓扑能够解决性能和效率问题。为此 imec 正在探索两种不同的路径: 1)

硅上 InP 器件, 应用目标是毫米波以及频率在 100GHz 以上的 6G 通信; 2) 硅上 GaN 器件, 先期应用目标是前段毫米波并解决高功率密度的问题。目前 imec 已按照两条路径成功制成器件原型, 符合预期, 还在验证提高器件的工作效率之法。

imec 获取 InP 器件的第一步就是在 12 寸硅衬底上制作 GaAs/InGaP HBT 器件, 通过使用独有的 III-V 纳米脊工程技术 (NRE), imec 获得成功一种螺旋位错密度低于 $3 \times 10^6/\text{cm}^2$ 的无缺陷堆栈层, 性能远胜于基于应变缓冲层 (SRB) 的硅上 GaAs 器件。下一步就是开发具有更高迁移率的 InP 基 HBT 和 HEMT 器件 (图 1)。

此外, imec 研究人员按照三种不同的器件结构, 如 HEMT、MOSFET 和 MISHEMT, 在 8 寸硅衬底上成功制取与 CMOS 工艺兼容的 GaN/AlGaIn 器件原型。结果表明, MISHEMT 器件在可扩展性和高频工作时降噪性能方面都要优于其他器件类型。当栅极长度 300nm 时, 峰值截止频率 f_T/F_{max} 等于 50/40 (图 2), 这与先前报道的 SiC 上 GaN 器件一致。此外, imec 尝试用 AlInN 作为阻挡层来减小栅极长度, 器件的性能还能得到改善; 因此提高器件的工作频率即可达到所需的毫米波段。

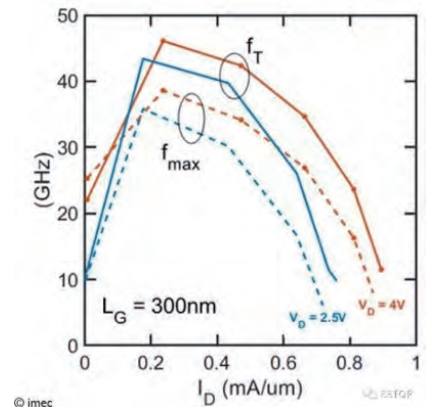


图2. 基于8寸硅衬底的GaN/AlGaIn器件, 当栅极长度300nm时, 峰值截止频率 f_T (增益截止频率)/ F_{max} (最大谐振频率)=50/40。(图片来源: imec)

微电子所在STT-MRAM器件与集成技术研究方面取得进展

近日, 中科院微电子所集成电路先导工艺研发中心罗军研究员课题组在 STT-MRAM 器件与集成技术研究领域取得了阶段性进展。课题组联合北京航空航天大学赵巍

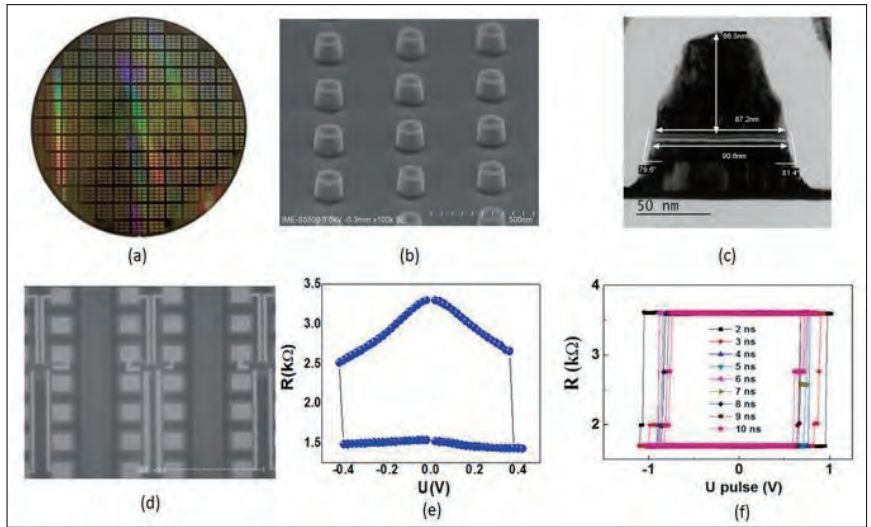
胜教授团队以及江苏鲁汶仪器有限公司, 基于 8 寸 CMOS 先导工艺研发线, 自主研发原子层级磁性薄膜沉积、深紫外曝光、原子层级隧道结刻蚀以及金属互连等关键工艺

模块，在国内首次实现了晶圆级亚百纳米 STT-MRAM 存储器件制备，器件隧穿磁电阻比 (TMR) 达到 100% 以上，临界翻转电压 0.4V，写入速度达到 2ns (@Vdd=1.0V)，为新型定制化 STT-MRAM 非挥发存储器的研制奠定了基础。该项工作在 2019 年 12 月举行的国际电子器件会议 (IEDM) 上进行了展示。

随着集成电路工艺制程进入 2X 纳米及以下技术节点，传统的 eFlash 因工艺兼容性、能效、寿命以及成本等问题，在持续微缩方面存在很大挑战。STT-MRAM 因具有可微缩性、高速 (比 eFlash 快 1000 倍)、低功耗及高耐久度等优点，同时兼容各类主流的前道逻辑

工艺 (Bulk、Fin、FD-SOI)，被业界认为是替代 eFlash 的候选者之一。

针对 STT-MRAM 集成工艺中磁性薄膜沉积和刻蚀技术两大关键工艺模块，罗军课题组研发了原子层级磁性薄膜沉积工艺并创新性地提出基于 SiNx 的类侧墙转移隧道结刻蚀方法，有效抑制了刻蚀过程中反溅金属沉积导致的 MgO 侧壁短路问题。同时，课题组采用 Ta/Ru/Ta 的复合



(a) 8寸STT-MRAM存储器件晶圆；(b) STT-MRAM隧道结阵列；(c) 亚百纳米STT-MRAM隧道结器件TEM截面图；(d) STT-MRAM隧道结器件测试结构；(e) 隧道结STT翻转特征曲线；(f) 隧道结瞬态脉冲翻转特征曲线。

硬掩模结构，不仅有效改善了隧道结的刻蚀陡直度，还结合 Trimming 工艺将隧道结尺寸减小至 100nm 以下，一定程度上解决了漏磁场干扰问题。

目前课题组已全线打通 8 寸晶圆级 STT-MRAM 集成工艺，并成功制备 STT-MRAM 存储器，器件性能达到 $TMR \geq 100\%$ ， $RA \leq 10 \Omega \cdot \mu m^2$ ，临界翻转电流密度 $(J_c) < 9 MA/cm^2$ ，翻转速度 $2ns @ Vdd=1V$ 。

SweGaN联合开发SiC上GaN HEMT器件

瑞典哥德堡的 SweGaN 公司与查尔默斯大学微技术和纳米科学系联合研究的高频 GaN-HEMT 器件，有望为电信、航天和军事市场带来商业利益。SweGaN 是一家提供定制化 GaN-on-SiC 外延片的厂商，主要面向射频及功率器件应用。

合作双方确定了一项新的基准测试，将传统的 $1.8 \mu m$ 厚掺杂 GaN 缓冲外延结构与 SweGaN “无缓冲” QuanFINE GaN-HEMT 异质结构结合用于微波器件。研究表明，采用 250nm 厚的 GaN 层不会影响材料质量和器件性能。从长远来看，“无缓冲”量子精细材料在器件水平上优于传统材料，比方说具有更低的陷波、更好的载流子限制和更低的热阻；使得 GaN 高频器件具有更高的功率效率及可靠性。

SweGaN 认为，量子精细概念的优点是在 AlGaN 势

垒层和低 TBR-AlN 成核层之间形成一层薄的非掺杂 GaN 沟道层，该沟道层充当三明治状的双异质结构，提供了足够的 2DEG 限制；与传统的 Fe、C 掺杂外延结构相比，陷阱效应要低得多。此外，与传统的 AlGaN 背势垒外延结构相比，GaN 沟道厚度的进一步减小将为小栅长器件 ($L_g < 150nm$) 开辟一条新的途径。

查尔默斯理工大学的研究教授 Niklas Rorsman 表示：“新的全精细概念对高频电子和电力电子都有非凡吸引力。比方说，纯 AlN 背势垒的可能性有助于实现电子约束和热阻特性。” SweGaN 的首席技术官 Jr Tai Chen 表示，QuanFINE 外延片无论是在 Ka 波段应用还是性能上都表现成熟，可以帮助客户解决在高频器件中遇到的短沟道效应问题。

Advertiser	广告商名称	网址	页码
OLYMPUS		www.olympus.com.cn	BC
SMT	爱思姆特	www.smtap.com	IBC
威泰科技		www.vttech.cn	1
中电南方		www.zjnf.cn	IFC

欢迎投稿

《半导体芯科技》(Silicon Semiconductor China, SiSC) 是面向中国半导体行业的专业媒体, 已获得全球知名权威杂志《Silicon Semiconductor》的独家授权。本刊针对中国半导体市场特点遴选相关优秀文章翻译, 并汇集编辑征稿、采编国内外半导体行业新闻、深度分析和权威评论等多方面内容。本刊由香港雅时国际商讯 (ACT International) 以简体中文出版发行。

本刊内容覆盖半导体制造工艺技术、封装、设备、材料、测试、MEMS、mini/Micro-LED 等。文章重点关注以下内容:

FAB (Foundry, IDM, OSAT, R&D)

四个环节: 晶圆制造 (wafer 后道)、芯片制造、先进封装、洁净室; 深入报道与之相关的制造工艺、材料分析, 工艺材料、工艺设备、测试设备、辅助设备、系统工程、关键零备件, 以及与 particle (颗粒物) 及 contamination (沾污) 控制等厂务知识。

FABLESS

芯片设计方案、设计工具, 以及与掩膜版内容和导入相关的资讯。

半导体基础材料及其应用

III-V 族、II-VI 族等先进半导体材料的科学研究成果, 以及未来热门应用。

《半导体芯科技》欢迎读者、供应商以及相关科研单位投稿, 已甄选中文稿件将在印刷版杂志以及网上杂志刊登; IC 设计及应用等半导体相关内容将酌情予以网络发表 (微信推送、杂志网站)。本刊优先刊登中文来稿 (翻译稿请附上英文原稿)。

技术文章要求

- 论点突出、论据充分: 围绕主题展开话题, 如工艺提升、技术改造、系统导入、新品应用, 等等。
- 结构严谨、短小精悍: 从发现问题到解决问题、经验总结, 一目了然, 字数以 3000 字左右为宜。
- 文章最好配有 2-4 幅与内容有关的插图或图表。插图、图表按图 1、图 2、表 1、表 2 等依次排序, 编号与文中的图表编号一致。
- 请注明作者姓名、职务及所在公司或机构名称。作者人数以四人为限。
- 文章版权归作者所有, 请勿一稿多投。稿件一经发表如需转载需经本刊同意。
- 请随稿件注明联系方式 (电话、电子邮件)。

新产品要求

- 新产品必须是在中国市场新上市、可在中国销售的。
- 新产品稿件的内容应包含产品的名称、型号、功能、主要性能和特点、用途等。
- 新产品投稿要求短小精悍, 中文字数 300~400 字左右。
- 来稿请附产品照片, 照片分辨率不低于 300dpi, 最好是以单色作为背景。
- 来稿请注明能提供进一步信息的人员姓名、电话、电子邮件。

电子邮箱: mizyH@actintl.com.hk,
sunniez@actintl.com.hk

行政及销售人员 Administration & Sales Offices

行政人员 Administration

HK Head Office (香港总部)

ACT International (雅时国际商讯)

Unit B, 13/F, Por Yen Buiding,
No. 478 Castle Peak Road,
Cheung Sha Wan, Kowloon, Hong Kong
Tel: 852 28386298

Publishing Director (出版总监)

Adonis Mak (麦协林), adonism@actintl.com.hk

Editor-in-Chief (编辑)

Sunniez Zhao (赵雪芹), sunniez@actintl.com.hk

Mizy He (贺贵鸿), mizyH@actintl.com.hk

Sales Director (销售总监)

Eva Liu (刘婷), evaL@actintl.com.hk

General Manager-China (中国区总经理)

Michael Tsui (徐旭升), michaelT@actintl.com.hk

London Office

Hannay House, 39 Clarendon Road
Watford, Herts, WD17 1JA, UK.
T: +44 (0)1923 690200

Coventry Office

Unit 6, Bow Court, Fletchworth Gate
Burnsall Road, Coventry, CV5 6SP, UK.
T: +44 (0)2476 718 970

Publisher & Editor-SiS English

Jackie Cannon, jackie.cannon@angelbc.com
+44 (0)1923 690205

销售人员 Sales Offices

China (中国)

Shenzhen (深圳)

Jenny Li (李文娟), jennyl@actintl.com.hk

Gavin Hua (华北平), gavinH@actintl.com.hk

Tel: 86 755 2598 8571

Shanghai (上海)

Hatter Yao (姚丽莹), hattery@actintl.com.hk

Helena Xu (许海燕), helenax@actintl.com.hk

Amber Li (李歆), amberL@actintl.com.hk

Tel: 86 21 6251 1200

Beijing (北京)

Cecily Bian (边团芳), cecilyB@actintl.com.hk

Tel: 86 135 5262 1310

Wuhan (武汉)

Eva Liu (刘婷), eval@actintl.com.hk

Tel: 86 138 8603 3073

Sky Chen (陈燕), skyc@actintl.com.hk

Tel: 86 137 2373 9991

Grace Zhu (朱婉婷), graceZ@actintl.com.hk

Tel: 86 159 1532 6267

Hong Kong (香港特别行政区)

Mark Mak (麦协利), markm@actintl.com.hk
Tel: 852 2838 6298

Asia

Japan (日本)

Masaki Mori, masaki.mori@ex-press.jp

Tel: 81 3 6721 9890

Korea (韩国)

Lucky Kim, semieri@semieri.co.kr

Tel: 82 2 574 2466

Taiwan, Singapore, Malaysia

(台湾, 新加坡, 马来西亚)

Regional Sales Director

Mark Mak (麦协利), markm@actintl.com.hk

Tel: 852 2838 6298

US (美国)

Janice Jenkins, jjenkins@brunmedia.com

Tel: 724 929 3550

Tom Brun, tbrun@brunmedia.com

Tel: 724 539 2404

Europe (欧洲)

Shehzad Munshi, Shehzad.Munshi@angelbc.com

Tel: +44 (0)1923 690215

Jackie Cannon, Jackie.cannon@angelbc.com

Tel: +44 (0) 1923 690205



WINNER
Vertical Oven VH8
Category:
Best Product



Machines for Thermal Processes

SMD-Reflow Soldering

Reflow Soldering Systems

Vacuum Soldering

Vacuum Soldering Systems

Coating + Curing

Dispenser
Coating
UV Products
Curing / Drying Ovens

Temperature Treatment

Curing Systems
Cooling Systems

Hot and Cold-Function Tests

Inline Systems
Batch Systems
Lean-Concept-Oven

Customized Solutions

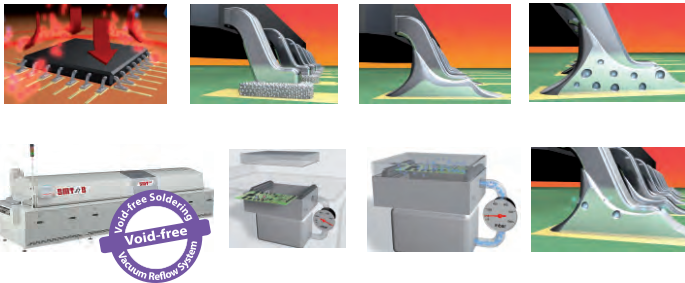
Conveyor Concepts
Custom Designed Systems



Thermal Process Solutions from -50 °C up to +450 °C

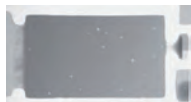


Void-free Soldering – Vacuum Reflow Soldering Systems



Your benefit:

- Inclusions/voids will be **reduced up to 99%**
→ solder joints quality optimized
- Double sided PCBs
- Suitable for PCBs, DCB, stamping grid and carrier
- Setting parameter: evacuation time, vacuum hold time, ventilation time, vacuum-pressure
- Only **one sealing surface** of the vacuum chamber



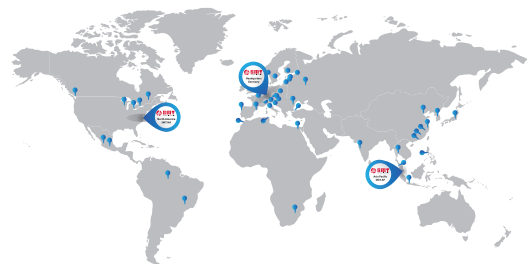
with vacuum



without vacuum

"Vacuum Plus" is a system for **improving quality** of solder joints. Voids are reduced in a vacuum chamber which significantly improves the quality of the soldered product.

SMT worldwide



www.smtap.com

Room 101 Building 6 , Qidi Intelligence Manufacture Industrial Park No.45 Songbei Road Suzhou Industrial Park Jiangsu China 215000 Phone:0512-67217737 E-Mail:lucky.xia@smtap.com

OLYMPUS[®]

速度、精度、解析应有尽有



全新！DSX1000

数码显微镜

咨询热线 400 969 0456

