

# 半导体芯科技



SILICON  
SEMICONDUCTOR

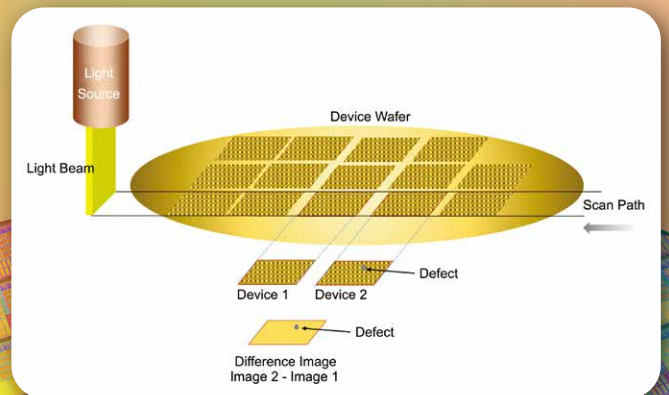
CHINA

ISSN 2523-1294

www.siscmag.com

2022年 6/7月

## 半导体检测 P.16



5nm及更先进节点上FinFET的未来 P.20

高可靠性焊料INNOLOT™合金 P.22

ALD一致性提高良率 P.25

石墨烯造就新一代PIC P.30

ACT

Angel  
BUSINESS COMMUNICATIONS



微信公众号



国际授权翻译  
国内发行高新科技杂志

8本杂志免费送一年  
(6期/印刷版)

包揽全年行业资讯



[www.actintl.com.cn](http://www.actintl.com.cn)



免费订阅



ACT视频号



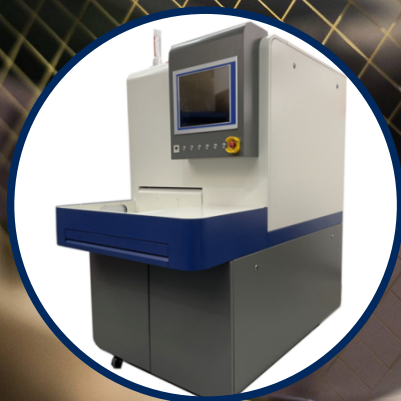
ACT公众号

雅时国际商讯 (ACT International) 成立于1998年, 为高速增长的中国市场中广大高技术行业服务。ACT通过它的一系列产品 - 包括杂志和网上出版物、培训、会议和活动 - 为跨国公司及中国企业架设了拓展中国市场的桥梁。ACT的产品包括多种技术杂志和相关的网站, 以及各种技术会议, 服务于机器视觉设计、电子制造、激光/光电子、射频/微波、化合物半导体、半导体制造、洁净及污染控制等领域的约二十多万专业读者及与会者。



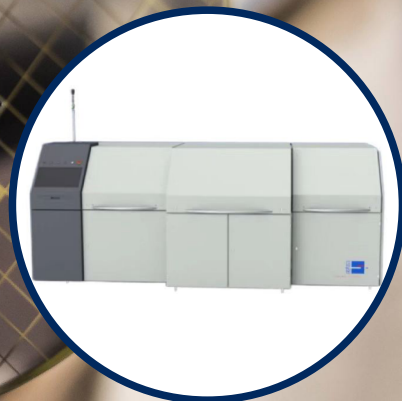
## 进口高精度光刻机

业内最短供货周期  
最优质的曝光效率  
最及时的服务响应



## RTP真空退火炉

精准控制温度升降速度  
良好的温度均匀性  
大气与真空处理方式可选



## 第五代真空汽相焊

大面积焊接空洞率<2%  
高吸热量产品焊接优势  
20倍高效热交换效率



## 真空共晶烧结炉

业内最大真空焊接面积  
业内最高的降温速率  
五组气体管路可供选择



## 掩模板/光罩清洗机

先进的工艺提升质量  
高效的清洗效率提升产能  
低廉的生产成本提升收益



## 二手光刻机 翻新/维护/安装调试

专业团队提供全套技术方案  
及时提供备件及损耗  
高效率高品质高产能



扫码了解更多



华光创科微电子有限公司  
Chatrlight Microelectronics Co., LTD



销售热线  
**400-801-0290**

公司地址：陕西省西安市雁塔区小寨西路MOMO PARK 905  
网址：www.chatrlight.com

# 目录 CONTENTS

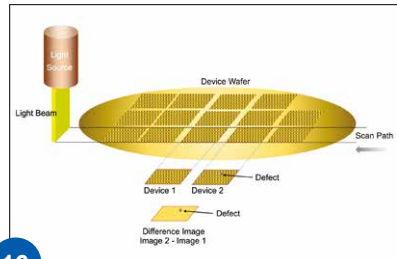
## 封面故事 Cover Story

### 16 先进半导体检测技术与检测机台

#### Advanced semiconductor inspection tools and bearing stages

基板和掩模/掩模版上的特征尺寸越来越小，对起始材料和成品器件的缺陷容忍度越来越低。我们不仅对已知缺陷类型（颗粒、晶体缺陷等）接近零容忍，而且随着制程进入深纳米级，制造商不断发现器件对于全新类型缺陷的敏感性。此外，用于缺陷检测的可用计量器具，现在需要用来检测和量化其工作原理噪声级附近的缺陷，因此，需要不断开发新的缺陷检测方法。

- MKS Instruments, Inc. 万机仪器集团



16

## 编者寄语 Editor's Note

### 4 UCle 标准推动 Chiplet 生态发展

- 赵雪芹

## 行业聚焦 Industry Focus

### 5 应用材料公司 Ioniq™ PVD 系统助力解决布线难题

### 5 概伦电子与北京大学共建 EDA 创新联合实验室

### 6 X-FAB 将 BCD-on-SOI 工艺纳入其衬底耦合分析工具中

### 6 Soitec 发布 200mm SmartSiC™ 优化衬底

### 7 Wolfspeed 纽约 200mm SiC 工厂开业

### 7 射频硅基氮化镓原型芯片开发成功

### 8 国产高端 BSI 工艺平台提升 CIS 暗光成像性能

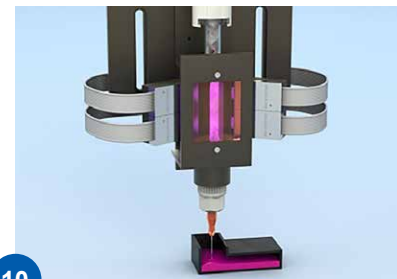
### 9 红外 VCSEL 泛光照明器从芯片层面保护人眼安全

### 10 流动中激活：高科技胶粘剂的新工艺技术

### 10 盛美上海量产 18 腔 300mm Ultra C VI 单晶圆清洗设备



6



10

### 关于雅时国际商讯 (ACT International)



雅时国际商讯 (ACT International) 成立于1998年，为高速增长的中国市场中广大高技术行业服务。ACT通过它的一系列产品—包括杂志和网上出版物、培训、会议和活动—为跨国公司和中国企业架设了拓展中国市场的桥梁。ACT的产品包括多种技术杂志和相关的网站，以及各种技术会议，服务于机器视觉设计、电子制造、激光/光电子、射频/微波、化合物半导体、半导体制造、洁净及污染控制、电磁兼容等领域的约二十多万专业读者及与会者。ACT亦是若干世界领先技术出版社及展会的销售代表。ACT总部在香港，在北京、上海、深圳和武汉设有联络处。www.actintl.com.hk

### About ACT International Media Group

ACT International, established 1998, serves a wide range of high technology sectors in the high-growth China market. Through its range of products -- including magazines and online publishing, training, conferences and events -- ACT delivers proven access to the China market for international marketing companies and local enterprises. ACT's portfolio includes multiple technical magazine titles and related websites plus a range of conferences serving more than 200,000 professional readers and audiences in fields of electronic manufacturing, machine vision system design, laser/photronics, RF/microwave, cleanroom and contamination control, compound semiconductor, semiconductor manufacturing and electromagnetic compatibility. ACT International is also the sales representative for a number of world leading technical publishers and event organizers. ACT is headquartered in Hong Kong and operates liaison offices in Beijing, Shanghai, Shenzhen and Wuhan.

### 关于《半导体芯科技》

《半导体芯科技》(原半导体科技)中国版 (SiSC) 是全球最重要和最权威的杂志Silicon Semiconductor的“姐妹”杂志，由香港雅时国际商讯出版，报道最新半导体产业新闻、深度分析和权威评论。为中国半导体专业人士，提供他们需要的商业、技术和产品信息，帮助他们做出购买决策。《半导体芯科技》内容覆盖半导体制造、先进封装、晶片生产、集成电路、MEMS、平板显示器等。杂志服务于中国半导体产业，包括IC设计、制造、封装及应用等。

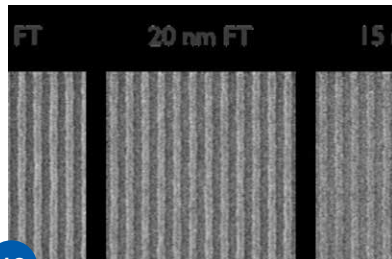
### About Silicon Semiconductor China

Silicon Semiconductor China is the 'sister' title to Silicon Semiconductor - the world most respected and authoritative publication, published by ACT International in Hong Kong (former SST China), reports the latest news, in-depth analysis, and authoritative commentary on the semiconductor industry. It provides for Chinese semiconductor professionals with the business and technology & product information they need to make informed purchasing decisions. Its editorial covers semiconductor manufacturing, advanced packaging, wafer fabrication, integrated circuits, MEMS, FPDs, etc. The publication serves Chinese semiconductor industry, from IC design, manufacture, package to application, etc.

# 目录 CONTENTS

## 科技前沿 Research

- 12 imec 加快开发 High-NA EUV 图案化生态系统  
Imec ramps up development of High-NA EUV patterning ecosystem
- 13 双层二维半导体外延生长技术  
Breakthrough at epitaxy of bilayer two-dimension semiconductor



12

## 技术 Technology

- 20 5nm 及更先进节点上 FinFET 的未来：使用工艺和电路仿真来预测下一代半导体的性能  
Evaluation on logic performance using combined process and circuit simulation for the FinFET future at 5nm and beyond
- 22 高可靠性焊接材料 INNOLOT™ 合金的性能及其应用  
The performance of INNOLOT™ solder alloy with hi-rel and its applications
- 25 ALD 的一致性是最大限度提高芯片良率的关键  
Achieving ALD consistency is key to maximizing chip yields
- 28 在高温下处理复杂化学成分时，Sub-fab 密封件的作用至关重要  
Sub-fab seals critical in handling complex chemistries at higher temperatures



25

## 专栏 Conlunm

- 30 石墨烯即将造就新一代 PIC  
Graphene set to enable new generations of PICs
- 34 6G 与毫米波通信对材料之挑战  
Challenges of 6G and mmWave communications to materials



30

## 40 广告索引 Ad Index

### 《半导体芯科技》编委会（排名不分先后）

刘胜 教授  
武汉大学 工业科学研究院执行院长  
郭一凡 博士  
日月光集团工程副总经理  
姚大平 博士  
江苏中科智芯集成科技有限公司总经理  
汤晖 教授  
广东工业大学、精密电子制造技术与装备国家重点实验室

于大全 教授  
厦门云天半导体创始人  
须颖 教授  
中国仪器仪表学会显微仪器分会副理事长  
罗仕洲 教授  
磐允科技总经理  
林挺宇 博士  
广东芯华微电子技术有限公司总经理  
杨利华 院长  
两江半导体研究院

王文利 教授  
西安电子科技大学电子可靠性(深圳)研究中心主任  
雅时国际商讯顾问  
张昭宇 教授  
香港中文大学(深圳)理工学院  
深圳半导体激光器重点实验室主任  
刘功桂 教授级高工  
中国电器科学研究院股份有限公司威凯技术中心主任  
云星 总经理  
深圳安博电子有限公司

张弛 总裁  
深圳贝特莱电子科技股份有限公司  
乔旭东 博士  
深创投集团投资发展研究中心总经理  
徐开凯 教授  
电子科技大学、电子薄膜与集成器件国家重点实验室  
何进 教授  
北京大学教授、深圳系统芯片设计重点实验室主任

# UCIe标准推动Chiplet生态发展

Chiplet 翻译为小芯片，可以用多个采用不同制程工艺制造的小芯片来实现一个较大的芯片，在一个封装中集成多个小芯片，以缩短产品开发时间并降低成本。

Chiplet 技术的核心是多芯粒 (Die to Die) 互联，利用更短距离、更低功耗、更高密度的芯片裸 die 间连接方式，突破单晶片的性能和良率瓶颈，降低较大规模芯片的开发时间、成本和风险，实现多样化、多工艺的异构复杂集成。

如果各芯片厂商各推自己的标准，就将导致不同厂商的 Chiplet 之间的互联障碍，不能满足不同厂商的芯粒之间的互联需求，限制 Chiplet 的发展。因此，需要芯片设计公司、EDA 厂商、Foundry、封测厂商等上下游产业链协调配合，建立统一的接口标准，从而实现 Chiplet 技术的量产应用并真正降低成本，加速整个 Chiplet 生态的发展。于是，2022 年 3 月，UCIe 标准应运而生。

Universal Chiplet Interconnect Express (UCIe)<sup>®</sup> 是一个开放的行业互连标准，可以实现小芯片之间的封装级互连，具有高带宽、低延迟、经济节能等优点，能够满足整个计算领域，包括云端、边缘端、企业、5G、汽车、高性能计算和移动设备等，对算力、内存、存储和互连不断增长的需求。

## 国产 Innolink Chiplet 方案面世

在 UCIe 标准发布后两周，芯动科技就宣布推出首个国产物理层兼容 UCIe 标准的 IP 解决方案 -Innolink Chiplet。芯动科技 Chiplet 架构师表示：芯动科技在 Chiplet 技术领域积累了大量的客户应用需求经验，并且和台积电、英特尔、三星、美光等业界领军企业有密切的技术沟通和合作探索，两年前就开始了 Innolink 的研发工作，率先明确 Innolink B/C 基于 DDR 的技术路线，并于 2020 年 Design Reuse 全球会议上首次向业界公开 Innolink A/B/C 技术。

芯动科技准确地把握了 Chiplet 技术方向，并前瞻性地完成设计验证。Innolink 的物理层与 UCIe 的标准保持一致，Innolink-A/B/C 实现了跨工艺、跨封装的 Chiplet 量产方案，成为国内首发、世界领先的自主 UCIe Chiplet 解决方案。

## 先进 IP 的重要意义

围绕着 Innolink Chiplet IP 技术，芯动科技同时还提供封装设计、可靠性验证、信号完整性分析、DFT、热仿真、测试方案等整套解决方案！

有先进 IP 和没有先进 IP 区别是很大的，有先进 IP 能够使市场更加理性，同时满足国产高端芯片自主可控、技术迭代的迫切需求。一个先进 IP，从数字到模拟、后端到工艺、流片到封测，每个环节都要有资深的技术人员。芯动经过 16 年的积累，打造一支技术过硬的队伍，后来居上，用实力赢得了全球客户的认可。

芯动科技的 CEO 敖海先生认为：现阶段先进工艺芯片技术迅速发展、高性能应用需求急剧增加，只有不畏挑战迎难而上、抢先占领技术高地，在 Chiplet 等先进 IP 技术上对标海外巨头，并在某些领域实现弯道超越，才能在市场上站稳脚跟，有效赋能中国半导体发展！

赵雪芹

社长 Publisher

麦协林 Adonis Mak  
adonism@actintl.com.hk

主编 Editor in Chief

赵雪芹 Sunnie Zhao  
sunniez@actintl.com.hk

出版社 Publishing House

雅时国际商讯 ACT International  
香港九龙 B,13/F, Por Yen Bldg,  
长沙湾青山道478号 478 Castle Peak Road,  
百欣大厦 Cheung Sha Wan,  
13楼B室 Kowloon, Hong Kong  
Tel: (852) 2838 6298  
Fax: (852) 2838 2766

北京 Beijing

Tel/Fax: 86 10 64187252

上海 Shanghai

Tel: 86 21 62511200

Fax: 86 21 52410030

深圳 Shenzhen

Tel: 86 755 25988573 /25988567

Fax: 86 755 25988567

武汉 Wuhan

Tel: 86 27 59233884

UK Office

Angel Business  
Communications Ltd.  
6 Bow Court,  
Fletchworth Gate,  
Burnsall Road, Coventry,  
CV56SP, UK  
Tel: +44 (0)1923 690200  
Chief Operating Officer  
Stephen Whitehurst  
stephen.whitehurst@angelbc.com  
Tel: +44 (0)2476 718970



© 2022版权所有 翻印必究

## 应用材料公司Ioniq™ PVD系统助力解决布线难题

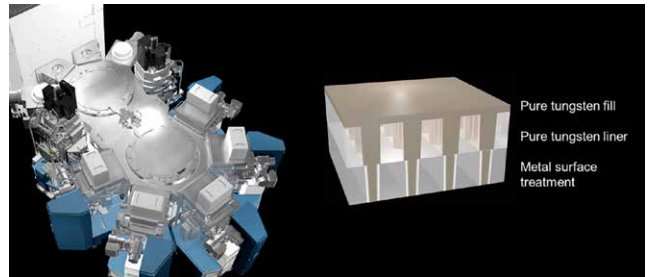
应用材料公司推出一种全新系统，可改进晶体管布线沉积工艺，从而大幅降低电阻，突破了芯片在性能提升和功率降低两方面所面临的重大瓶颈。

芯片制造商正在利用光刻领域的先进技术将芯片制程缩小至3纳米及以下节点。但随着互连线变细，电阻呈现指数级上升，这不仅降低了芯片性能，还增大了功耗。如果该问题无法得到解决，更为先进的晶体管带来的益处将被指数级上升的布线电阻完全抵消。

芯片布线一般指沉积金属在介电材料上被刻蚀出的沟槽和通孔内的过程。在传统工艺中，布线沉积使用的金属叠层通常由以下几部分构成：阻挡层用于防止金属与介电材料扩散；衬垫层用于提升粘附力；种子层用于促进金属填充；以及导电金属，例如钨或钴用于晶体管触点，铜用于互连线。因为阻挡层和衬垫层很难微缩，所以当沟槽和通孔尺寸减小时，可用于导电材料的空间比例随之降低——互连线越小，电阻越高。

### 应用材料公司Endura® Ioniq™ PVD系统

Ioniq PVD system 是一种集成材料解决方案™ (IMS™)，可将表面制备、PVD和CVD工艺同时集中到同一个高真空系统中。Ioniq PVD给芯片制造商提供了用



Endura® Ioniq™ PVD系统是应用材料公司在解决二维微缩布线电阻难题方面所取得的最新突破。Ioniq系统是一种集成材料解决方案™ (IMS™)，可将表面制备、PVD和CVD工艺同时集中到同一个高真空系统中。

低阻值的纯钨 PVD 膜取代高阻值的氮化钛衬垫层和阻挡层的方案，配合后续的纯钨 CVD 膜制成纯钨的金属触点。该方案解决了电阻难题，让二维微缩得以继续作用于3纳米及以下节点。

应用材料公司半导体产品事业部高级副总裁兼总经理珀拉布·拉贾博士表示：“应用材料公司在解决电阻难题方面所取得的最新突破，是一个材料工程创新使得二维微缩得以延续的绝佳范例。创新的 Ioniq PVD 系统打破了晶体管性能提升所面临的一个重大瓶颈，使其在运行速度更快的同时降低了功率损失。随着芯片复杂度的提升，在高真空中集成多个工艺的能力对于客户改进布线以达到其性能和功率的目标来说至关重要。”

## 概伦电子与北京大学共建EDA创新联合实验室

2022年5月11日，概伦电子与北京大学双方共建EDA创新联合实验室揭牌仪式在北京大学微纳电子大厦和概伦电子北京恒通园办公室同步举行。

EDA是集成电路设计与制造流程的支撑。北京大学是国内较早开展EDA教学和科研的高校之一，目前在集成电路科学与工程一级学科下设置了设计自动化与计算系统的专业方向，围绕多个层次的EDA技术开展研究和人才培养。概伦电子作为一家具备国际市场竞争力的EDA企业，技术领域与北京大学的相关研究方向有着巨大的合作空间。双方已经实质合作多年并且卓有成效。成立EDA创新联合实验室，能够将学术界与产业界进一步紧密连接，基于底层创新产出更多科研成果，在推动EDA生态建设的同时培养更多优秀的专业人才。

依托EDA创新联合实验室平台，双方将聚焦设计-

工艺协同优化 (Design-Technology Co-Optimization, 简称DTCO) 和DTCO驱动的定制电路设计流程/方法学 (DTCO-enabled Custom Design Flow/Methodology) 等相关EDA领域。结合北京大学在半导体器件可靠性、噪声物理机制和模型研究、电路版图自动化，DTCO设计方法学等方面国际领先的学术基础，以及概伦电子在器件建模、电路仿真和基于DTCO的良率和可靠性优化等方面国际领先的产品和技术，通过紧密的联合科研与人才培养项目，从半导体器件的物理机制及其建模出发，对器件设计、工艺开发、电路设计及优化等进行创新研究，探索创新的DTCO设计方法学，加速工艺开发和芯片设计的快速迭代，提升芯片的良率、性能、可靠性等关键指标，推动EDA领域前沿技术的发展，助力国内芯片行业实现跨越式发展。

## X-FAB将BCD-on-SOI工艺纳入其衬底耦合分析工具中

业界领先的模拟/混合信号晶圆代工厂 X-FAB Silicon Foundries 宣布，扩展其 SubstrateExtractor 工具应用范围，让用户可以借助这一工具检查不想要的衬底耦合效应。作为全球首家为 BCD-on-SOI 工艺提供此类分析功能的代工厂，X-FAB 将这一最初面向 XH018 和 XP018 180nm Bulk CMOS 工艺开发的工具，新增了其对 XT018 180nm BCD-on-SOI 工艺的支持，作为 Bulk CMOS 工艺外的一项补充。通过使用新的 SubstrateExtractor 升级版本，可以加速 SOI 相关的产品开发，避免多次迭代。

最初的 SubstrateExtractor 由 X-FAB 与 EDA 合作伙伴 PN Solutions(基于其广泛使用的 PNAware 产品)合作开发，于 2019 年发布。利用这一工具，客户能够解决半导体衬底内有源和无源元件间相互作用所造成的耦合问题(无论这些元件作为电路本身的一部分，还是以寄生方式存在)。该工具所带来的显著优势使客户的项目能够更迅速地进入市场。通过 PN Solutions 的 PNAwareRC 工具支持 SOI 工艺，由此进一步增强了平台的功能并扩大了其吸引力。

X-FAB 的 XT018 工艺 BOX/DTI 功能可以将芯片上的组成功能模块相互隔离，适用于需要与数字模块去耦合

的敏感模拟模块，或必须与高压驱动电路隔离的低噪声放大器。此工艺也使得多通道的设计实现更加容易，因为 XT018 中的电路被有效地放置在其自身独立的衬底中，从而减少了串扰。

在基于 SOI 的集成电路中，利用 SubstrateExtractor 实现衬底耦合分析的能力对于客户来说极具价值。虽然 SOI 工艺中的有源部分可以通过 BOX 和 DTI 完全介电隔离，有源部分被隔离之后就如同各自孤立一般，但无源 R 和 C 耦合仍然存在。得益于这一升级版新工具，可以为 DTI 和 BOX 产生的横向和纵向耦合路径提取无源 RC 网络，并经由对无源耦合网络的仿真，评估它们对集成电路的影响。此类新增的版图后抽取寄生的关键应用，包括工业及汽车系统中使用的大电流和高电压器件等。

“消除衬底耦合是一项具有挑战性的任务。通过支持对我们 XT018 BCD-on-SOI 工艺相关的寄生元素的提取，客户将能够模拟电路模块的耦合，并识别对性能不利的干扰因素。” X-FAB 设计支持总监 Lars Bergmann 表示，“在涉及非常大的干扰电压或在个位数 GHz 范围内的高频情况下，这一功能扩展将极具意义。”

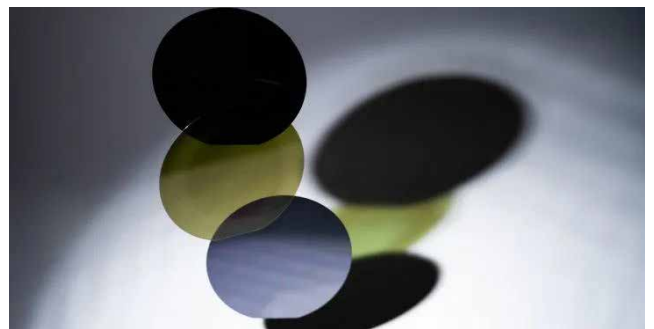
## Soitec 发布200mm SmartSiC™优化衬底

Soitec 近日发布了首款 200mm 碳化硅 SmartSiC™ 晶圆。这标志着 Soitec 公司的碳化硅产品组合已拓展至 150mm 以上，其 SmartSiC™ 晶圆的研发水准再创新高，可满足汽车市场不断增长的需求。

首批 200mm SmartSiC™ 衬底诞生于 Soitec 与 CEA-Leti 合作的衬底创新中心的先进试验线，该中心位于格勒诺布尔。该批 200mm SmartSiC 衬底将会在关键客户中进行首轮验证，展示其质量及性能。

Soitec 于 2022 年 3 月在法国贝宁启动了新晶圆厂贝宁 4 号 (Bernin 4) 的建设，用于生产 150mm 和 200mm 的 SmartSiC™ 晶圆，贝宁 4 号预计将于 2023 年下半年投入运营。

Soitec 独特的 SmartSiC™ 技术能够将极薄的高质量碳化硅层键合到电阻率极低的多晶碳化硅晶圆上，从而显著提高电力电子设备的性能与电动汽车的能源效率。



Soitec 首席技术官 Christophe Maleville 表示：“Soitec 的 SmartSiC™ 衬底将在新能源汽车中起到关键性作用。凭借独特的先进技术，我们致力于研发尖端的优化衬底，助力汽车和工业市场的电力电子设备开辟新前景。本次在碳化硅衬底系列中增加 200mm SmartSiC™ 晶圆，进一步加强了我们产品组合的差异化，并在产品质量、可靠性、体积和能效等多方面满足客户多样化的需求。”





7D\*24H 胜科纳米首次提出LABLESS运营模式的第三方独立实验室，率先将半导体全产业链中“必要非核心”研发环节剥离，使其成为全新的行业赛道

半导体分析测试独立实验室

国内完整7nm-28nm半导体先进制程分析线

## OUR SERVICES

### 胜科纳米WinTech Nano

胜科纳米 2004 年成立，是世界顶尖的第三方分析实验室，也是国内半导体领域较大规模的第三方实验室。公司业务聚焦于电子及半导体领域，为 AI/5G/IoT/CPU/光芯片/汽车电子企业提供一站式材料分析(MA)、失效分析 (FA)、可靠性 (RA)、芯片 DPA、研发项目等高端检测和辅助研发服务，服务全球近2000家高科技企业客户，其中包括全球电子行业50强中的43家，全球前10大芯片设计企业中的8家，被 Xilinx 赛灵思认可为 Xilinx 亚太区指定产品分析合作实验室。公司拥有完整 7nm-28nm 芯片失效分析能力，在苏州、南京、福建、新加坡、马来西亚槟城设有实体实验室，工程团队中硕博博士比例超过 20%，并拥有众多海外专家。

### 半导体全产业链的“全科医院”

- Failure Analysis 失效分析
- Reliability Test 可靠性测试
- Imaging Analysis 成像分析
- Sample Preparation 样品制备
- Integrated Service 整合专案
- Material Characterization 材料表征

- Failure Analysis 失效分析平台
- Construction Analysis 竞品分析
- Prototyping 封装平台
- Stress Simulation 故障激发平台
- Parameter Verification 参数测试平台
- Physical Analysis 物性分析平台
- Material Analysis 材料分析平台

苏州总部



0512-62800006

sales-cn@wintech-nano.com

苏州：苏州工业园区金鸡湖大道99号苏州纳米城NW-09-507  
南京：南京市雨花台区茗苑路6号芯创产业园B幢一层  
福建：晋江市经济技术开发区（五里）泉源路17号  
海外分公司地址请咨询业务热线！



胜科纳米微信公众号

苏州、南京、福建  
重庆、深圳、北京  
新加坡、马来西亚槟城

## Wolfspeed纽约200mm SiC工厂开业

Wolfspeed 宣布其位于美国纽约州莫霍克谷的采用领先前沿技术的 SiC 制造工厂正式开业。这座 200mm 晶圆工厂将助力推进诸多产业从 Si 基产品向 SiC 基半导体的转型。

莫霍克谷这座全自动新工厂将是全球首座且最大的 200mm SiC 工厂，提供毫不妥协的高品质晶圆和更高良率。在莫霍克谷开发的器件对于满足 Wolfspeed 200+ 亿美元销售管道和全球半导体产业的需求至关重要。首批 SiC 已于这个月早些时候在这座新工厂开始制造。

Wolfspeed 全球运营高级副总裁 Rex Felton 表示：这座新工厂采用最高标准，在运营上追求卓越，进而带来更高产量。这也就意味着我们将可以为客户提供更多的产品。Wolfspeed 在北卡罗来纳州同样在扩大运营。位于北卡罗来纳州达勒姆市的材料工厂计划将于今年晚些时候竣工。通过这些工厂的建设与协同发力，并综合 Wolfspeed 30 多年的研发历史、强有力的技术基础、丰富的制造经验和高端的人才，我们将在美国东海岸打造国家级的 SiC 走廊。

## 射频硅基氮化镓原型芯片开发成功

意法半导体 (ST) 和 MACOM 公司宣布，射频硅基氮化镓 (RF GaN-on-Si) 原型芯片制造成功。双方基于这一成果将继续携手，深化合作。

射频硅基氮化镓可为 5G 和 6G 移动基础设施应用带来巨大的发展潜力。初代射频功率放大器 (PA) 主要是采用存在已久的横向扩散金属氧化物半导体 (LDMOS) 射频功率技术，而 GaN 可以给这些射频功率放大器带来更好的射频特性和更高的输出功率。此外，虽然 GaN 既可以在硅片上制造，也可以在碳化硅晶圆上制造，但射频碳化硅氮化镓 (RF GaN-on-SiC) 终究不是一种主流半导体制造工艺，且还要考虑和高功率应用争夺 SiC 晶圆，这些都可能会导致其成本更加昂贵。而意法半导体和 MACOM 正在开发的射频硅基氮化镓技术可以集成到标准半导体工业中，在实现具有竞争力的性能的同时，也有望带来巨大的规模经济效益。

意法半导体制造的射频硅基氮化镓原型晶圆和相关器件已达到成本和性能目标，完全能够与市场上现有的 LDMOS 和 GaN-on-SiC 技术展开有效竞争。现在，这些原型即将进入下一个重要阶段——认证测试和量产。意法半导体计划在 2022 年实现这一新的里程碑。双方已着手研究如何加大投入力度，以加快先进的射频硅基氮化镓产品上市。

意法半导体功率晶体管产品部总经理兼执行副总裁 Edoardo Merli 表示：“我们相信，这项技术的性能水平和工艺成熟度现已达到可以挑战现有的 LDMOS 和射频 GaN-on-SiC 的程度。我们可以为无线基础设施等大规模应用带来成本效益和供应链优势。射频硅基氮化镓产品的商业化是我们与 MACOM 合作的下一个重要目标，随着合作项目不断取得进展，我们期待着释放这一激动人心的技术的全部潜力。”

## 国产高端BSI工艺平台提升CIS暗光成像性能

先进 CMOS 图像传感器供应商思特威 (SmartSens) 与合肥晶合集成电路股份有限公司合作推出了国产自研高端 BSI (back side illumination) 工艺平台, 作为国内自主技术能够突破关键工艺难点, 高度客制化 BSI 工艺平台性能比肩国际一流水准, 赋能智能安防、机器视觉、车载电子以及智能手机等四大应用领域, 并进一步推动本土高端 CIS 技术的升级发展。

近年来, 随着智能安防、机器视觉以及车载电子等应用端对图像传感器的要求逐步提升, 为了保证优异的暗光成像性能, CMOS 图像传感器的设计生产工艺也从 FSI 工艺 (前照式工艺) 朝着 BSI 工艺 (背照式工艺) 递进, 用以提升 CMOS 图像传感器的暗光成像品质。

### 突破技术壁垒打造国产高端BSI工艺平台

在 CMOS 图像传感器小像素尺寸与高分辨率的市场趋势下, BSI 即背照式入射受到市场的重视和需求。相较于前照式入射方案, BSI 将光线入射方向改至光电二极管的背面, 可大幅提升 CMOS 图像传感器的量子效率, 降低电路光学串扰, 同时解决了像素尺寸微小化和扩大光学视角响应方面的重要难题, 进而实现极佳的暗光成像品质。

纵观当下主流市场, 传统前照式 CIS 只要保证受光面平整即可, 对背面的均一性并无特殊要求。而背照式则必须严格保证正反两面的平整性, 这对微薄的背照式 CIS 带来了非常大的技术难度, 同时 BSI 工艺平台属于高度客制化工艺技术, 在晶圆键合、减薄以及硅表面钝化等关键技术工艺方面存在技术壁垒, 需要极强的自主技术实力, 因此产能仍大多依赖于国外 BSI 工艺平台。

早在 2020 年, 思特威就已与晶合集成携手成功推出了 DSI 工艺平台并实现量产, 以优异的性能取得市场的一致好评。为了继续提升产品性能, 2021 年思特威开始进行本土 BSI 背照式先进工艺平台的研发, 在多项关键技术工艺上取得突破性成果, 创新推出了国产高端 BSI 工艺

平台, 可实现媲美国际一流水准的优异暗光成像性能。

### 三大先进工艺技术铸就优异成像性能

此次思特威携手晶合集成推出的国产自研高端 BSI 平台通过晶圆键合技术、晶圆减薄技术以及硅表面钝化技术等三大关键工艺, 可为当下智视应用提供一流的暗光成像性能。



该 BSI 高端工艺平台搭载晶圆键合技术, 采用直接键合方式降低键合过程中晶圆畸变的产生, 大幅提升其键合力, 实现高像素性能; 同时, 为实现更好的 BSI 光电二极管结构, 藉由思特威开发优化的晶圆减薄技术, 可在晶圆研磨减薄中最大程度减少硅的损耗, 保障超高精度并将硅衬底厚度成功减薄, 而且对于 850nm 与 940nm 的近红外增强也做了工艺优化, 保障了晶圆强度并实现出色的感光性能; 此外, 该平台还采用了业内前沿工艺材料打造硅表面钝化技术, 避免了晶片抛光后对光电二极管的损坏, 进一步减少白点与暗电流的产生, 提升 CIS 的暗光成像表现。

此次推出的高端 BSI 工艺平台产品在感光度、噪声控制、色彩表现以及高温性能等方面都实现了进一步的提升, 相较传统前照式工艺, 其 QE (量子效率) 与感光度分别大幅提升了 40% 与 55%, 且暗电流降低了 40%, 在低光照环境中拥有更优异的感光性能。同时此次发布的高端 BSI 平台的满阱电子增加了 40%, 进而其动态范围与最大信噪比有效提升了 3.5dB 与 2dB, 得以呈现细腻的明暗细节与影像质感。此外, 为呈现更佳的色彩表现, 该 BSI 工艺的 Chroma 相较前照式增加了 30%。思特威新高端 BSI 工艺平台将以全方位的性能提升力求赋能智能安防、车载电子、机器视觉以及智能手机等四大应用领域。

目前, 思特威国产自研高端 BSI 工艺平台已完成首颗项目流片, 预计将在 2022 年 Q2 进入量产阶段。

# Optimize Your Process



## 用于颗粒污染监测的 干式工艺管理系统 ADPC 302

### 您能获得的附加价值

- 独特的过程内污染管理系统
- 有效地监测半导体生产中前开式晶圆传送盒 (FOUPs) 和前开式装运箱 (FOSBs) 内的粒子
- 快速干式工艺
- 在生产过程中集成的全自动系统

**PFEIFFER**  **VACUUM**

**Your Success. Our Passion.**

Pfeiffer Vacuum  
(Shanghai) Co., Ltd.  
普发真空技术(上海)有限公司  
T +86 21 3393 3940  
www.pfeiffer-vacuum.cn



官方微信

## 红外VCSEL泛光照明器 从芯片层面保护人眼安全

全球领先的光学解决方案供应商艾迈斯欧司朗宣布,为全球领先的汽车半导体供应商 Melexis 最新的汽车 iToF (间接飞行时间) 展示产品提供了高性能红外激光泛光照明器。

Melexis 改进版 EVK75027 iToF 传感套件采用了艾迈斯欧司朗 TARA2000-AUT 系列的 VCSEL (垂直腔面发射激光) 泛光照明器,因为它具有集成的人眼安全联锁功能。与需要外接光电二极管和处理器的其他 VCSEL 泛光照明器相比,艾迈斯欧司朗照明器在尺寸上更紧凑,同时实现更可靠、更快的系统响应。

Melexis 的评估套件展示了艾迈斯欧司朗新型 940nm VCSEL 泛光照明器、接口板、处理器板和 MLX75027 iToF 传感器组合的强大能力。该评估套件为实现 iToF 深度感知提供了完整的硬件设备,汽车 OEM 厂商可以在此基础上运行软件,实现占位/乘客监测与手势感知等座舱监测功能。

### 操作更可靠,人眼安全隐患检测更快

艾迈斯欧司朗新型 VCSEL 直接在 VCSEL 模块的 MLA (微透镜阵列) 上集成了人眼安全联锁,可以检测到任何可能导致人眼安全风险的裂缝或孔洞。相比之下,此前的汽车 iToF 传感器采用的是间接的人眼安全联锁装置,VCSEL 照明器需要外接光电二极管,容易发生故障。

该 VCSEL 泛光照明器读出电路除了与门或 MOSFET (场效应管) 之外,不需要额外的元件。因此,对故障的响应几乎是即时的 ( $<1\mu\text{s}$ )。

与基于光电二极管的系统相比,更少的组件数量也降低了材料成本。通过集成的人眼安全联锁,该解决方案避免了外接光电二极管而导致的失误信号,例如乘客的手遮挡了摄像头模块,从而使舱内监测更加准确。

EVK75027 评估套件是一款完备的飞行时间 (TOF) 相机,可直接连接到 PC 上来显示和记录深度图像数据,可直接访问多项配置设置。同时, EVK75027 是一款模块化即插即用平台,客户可根据需求进行定制。

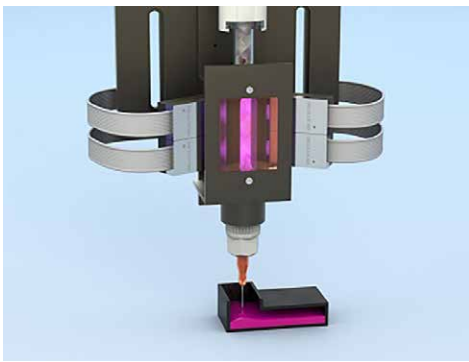
“汽车 OEM 厂商一直在寻找简化系统设计、减少零部件数量的方法。通过在 VCSEL 照明器模块中集成人眼安全联锁,艾迈斯欧司朗找到了一种为汽车客户带来价值的新方法。它不仅可以减少组件数量,还可以提高可靠性,同时提供最高水平的光学性能。”艾迈斯欧司朗舱内传感全球业务经理 Firat Sarialtun 表示。

“通过 EVK75027, Melexis 不仅提供了独立的 iToF 传感器,还为汽车客户提供了一个高性能的 3D 座舱内感知平台。我们很高兴,这款集成度更高的 VCSEL 泛光照明器,为 EVK75027 带来更大的价值。”Melexis 光学传感器市场经理 Gualtiero Bagnuoli 表示。

关于 EVK75027 新照明板的一份白皮书,描述了使用 VCSEL 泛光照明器实现 iToF 系统的优势,其中包括人眼安全联锁。白皮书可在此下载: <https://www.melexis.com/Eye-safe-IR-illumination-for-3D-TOF>。

## 流动中激活：高科技胶粘剂的新工艺技术

DELO 开创性地研发出一种新的工艺技术，将胶粘剂的点胶和预激活整合进了同一道工序中。流动中激活为用户提供了在产品设计和流程设计方面的新选择，同时也帮助降低成本，减少碳排放。这一新技术对于温度敏感型电子元件，是理想的粘合和封装工艺选择。这为业界先前使用的粘接工艺，提供了一种新的替代方案。



新技术融合了点胶和光预激活的工艺步骤，帮助产品设计获得更多创新。（图片来源：DELO）

所谓流动中激活的创新之处，在于胶粘剂在点胶的过程中，就已被照射并被激活，甚至在胶水接触被粘接元器件之前，就已开始了固化反应。在组合工艺步骤之后，可以将元器件粘接起来。

该技术的另一个特点是，在接合后可以对暴露的粘合区域进行额外的光照并固定。这提供了即时的初始强度，防止胶粘剂流出以及元器件滑落，同时可立即进入下一道工序。无论是否有额外的光照固定：胶粘剂都可以稳定地到达最终固化强度，不需要额外的加工步骤，即使是在凹陷和阴影区域也能充分固化。

专为流动中激活所开发的单组分胶粘剂是基于环氧树脂的。获得专利的 DELO KATIOBOND FA 胶粘剂含有两种不同的引发剂，它们对不同的波长发生反应并触发固化。正是这种双引发机制，才使得可选的光预固定工序成为可能。这些胶粘剂具有各种机械特性，固化后具有极高

的耐介质和耐高温性。

除了工艺技术和胶粘剂之外，DELO 还开发了相应的设备。DELO-ACTIVIS 600 由两个子单元组成，一个用于点胶，一个用于光照。点胶基于体积分配，流速和流量根据工艺要求确定。随着单组分胶粘剂流过混胶管，它会被集成的 DELOLUX 503 固化灯照射。混胶管确保了胶粘剂获得整体均匀的激活。

DELO-ACTIVIS 600 可以作为独立的设备使用，也可以集成到现有的生产系统中。

“结合流动中激活技术，我们已开发出了一套融合工艺技术、胶粘剂以及配套设备的完整系统，这将帮助客户实现更多创新。” DELO 产品管理负责人 Karl Bitzer 博士表示：“各种可定制的参数在元件设计、高效工艺和减少二氧化碳排放方面开启了全新的可能性。”

流动中激活非常适用于温度敏感型元件的粘接和封装。以传感器或连接器为例，使用双引发剂胶粘剂，可“轻柔”地以低应力进行粘接。被粘接元件不需要透明，而且即使在复杂的几何形状中，胶粘剂都能进行可靠固化。

这项新技术可以取代业内广泛使用的多种粘合工艺。它是热固化、室温固化或双固化工艺的高效环保替代工艺。它帮助克服以往的局限性，并助力拓展更大的创新空间。

## 盛美上海量产18腔300mm Ultra C VI单晶圆清洗设备

盛美半导体设备（上海）股份有限公司宣布，其 18 腔 300mm Ultra C VI 单晶圆清洗设备已成功投入量产。该设备于 2020 年第二季度首次推出，目前已在中国一家主流存储芯片制造商的生产线上获得验证并进入量产。

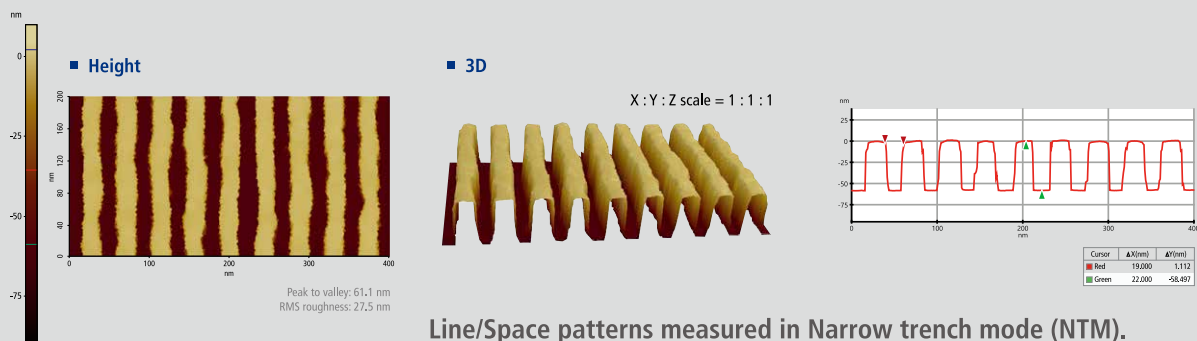
可兼容绝大部分湿法清洗和湿法蚀刻工艺 - 18 腔 300mm Ultra C VI 设备可用于聚合物去除、钨或铜工艺的清洗、沉积前清洗、蚀刻后和化学机械抛光 (CMP) 后清洗、深沟槽清洗、RCA 标准清洗等多个前道和后道工艺。

高效传输，产能最大化 - 18 腔 300mm Ultra C VI 设备配备了由多个机械臂组成的高效硅片传输系统，最大产

能超过 800 片 / 小时。对比盛美上海现有的 12 腔 Ultra C V 设备，其腔体数及产能增加了 50%，而设备宽度不变只是在长度上有少量增加。

作为一家为半导体行业提供晶圆工艺解决方案的领先供应商，盛美上海董事长王晖博士介绍：“随着技术节点逐渐缩小，芯片复杂性不断增加，湿法清洗工艺所需的步骤也在增长。当前对于半导体芯片的需求空前巨大，相应的产能需求也随之提高，而我们的 18 腔设备恰好能够满足这一需求的增长。采用 Ultra C VI 设备进行量产，在设备尺寸相同的情况下可提升 50% 的产能，以更好地满足客户需求。”

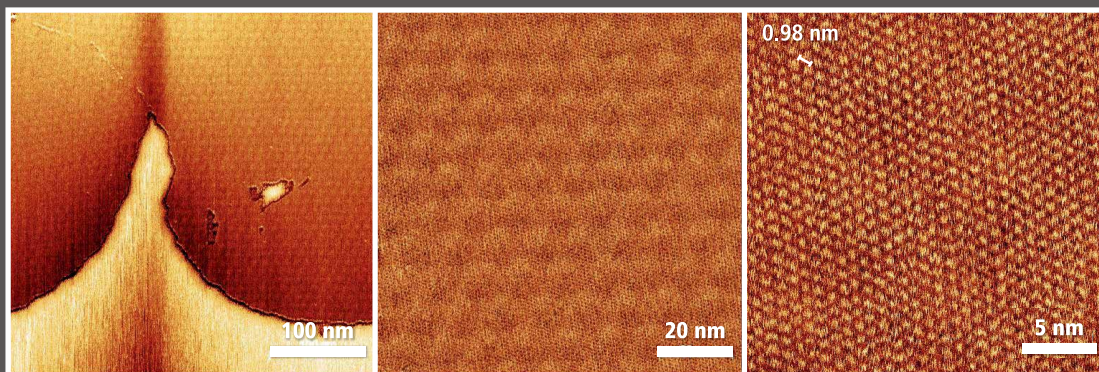
## Line/Space patterns



Line/Space patterns measured in Narrow trench mode (NTM).

## HOPG上的分子网络 (400 & 100 & 25 nm扫描)

- 相位 (400 nm扫描)
- 相位 (100 nm扫描)
- 相位 (25 nm扫描)



莫尔条纹

莫尔条纹和分子晶格结构

分子晶格结构

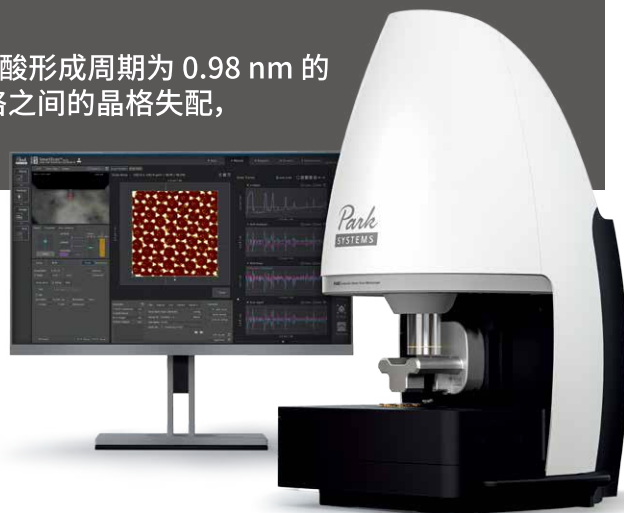
当被共同吸附在原子级表面时,三聚氰胺和氰尿酸形成周期为 0.98 nm 的二维分子结构。由于分子网络和底层 HOPG 晶格之间的晶格失配,也可以观察到莫尔条纹。

## Park FX40

助力您科学研究的

新型全自动原子力显微镜

内置智能可自动执行  
所有设置程序,助您专注于研究!



400-878-6829  
parksystems.cn



Park  
SYSTEMS

帕克  
原子力显微镜

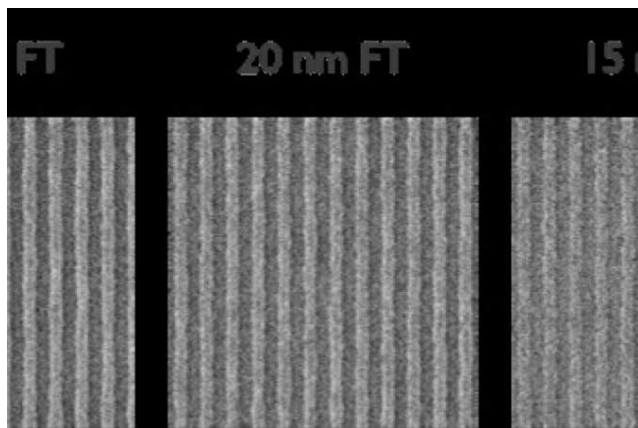
# imec 加快开发High-NA EUV 图案化生态系统

**在**2022 SPIE 先进光刻和图案化技术会议上，领先的纳米电子和数字技术研究创新中心 imec 展示了其在 High-NA（高数值孔径）图案化生态系统方面取得的重大进展，这些工作是专门为 imec-ASML High-NA 联合实验室而做的，该实验室将重点专注于研制全球第一台 0.55NA EUV 极紫外光刻原型设备工具。High-NA EUV 光刻技术将是推动摩尔定律超越 2 纳米技术节点的关键。据报道，imec 在开发图案化和刻蚀工艺、筛选新的光刻胶和底层材料、改进计量和光掩模技术方面取得了进展。

“imec 正在与 ASML 合作开发全球首台原型 0.55NA EUV 扫描式光刻机 EXE:5000 所需要的 High-NA 技术。与目前的 0.33NA EUV 光刻技术相比，High-NA EUV 光刻有望在减少曝光显影次数的情况下，实现 2 纳米以下制程的逻辑芯片所需的关键特征图案化。” imec 首席执行官 Luc Van den hove 表示，“我们的职责是与全球图案化生态系统密切合作，确保及时提供先进的光刻胶材料、光掩模、计量技术、（变形）成像策略，以及图案化技术——从而充分受益于 High-NA EUV 扫描式光刻机所提供的分辨率增益。在今天的 SPIE 先进光刻会议上，我们在 High-NA EUV 光刻方面有 12 篇文章，表明我们正在为生态系统做好准备。”

## 优化工艺和材料：减少图案粗糙度和缺陷

为了推出首个 High-NA EUV 原型系统，我们正在提高当前 0.33NA EUV 图案化技术的分辨率能力，以预测用于印刷细线 / 空间和接触孔的更薄光刻胶的性能。除了图案塌陷之外，imec 还将线边缘粗糙度 (LER) 确定为使用薄型光刻胶薄膜进行图案化线 / 空间的最关键参数之一，并提出了减轻图案粗糙度的策略（例如，通过调整照明和掩模条件）。此外，imec 及其材料供应商展示了在 High-NA 条件下筛选具有良好图案转移能力的新型光刻胶材料（如金属氧化物光刻胶）和底层材料的结果。他们还提出了专门的图案化和刻蚀方案，旨在减少缺陷和随机印刷失败。（论文编号 12051-7；12055-4；12056-28）



## 定制计量：应对薄型光刻胶薄膜和高吞吐量的小特征尺寸

向更小的特征尺寸（例如，10nm 宽的线）和更薄的光刻胶薄膜（20nm 及以下）的过渡，在两个重要方面对计量提出了挑战。首先，计量学家需要应对 CD-SEM 工具大幅降低的图像对比度。其次，对小于 10nm 的特征进行成像的需求（考虑到重叠性能、LER 和随机打印失败），需要具有更高分辨率的计量工具。

imec 先进图案化项目总监 Kurt Ronse 介绍：“imec 及其合作伙伴采取了几个方向来应对这些挑战。研究表明，通过调整现有计量工具的操作条件，可以显著提高图像对比度。在深度学习框架（如基于深度学习的去噪）的支持下，专用软件可以进一步增强图像分析和缺陷分类。最后，通过与计量供应商的密切合作，imec 探索了用于可靠测量小特征的替代计量技术，例如高通量扫描探针计量和低压像差校正 SEM。”（论文编号 12053-2；12053-3；12053-5；12053-22；12053-43；12053-64）

## 解决High-NA EUV掩模的特定挑战

imec 模拟了 EUV 掩模缺陷（更具体地说，多层掩模结构的侧壁波纹缺陷和光吸收层线边缘粗糙度）对 22 纳米导线间距或线宽成像的影响。“从这项研究中可以清楚地看出，掩模缺陷对最终晶圆图案的影响越来越大，这表

下转第14页

# 双层二维半导体外延生长技术

南京大学电子科学与工程学院王欣然教授团队在二维材料领域取得重要进展，相关成果以“Uniform nucleation and epitaxy of bilayer molybdenum disulfide on sapphire”（双层二硫化钼在蓝宝石上的均匀成核和外延）为题，5月4日在线发表于《自然》。

当前集成电路已经发展到5nm技术节点，继续维持晶体管尺寸微缩需要寻求材料的创新。近年来，以二硫化钼（MoS<sub>2</sub>）为代表的二维半导体在电子器件和集成电路等领域获得了迅速的发展，王欣然教授课题组在该领域长期积累，2021年在《Nature Nanotechnology》连续报道了大面积MoS<sub>2</sub>单晶制备以及MoS<sub>2</sub>驱动的超高分辨Micro-LED显示技术两个成果。

尽管学术界和工业界在单层二维半导体生长方面已经取得了很大的进展，但是单层材料在面向高性能计算应用时依然受限。相比于单层MoS<sub>2</sub>，双层MoS<sub>2</sub>具有更窄的带隙和更高的电子态密度，理论上可以提升驱动电流，

更适合应用于高性能计算。然而，由于材料生长热力学的限制，“1+1=2”的逐层生长方法难以给出均匀的双层，因此层数可控的二维半导体外延制备一直是尚未解决的难题。

针对该问题，王欣然教授与东南大学合作，另辟蹊径，提出了衬底诱导的双层成核以及“齐头并进”的全新生长机制，在国际上首次报道了大面积均匀的双层MoS<sub>2</sub>薄膜外延生长。研究团队首先进行了理论计算，发现虽然单层生长在热力学上是最稳定的，但是通过在蓝宝石表面构建更高的“原子梯田”，可以实现边缘对齐的双层成核，从而打破了“1+1=2”的逐层生长传统模式局限（图1）。研究团队利用高温退火工艺，在蓝宝石表面上获得了均匀分布的高原子台阶，成功获得了超过99%的双层形核，并实现了厘米级的双层连续薄膜。原子力显微镜、透射电子显微镜、拉曼光谱和荧光光谱等多种表征手段均证明了双层薄膜的均匀性。进一步，团队证明了双层MoS<sub>2</sub>与蓝宝

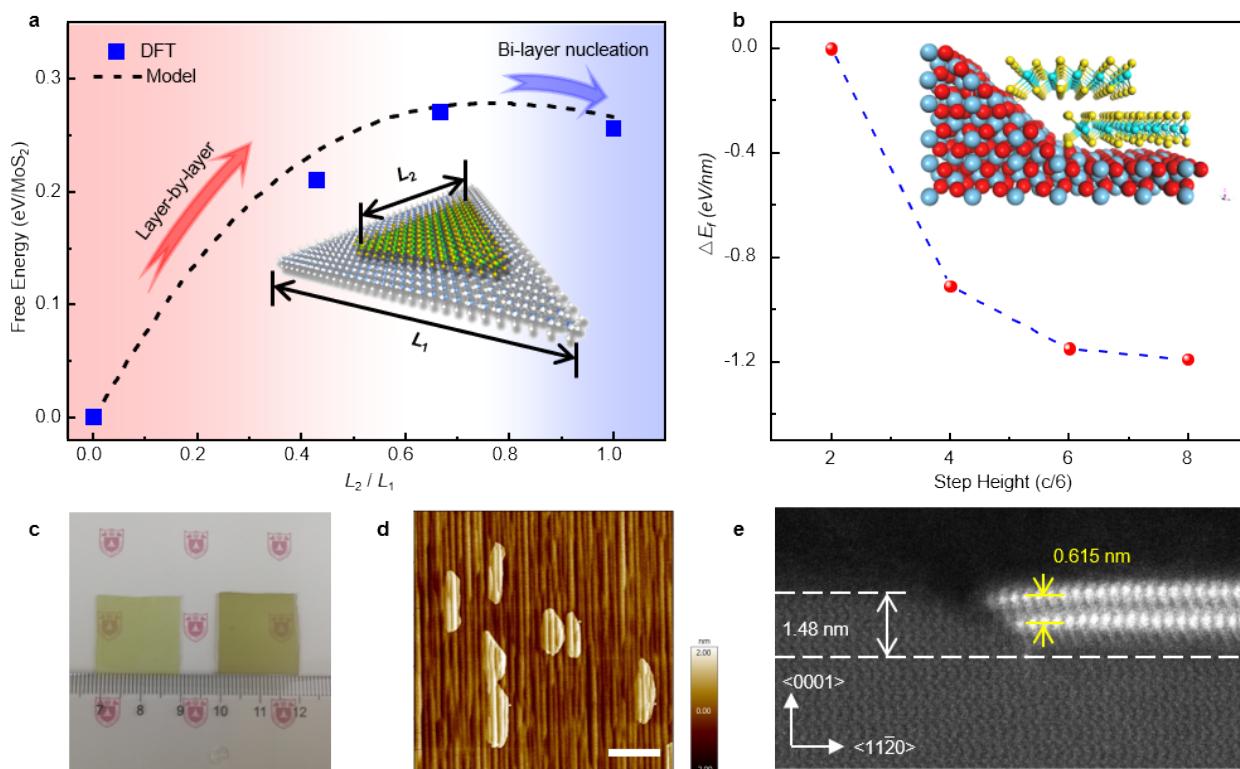


图1：双层MoS<sub>2</sub>生长机制

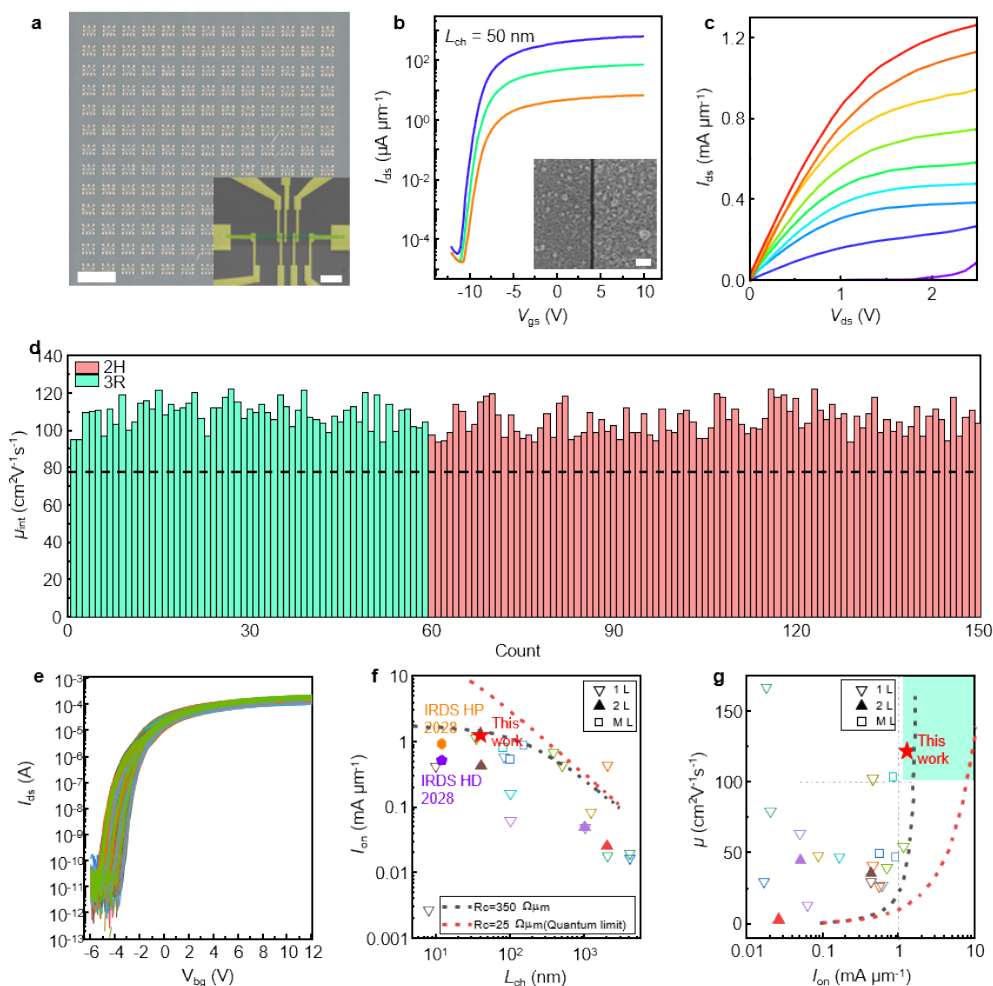


图2: 双层MoS<sub>2</sub>的晶体管器件性能

石衬底具有特定的外延关系，以及双层 MoS<sub>2</sub> 的层间具有 2H 和 3R 两种堆垛模式，并在理论上给出了解释。

研究团队进一步制造了双层 MoS<sub>2</sub> 沟道的场效应晶体

管 (FET) 器件阵列，并系统评估了其电学性能 (图 2)。相比单层材料，双层 MoS<sub>2</sub> 晶体管的迁移率提升了 37.9%，达到 ~122.6 cm<sup>2</sup>V<sup>-1</sup>S<sup>-1</sup>，同时器件均一性得到了大幅度提升。进一步，团队报道了开态电流高达 1.27 mA/μm 的 FET，刷新了二维半导体器件的最高纪录，并超过了国际器件与系统路线图所规划的 2028 年目标。

该工作突破了层数可控的二维半导体外延生长技术，并且实现了最高性能的晶体管器件。南京大学电子科学与工程学院博士生刘蕾为第一作者，王欣然教授、李涛涛副研究员和东南大学王金兰教授、马亮教授为论文共同通讯作者，南京大学施毅教授、聂越峰教授、王鹏教授以及微制造与集成工

艺中心对该工作进行了指导和支持。该研究得到了江苏省前沿引领技术基础研究、国家重点研发计划和国家自然科学基金等项目的资助。◆ (来源：南京大学新闻网)

上接第12页

明掩模设计规则需要变得更加严格，” Kurt Ronse 补充道。“这些发现使我们能够确定 High-NA EUV 光刻的掩模规格。此外，我们与 ASML 和我们的材料供应商一起，探索用于承载图案的掩模光吸收层的新型材料和架构。在这种情况下，我们首次进行了曝光，以评估使用低 n 衰减相移掩模对通孔层和线/空间成像的影响。采用低 n 吸收材料的掩模作为当前使用的 Ta 基材料的替代品，被证明可以改善晶片上的掩模 3D 效果，从而有助于增加 High-NA 焦深。” (论文编号 12051-37；12051-51；12051-56)

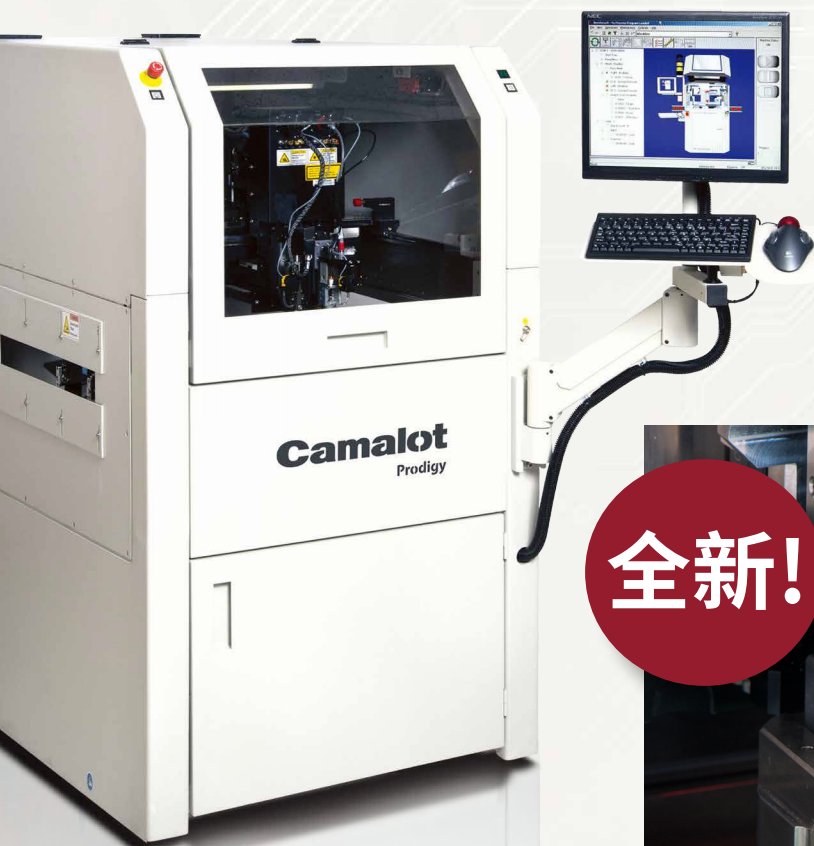
High-NA EUV 光刻技术将是推动摩尔定律迈向逻辑 2

纳米及以下制程的关键。从 0.33NA 到 0.55 High-NA EUV 光刻技术的转变为光刻界提供了一个重要的机会，需要在很短的时间内共同应对挑战并为该工具的推出做好准备。在 imec-ASML High-NA EUV 联合实验室中，双方一起专注于伴随 High-NA EUV 扫描式光刻机开发而来的基础设施准备工作。imec 预计在 2025 年将在大批量制造环境中引入第一台 High-NA EUV 光刻设备。为此，imec 依靠并邀请所有材料和设备供应商为建立完整的 High-NA 生态系统做出贡献。◆



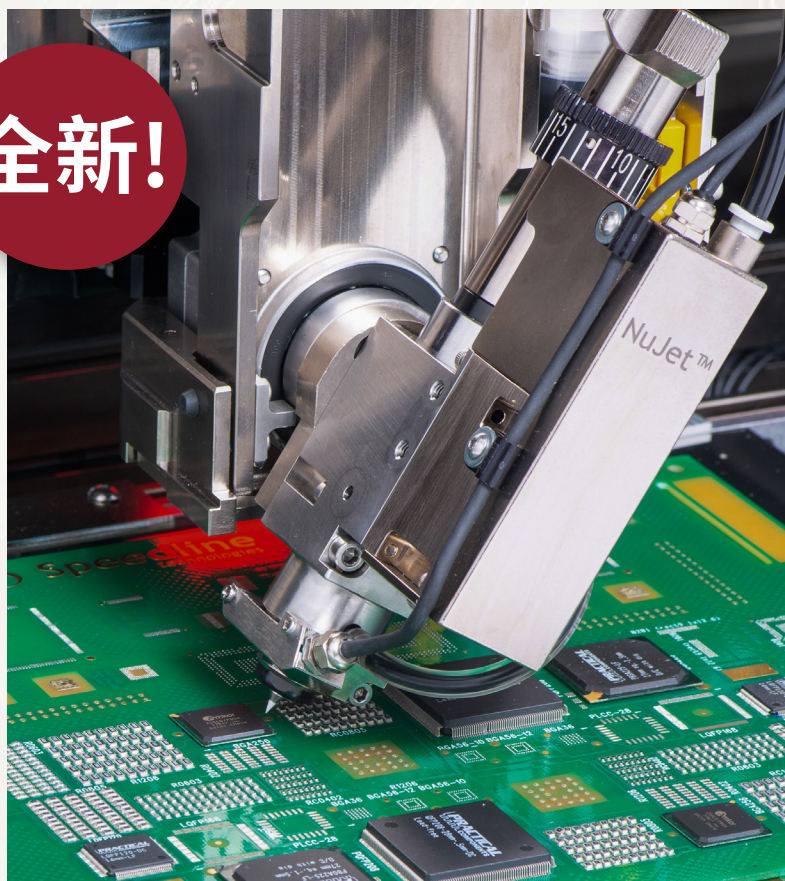
# Camalot

## 先进的倾斜和旋转点胶



这种技术能够减少点胶向外扩散的区域, 通过在元件侧壁精准点胶, 以改善底部填充的毛细管流动。

全新!



快速、高精度的机械构造,  
能提高产能和良率。

点胶泵在倾斜和旋转上都能以分度增量的方式铰接到合适位置, 以获得完全的灵活性。

*Electronic Assembly Equipment*

**TW EAE**

请浏览 [www.itweae.com](http://www.itweae.com), 获取更多信息。

A division of Illinois Tools Works

# 先进半导体检测技术与检测机台

基板和掩模/掩模版上的特征尺寸越来越小，对起始材料和成品器件的缺陷容忍度越来越低。我们不仅对已知缺陷类型（颗粒、晶体缺陷等）接近零容忍，而且随着制造制程进入深纳米级，制造商不断发现器件对于全新类型缺陷的敏感性。此外，用于缺陷检测的可用计量器具，现在需要用来检测和量化其工作原理噪声级附近的缺陷，因此，需要不断开发新的缺陷检测方法。

本文简要介绍了晶圆和掩模版检测技术的基础知识，并讨论了当前检测机台的特性。

## 扫描缺陷检测

在开始生产之前，裸晶圆要经过晶圆制造商的质量检验，半导体晶圆厂在收到晶圆后要再次进行检验。这些检验过程定位和映射了晶圆上已经存在的缺陷，以便将它们与 IC 制造过程中产生的缺陷区分开来。在生产中只使用缺陷最少的晶圆，其生产前缺陷图使得制造商得以跟踪可能导致芯片不良的区域。在经历被动或主动工艺环境之前和之后，还会测量裸晶圆或未图案化的晶圆，以确定来自特定工艺机台的粒子贡献的基线。

器件制造商使用光学检测系统来检查晶圆和掩模是否有颗粒和其他类型的缺陷，并确定这些缺陷在晶片上的 X-Y 网格中的位置。用于无图案晶圆缺陷检测的基本原理相对简单。激光束在旋转的晶圆表面上进行径向扫描，以确保光束投射到晶圆表面的所有部分。激光从表面反射，就像从镜子反射一样，如图 1 所示。这种类型的反射称为镜面反射。当激光束遇到晶圆表面的颗粒或其他缺陷时，该缺陷会散射一部分激光。根据照明场分

布，散射光可以直接检测（暗场照明）或作为反射光束强度的损失（明场照明）。晶圆片的旋转位置和光束的径向位置定义了晶圆表面上缺陷的位置。在晶圆检测机台中，使用 PMT 或 CCD 以电子方式记录光强度，并生成晶圆表面上散射或反射强度的图，如图 2 所示。该图提供了有关缺陷大小和位置的信息，以及由于颗粒污染等问题导致的晶圆片表面的状况。这种方法需要对晶圆台和光学元件进行高精度和可重复的旋转和线性运动控制。

一般来说，暗场检测是非图案化晶圆检测的首选，因为可以实现高速扫描，从而实现高的晶圆产量。图案化晶圆检查是一个慢得多的过程。它可以使用明场和 / 或暗场成像，具体取决于应用。请注意，图案表面散射的复杂性会降低到了检测器的总光子通量，从而导致晶圆检测的整体周期更长。

低于 100nm 的检测机台目前已经在制造环境中使用，以提供引入晶圆的质量保证，以及对用于大批量制造的工艺机台监控和鉴定。这些检测机台采用了与用于较大

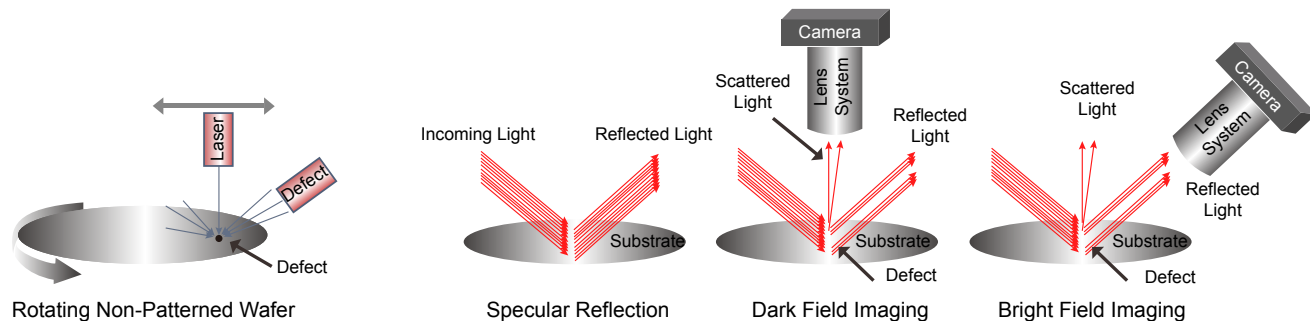


图1：旋转无图案晶圆上的缺陷检测（左），在暗场和明场图像照明中使用镜面反射（右）。

作者：MKS Instruments, Inc.  
万仪器集团

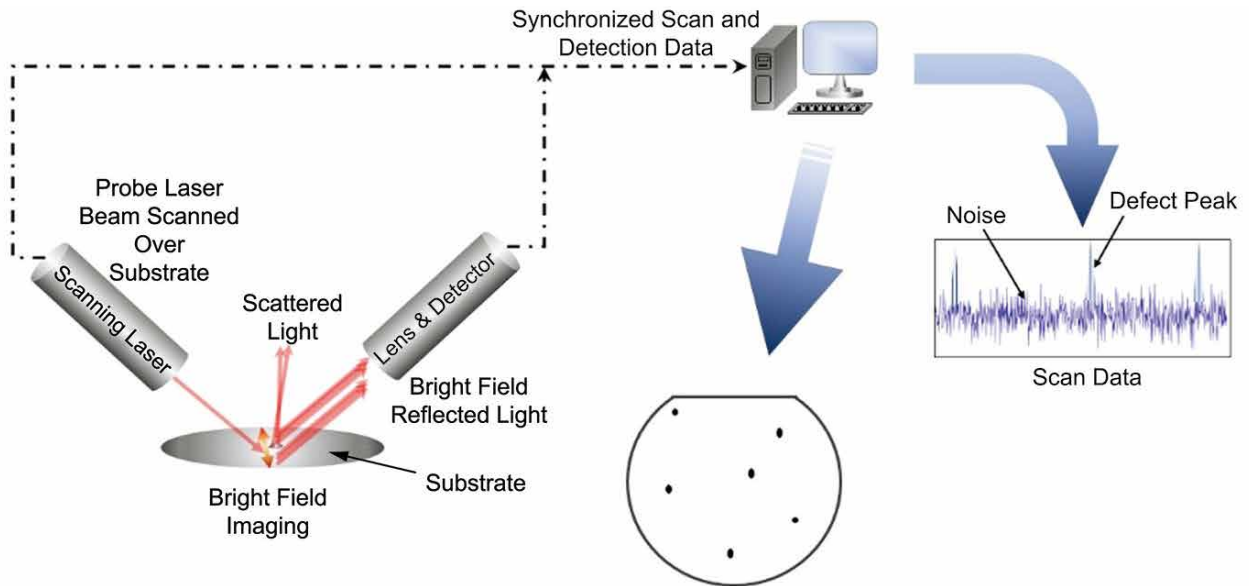


图2: 检测机台中的光收集、处理和晶圆映射。

尺度缺陷检测的机台相同的基本工作原理，但使用 DUV 照明增强型光学系统。一些制造商声称使用复杂的图像分析算法可实现低于 20nm 的灵敏度。正如预期的那样，在这些应用中，晶圆台和系统中所使用的光学组件的运动控制需要很高的精度和准确度。

由于需要检测机台来检测和量化越来越小的颗粒，因此由于散射光信号的 SNR 降低，表面微粗糙度（雾度）等因素，开始影响小颗粒的可检测性。非图案化晶圆的低于 100nm 检测因微小尺度而变得复杂，SNR 是确定检测系统对晶圆表面上的颗粒和其他缺陷的检测极限的关键参数。由于环境湿度而产生的表面化学污染等也会导致 SNR 降低。为了克服这种影响，用于低于 100nm 缺陷检测的检测机台采用了高度复杂的光学空间滤波、散射信号的偏振分析和特定信号的处理算法来探测存在表面雾气时的缺陷。

### 形貌检测

测量裸晶圆形貌的原因有很多。例如，晶片可能会弯曲，或者支撑晶片的卡盘（静电或气动）会在晶片的接触点处产生凹痕。这种变形会影响纳米尺度的图案成像。人们已经开发了极其精密的干涉测量机台，以在工艺开始之前测量晶圆形状的变化。

用于测量裸晶片形貌的基本设计类似于图 3 中所示的斐索 (Fizeau) 干涉仪。这种干涉测量技术将晶片与质量和平整度非常高的参考楔（或参考平面）进行比较。

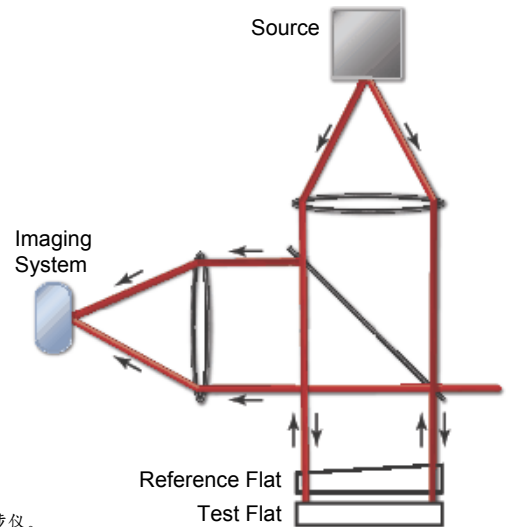


图3: 斐索干涉仪。

楔角确保来自第一表面的反射不会对干涉信号产生影响。从第二表面反射的光用作参考，而一部分光穿过平面以探测晶片（测试平面）。从晶片和测试平面反射的光被分束器引导到成像系统。最后，对干涉图进行分析，并使用软件将测量结果拼接在一起，以形成具有纳米级分辨率的完整晶圆图。在实际应用中，用于测量裸晶圆形貌的干涉测量机台极其复杂，并利用运动解决方案、大型光学和照明光源，有助于扩大可制造性设计的边界。

### 差分图像检测

图案化晶圆的光学检测可以采用明场照明、暗场照明或两者结合来进行缺陷检测。图案化晶圆检测系统

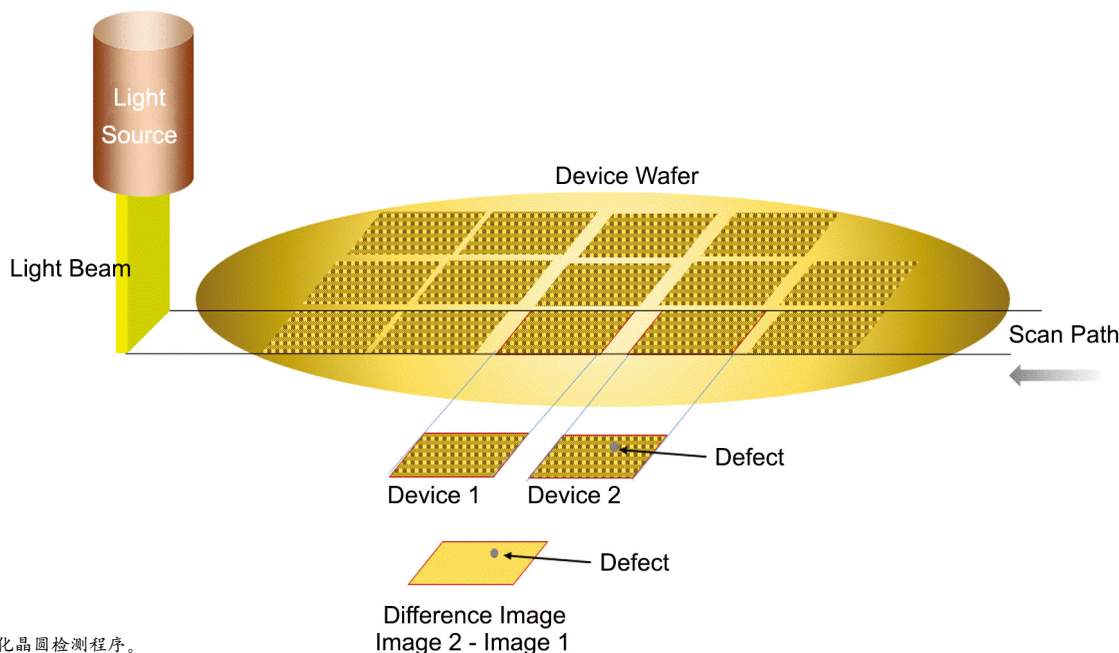


图4: 图案化晶圆检测程序。

将晶圆上测试芯片的图像与相邻芯片（或已知无缺陷的“golden”芯片）的图像进行比较。图像处理软件从一个图像中减去另一个图像。在减法过程中，测试芯片中的任何缺陷都不会归零，而会在减法图像中清楚地显示出来（图4）。确定了这些缺陷的位置就可以在图案化晶圆上生成缺陷图，类似于为非图案化晶圆生成的图。与非图案化晶圆检测一样，图案化晶圆检测要求晶圆工作台和检测系统的光学元件同时移动，因此需要精确和可重复的运动控制系统。

### 低于100nm 特征结构的DUV晶圆检测

亚 100nm 图案化晶圆的缺陷检测比非图案化晶圆检测面临更大的挑战。用于图案化晶圆检测的基于 DUV 的光学检测使用与旧的 VIS 和 UV 光检测系统相同的图像比较原理。然而，基于 DUV 的方法在光学、运动控制和图像分析算法方面需要更高的精度。

DUV 检测机台已成为低至 65nm 特征尺寸的图案化晶圆检测的行业标准；每小时高达几片晶圆的检查率使这些系统适用于生产应用。DUV 检测工具已显示出检测缺陷的高灵敏度，例如浅沟槽隔离空隙、接触刻蚀缺陷和亚 100nm 几何形状的光刻胶微桥接。使用宽带 DUV/UV/VIS 照明，现代明场图案晶圆检测系统目前可达到对 DRAM 和闪存器件上所有层进行缺陷检测所需的灵敏度，这些缺陷检测小至 55nm 特征尺寸。

虽然众所周知的特性加上相对较低的成本和高吞吐量，使 DUV 光学检测系统的继续使用具有吸引力，但一些制造商报告说，DUV 检测系统不具备 65nm 以下的几何形状所需的精度和灵敏度。一项研究声称，DUV 暗场光学图案检测系统的极限缺陷灵敏度在存储器技术（例如 SRAM）中约为 75nm，而在逻辑区域中要大得多。DUV 明场系统具有更好的灵敏度，在 SRAM 中约为 50nm，并且与暗场一样，在逻辑上更大。此外，使用 DUV 激光照射图案化晶片上非常小的、易碎的结构时，已经产生了一些不寻常的问题，例如表面材料的激光烧蚀。这些问题的解决方案可能需要对光学检测系统使用宽带等离子体照明（现有的 DUV 系统采用 266nm 波长并正在转向 193nm 照明）或使用具有生产制造能力的电子束检测机台。最近推出的基于等离子体产生的宽带照明的检测工具可用于生产环境。这些系统声称分辨率达到 10 纳米以下，因为较短的波长可在较小的范围内提供更准确的检测。

### 电子束晶圆检测

电子束 (EB) 成像也可以用于缺陷检测，尤其是在光学成像效果较差的较小几何形状中。EB 检测可以提供具有比光学检测系统大得多的动态分辨率范围的材料对比度。然而，EB 的测量速度缓慢，因而应用受到限制，使其主要用于研发环境和工艺开发以验证新的技术。新的

EB 工具可用于 10 纳米和更低节点的缺陷检测应用，并且正在开发具有多达 100 列或通道的多 EB 测试机台。

### 掩模版检测

掩模版是透射或反射投影掩模，带有精细特征图案，通常比晶圆上所需的图案尺寸大 4 到 5 倍。它们与光学照明系统一起使用，该系统对被掩模图案化的光进行成像和微缩，以选择性地显影光刻胶，作为晶圆图案化过程的一部分。

可以说，掩模版检测远比非图案化或图案化晶圆检测重要。这是因为，虽然裸晶圆或图案化晶圆上的单个缺陷有可能“杀死”一个器件，但掩模版上的单个未检测到的缺陷可能会毁坏成千上万个器件，因为该缺陷会在工艺流程中使用那个光罩的每个晶圆上复制。对于 EUV，由于图案的更精细分辨率、薄保护膜的存在以及掩模版的反射设计，这个问题变得更加复杂。

掩模版检测系统的工作原理与晶圆检测机台相似，物理要求也相似，但掩模版通常使用透射光而非反射光进行检测。透射光用于定位紫外线不透明的污渍和其他透射缺陷。掩模版检测机台采用高分辨率成像光学器件和 VIS 或紫外线照明，具体取决于缺陷容差和 / 或特征尺寸，以查找空白掩模版或图案化掩模版上的缺陷。在掩模版制造过程中和整个掩模版使用过程中需要定期检查。掩模版检测机台采用类似于晶圆检测机台中使用的复杂图像分析软件和运动控制系统。通过使用紫外线照明，在掩模版检测系统中使用传统光学器件已扩展到 90nm 特征尺寸。使用 EB 可以以较小的特征尺寸进行掩模版检查，因为与图案化晶圆检查相比，可以容忍较低的吞吐量。与晶圆检测一样，用于亚 100 nm 应用（空白和图案化掩模版检查）的掩模版检查工具采用 DUV 照明，通常使用 266 nm 或 193nm 的单一波长。图 5 显示了掩模版检测平台的框图。请注意，除了物镜光学系统、电动载物台和光源外，该平台还采用了各种控制器和数据分析模块。掩模版检测系统可以配置为在检查过程中使用穿过掩模版的透射光或来自掩模版表面的反射光。与其他检测系统一样，这种掩模版检测机台需要对光学元件和空气轴承掩模台进行高度准确和精确的运动控制。

### 用于半导体检测的运动控制

我们提供各种适用于晶圆检测机台和其他运动控制

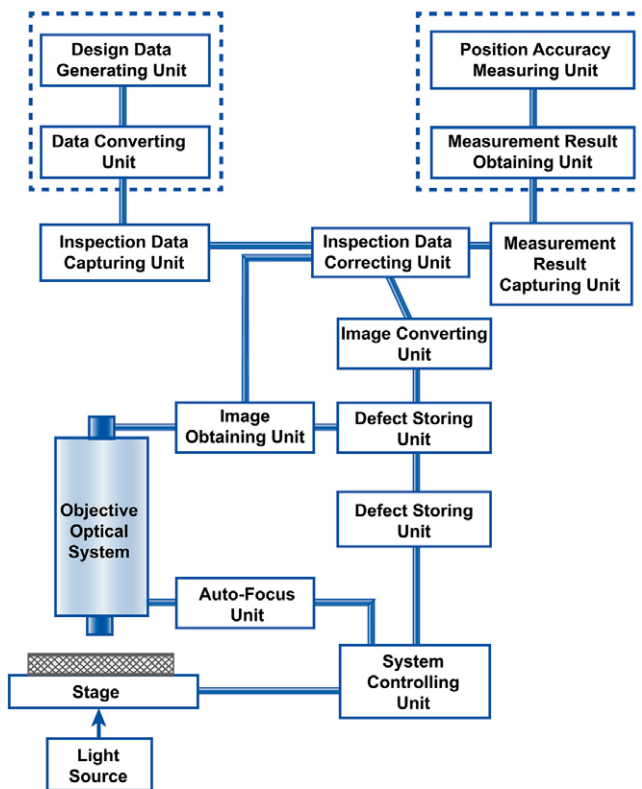


图5：掩模版检测系统中的组件框图。本图经富士通有限公司许可转载。

应用的高性能空气轴承平台。HybrYX™ XY 混合空气轴承 XY 载物台是一种成本相对较低的单平面空气轴承载物台，非常适合半导体晶圆检测系统和许多其他需要超低速度纹波和动态跟随误差的扫描应用。HybrYX 平台具有真正的单一位置 XY 架构，提供可用的 theta 和 Z-Tip-Tilt 解决方案。它具有高达 600 毫米 / 秒的扫描速度和 0.6G 加速度和大 (> 1 米) XY 移动范围。HybrYX 系统具有经过验证且可靠的长时间运行，非常适合高占空比环境，例如晶圆检测应用。DynamYX® 系列掩模版定位平台专为半导体晶圆加工和检测应用而设计。它们提供商用等级的高定位性能。这些平台广泛使用陶瓷材料，提供了异常坚固的结构稳定性。它们通常设计为轻型的，这有助于 OEM 应用。

### 用于晶圆检测的定制光学解决方案

我们为晶圆检测机台制造商提供光学子系统设计和制造解决方案。我们设计和制造了用于光刻、晶圆检测、准分子和 EUV 光源、计量和掩模写入应用等的光学子系统。◆

更多信息欢迎访问：<https://www.newport.com.cn/n/semiconductor-inspection>

5nm及更先进节点上FinFET的未来：

# 使用工艺和电路仿真来预测下一代半导体的性能

虽然栅极间距 (GP) 和鳍片间距 (FP) 的微缩持续为 FinFET 平台带来更高的性能和更低的功耗，但在 5nm 及更先进节点上，兼顾寄生电容电阻的控制和实现更高的晶体管性能变得更具挑战。

泛林集团在与比利时微电子研究中心 (imec) 的合作中，使用了 SEMulator3D<sup>®</sup> 虚拟制造技术来探索端到端的解决方案，运用电路模拟更好地了解工艺变化的影响。我们首次开发了一种将 SEMulator3D 与 BSIM 紧凑型模型相耦合的方法，以评估工艺变化对电路性能的影响。

这项研究的目的是优化先进节点 FinFET 设计的源漏尺寸和侧墙厚度，以提高速度和降低功耗。为此，我们比较了具有三种不同外延 (epi) 生长形状和源漏 Si 刻蚀深度

的 FinFET 反向器结构 (图 1)，研究低介电常数材料侧墙厚度变化的影响，并确定了实现最佳性能的 FinFET 侧墙厚度和源漏外延形状组合。

图 2 对本研究方法进行了图解。我们在建模中使用三种软件：SEMulator3D、BSIM 紧凑型建模和 Spectre<sup>®</sup> 电路模拟。首先将一个 GDS 输入文件导入 SEMulator3D，以便进行工艺模拟和 RC 网表提取。然后从 SEMulator3D 中提取各种数据，包括几何和寄生数据，以创建带说明的 RC 网表。该网表随后与 BSIM 紧凑型前段制程 (FEOL) 器件模型相耦合，并被输入到 Spectre 电路模拟模型。该 Spectre 模型随后用于模拟正在评估的三种不同反向器的速度和功耗。

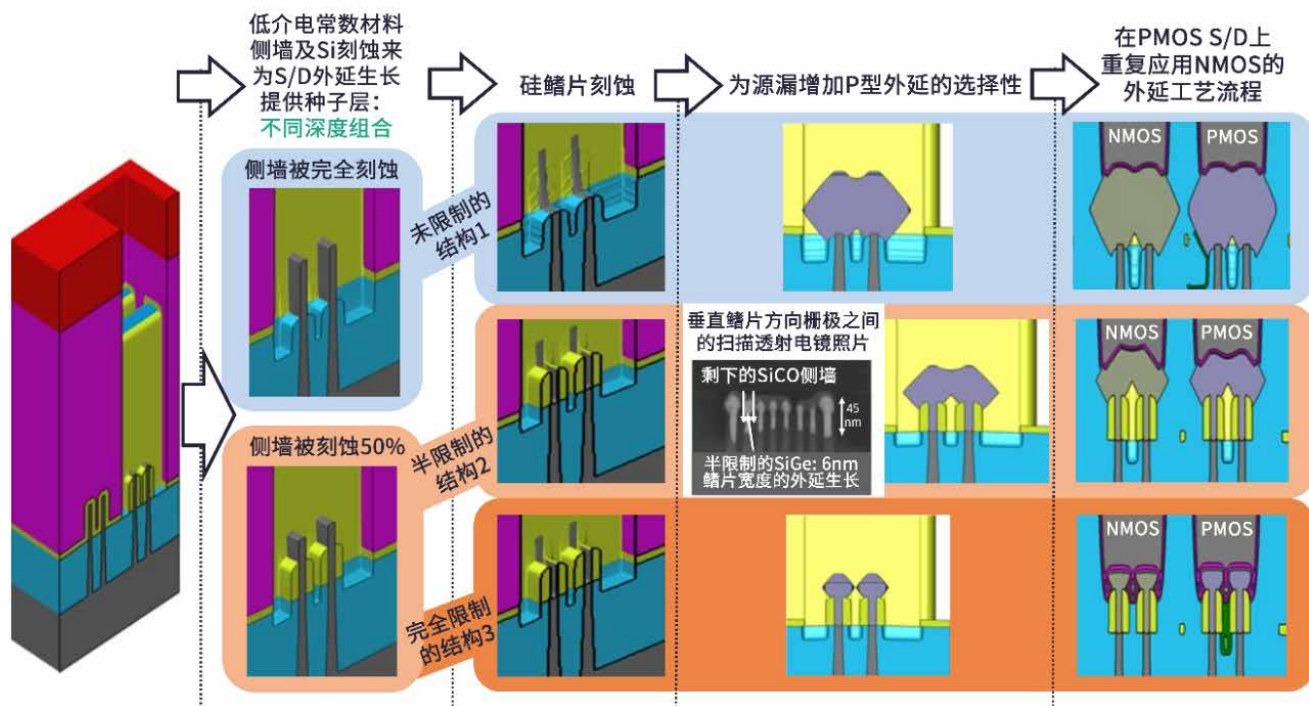


图1: 三种结构的关键工艺步骤比较

作者：Assawer Soussou博士, Coventor (泛林集团旗下公司) 半导体工艺与整合工程师

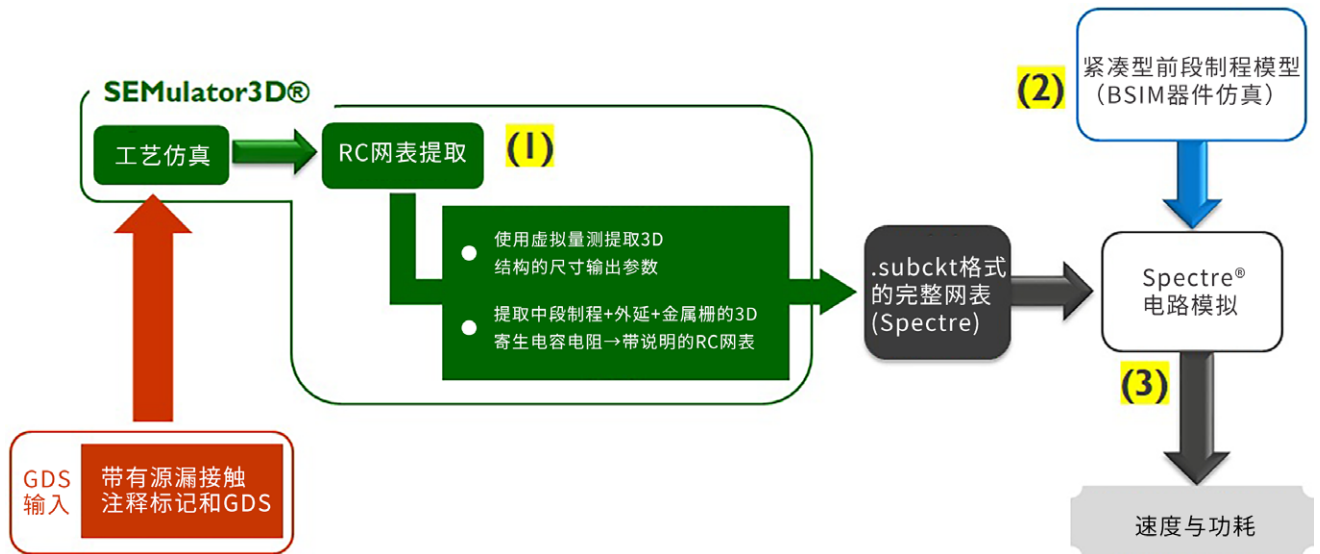


图2: 本研究方法的流程图

图3显示了三种结构（在不同的漏极间电压和侧墙厚度下）的功耗与频率的函数关系。我们注意到在不同漏极间电压下，所有外延形状几何都呈类似的功耗-速度趋势：侧墙厚度增加导致功耗降低。每个外延尺寸都有一个可产生最大速度和最佳  $R_{eff} \times C_{eff}$  值（有效电阻值  $\times$  有效电容值）的最佳侧墙厚度。在各种侧墙厚度下，有一个特定的外延形状也提供了最高的整体性能。我们还研究了NMOS和PMOS结构最佳侧墙厚度下三种结构的源漏接入电阻 (S/D-R) 和栅极到源漏 (GT-S/D) 的电容，以便更好地了解图3中报告的结果。

这种建模方法为FinFET工艺变化对5nm以下器件和电路性能的影响提供了有价值的指导。我们通过RC网表提取将SEMulator3D与BSIM紧凑型建模和Spectre电路模拟相耦合，成功评估和比较了三种不同反向器几何（使用不同侧墙厚度）工艺流程变化的效果，以实现最佳晶体管性能，还探讨了漏极间电压和低介电常数材料侧墙变化对速度和功耗性能的影响。

原文链接：<https://www.coventor.com/blog/future-finfets-5nm-beyond-combined-process-circuit-modeling-estimate-performance-next-generation-semiconductors/>

参考文献

1. Soussou, T. Schram, K. Miyaguchi, I. Chakarov, B. Parvais and J. Ervin, "Evaluation of the impact of source/drain epi implementation on logic performance using combined process and circuit simulation", SSDM 2020 conference.

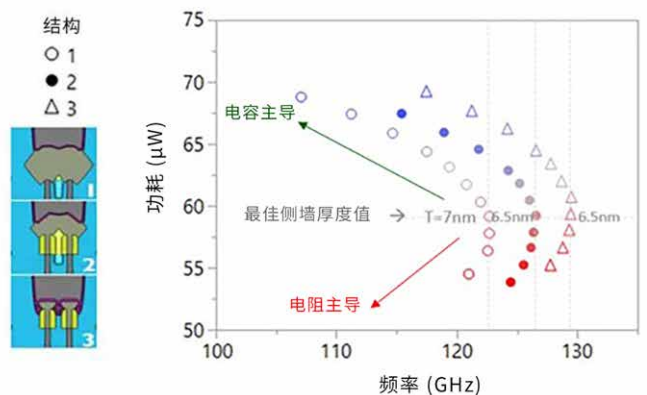
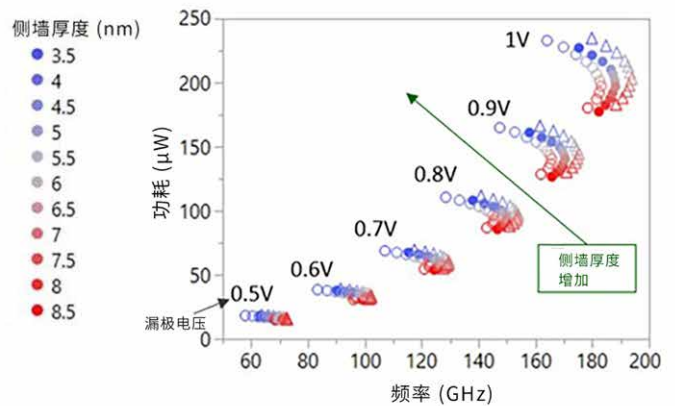


图3: (a)三个反向器在漏极电压为0.5V到1V时的功耗-速度比较, (b)放大后的漏极电压等于0.7V时的功耗-速度比较

# 高可靠性焊接材料 INNOLOT™合金的性能及其应用

**在**电子焊接材料领域，我们越来越多的被问到：新一代产品需要比 SnAgCu 合金更高的操作温度，是否有合适的焊料推荐？有没有比 SnAgCu 合金可靠性更高的产品推荐？显然，在焊接可靠性要求更高的当下，无铅焊料黄金搭档 SnAgCu 合金已经越来越难以应对自如。

怎样提升焊接材料的性能？是否有更优良的合金材料解决方案？改性材料或者其他合金成分添加，是否是更高效的选择？这些都需要焊接材料供应商给出答案。好消息是，经过不断尝试和优化，一种新的焊接合金 Innolot™被推出到市场。经过近几年的市场验证，其高性能的表现，得到越来越多行业应用端的关注。

## 新型焊接合金 Innolot™抗蠕变强，可靠性更好

那么，什么样的性能表现使 Innolot™合金焊料能脱颖而出呢？我们知道电子产品的失效，主要源自于合金连接焊点的疲劳失效。Innolot™合金焊料对普通操作温度和较高的操作温度两种情况的可靠性有所改善。可靠性主要取决于电子元器件（陶瓷元件等）与环氧树脂等基材，两种不同热膨胀系数 CTE(Coefficient of Thermal Expansion) 材料界面结合的质量。陶瓷材料的 CTE 一般较低，

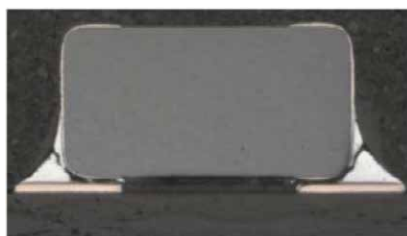


Bild 28: C7 80% Ebene - Schliff



Bild 32: C9 20% Ebene - Schliff

图1: TCT -40℃/+130℃后, a) SAC305的切片样品, b) SAC307的切片样品

环氧 & 玻璃材质基材 CTE 相对较高。当受热时，电路板比焊接在它上面的陶瓷元件膨胀的多得多，这种不匹配使焊接连接点承受剪切应力和应变。反复循环后，连接点开始出现疲劳，裂纹可能出现并扩展，金属强度比初始状态明显降低，甚至出现完全失效，正如图 1 中所表现出的典型失效模式一样。

表1: 锡焊料合金元素的性能优点

金属元素	熔点 / °C	优点和作用
锡	232	锡是金属的基料，是可焊性功能的主力军
铋	271	微量铋能提高焊料的流动性，使焊料分布到各焊点
铜	1080	无铅焊料中，需要有铜以增加强度，才能与焊体相亲
铈	630	铈能强化焊点的光亮度，并增加焊点的抗拉强度
镍	1455	镍能细化合金组织，特别是能中和粗大的铜元素结构，强化流动性

Innolot™合金，通过 Sn95.5Ag3.8Cu0.7 合金成分中，添加 Bi,Ni,Sb 合金元素，达到提高合金性能的目的，显著提高陶瓷元件焊点的抗蠕变强度，如电阻和电容器，工作温度可达 150℃。各元素在合金中的作用可以参考表 1。

其中添加的微量元素，用以下两种方法之一提高焊料的抗蠕变性：①弥散硬化，或者叫沉淀硬化，发生在元素不溶解于锡 - 在这种情况下，镍形成金属间相析出冷却。②固溶硬化，在这种情况下，Sb 和 Bi - 溶解在锡的固溶体中，并增加其强度。

## Dispersionsverfestigung

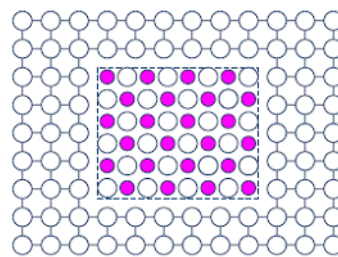


图2: 弥散硬化示意图



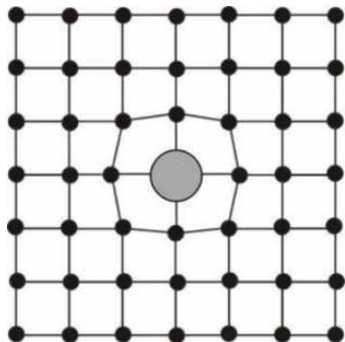


图3: 固溶硬化示意图

Innolot™ 合金金相中, 有些针状的长条形晶核结构, 有裂纹时, 会被此结构阻隔, 起到结构加强的效果, 类似于混凝土中的加强成分, 这些可以通过对比 SnAgCu (SAC) 合金焊点以及 Innolot™ (基于 SnAg3.8Cu0.7, 额外加入 Ni、Sb、Bi 合金元素) 合金焊点金相, 一窥其原理。

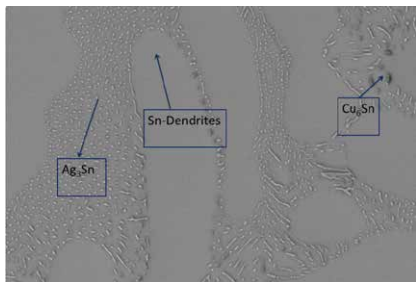


图4: SnAgCu (SAC) 合金的微观结构

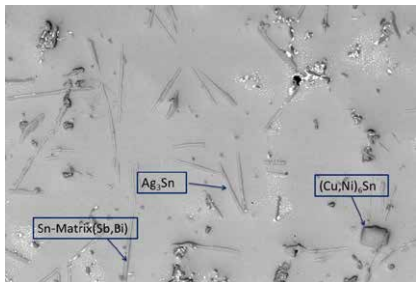


图5: Innolot™合金的微观结构

与 SAC 焊点的金相结构相比, Innolot™ 合金的焊点结构被改变了, 在 Sn-Matrix 有 Sb 和 Bi 溶解之中, 生成 Ag3Sn 化合物的同时, 不溶于 Sn 的 Ni 与 Sn 形成 IMC 金属间的化

合物以 (Cu, Ni)6Sn5 的形式存在, 当在更多次循环时, 焊点所受的应力能够被 Innolot™ 有效的缓和, 所以合金元素的加入使焊料合金层硬化以提高焊料的抗蠕变性能。



Bild 28: C8 80% Ebene - Schliff

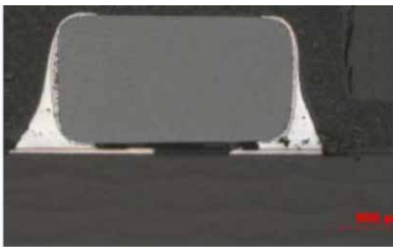


Bild 36: C9 80% Ebene - Schliff

图6: TCT -40℃/+130℃后, Innolot™焊料焊接的切片样品

那么, Innolot™ 合金的焊接强度能有多大幅度的增强呢? 通过极限对比其冷热循环 2000 个次数后 - 目标元件 C 1206 陶瓷电阻在 -40℃ /125℃ TS, Sn 基板材料表面测试, 其剪切强度的下降幅度, 与 SnAgCu, SnCuNi, SnPb 合金比较 (如图 7), 以及不同尺寸元件的重复验证结果综合看 (如图 8), Innolot™ 合金焊接都表现出明显的优势。

综合以上对比, 我们可以看出 Innolot™ 合金焊料, 在焊接可靠性上有相当明显地优势。那么, 有没有具体应用的案例可以给读者作为参考呢? 答案是肯定的。根据行业的应用情况, 大致可以总结出, 更多的车用电子制造领域, 越来越多的应用到 Innolot™ 合金焊料。在诸如车灯组件, 电气控制系统领域, 都有客户使用, 或在评估使用相关焊料产品。可靠性验证方面有应用要求达到 2000+, 甚

# 芯之所至 气之所向

安全、环保、集约型  
综合气体提供商

TEOS

N2O

NH3

C4F8

CO2

苏州金宏气体股份有限公司

电话: +86(512)65767715-8880

邮箱: sales@jinhonggroup.com

网址: www.jinhonggroup.com

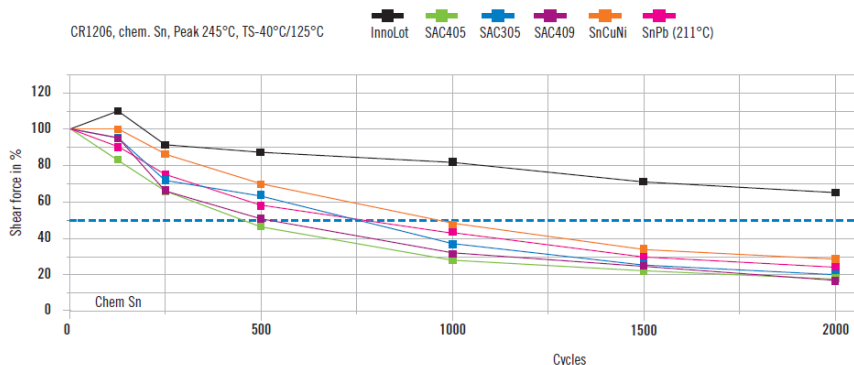


图7: Innolot™合金焊接C1206陶瓷电阻, TS -40°C/125°C下的剪切强度与其他合金材料对比

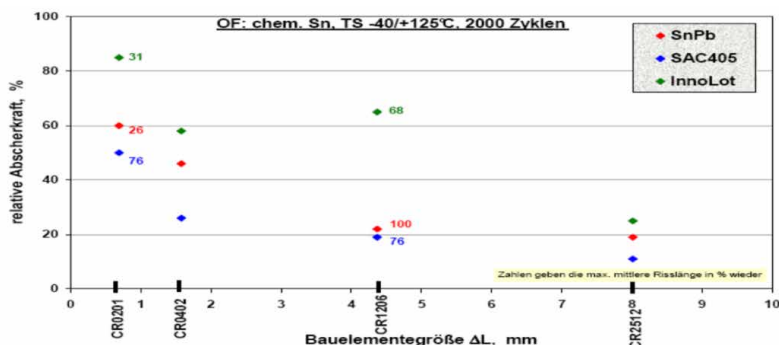


图8: Innolot™合金焊接不同尺寸元件, TS -40°C/125°C下的剪切强度与其他合金材料对比

至 3000 小时, 取得绝对优势的内部案例。

那么, 在应用当中, Innolot™合金焊料有什么技术要点需要注意的呢? 根据相关技术案例积累, 目前可以大致总结出对其焊接可靠性影响较大的几个方面如表 2 所示。

基于以上的应用实践, 相信在制

造领域的小伙伴们都能对 Innolot™合金产品有一定的了解, 没准你已经在考虑采用它可能性。同时, 应用材料的开发的伙伴们, 也在继续推动着这款产品的优化与调整, 相信在不久的将来, 在市场上能越来越多看到他的身影。

在此, 附上专利应用介绍: 该技

表2: Innolot™合金焊料应用技术要点

要点	描述
焊接峰值温度	相对SnAgCu焊料更高的焊接峰值温度, 被证明能够有效帮助到Innolot™合金焊接润湿性表现, 以及空洞抑制。250°C及以上的峰值温度, 70秒以上的合金液相时间保持, 可以被推荐到应用当中。
基板表面处理	基板表面处理工艺方面的影响是不容忽视的, ENIG在实际应用过程当中往往拥有更好的焊接润湿性表现。
焊接时保护气体环境	截止目前, 对于焊接时保护气体(如氮气)的要求, 及其对应的氧气O <sub>2</sub> 水平的要求, 是需要关注的, 500ppm以下的焊接O <sub>2</sub> 水平被证明对于焊接能够起到帮助作用。但同时, 能够在空气下焊接的产品, 可能也将在不久的将来来到客户面前, 让我们共同期待吧。

术是在贺利氏 (Heraeus) 主导下, 其他工业伙伴参与开发的合作项目。旨在提高应对恶劣环境无铅焊接可靠性。结果是与标准 SAC 合金相比, 该合金的可靠性能得到显著改善。Innolot™在电子产品市场上推出多年, 被公认为是一种高可靠性热循环、抗热老化和抗振的合金, 非常适合汽车电子组装应用。Innolot™合金可承受高温应用的要求, 同时仍可在标准无铅工艺温度下进行焊接。

专利信息: 美国专利商标局专利号 US10376994B2; 欧盟专利号 EP1617968B1; 日本专利号 JP5320556B2;

贺利氏所涉及产品线, 供有需求的朋友们参考:

产品名称	铅含量	残留物活性等级	粒径型号
F640 Innolot™	无	LO	3号粉
F645 Innolot™	无	LO	4号粉
F650 Innolot™	无	LO	4号粉

参考文献

锡焊料合金制造工艺技术手册 (2021版), 严孝钊 著

# ALD 的一致性是最大限度提高芯片良率的关键

原子层沉积 (ALD) 已经逐步成为先进半导体制造的一个越来越重要的方面。Swagelok 公司的专家阐释了阀门在实现芯片良率最大化的过程中所起的作用。

## 实现优化微芯片生产的关键

由飞兆半导体 (Fairchild Semiconductor) 和英特尔公司联合创始人戈登·摩尔 (Gordon Moore) 提出的摩尔定律预测, 芯片的复杂性 (密度) 将每年增加一倍左右, 计算成本则下降 50%。多年来, 随着芯片复杂性的增加, 虽然最初提出的 12 个月的芯片密度翻倍间隔时间被延长和修改, 但是, 摩尔在 1965 年所做的预测在很大程度上仍然有效, 而且半导体行业一直在努力遵循摩尔定律。

对于半导体生产商而言, 制造现代微芯片需要采用日益复杂和敏感的工艺, 在这种情况下实现产量的最大化是目前面临的最大挑战之一。在生产过程中, 在不断微缩器件特征尺寸的同时, 收紧工艺控制和缩小性能偏差范围, 是晶圆厂为优化芯片良率所采用的一些基本策略。

随着增加晶体管密度的愿望推动了芯片架构创新, 工艺工具制造商创建了日益复杂的前端工艺, 以支持设计目标, 并保持质量、性能和可用的生命周期。虽然目前的“先进节点”定义已经突破了 5nm, 正在迈向 3nm 及以下, 但是在某种意义上, 可以按照制造商实现更高晶体管密度和 / 或性能目标、同时保持高的可获利良率所采取的方式对他们进行划分。规模最大的一些晶圆厂的经营者越来越多地依赖极紫外 (EUV) 光刻技术来实现这一目标。

但是, 一台 EUV 光刻机站的售价就达到 1.25 亿美元, 而传统 CMOS 微缩不断攀升的费用已经导致有些制造商另觅他路。非传统式创新包括向 2D 和 3D 结构的转变、晶圆键合、诸如扇出型晶圆级封装 (FOWLP) 等增加输入 / 输出 (I/O) 的先进封装技术, 以及使一度被视为新奇事物的生产工艺完全适合大批量制造。

在制造先进半导体组件时, 一种使用日益普遍的工艺是原子层沉积 (ALD)。新式 ALD 工艺已经成为提高精度和一致性的关键点。越来越明显的是, 高精度水平的化学剂量投配 (chemical dosing) 和递送是最优化生产性 ALD 工艺不可或缺的组成部分。重要的是, 每次剂量投配和递



图 1: 越来越明显的是, 高精度水平的化学剂量投配和递送是最优的 ALD 生产工艺不可或缺的组成部分。重要的是, 每次剂量投配都必须保持精度的一致性。不过, 随着特征尺寸的微缩, 同时实现这两个条件变得在本质上更具挑战性。(Image©2021 Swagelok Company)

作者: Masroor Malik, SWAGELOK 公司半导体市场经理



图 2: 由于在阀门、管道、或管件中形成的腐蚀会产生污染晶圆片的微粒, 在 ALD 工艺中, 特别是对于液态或固态前驱体来说, 冷点上的凝结, 抑或是阀门或递送系统中的寄生沉积, 也会产生微粒缺陷, 并对芯片良率造成负面影响。(Image©2021 Swagelok Company)

送的精度必须保持一致。但是, 随着芯片尺寸的缩小, 同时实现这两个条件变得在本质上更具挑战性(见图 1)。

晶圆厂怎样才能 ALD 工艺中实现这样的一致性和精度呢? 结果表明, 先进、精心设计的 ALD 阀门技术能够有助于实现这些目标。

### 在精度和可靠性的交汇点上

在 ALD 工艺中, 半导体制造商通常致力于在整个 300mm 直径的晶圆片上保持沉积膜中的原子层精度。从大小感受上来说, 这相当于在整个地球上涂覆 1cm 厚的层。在现代半导体器件中, 即使该沉积膜中出现极小的变化(哪怕只是几个额外的原子), 都会对最终用户的器件性能产生明显的负面影响。

影响沉积层的一个重要因素是每份原子层过程剂量中的化学品比浓度。要保持适当的浓度, 就要求在每份剂量投配过程中拥有很高的化学递送精度, 因此有必要采用专用的 ALD 阀门, 以期望的方式启动和停止化学试剂流

入制程室。考虑到 ALD 工艺通常涉及数以百计的剂量投配步骤, 因此这些过程控制阀的启动是持续不断的。这种性质的阀门每周起/停循环百万次以上并不少见。

于是, 在使用频率极高的情况下具备高可靠性就成为了一项要求。同时, 由于过程控制阀在有些应用中可能还起着流量限制组件的作用, 所以在阀门的使用期限内, 保持流量稳定和一致性可能也是很重要的。此外, 在更换阀门之后, 不同阀门之间的流量一致性, 在实现工艺匹配和保持工艺一致性方面将是至关重要的。

### 提高阀门启动速度有助于改善一致性和效率

原始启动速度也可以促进生产效率的提升。提高启动速度能压缩工艺步骤之间的时间, 当把这种间隔时间的压缩累积起来时, 就能够有助于显著缩短总加工时间。

然而, 需要牢记的是, 只有在与所递送的化学品、以及递送系统的温度兼容的情况下, 具有高速和持续稳定的流量, 并执行快速和可重复启动的阀门才有用, 这一点也

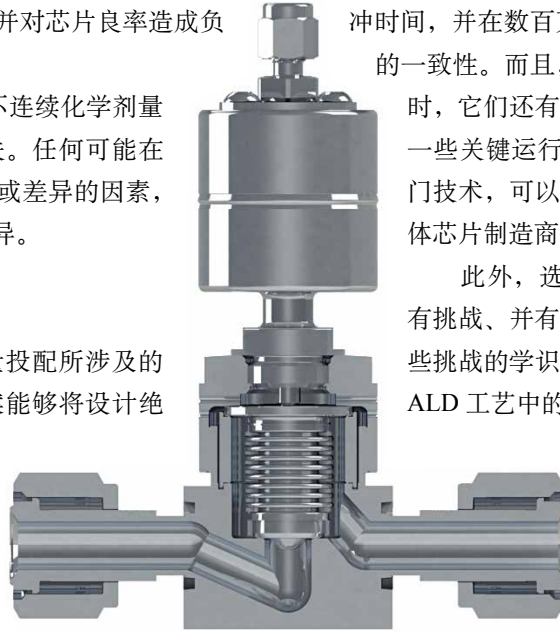
是很重要的。由于阀门、管道、或管件中的腐蚀会产生污染晶圆片的微粒，在 ALD 中，特别是对于液态或固态前驱体来说，冷点上的凝结，或者阀门或递送系统中的寄生沉积，也会产生微粒缺陷，并对芯片良率造成负面影响（见图 2）。

ALD 可重复性与所使用的不连续化学剂量投配的一致性和准确度明确相关。任何可能在化学剂量内导致某种形式的变化或差异的因素，都会在相关工艺中引起变化或差异。

### 实现生产利润的提高

鉴于实现一致、准确的剂量投配所涉及的复杂性，目前尚无单一解决方案能够将设计绝对一致和可靠的 ALD 工艺所牵涉的各种因素全部考虑在内。不过，有一些现在就能加以利用的改善工艺制程的可靠方法。

先进的 ALD 工艺阀门技



术取得了发展，可以满足半导体芯片制造商和工具 OEM 的尖端需求（见图 3）。市面有售的 ALD 阀门能够提供有所改善的速度、准确度和一致性，因而有助于缩短脉冲时间，并在数百万次的阀门起 / 停循环中实现出色的一致性。而且，当在合适的应用中使用此类阀门时，它们还有可能助力客户赢得竞争优势。拥有一些关键运行特性的高性能、超高纯度 ALD 阀门技术，可以帮助半导体设备工具制造商和半导体芯片制造商优化工艺制程。

此外，选择一支了解原子层沉积工艺的固有挑战、并有经验凭借高质量组件和服务解决这些挑战的学识丰富的团队进行合作，能够对改善 ALD 工艺中的准确度和一致性大有帮助。◆

图3：超高纯ALD工艺阀门技术取得了发展，可以满足半导体芯片制造商和工具 OEM 的尖端需求。市面有售的 ALD 阀门能够提供有所改善的速度和一致性，因而有助于缩短脉冲时间，并在数百万次的阀门起/停循环中实现出色的一致性。（Image©2021 Swagelok Company）

## Camalot 先进的倾斜和旋转点胶功能

**TW EAE**  
Electronic Assembly Equipment

Prodigy™现在具有先进的倾斜和旋转点胶功能。这种创新的新系统减少了点胶向外扩散的区域，并通过在元件侧壁精准点胶，以改善底部填充的毛细管流动。

随着半导体元件变得越来越复杂，密度越来越大，需要减少材料避开区域，这点至关重要。Prodigy 先进的倾斜和旋转点胶可选项凭借其专利设计和操作能够解决这些挑战。最先进的旋转驱动装置具有快速、高精度、零背隙构造的特点，能保证比其他产品提供更高的产能和良率。它集成在 Prodigy 系统中，专有的运动和控制系統使点胶泵在两轴上能按照您需求，任意次数以分度增量的方式铰接到合适位置，以获得完全的灵活性。这种增强型解决方案可以对倾斜和旋转轴进行全面的可编程控制，使用户能够不受限制地根据产品需求对每根轴进行编程。在机器初始化和 / 或移去点胶泵及更换后，系统自动运行设置和校准功能。这些常规运行能确保知道相机到点胶针在不同角度下的偏移和旋转。

### 主要特性：

- 倾斜和旋转两个轴均为直流伺服控制
- 0.01 度分辨率
- 材料避开区域 (KOZ) <300 μm
- 能达到 +/- 45 倾斜角和 +/- 90 旋转角
- 倾斜和旋转两个轴都能以分度增量的方式进行编程
- 自动设置和校准
- 延伸的射流和喷嘴为“难以触及”的应用提供了更多间隙



# 在高温下处理复杂化学成分时 Sub-fab密封件的作用至关重要

对更高性能的追求使得半导体制造的复杂性节节攀升。腐蚀性气体、稀有气体和高活性气体，连同新的金属化化学成分，对 Sub-fab 真空和减污减排系统提出了越来越大的挑战，因而需要采用先进的密封件以帮助确保更多的系统正常运行时间。Greene Tweed 公司在文章中介绍了用于应付最棘手化学成分的最新解决方案。

近年来，随着半导体行业欣然采纳 FinFET 和 3D NAND 技术，制造工艺开始要求在较高的温度下使用更多的稀有气体。由于同时面对新的气体和较高的工作温度，因此推动了对于能在这些严苛条件下可靠运行的新型 Sub-fab 密封解决方案的开发。

## Sub-fab 密封应用

Sub-fab 对于保持位于其上方的洁净室环境的运作效能至关重要。由于晶圆片将经历包括刻蚀和沉积在内的多种工艺过程，因此像易燃物、氧化剂和腐蚀剂等物品所产生的废气穿梭般地通过排气管道进入 SubFab，以便进行安全处理。

进入 SubFab 的气体在系统排气管道内冷凝，产生颗粒沉积，这会导致设备过早发生故障。为了保持气体分子的运动，采用热管理系统来提高排气管道内的温度。由于使用了这些较高的温度，因此，在泵、减污减排装置和阀门中布设可靠密封件的要求也就随之升高。



在选择密封材料时，需要考虑的因素包括对高活性气体和自由基物质的耐温性和耐化学腐蚀性。如果在 SubFab 应用中选择或安装了错误的密封材料，就会损害密封的完整性，并且很有可能导致安全隐患和其他的计划外维护活动，这些都将影响位于 SubFab 上方的洁净室中的生产。

## 弹性密封件

在 SubFab 内，常常选择弹性体作为密封材料，因为它们具有柔性，并且耐用又易于安装，能够很好地贴合许多不同的表面。弹性体或橡胶是一种具有粘弹性的聚合物链，这意味着它可以拉伸和收缩。弹性体具有自激特性，当被压缩时会提供密封力响应，因此成为极佳的密封材料。

弹性体通常被做成 O 型圈或垫圈等形状。与金属或者塑料等其他密封解决方案相比，弹性体密封件在减少泄漏方面更加有效，因为它们一般更能容忍失误，而且可以很好地贴合大多数物体表面，从而建立更紧密、更可靠的密封；另有一个附带的好处，就是它们的正确安装也更容易完成。

## 等离子体耐受性

通常，最佳弹性体材料的选择归根结底需要取决于应用要求，包括与流体的兼容性和工作温度在内的多种因素对此有着重要的影响。含氟弹性体（包括 FKM 和 FFKM）经常被选作用于 Sub-fab 的密封材料。作为高性能材料，FKM（氟橡胶）和 FFKM（全氟醚橡胶）被那些要求高

耐热性和 / 或化学兼容性的应用所选用。FKM 具有卓越的抗压缩永久变形性，以及对多种化学品的耐腐蚀性，并能在高达 450°F 的温度环境中工作。FFKM 能够耐受几乎所有的化学品（包括等离子体），且能在最高 615°F 的温度条件下运作。

由于晶圆厂处理腔和反应器工作条件变得愈加激进大胆，因此，实际上影响了一般用途 FKM 在 Sub-fab 中的可靠性。半导体制造过程会产生等离子气体，这对大多数传统密封件都将造成极其严重的危害。即使是因具备对众多腐蚀性化学品（比如酸和溶剂）的广泛耐化学性而闻名的 FKM 聚合物，也会受到等离子体的侵蚀。

当传统 FKM 受到等离子体的侵蚀时，它们将会分解、破裂，或者过早失效。与等离子体的接触越多，密封件失效的速度越快。过去历史上，Sub-fab 工艺制程与等离子体的接触非常少，因此传统 FKM 密封件是可以接受的。但是，随着半导体制造工艺采用更加激进大胆的等离子体形式和更高的温度，传统 FKM 开始出现分解。Greene Tweed 的高性能 Fusion® F10 是由业界领先的材料科学家专为耐受半导体工艺制程中常见的中等程度等离子体暴露而特别设计的。Fusion F10 的氟含量高于一般用途的 FKM 材料，与其他 FKM 的化学组成相比，这有助于它拥有针对等离子体的出色耐化学腐蚀性。

### 活性化学成分耐受性

新涌现的活性化学成分（比如那些在原子层沉积 ALD 和外延 SiGe 工艺中使用的化学物质）发生冷凝的可能性较高，要求热管理系统提高前级管道和排气管道中的温度，以防止气体颗粒沉积在设备上。由于这些管道内的温度上升，因此许多主要的器件制造商已转变到采用 FFKM（如 Chemraz® SFX），以确保安全和生产工具的正常运行时间。

因为 Chemraz SFX 拥有高达 300°C/572°F 的工作温度和比 FKM 更宽泛的耐化学腐蚀性，所以采用 Chemraz® SFX 密封件有助确保前向兼容性。有记录的实践经验证明，在上述温度范围内，它对很多 Sub-fab 废水废液具有耐化学腐蚀性，而且，Greene Tweed 的内部分析显示，通

过限制水分和氧气的加入，SFX 提供了针对管道中化学相互作用的额外保护。

采用氮气和氦气进行的抗渗性能实验室测试表明，Chemraz SFX 优于同类竞争材料。通常在抗氮渗透方面表现良好的材料，在防水和抗氧渗透方面也呈现出相似的效果。该性能可归功于 SFX 独特的填料和聚合物主链。

### 创新的密封件设计

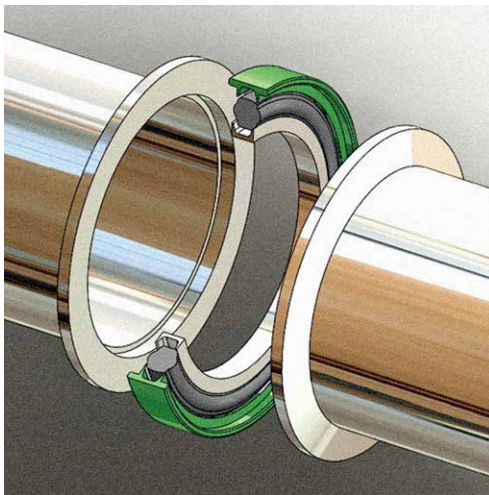
确保以正确的方式将合适的 O 型密封圈安装到 FK 接头总成中，可以最大限度地减小过早失效的可能性。与 SubFab 中一般为黑色的其他常用密封材料相比，Chemraz® SFX 为灰色，Fusion F10 为奶油色，从而使得它们更容易与其他弹性体区分开来，这样，安装错误密封材料的可能性就下降了。

除此之外，Chemraz® SFX 在严酷条件下的性能优势还得益于其创新的密封件设计。Greene Tweed 的定制工程设计组件克服了 FK 管道配件在极端工艺环境中的机械限制，并改善了密封性能。定制组件可以使用不同的材料，包括不锈钢、铝和聚四氟乙烯 (PTFE)。Chemraz® SFX 解决方案采用绿色组件，作为一种旨在确保使用合适材料和密封件的额外防护措施。

Greene Tweed 在密封设计方面拥有专业技术。通过有限元分析，该公司的工程师能够了解安装在 FK 管道配件中的标准 O 型密封圈在应用中的运行状况，以及哪里有可能出现因密封套满溢而引起的潜在失效点。利用所掌握的这些信息，Greene Tweed 按照一个新的定制截面（它现在将密封套满溢纳入考虑范围）重新设计了其 FK 管道配件的弹性组件，从而降低了发生过早失效的可能性。另外，内密封圈和外密封圈设计也要考虑到定制几何形状。

凭借广泛的弹性体材料产品系列（包括一般用途和高性能化合物），配以半导体行业的专业知识，Greene Tweed 的工程师仔细地评估了每种应用，并推荐与之最适合的密封材料，从而确保更好的拥有成本。

Greene Tweed 公司多种多样的密封件能够满足半导体 Sub-fab 要求，包括必需部署与采用了高腐蚀性和高活性化学成分的工艺相适应的真空系统及减污减排系统。◆





## 石墨烯即将造就新一代 PIC

石墨烯具有独特的光学和电学特性，以及强度大且轻薄等优势，因而被视为生产下一代更快、更高效的电子和光子器件的理想材料，以支持数据通信和 5G 行业的全球数据流量的指数级增长。

本文介绍欧洲石墨烯光电子学的发展和商品化现状，以及实现光子集成电路（PIC）中石墨烯的大规模集成所需应对的挑战。

### 引言

石墨烯是赋予扁平单层碳原子或具有蜂窝状晶格结构的二维（2D）形态石墨的名称。虽然原子薄的碳结构的理论研究差不多 100 年前就开始了，但是，原子单层材料一直被认为只是较大的三维（3D）结构的组成部分，通常外延生长在具有匹配晶格的单晶体的表面上。过去，人们想当然地认为 2D 材料是不以自由状态存在的，将其描述为纯学术模型。可是，这些学术模型在 2004 年突然变成了现实，两位俄罗斯物理学家，Andre Geim 和 Kostya Novoselov，意外地发现了不依附于任何物质的独

立石墨烯，他们是最早以实验的方式研究石墨烯独特材料属性的科学家，同时证明了以独立的 2D 形式获得多种其他材料的可能性。2010 年，Andre Geim 和 Kostya Novoselov 获得诺贝尔物理学奖，石墨烯的崛起已然开始了。

纯石墨烯是迄今发现的最薄、最轻、强度最大的材料，而且韧性很强，几乎完全透明，并具有超强的导电性和超高的导热系数。因此，石墨烯被誉为一种神奇材料，适合于复合材料和涂层、透明和柔性电子产品、太阳能电池板和电池、药物输送和 DNA 测序等领域中的应用。但最重

作者：Ivan Nikitskiy, PHOTONICS TECHNOLOGIES 公司项目经理，欧洲光电产业联盟（EPIC）



要的是，石墨烯优越的光子特性使其非常适用于超快速光学和数据通信组件，能够实现超高的空间带宽密度、低功耗电路板连接及数据中心之间的连接。除此之外，石墨烯的极限薄度有利于它与新式硅基光电元器件兼容，可以作为下一代光子集成电路的平台。

### 欧盟石墨烯旗舰计划

石墨烯在欧洲被发现后，迅速成为欧洲优先处理的“从实验室到晶圆厂”技术转让课题之一，由于认识到了这种材料的发展潜力，欧盟委员会于 2013 年设立了石墨烯旗舰（GRAPHENE FLAGSHIP）计划。该旗舰计划的任务是，在 10 年的时间里，借助 10 亿欧元的资金，将石墨烯和相关的层状材料从实验室阶段引向工业领域，旨在推动多个行业实现变革，并在欧洲创造经济增长和新的就业机会。

**2D-EPL 实验生产线：**该旗舰项目的最新计划是推出二维材料实验生产线（2D-EPL），以将石墨烯和石墨烯相关材料（GRM）集成到半导体平台中。这里需要指出的是，近年来，人们采用可扩展合成方法获得了各种各样具有电子特性的其他 2D 材料，从半金属、直接和间接禁带半导体、到超导体等均在之列。

相应地，2D-EPL 的任务是缩小基于石墨烯和 GRM 的光电器件的实验室制造和大批量生产之间的差距。这项为期 4 年的计划始于 2020 年，旨在使用 2000 万欧元的专款经费建立一个欧洲生态系统，此生态系统面向基于 2D 材料的电子、光子和传感器的原型产品试产。该项目包括两个部分：一是针对 150 mm 和 200 mm 晶圆，以多项目晶圆（MPW）生产性运行和定制设计集成的形式提供原型设计服务；二是开发 200 mm 和 300 mm 晶圆的全自动化工艺流程，包括高晶体质量石墨烯和 GRM 的生长和转移。2D-EPL 项目拥有 11 家合作伙伴，他们涵盖了整个价值链，包括生产工具制造商、化学品和材料供应商、以及产品研发晶圆代工工厂，2D-EPL 提供原型设计服务的对象不仅包括核心石墨烯旗舰计划，还包括外部合作伙伴。

**METROGRAPH 项目：**作为其先锋项目 Spearhead Projects（即：产业领航计划，旨在提高基于石墨烯之技术的技术就绪水平 [TRL]）的一部分，2020 年，石墨烯旗舰计划推出了 METROGRAPH 项目，以开发采用石墨烯的光收发器。考虑到快速增长的 PIC 市场，以及对在高带宽通信中实现集成的相关需求，此项目的目标是开发基于



图1：晶圆规模石墨烯生产（Graphenea 公司提供）

石墨烯光子芯片的波长无关相干光收发器，用于低成本、高带宽通信。该器件在常规波段和长波长波段中的工作速率为 200 Gb/s，覆盖 1530 ~ 1625 nm 的波长范围。基于石墨烯的光子电路将被封装，并连同最先进数字信号处理器，在实验室和一个具有 TRL = 8 的网络线路接口卡中进行测试。它们的功能将在用于 200 ~ 1000 km 地铁和地铁区域距离的设备上进行演示。

**R&D 合作：**在欧洲，与石墨烯旗舰计划开展合作的最大的研究中心是比利时微电子中心（IMEC），它是一家活跃在纳米电子学和数字技术领域的国际研发组织。与意大利全国电信大学校际联盟（CNIT）携手，IMEC 开发了晶圆级集成的工作包（work package）。该工作包面向从学术实验室到基于晶圆的制备技术的过渡。IMEC 探索性材料和模块集成项目经理兼 2D-EPL 部门主管 Cedric Huyghebaert 解释说：“许多基于石墨烯的概念已经成功地进行了演示。但是，大多数演示都局限在实验室里，而且使用的是小的片状石墨烯。真正的挑战是使这些概念成熟起来，从基于片状石墨烯的器件逐步成长为真正可以上市销售的产品。这就要求在真实的生产环境中实现晶圆级的材料集成。”

另一家参与石墨烯旗舰计划的研究机构是 AMO GmbH 公司，它是位于德国亚琛的非营利研究型纳米技术中小企业，可以提供从咨询到原型开发的一系列服务。AMO 拥有一间占地 400 平方米的洁净室，它的目标是有效地缩小高校研究与工业应用之间的差距。近年来，该公司已成为面向电子和光子领域的 2D 材料研究的全球化

参与者。在 2D-EPL 计划的框架中，AMO 将提供两个多项目晶圆（MPW）生产性运行，在此过程中，高校、研究机构和公司厂商可以将其设计作为晶片纳入联合晶圆（joint wafers）。

### 石墨烯晶圆片规模生产

总部位于德国的艾思强（AIXTRON）公司是半导体行业提供沉积设备的世界领先供应商之一，并且是 2D-EPL 计划的主要合作伙伴。作为一家生产工具制造商，AIXTRON 开发生长和转移工具，以及石墨烯和 GRM 生产所必需的工艺制程。AIXTRON 开发了一款金属有机物化学气相沉积（MOCVD）反应器，采用其专有的紧密耦合喷淋头（Close Coupled Showerhead®）技术直接在大衬底（最大 300mm）上生长石墨烯和 GRM。对于前端应用，直接生长使得工业级 2D 材料及其相关异质结构能够原位生长。为了实现高效的后端集成（back-end integration），AIXTRON 正在探究新颖的工艺制程，并开发一种用于将 2D 材料结构转移到器件晶圆（device wafers）上的自动化转移系统。这些平台将为试点生产线提供重要的能力，有助于在逻辑、存储、光子和传感器件中实现石墨烯和 GRM 的大规模集成。

Spanish Graphenea 是一家石墨烯生产商，服务的客户分布在 55 个国家，超过 800 家。该公司的产品系列包括采用晶圆规模化学气相沉积（CVD）工艺生产的石墨烯薄膜、石墨烯氧化物、具有石墨烯场效应晶体管的芯片、以及石墨烯晶圆代工服务。在 Graphenea 公司的经营活动中，大约 65% 与医学生物传感器有关，另外的 35% 则涉及光敏传感器和光开关等光子器件。Graphenea 最重要的产品是遵循单一业务模型（其基于垂直整合方案）的晶

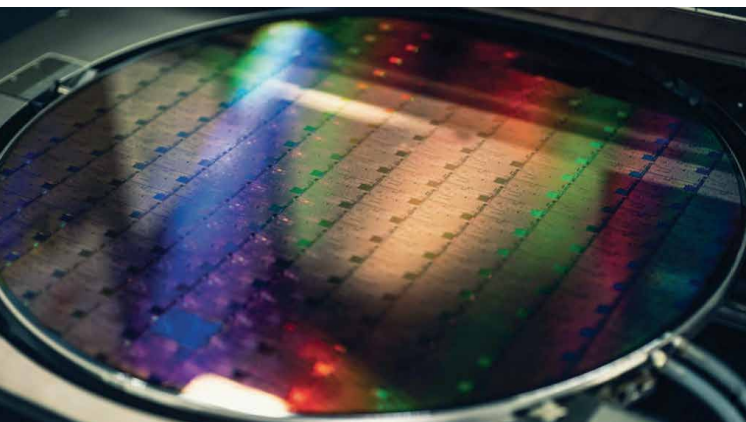


图2：包含 2D 材料集成电路的晶圆片（IMEC 提供）

圆代工服务。这使得石墨烯能够在同一场所内完成生长、转移和加工处理，从而实现制造过程的持续监测，并根据客户的特定需求提供高质量的可靠石墨烯器件。

Applied NanoLayers（ANL）于 2012 年创立于荷兰，是一家高容量晶圆代工和低缺陷密度 GRM 薄片（比如用于 BEOL 硅集成的六方氮化硼）生产商。正如 ANL 指出的那样，就石墨烯的电子特性来说，石墨烯的 CVD 生长是唯一能够与剥离工艺相媲美的技术，而且，他们先进的 CVD 系统可以使直径 50 ~ 200 mm 的晶圆获得最优的薄膜形貌。此外，CVD 工艺还能针对工业高容量晶圆级批量生产进行调整，这样每个石墨烯薄片的质量都可以持续受控。这种 2D 材料（包括石墨烯和六方氮化硼）的晶圆级冷薄膜转移（cold film transfer）能实现与 Si、GaAs 和 InP 等现有衬底的整合。

### 石墨烯集成光子行业

目前，位于剑桥附近的英国 Paragraf 公司生产基于石墨烯的商品质电子器件，采用的是兼具可扩展性及与现有电子器件制造生产工艺兼容性的无污染技术。他们开发了一种新颖的生产工艺，借助该工艺，就能在可兼容半导体的衬底（如硅、氮化硅、碳化硅和许多介质材料）上直接生产石墨烯，因而使得该工艺适合商业上可行的电子器件。通过运用此项技术，Paragraf 已经能够在传感器中集成高纯度石墨烯，并且还打算开发诸如晶体管和光调制器等固态器件，因为他们的高电子迁移率石墨烯为这些器件的规模化生产提供了符合大规模制造要求的途径。

同样地处剑桥的 CamGraPhIC 公司准备改善数据中心和 5G 基础设施中的光通信。他们的核心产品是一款用于数据转换的石墨烯光子芯片，该芯片视应用的不同而存在细微的差异，它构成了适用于数据通信和电信行业的单一平台。

这家公司的目标是将石墨烯调制器和光电探测器集成到硅芯片中，以充分利用石墨烯跨多个电信频段（1280 ~ 1310nm、1525 ~ 1565nm、和 1565 ~ 1610nm）的独特性能。他们的石墨烯集成光子（GIP）技术平台旨在实现下一代高性能（传输速度高达 200 Gbps）、低成本、低功耗的光电器件。CamGraPhIC 管理着 INPHOTEC 公司，这是一家位于意大利比萨的高科技研发和原型设计中心，它拥有一间占地面积 550 平方米的洁净室。石墨烯通过 CVD 工艺以单晶体或连续型薄膜格式进行合成，该装

置提供了多种技术平台，如硅光子、石墨烯光子、玻璃、SiN 光子、铌酸锂单晶薄膜 (LNOI)、以及先进的光子封装。

位于德国亚琛的 Black Semiconductor 公司正在开发一种高性能光子器件大规模生产的技术，可以适用任何电子产品，从而实现超快速片内和片外数据传输，或者完成光子信号处理（就像在 AI 系统中使用的那样）。他们的方法很有希望打造全新一代的高效率和高性能微芯片，这些芯片将实现超快速 CPU、GPU 和 AI 系统。

此外，Black Semiconductor 还在开发首个集成型高密度芯片，在统一的大规模生产工艺中实现了电子和光子电路的整合（无需黏合）。这种方法与已建立的硅晶圆代工所使用的现有机器设备和技术是兼容的，这一点（再加上集成到芯片的后端中）是其成本效益型石墨烯光子器件的独特特性。

## 未来

尽管一些市场研究和分析报告各不相同，但是所做的预测都认为，未来 5 年全球石墨烯电子产品市场将会有快速增长。例如，Market Study Report 预计，该市场将从 2019 年的 2.965 亿美元增长到 2025 年的 6.131 亿美元，年复合增长率 (CAGR) 为 19.9%。石墨烯的独特特性是市场成长驱动因素关注的焦点，这些特性是速度更快、效率更高的电子器件所需要的，而此类电子器件对于支持 IoT 应用的日益普及和全球数据流量的指数性增长是不可或缺的。更重要的是，现有的技术平台，包括新兴的硅光子学，由于存在固有的技术局限，将无法支持当前的发展路线图。

不过，这些预测要成为现实，就必需应对多项挑战。首先，由于许多前景看好的石墨烯基光子和光电子器件都依赖于单层石墨烯，且运用 CVD 工艺制造，因此，至关重要，需要找到针对仍然存在的技术挑战的解决方案。例如，怎样优化高质量生长、转移工具（它能够保证高良率和完整性）和工艺，以在晶圆规模上制备器件。另外，还有一些由于业界不太愿意接受新的颠覆性技术而带来的挑战。从这个意义上说，对于基于石墨烯的光子器件，某些市场会被归类为准垄断市场，在此类市场上，新的颠覆性技术被视为风险。最后，和许多其他光子技术一样，有必要实施标准化，例如，术语、特征描述、工艺制程、质量控制。如果没有标准可依，那么制备高质量石墨烯基器件，以及确保整条供应链上下游厂商之间的可靠沟通交流，

将是很困难的。

CamGraPhIC 公司 CTO Alessio Pirastu 说的更具体一些：需要的是用于性能验证的清晰的原型设计路径；技术验证协议的早期定义；先期规划或期望的确认活动。

此外，关于扩大制造规模，他认为有必要定义可兼容 CMOS 的现有晶圆厂可以做的工作，比如，通过工艺制程设计套件 (PDK) 实现 CMOS 电子器件与石墨烯基光子器件的单片集成。同样重要的是，必需解决石墨烯光子器件制造在中期有可能面临的技术问题，如高质量石墨烯、交叉污染、可扩展性和成本。最后，应该实施几种制备解决方案（例如，连续型石墨烯薄膜、单晶石墨烯），以支持多种技术解决方案的开发和部署。

虽然不应低估这些挑战，但是，迄今为止取得的成就还是展现了良好的前景。首先，在石墨烯旗舰计划的促进之下，目前已形成了一个成熟稳固的生态系统，该生态系统协调了 22 个国家的将近 170 个学术和业界合作伙伴，并在其各个不同的项目中拥有 90 多位协会会员。该生态系统制定了产业领航计划（旨在提高基于石墨烯的技术的 TRL），目前已为解决上面提到的许多技术难题做好了充分的准备。一些公司业已在欧洲朝着商业化的方向努力，其中有不少已经成为 EPIC（欧洲光电产业联盟）的成员。这当中包括几家由石墨烯旗舰计划创立的子公司，以及那些参与欧洲 2D-EPL 试点生产线项目的公司，2022 年 2 月，2D-EPL 宣布进行首次使用石墨烯的多项目晶圆流水线生产。最后，有一些在本文中评介的公司（特别是 Black Semiconductors 和 CamGraPhIC），如今正在构建用于石墨烯集成光子器件的生产平台，包括下一代光电探测器、调制器和收发器。

综上所述，这些发展预示着石墨烯光电子技术在欧洲拥有光明的发展前景，就像 IMEC 的研究经理 Cedric Huyghebaert 断言的那样，我们极有可能在未来的 2 ~ 3 年里在市场上看到首批石墨烯 PIC 亮相。◆

## 参考文献

1. Geim, A., Novoselov, K. The rise of graphene. Nature Materials 6, 183-191, 2007.
2. Romagnoli, M., Soriano, V., Midrio, M. et al. Graphene-based integrated photonics for next-generation datacom and telecom. Nat Rev Mater 3, 392-414 (2018).
3. Global Graphene Electronics Market 2020 by Manufacturers, Regions, Type, and Application, Forecast to 2025. Market Study Report, 2020.

# 6G与毫米波通信对材料之挑战

## 1. 前言

全球首届 6G 峰会于 2019 年 3 月在芬兰举办，来自各国的通信专家，商议拟定了全球首份 6G 白皮书，明确 6G 发展的基本方向；中国在“十四五”规划纲要中也明确提出布局 6G 网络技术储备，并成立 IMT-2030 (6G) 推进组，推进 6G 各项工作。2021 年 6 月，推进组正式发布《6G 总体愿景与潜在关键技术》白皮书，揭示了 6G 潜在的架构与应用场景。然而，制作可以实现这些愿景的基本器件，在技术层面上仍充满了挑战。尤其当 6G 频率达到太赫兹 (Terahertz) 波段，无论是材料或是器件结构都有许多瓶颈，这些瓶颈在近十年中已有部分方案正在开发中。本文从白皮书所揭露的愿景与技术指标中分析高频波段对材料分子结构之影响，并从 6G 通信的各个功能环节剖析各器件在材料方面的技术瓶颈与解决方案，期盼能抛砖引玉为 2030 年 6G 的发展奠定健全的产业基础。

## 2. 6G 愿景与技术指标

通信技术的发展是近代生活形态产生巨大改变的技术之一。从 1G 到 5G 的技术发展过程中，把通信从语音

传递、数字传递、因特网带到云端、宽带，进而进展到物联网。6G 的愿景则是在改变社会形态、发展高质量经济与永续环境三大理念下，达到智能、沉浸与全面涵盖的目标，并开拓沉浸式云 XR、全息通信、感官互联、智慧交互、通信感知、普惠智能、数字孪生、全局覆盖等八大应用场景，实现智能城市、智慧交通、自动驾驶、车联网、工业物联网、远程医疗，AR/VR 大视频等愿景。而这些愿景则架构在大规模物联网、低延迟信号的可靠传递与增强型移动宽带等基础上。6G 通信关键的技术指标如图 1 所示。其中峰值传输速度高达 100Gbps~1Tbps；通信延迟小于 0.1 毫秒，终端链接密度高达  $10^7/\text{km}^2$ 。这些指标势必驱动通信频率往毫米波、太赫兹的高频率频谱推进。

太赫兹通信是 6G 核心关键技术之一。其中，太赫兹的频段是电学与光学的交界过渡波段，而且一直以来，太赫兹间隙 (Terahertz gap) 就是科学与工程挑战与拓荒频段。近十年来在此波段的研发成果或将藉由 6G 通信的需求而大放异彩。

根据电磁波光子能量为普朗克常量和电磁辐射频率的乘积 ( $E=h\nu$ ) 可知，当通信频谱从微波到毫米波，进而

特性	6G	5G
操作频率 Operating frequency	~1T	3G Hz~300G Hz
峰值传输速度 Peak data rate	1Tbps	20 Gbps
通信时延 Latency	10~100 us	1ms
移动性 Mobility	>1000 km/h	500 km/h
频谱效率 Spectral efficiency	100 bps/Hz	30 bps/Hz
连接密度 Connection density	$10^7/\text{km}^2$	$10^6/\text{km}^2$
涵盖率 Coverage	99.9999%	99.99%
能量效率 Energy efficiency	200 bits/J	100 bits/J
定位精度(室内) Positioning precision	厘米	米

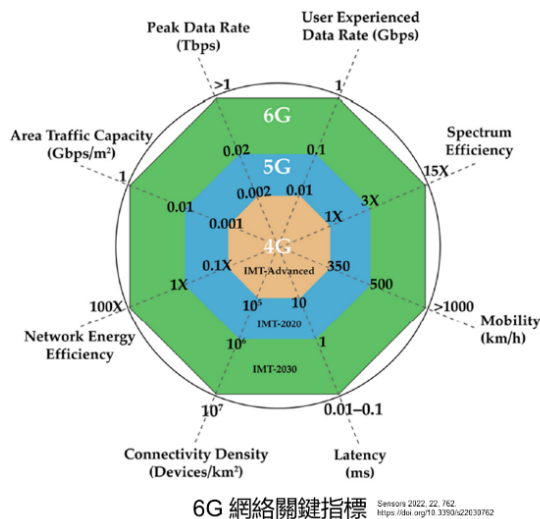


图1: 6G关键技术指标与其效能提升比较

作者: 陈来成 博士, 浙江清华柔性电子技术研究院首席科学家

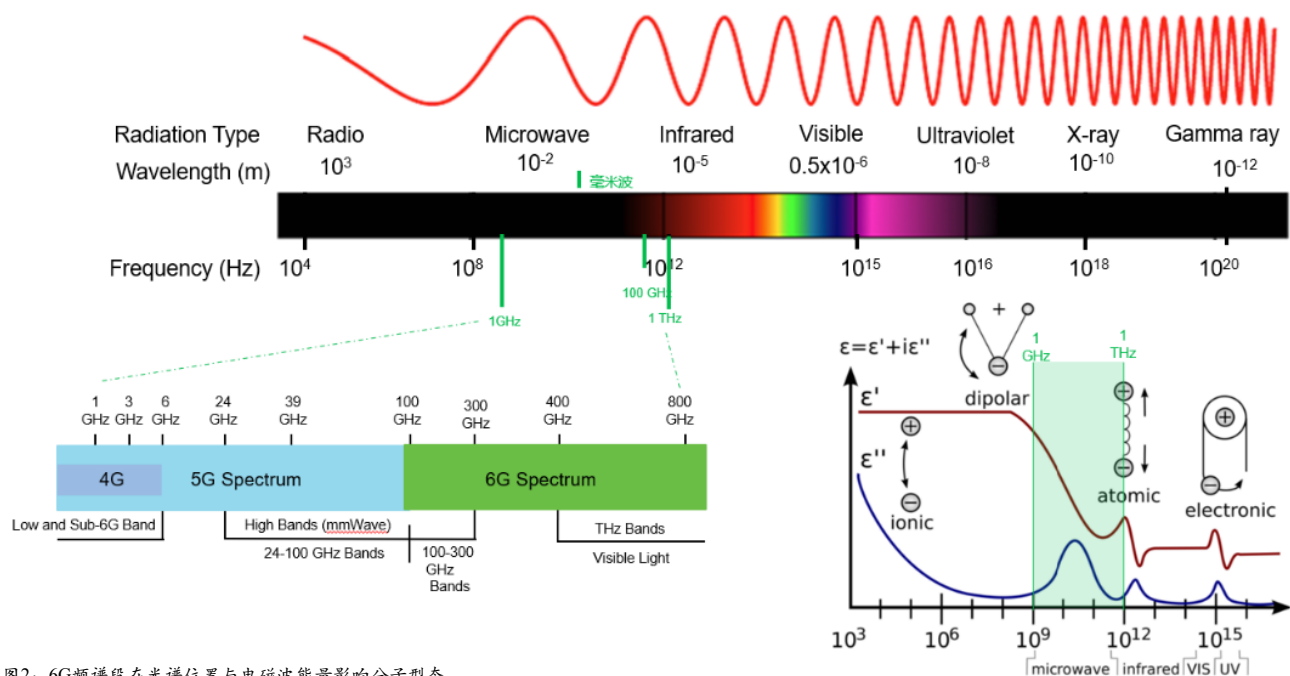


图2: 6G频段在光谱位置与电磁波能量影响分子型态

靠近太赫兹甚至到可见光波长,其能量逐渐增大,并逐渐达到影响分子的能力,如在微波范围极性分子会受微波影响而转动;当通信频谱进入到太赫兹范围,其能量就足以使氢键甚至共价键发生分子间的振动,进而影响材料的介电常数(如图2所示)。因此,相较于过去低频时代,在6G通信开发时对于材料的选用需及早关注与发展。下面就剖析通信机制的各环节,讨论6G高频通信下材料技术瓶颈与目前可能的解决方案。

### 3. 6G通信机制之材料技术瓶颈与解决方案

通信机制的主要环节是终端器件(如手机)与中枢(如基地台)透过天线收发进行信号传递,这些动作由多个模

块集合而成的系统完成,而模块则是由芯片、被动组件、电路板所构成(如图3所示)。6G通信器件材料会因为系统高频化、微小化与集成化所带来的散热、电磁干扰等问题,进而产生新材料与新结构的需求。

#### 3-1 芯片

数字通信架构是由数字基带芯片的调制解调功能,进行固定编码、波束赋形控制等数字处理,然后经由AD/DA、中频信号、混频模块、信号放大和波束赋形系统中的幅相控制等射频收发系统芯片传送到功率芯片,如图4所示。

其中,功率芯片包括功率放大器、低噪声放大器、

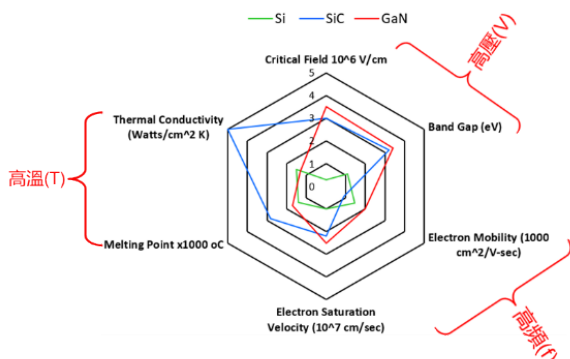
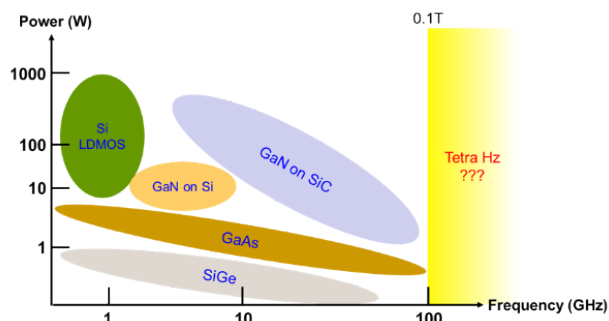


图3: 6G通信机制之硬件环节在高频化、集成化与微小化对材料之挑战



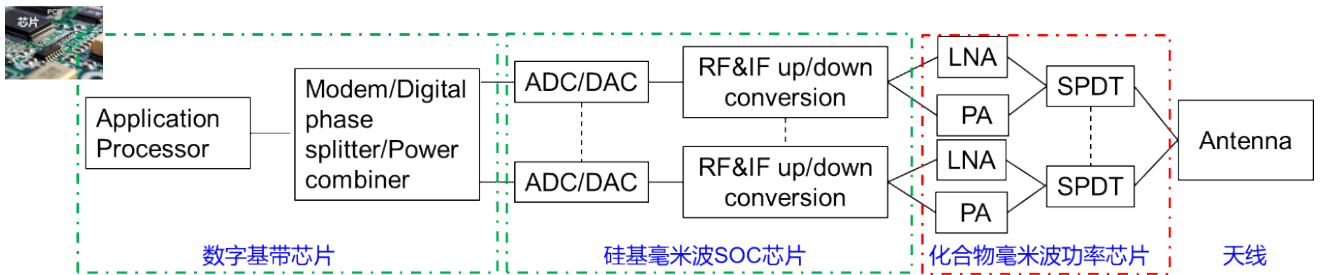


图4: 各通信芯片功能与分工

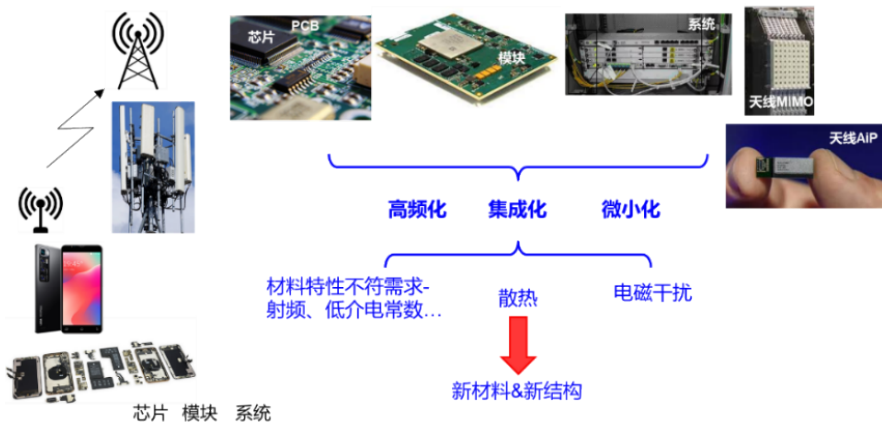


图5: 化合物半导体特性比硅基更适合高频、高压组件, 而太赫兹段芯片则有待开发

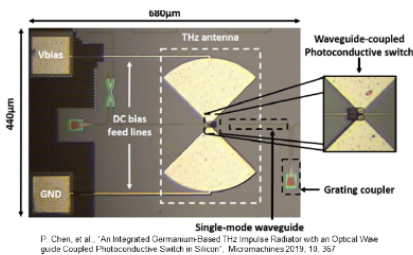
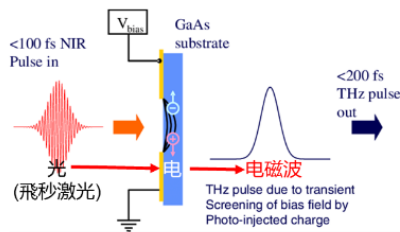
预见的是在毫米波范围, 化合物半导体组件如砷化镓高电子迁移率晶体管 (GaAs pHEMT)、氮化镓高电子迁移率晶体管 (GaN HEMT) 和磷化铟异质结双极型晶体管 (InP HBT) 等将会是主流。然而目前产生太赫兹以上频率的芯片, 是 6G 高频段目前的瓶颈之一。

传统产生太赫兹波段电磁波方式是利用速度极快的飞秒激光经过光导天线 (photoconductive antenna) 激发砷化镓产生光电流, 进而藉由电磁感应可以产生太赫兹波段电磁波。虽然目前藉由微机电的技术可以把透镜、光导天线等组件微型化, 但是整合激光光源仍有一定的难度。通过电子在量子阱导带中子能级之间的跃迁实现激光发射的量子级联激光器

开关等功能, 是毫米波与高频通信的核心器件。对于 6G 高速与高功率需求, 化合物半导体拥有比硅基半导体更适合高频组件的先天特性 (图 5), 如砷化镓的电子迁移率是硅的 6 倍, 因此比硅更适合做高频组件。因此, 可

由电磁感应可以产生太赫兹波段电磁波。虽然目前藉由微机电的技术可以把透镜、光导天线等组件微型化, 但是整合激光光源仍有一定的难度。通过电子在量子阱导带中子能级之间的跃迁实现激光发射的量子级联激光器

太赫兹光导天线 (Photoconductive antenna, PCA)



量子级联激光器 (Quantum Cascade Laser, QCL)

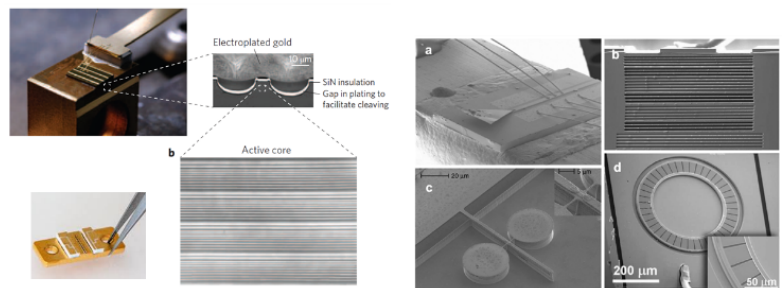
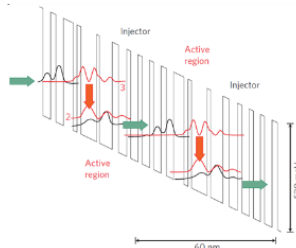


图6: 利用太赫兹光导天线与量子级联激光器可以产生太赫兹波段电磁波

讯号传递速度

$$v = \frac{k_1 C}{\sqrt{D_k}}$$

v : 传输速度  
k<sub>1</sub> : 常数  
C : 光速  
Dk : 介电常数

讯号传递损失 $\alpha_D$

$$\alpha_D = kf \tan \delta \sqrt{D_k}$$

$\alpha_D$  : 介电讯号传递损失  
k : 常数  
f : 频率  
 $\tan \delta$  : 介电损耗(介电损耗角正切)  
Dk : 介电常数

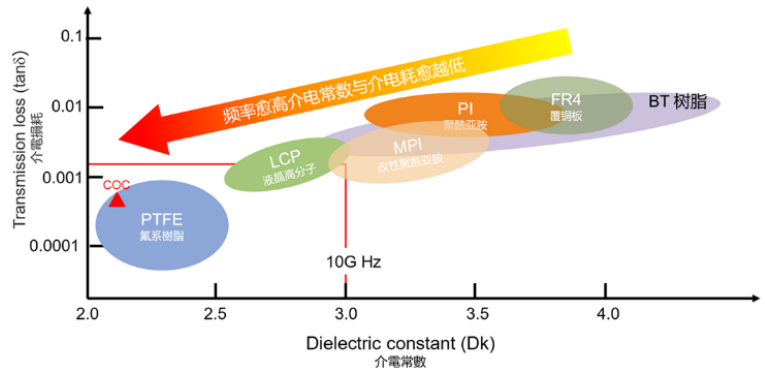


图7: 高频讯号传递速度与损耗需要低较电常数与介电损耗材料, 目前PTFE、LCP适用于6G应用

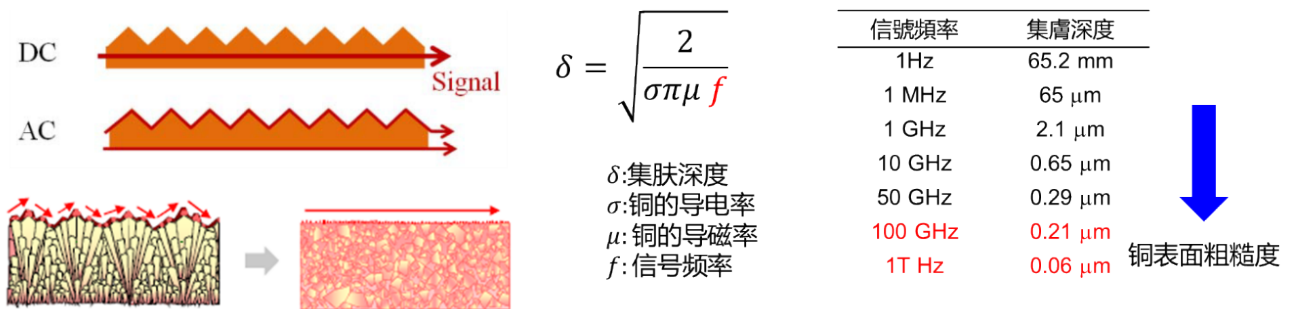


图8: 6G高频讯号传递的趋肤效应带来极低表面粗糙度的铜箔规格

(Quantum Cascade Laser, QCL) 是产生太赫兹波的另一途径。与传统 p-n 结型半导体激光器原理不同, 固态的量子级联激光器的发光波长不是由半导体能隙来决定的。QCL 激光方案是利用在半导体异质结薄层内由量子限制效应引起的分离电子态之间产生粒子数反转, 从而实现单电子注入的多光子输出, 并可以通过改变量子阱层的厚度来改变发光波长。目前中红外区域 (2.75-25 μm) 激光器已经成熟商品化并应用于气体侦测, 是 6G 通信太赫兹波段具有潜力的技术 (图 6)。

### 3-2 高频高速电路板

芯片与许多被动组件被固定到电路板组成模块, 其中电路板是由介质层与金属导电层组成。在 6G 高频段下, 介质层极性分子结构容易吸收能量造成讯号传递的损失与延迟。讯号在电路板传递速度 / 损失与介质层的介电常数 (dielectric constant, Dk)、介电损耗 (tanδ) 的关系如图 7 所示。

由以上的公式可以看出低介电常数与低介电损耗是 6G 高频电路板的必要条件。在高频下能够维持低介电常数与介电损耗的介质首推极性极低的氟系高分子 (PTFE) 与液晶高分子 (LCP) 材料。惟这两种材料活性极低, 成膜

加工困难, 是应用的瓶颈。

交流讯号在铜箔传递时, 讯号深度 (趋肤深度) 与频率有关, 即所谓的趋肤效应。当频率高达 100 GHz 时, 趋肤深度为 0.21 μm, 到 1 THz 则为 0.06 μm (图 8)。因此, 在 6G 应用时, 恐怕得表面粗糙度极低的无轮廓铜箔方能满足需求。

无轮廓铜箔所衍生的问题是铜箔与介电层键合的问题, 尤其高频使用的 PTFE/LCP 与无轮廓铜箔靠机械投锚效果的键合难以实现, 浙江清华柔性电子技术研究院开发的表面分子化学修饰键合的方式, 在 LCP 覆铜板开发找到解决方案。

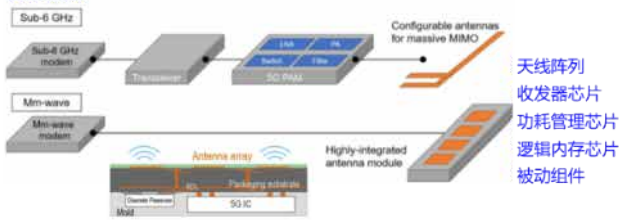
### 3-3 天线

天线是通信收发的重要组件, 可以预见在 6G 高频、短波长的情境下, 无论是移动终端还是基地台的天线材料与结构都将有革命性的改变。

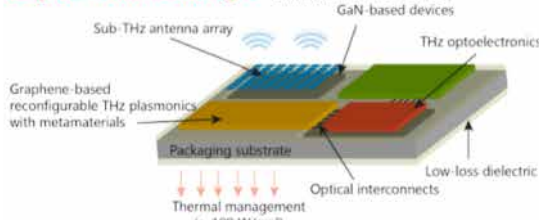
#### 移动终端天线

天线尺寸与频率成反比, 到毫米波时天线尺寸可以低到毫米尺度, 因此移动终端天线已经可以从独立天线整

集成化



6G System-on-Package



A.O. Watsonbe, et al., "A Review of 5G Front-End Systems Package Integration", IEEE Transactions on Components, Packaging and Manufacturing Technology (Volume 11, Issue 1, Jan. 2021)

图9: 移动终端天线从电路板、AiP、AoP到SoP的演进

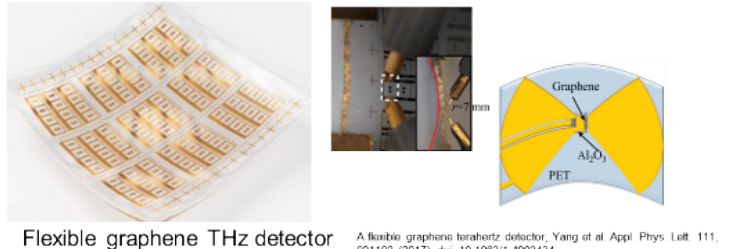
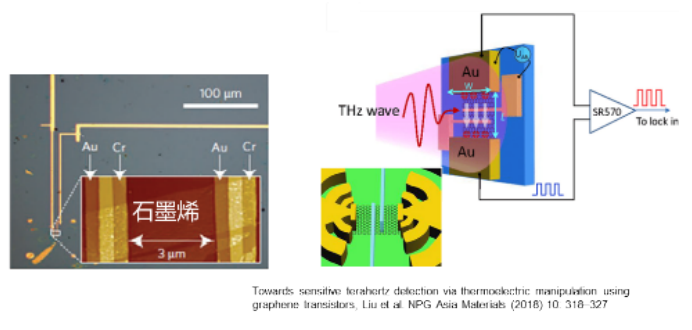
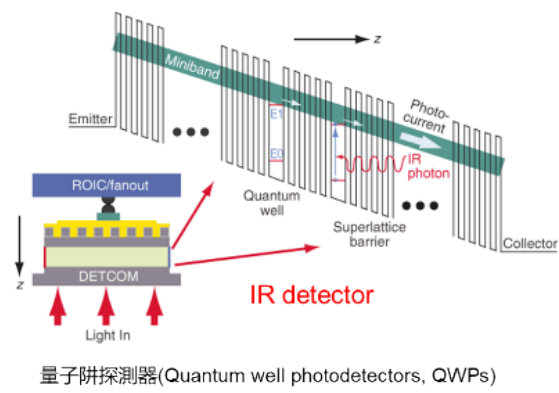
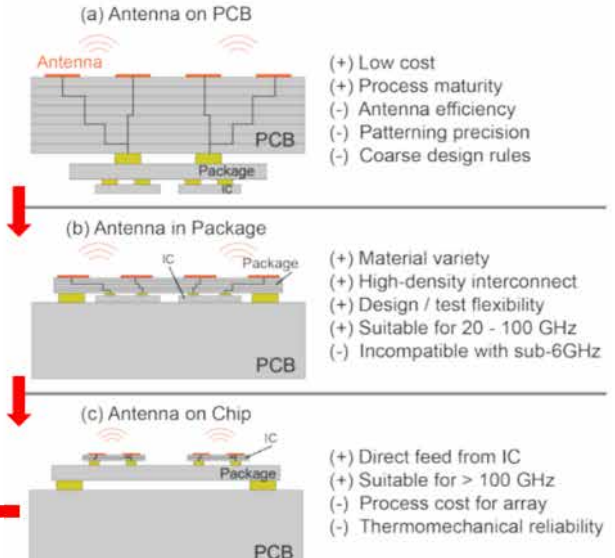


图10: QWP与纳米材料太赫兹波侦测器

合到模块。随着频率从毫米波推进到太赫兹范围，天线也从电路板发展到 5G 的封装天线 (Antenna in package, AiP)、片上天线 (Antenna on chip, AoC)。到了 6G，为了降低传输距离与尺寸微小化，天线阵列势必与其他芯片高度整合，形成系统封装 (System on package, SoP)，结构如图 9 所示。

在太赫兹波段，天线接收电磁波后需要探测器将电磁波转为电讯号。目前在 0.1 THz 到 10 THz 的范围内并没有适用商品化的探测器。近几年除了量子阱探测器

(Quantum well photodetectors, QWP) 外，如石墨烯、纳米碳管等纳米材料也被证实对太赫兹波段有高效率的探测能力，具有商品化的潜力，如图 10 所示。

基地台天线

在 6G 无远弗届、普惠智能的愿景与短波通信容易被屏障的限制下，具有低成本、低功耗、涵盖大量频率范围、主动波束赋形的超大规模多进多出 (Extreme



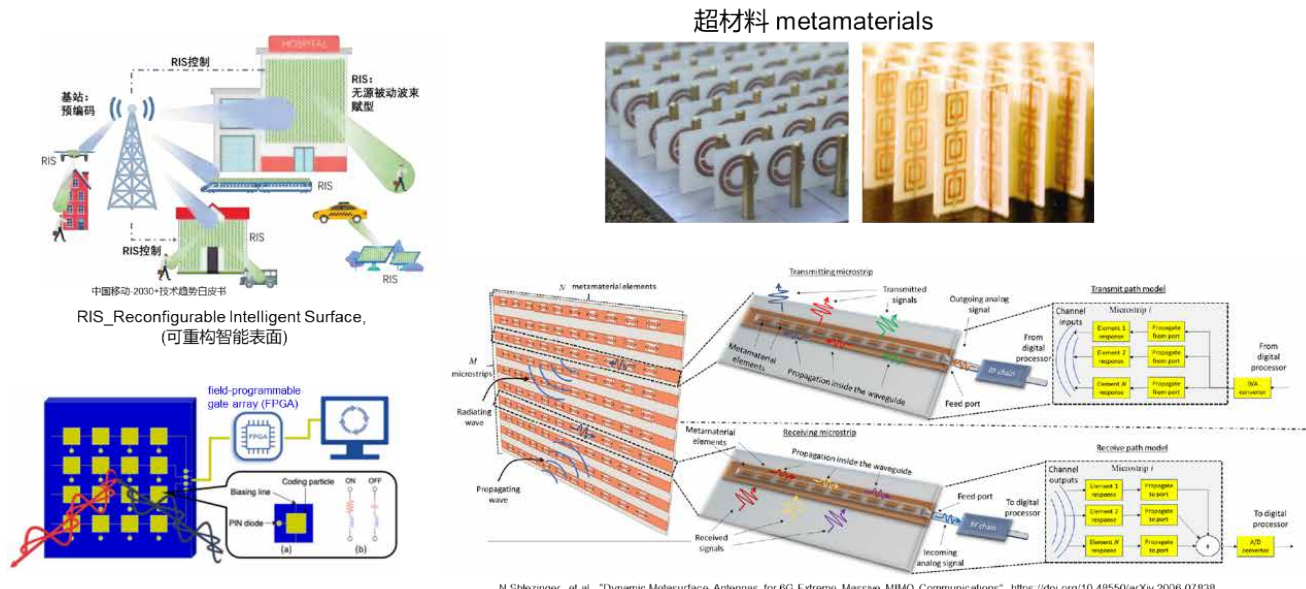


图11: 6G可利用超材料对电磁波的调控性构建RIS基地台天线

MIMO) 天线技术是 6G 发展的关键技术之一，而可重构智能表面 (Reconfigurable Intelligent Surface, RIS) 通过对无线传播环境的主动定制，可根据所需无线功能，如减小电磁污染和辅助定位感知等，对无线信号进行灵活调控。可重构智能表面 RIS 是实现 6G 全局覆盖、无缝立体超级连接的关键。6G 可重构智能表面的功能需求为自然界不存在的超材料 (metamaterials) 开创了一个非常庞大的应用空间 (图 11)。

#### 4. 总结

通信技术从 1980 年代的 1G 发展至今 40 余年，以每十年一个世代估算，物联网的 6G 时代大约在 2030 年。6G 白皮书揭露了许多未来发展的愿景与指标，但是这些愿景与指标却需要物理层面的系统、模块与器件来实现，而材料则是构成这些物理层面器件的基本元素。在 6G 高频太赫兹波段，电磁波已经达到可影响材料分子极性的能量。这对材料工程来说，是一个值得开拓的荒芜区域。从太赫兹射频发射与接收、低介电常数介质、无轮廓铜箔、到可重构智能表面的超材料等都是新材料开发的范畴。此外，因微型化带来高度集成系统所衍生的散热与电磁干扰问题，也需要有别于目前应用的新结构与新材料来解决。毫米波与 6G 通信对材料的挑战无疑是巨大的，然此挑战背后也隐含巨大的商机，值得现在就发掘与布局。◆

#### 参考文献

1. IMT-2030 (6G)推进组, “6G总体愿景与潜在关键技术”, 2021.6
2. M. H. Alsharif, et al., “Sixth Generation (6G)Wireless Networks: Vision, Research Activities, Challenges and Potential Solutions”, Symmetry 2020, 12, 676; doi:10.3390/sym12040676
3. S. Alraih, et al., “Revolution or Evolution? Technical Requirements and Considerations towards 6G Mobile Communications”, Sensors 2022, 22, 762
4. Z. Li, et al., “Recent Advances in New Materials for 6G Communications”, Adv. Electron. Mater. 2022, 8, 2100978
5. P. Chen, et al., “An Integrated Germanium-Based THz Impulse Radiator with an Optical Waveguide Coupled Photoconductive Switch in Silicon”, Micromachines 2019, 10, 367
6. 5G 微波毫米波特别工作组, “FuTURE 论坛2020 5G 毫米波技术白皮书”, 2020.11
7. E Pickwell and V P Wallace, “Biomedical applications of terahertz technology”, J. Phys. D: Appl. Phys. 39 (2006) R301–R310
8. X. Yang, et al., “A flexible graphene terahertz detector”, APPLIED PHYSICS LETTERS 111, 021102 (2017)
9. Atom O. Watanabe, et al., “A Review of 5G Front-End Systems Package Integration”, IEEE Transactions on Components, Packaging and Manufacturing Technology ( Volume: 11, Issue: 1, Jan. 2021)
10. Fengyuan Yang, et al., “Terahertz Reconfigurable Intelligent Surfaces (RISs) for 6G Communication Links”, Micromachines 2022, 13, 285

Advertiser	广告商名称	网址	页码
ES SHOW 2022	2022年深圳电子元器件及物料采购展览会	http://esshow.cn	IBC
IC China 2022	第二十届中国国际半导体博览会	www.ic-china.com.cn	BC
ITW EAE		www.itweae.com	15, 27
JinHong Gas	金宏气体	www.jinhonggroup.com	23
Park		www.parksystems.cn/hybrid-wli	11
Pfeiffer Vacuum		www.pfeiffer-vacuum.cn	9
SUNSTAR	顺星电子	www.chatrlight.com	1
胜科纳米		www.wintech-nano.com	7

## 欢迎投稿

《半导体芯科技》(Silicon Semiconductor China, SiSC)是面向中国半导体行业的专业媒体,已获得全球知名权威杂志《Silicon Semiconductor》的独家授权。本刊针对中国半导体市场特点遴选相关优秀文章翻译,并汇集编辑征稿、采编国内外半导体行业新闻、深度分析和权威评论等多方面内容。本刊由香港雅时国际商讯(ACT International)以简体中文出版发行。

本刊内容覆盖半导体制造工艺技术、封装、设备、材料、测试、MEMS、mini/Micro-LED等。文章重点关注以下内容:

### FAB (Foundry, IDM, OSAT, R&D)

四个环节:晶圆制造(wafer后道)、芯片制造、先进封装、洁净室;深入报道与之相关的制造工艺、材料分析、工艺材料、工艺设备、测试设备、辅助设备、系统工程、关键零备件,以及与particle(颗粒度)及contamination(沾污)控制等厂务知识。

### FABLESS

芯片设计方案、设计工具,以及与掩膜版内容和导入相关的资讯。

### 半导体基础材料及其应用

III-V族、II-VI族等先进半导体材料的科学研究成果,以及未来热门应用。

《半导体芯科技》欢迎读者、供应商以及相关科研单位投稿,已甄选中文稿件将在印刷版杂志以及网上杂志刊登;IC设计及应用等半导体相关内容将酌情予以网络发表(微信推送、杂志网站)。本刊优先刊登中文来稿(翻译稿请附上英文原稿)。

### 技术文章要求

1. 论点突出、论据充分:围绕主题展开话题,如工艺提升、技术改造、系统导入、新品应用,等等。
2. 结构严谨、短小精悍:从发现问题到解决问题、经验总结,一目了然,字数以3000字左右为宜。
3. 文章最好配有2-4幅与内容有关的插图或图表。插图、图表按图1、图2、表1、表2等依次排序,编号与文中的图表编号一致。
4. 请注明作者姓名、职务及所在公司或机构名称。作者人数以四人为限。
5. 文章版权归著作者,请勿一稿多投。稿件一经发表如需转载需经本刊同意。
6. 请随稿件注明联系方式(电话、电子邮件)。

### 新产品要求

1. 新产品必须是在中国市场新上市、可在中国销售的。
2. 新产品稿件的内容应包含产品的名称、型号、功能、主要性能和特点、用途等。
3. 新产品投稿要求短小精悍,中文字数300~400字左右。
4. 来稿请附产品照片,照片分辨率不低于300dpi,最好是以单色作为背景。
5. 来稿请注明能提供进一步信息的人员姓名、电话、电子邮件。

电子邮箱: sunniez@actintl.com.hk  
viviz@actintl.com.hk

## 行政人员 Administration

### HK Head Office (香港总部)

#### ACT International (雅时国际商讯)

Unit B, 13/F, Por Yen Buiding,  
No. 478 Castle Peak Road,  
Cheung Sha Wan, Kowloon, Hong Kong  
Tel: 852 28386298

Publishing Director (出版总监)  
Adonis Mak (麦协林), adonism@actintl.com.hk

Editor-in-Chief (编辑)  
Sunnie Zhao (赵雪芹), sunniez@actintl.com.hk  
Vivi Zhang (张雨薇), viviz@actintl.com.hk

Sales Director (销售总监)  
Lisa Cheng (程丽娜), lisac@actintl.com.hk

General Manager-China (中国区总经理)  
Floyd Chun (秦泽峰), floyd@actintl.com.hk

### London Office

Hannay House, 39 Clarendon Road  
Watford, Herts, WD17 1JA, UK.  
T: +44 (0)1923 690200

### Coventry Office

Unit 6, Bow Court, Fletchworth Gate  
Burnsall Road, Coventry, CV5 6SP, UK.  
T: +44 (0)2476 718 970

Publisher & Editor-SiS English

Jackie Cannon, jackie.cannon@angelbc.com  
+44 (0)1923 690205

## 销售人员 Sales Offices

### China (中国)

#### Wuhan (武汉)

Lisa Cheng (程丽娜), lisac@actintl.com.hk  
Tel: 86 185 7156 2977

Sky Chen (陈燕), skyc@actintl.com.hk  
Tel: 86 137 2373 9991

Mandy Wu (吴漫), mandyw@actintl.com.hk

#### Shenzhen (深圳)

Yoyo Deng (邓丹), yoyod@actintl.com.hk  
Jenny Li (李文娟), jennyl@actintl.com.hk  
Tel: 86 755 25988573 /25988567

#### Shanghai (上海)

Hatter Yao (姚丽莹), hattery@actintl.com.hk  
Helena Xu (许海燕), helenax@actintl.com.hk  
Amber Li (李歆), amberL@actintl.com.hk  
Tel: 86 21 6251 1200

#### Beijing (北京)

Cecily Bian (边团芳), cecilyB@actintl.com.hk  
Tel: 86 135 5262 1310

### Hong Kong (香港特别行政区)

Floyd Chun (秦泽峰), floyd@actintl.com.hk  
Tel: 852 2838 6298

### Asia

#### Japan (日本)

Masaki Mori, masaki.mori@ex-press.jp  
Tel: 81 3 6721 9890

#### Korea (韩国)

Lucky Kim, semieri@semieri.co.kr  
Tel: 82 2 574 2466

#### Taiwan, Singapore, Malaysia (台湾, 新加坡, 马来西亚)

Regional Sales Director  
Floyd Chun (秦泽峰), floyd@actintl.com.hk  
Tel: 852 2838 6298

#### US (美国)

Janice Jenkins, jjenkins@brunmedia.com  
Tel: 724 929 3550  
Tom Brun, tbrun@brunmedia.com  
Tel: 724 539 2404

#### Europe (欧洲)

Shehzad Munshi, Shehzad.Munshi@angelbc.com  
Tel: +44 (0)1923 690215  
Jackie Cannon, Jackie.cannon@angelbc.com  
Tel: +44 (0) 1923 690205



深圳电子元器件及物料采购展览会  
Electronics Sourcing Show

# 聚焦五大展示主题

打通电子制造全产业链，解决“缺芯少料”之困



主办单位:  深圳市电子商会  
Shenzhen Electronic Chamber of Commerce

 励展博览集团  
同励百业·共展商机

同期展览: 



 AUTOMOTIVE WORLD CHINA  
New Energy New Intelligence New Trends  
新动力·新智能·新趋势



国际全触写显示展  
E-TOUCH & DISPLAY



展会时间 **2022年10月12-14日**

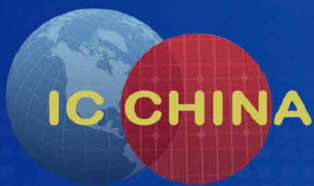
展会地点 **深圳国际会展中心(宝安)**

参展热线 **0755-83759287**



官方微信公众号

\* 此展览只供业内人士参观，18岁以下人士恕不接待



# 第二十届中国国际半导体博览会

开放发展 合作共赢—智能时代“芯”赋能

📍 合肥滨湖国际会展中心

📅 2022年7月29-31日



官方微信

[www.ic-china.com.cn](http://www.ic-china.com.cn)